

建立使用同步时间

SYNC/PDWN 管脚允许直接控制转换时序.简单的发出一个 SYNC 命令或者在改变模拟输入后 SYNC/PDWN 管脚有一个脉冲.(看同步部分了解更多的信息).当 SYNC/PDWN 管脚变为高电平时转换开始,停止当前的转换从新启动数字滤波器.当 SYNC/PDWN 管脚变低,DRDY 输出变高,在转换期间保持高电平.过了建立时间(t_{18}),DRDY 变低,说明数据是可用的.ADS1255/6 在一个单周期开始---在同步之后没有必要忽视或放弃数据.图 18 显示同步后的数据获取序列.

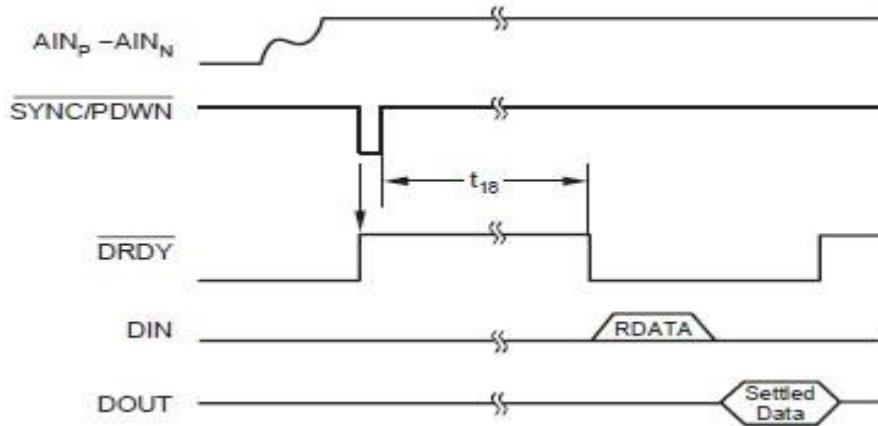


图 18:同步后的数据获取

使用输入复用器建立时间

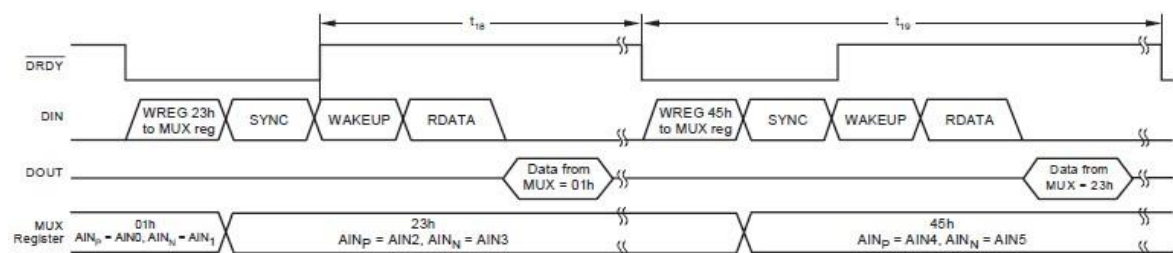
最有效的方式是在 DRDY 变低后立即通过循环输入改变复用器的方式(使用 WREG 命令到复用器寄存器).然后再改变复用器之后通过发送 SYNC 和 WAKEUP 命令从起转换进程.,用 RDATA 命令取回数据.读数据之前更改复用器允许 ADS1256 开始测量新改变的输入数据.图 19 演示了高效率输入循环.当循环通过通过复用器输入通道没有必要忽视或放弃数据.因为在 DRDY 变为低之前 ADS1256 已经充分平息.

第一步:当 DRDY 变低,说明数据已经准备好取回.使用 WREG 命令更新复用器寄存器.例如:设置 MUX 为 23h 使 AINP=AIN2,AINN=AIN3.

第二布:通过发送 SYNC 命令紧接一个 WAKEUP 命令从新启动转换进程.务必确定命令之间特殊的时间 t_{11} .

第三步:利用 RDATA 命令读取以前转换的数据.

第四步:当 DRDY 又变低,重复第一个复用器寄存器更新周期,然后读以前的数据.



ADS1256 输入复用器周期

表 14 给出了有效的整体通量(t_{19})当输入复用器循环时.通量值(t_{19})是假设复用器是通过 3 字节的 WREG 命令改变和 $F_{sclk}=F_{clkin}/4$.

表 14:复用器循环量

数据速率(SPS)	循环通量(t19)HZ
30.000	4374
15,000	3814
7500	3043
3750	2165
2000	1438
1000	837
500	456
100	98
60	59
50	50
30	30
25	25
15	15
10	10
5	5
2.5	2.5

注意:Fclkin=7.68MHZ

使用但触发模式建立时间

ADS1255/6 通过使用 STANDBY 命令执行一次性转换实现用电量减少.这个序列在图 20 中显示.在待机模式下发出 WAKEUP 命令开始一次性的转换..建立时间(t18)之后,DRDY 会变为低电平.说明转换已经完成,数据可以通过 RDATA 命令被读出.ADS1256 执行了一个单周期.---没有必要忽略或放弃数据.紧接着读周期,发出另一个 STANDBY 命令来减少电量.当准备好下一个测量,重复从另一个 WAKEUP 命令开始的周期.

在不断转换建立时间

在一个同步,输入复用器变化,或者待机模式唤醒,ADS1255/6 将连续转换模拟输入.该转换符合 DRDY 的下降沿.当进行连续转换时,往往更方便的考虑解决 DRDY 时期的条款时序.如图 15 所示,DRDY 期间与数据速率相反.

表 15:数据设置延时 VS 数据速率

数据速率(SPS)	设置时间(DRDY 期间)
30.000	5
15,000	3
7500	2
3750	1
2000	1
1000	1
500	1
100	1
60	1
50	1
30	1
25	1

15	1
10	1
5	1
2.5	1

如果在连续转换时有一个阶跃输入信号,建议执行一个同步操作,来开始一个新的转换.否则代表先前的预电流信号的一个组合.应该被抛弃.图 21 显示了在这种情况下读回数据的一个例子.

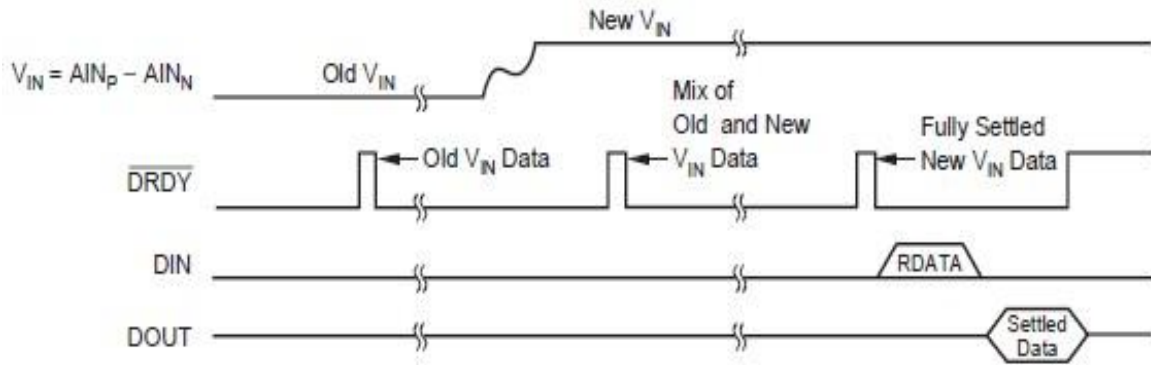


图 21:当连续转化速率 $\leq 3750\text{SPS}$, V_{IN} 的阶跃信号

数据格式

ADS1255/6 以二进制的补码格式输出 24 位数据,最低位是 $2V_{\text{REF}}/(\text{PGA}(2^{23} - 1))$. 一个正的满量程输入产生一个 7FFFFFFh 的码,负的满量程输入产生一个 800000h 的码.这些事输出超过满量程的代码片段,表 16 汇总了不同输入信号的理想输出代码

表 16:理想输出码 VS 输入信号

INPUT SIGNAL V_{IN} ($\text{AIN}_P - \text{AIN}_N$)	IDEAL OUTPUT CODE(1)
$\geq \frac{+2V_{\text{REF}}}{\text{PGA}}$	7FFFFFFh
$\frac{+2V_{\text{REF}}}{\text{PGA}(2^{23} - 1)}$	000001h
0	000000h
$\frac{-2V_{\text{REF}}}{\text{PGA}(2^{23} - 1)}$	FFFFFFh
$\leq \frac{-2V_{\text{REF}}}{\text{PGA}} \left(\frac{2^{23}}{2^{23} - 1} \right)$	800000h

(1):不包括噪声影响,INL,偏移,增益误差

通用数字 I/O 口(D0—D3)

ADS1256 有四个专用数字 IO 口,ADS1255 有两个专用 IO 口,通过 IO 寄存器所有的数据 IO 管脚可以单独的配置为输入或者输出.IO 寄存器的 DIR 位决定每个管脚是输入还是输出,DIO 位控制管脚状态.读回 DIO 寄存器将显示出数字 IO 管脚的状态,无论通过 DIR 位他们被配置成输入还是输出.当数字 IO 管脚被配置成输入,DIO 寄存器被用来读出这些管脚的状态.当被配置成输出,DIO 设置输出值.在 ADS1255 中数字 IO 口 D2 D3 不存在,控制操作 D2 D3 的寄存器设置对设备没有影响

在待机或者低功耗模式,控制寄存器(GPIO)任然活跃,如果配置成输出,将继续驱动管脚,如果配置成输入,他们将被驱动成防止过度功耗(不悬空).

数字 IO 管脚在上电或者复位后被设置为输入,除了 D0/CLKOUT,他被使能成时钟输出.如果数字 IO 引脚没有使用,要么使他们作为输入与地连接,要么将他们配置为输出.这将放置多余的功耗.

时钟输出

时钟输出管脚可以被用着其它设备的时钟,如微控制器.这个时钟可以通过使用 ADCON 寄存器中的 CLK1,CLK0 被配置成 Fclkin,Fclkin/2,Fclkin/4.注意使能输出时钟和驱动外部负载将增加数字功耗.待机模式不影响时钟输出状态.如果待机状态被使能,时钟输出在待机状态继续运行.如果不需要时钟输出功能,可以再低功耗或复位后通过写 ADCON 寄存器禁止.

时钟发生器(CLOCK GENERATION)

ADS1255/6 的主时钟可以通过外部晶振或时钟发生器提供,如果时钟是由晶振生成,必须提供外部电容,以确保启动和稳定的时钟频率,如图 22 所示.表 17 列出了两个建议晶振,晶振应该尽量靠近 ADS1255/6 的管脚来减少线长,有关陶瓷谐振器的信息,看应用笔记 ABAA104,ADS1255 的陶瓷谐振器的使用方法可以再 www.ti.com 下载.

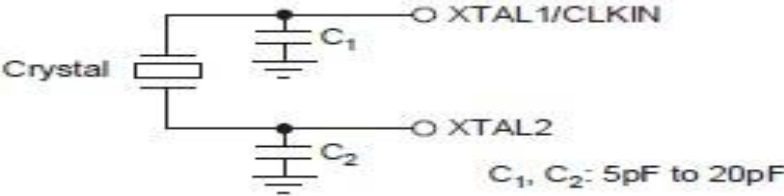


图 22:晶振连接

表格 17:推荐晶振

制造商	频率	部分数
Citizen	7.68M	CIA/53383
ESC	8.0M	ECS-80-5-4

当使用一个晶振,XTAL1 和 XTAL2 都不可以用来驱动其他逻辑,如果其他驱动需要时钟源,D0/CLKOUT 管脚可用于此功能.当使用外部时钟发生器,提供信号到 XTAL1/CLKIN 管脚,禁止 XTAL2 浮动,确保外部时钟发生器提供一个干净的波形.超调和毛刺时钟将降低整体的性能.

校准(CALIBRATION)

偏移和增益误差可以通过校正电路减小,图 23 显示校准框图,偏移误差通过偏移校准寄存器(OFC)更正,同样,满量程误差可以通过满量程校准寄存器(FSC)更正.这些都是 24 位的可读可写的寄存器.

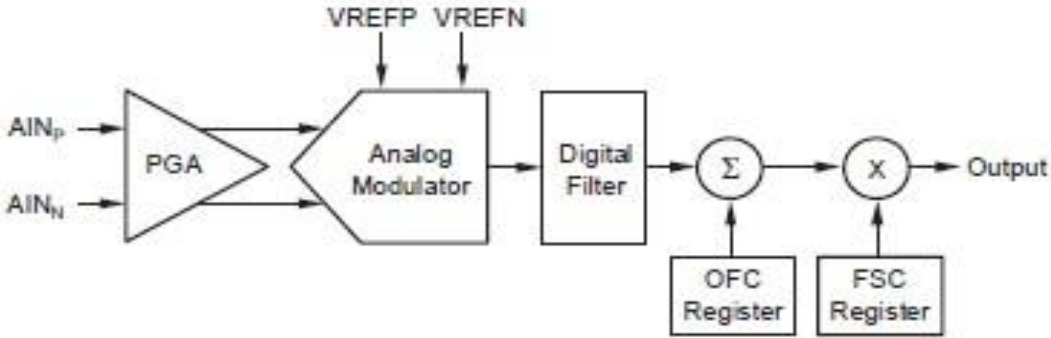


图 23:校准框图

校准后的 ADS1255/6 的输出如公式 3 所示

$$\text{Output} = \left(\frac{\text{PGA} \cdot V_{\text{IN}}}{2V_{\text{REF}}} - \frac{\text{OFC}}{\alpha} \right) \text{FSC} \cdot \beta \quad (3)$$

表 18 显示了 α β 连同 OFC 和 FSC 的理想值随数据速率的变化而变化(假定完美的模拟性能).OFC 是一个在-8,388,608 到 8,388,607 范围内的补码,而 FSC 的范围是从 0 到 16,777,215. ADS1255/6 同时支持使用 5 个命令自校准和系统校准:SELFOCAL,SELFGCAL,SELCAL,SYSOCAL,SYSGCAL.校准可在任何时候执行,虽然 ADS1255/6 的漂移性能很低,但是一个单一的校准时必须的,当校准开始 DRDY 变为高电平,保持到后来的数据就绪.在一个校准过后不必丢弃数据,强烈建议在上电后参考稳定发出一个自校准命令.在复位之后,ADS1255/6 执行自校准.数据速率改变后必须执行校准,缓冲配置(buffer configuration)或 PGA 改变必须执行自校准.

表格 18:不同的数据速率的校准值的设置

数据速率(SPS)	α	β	理想 OFC	理想 FSC
30.000	400000H	1.8639	000000H	44AC08H
15.000	400000H	1.8639	000000H	44AC08H
7500	400000H	1.8639	000000H	44AC08H
3750	400000H	1.8639	000000H	44AC08H
2000	3C0000H	1.7474	000000H	494008H
1000	3C0000H	1.7474	000000H	494008H
500	3C0000H	1.7474	000000H	494008H
100	4B0000H	2.1843	000000H	3A99A0H
60	3E8000H	1.8202	000000H	4651F3H
50	4B0000H	2.1843	000000H	3A99A0H
30	3E8000H	1.8202	000000H	4651F3H
25	4B0000H	2.1843	000000H	3A99A0H
15	3E8000H	1.8202	000000H	4651F3H
10	5DC000H	2.7304	000000H	2EE14CH
5	5DC000H	2.7304	000000H	2EE14CH
2.5	5DC000H	2.7304	000000H	2EE14CH

自校准

自校准纠正内部偏移和增益误差.在自校准的时候,合适的校准信号采用内部模拟输入.SELFOCAL 执行偏移自校准.模拟输入 AINp 和 AINn 断开信号源,连接到 AVDD/2.看表 19 不同的数据速率设置偏移自动校准所需要的时间.如大多数 ADS1255/6 所需要的时间一样,校准时间的多少直接与 Fclkin 有关系,子偏移校准更新 OFC 寄存器.

表 19:自偏移校准和系统偏移校准时间

数据速率(SPS)	自偏移校准和系统偏移校准时间
30.000	387us
15,000	453us
7500	587us

3750	853us
2000	1.3ms
1000	2.3 ms
500	4.3 ms
100	20.3 ms
60	33.7 ms
50	40.3 ms
30	67.0 ms
25	80.3 ms
15	133.7 ms
10	200.3 ms
5	400.3 ms
2.5	800.3 ms

注意:Fclk_{in}=7.68MHZ

SELF_{GCAL} 执行一个自动增益校准.模拟输入 AIN_p 和 AIN_n 和信号源断开.AIN_p 在内部连接到 VREF_p,在同时 AIN_n 连接到 VREF_n.自增益校准可以被用于各种 PGA 设置,ADS1256 有很好的增益校准,即使 PGA 设置要求很高.所示的典型特征部分..利用缓冲将参考输入限制在自动增益校准的共模范围内,因为它们将连接到缓冲输入,它们必须在特殊模拟输入范围内.当 VREF_p 或者 VREF_n 的电压超过缓冲模拟输入的范围(AVDD-2.0),缓冲在自动增益校准时必须被关闭.否则,使用系统增益校准或者向 FSC 寄存器直接写增益系数,为了不同的数据速率和 PGA 设置.自动增益校准更新 FSC 寄存器.

自动增益校准时间

数据速率	PGA 设置				
	1	2	4	8	16,32,64
30,000	417us	417us	451us	517us	651us
15,000	484us	484us	484us	551us	551us
7500	617us	617us	617us	617us	751us
3750	884us				
2000	1.4ms				
1000	2.4 ms				
500	4.5 ms				
100	21.0 ms				
60	34.1 ms				
50	41.7 ms				
30	67.8 ms				
25	83.0 ms				
15	135.3 ms				
10	207.0 ms				
5	413.7 ms				
2.5	827.0 ms				

注意:Fclk_{in}=7.68MHZ

SELF CAL 先执行一个自偏移校准,再执行一个自增益校准.在自校准期间,模拟输入和信号源断开,当在自校准时使用输入缓冲器,请遵守以上的参考输入共模范围.图 21 显示了不同数据速率设置所需要的自校准时间.自校准更新 OFC 和 FSC 寄存器

数据速率	PGA 设置				
	1	2	4	8	16,32,64
30,000	596us	596us	692us	696us	892us
15,000	696us	696us	696us	762us	896us
7500	896us	896us	896us	896us	1029us
3750	1.3ms				
2000	2.0ms				
1000	3.6 ms				
500	6.6 ms				
100	31.2 ms				
60	50.9 ms				
50	61.8 ms				
30	101.3 ms				
25	123.2 ms				
15	202.1 ms				
10	307.2 ms				
5	613.8 ms				
2.5	1227.2 ms				

注意:Fclk_{in}=7.68MHZ

系统校准

系统校准通过使用 **SYSOCAL** 和 **SYSGCAL** 命令更正内部和外部偏移和增益误差.在系统校准期间,适当的校准信号必须被用户从输入管脚提供.

SYSOCAL 执行一个系统偏移校准.用户不需提供一个零差分输入信号,ADS1255/6 将计算一个值来抵消在系统里的便宜.表 22 显示了不同数据速率的系统偏移校准所需要的时间.注意这个时间跟自校准时间一样,系统偏移校准更新 OFC 寄存器.

SYSGCAL 执行一个系统增益校准.用户必须提供一个满量程输入信号给 **ADS1255/6**.然后 **ADS1255/6** 计算一个值来抵消系统增益错误.系统增益校准可以更正输入管脚的 80%满量程输入或者更大.当使用系统增益校准时不要超过满量程输入电压.表 22 显示了不同的数据速率设置,系统增益校准所需要的时间.系统增益校准更新 **FSC** 寄存器.

表 22:系统增益校准时间

数据速率(SPS)	自偏移校准和系统偏移校准时间
30,000	417us
15,000	484us
7500	617us
3750	884us
2000	1.4ms
1000	2.4 ms
500	4.4 ms
100	20.4ms
60	33.7 ms
50	40.4 ms
30	67.0 ms
25	80.4 ms
15	133.7 ms
10	200.4 ms
5	400.4 ms
2.5	800.4 ms

注意:Fclkin=7.68MHZ

自动校准

自动校准可以被启动(**ADCON** 寄存器的 **ACAL** 位)**ADS1255/6** 完成一个写命令(**WREG**)自动启动一个自校准来改变数据速率,**PGA** 设置,缓冲器状态.

串行接口(SERIAL INTERFACE)

SPI 兼容串行接口有四个信号:**CS** ,**SCLK** ,**DIN** ,**DOUT** 并允许与 **ADS1255/6** 通讯控制.用一组片上寄存器控制可编程功能.数据通过串行接口从这些寄存器中读写.输出线**DRDR**作为状态信号指示,当一个转换已经完成.**DRDY** 变低时,新的数据可用.该时序规范显示了 **ADS1255/6** 的接口时序图.

片选(CS)

这个片选(cs)输入允许个人选择一个 **ADS1255/6** 设备.当多个设备共享串行总线.在串行通讯期间,**CS** 必须保持低电平.当 **CS** 变高,串行接口复位,**DOUT** 进入高阻状态.**CS** 可以永久的保持低电平.

串行时钟(SCLK)

串行时钟具有施密特触发输入功能,被用作于 **ADS1255/6** 的输入输出管脚 **DIN** ,**DOUT** 的时钟数据.即使输入滞后,建议尽量保持 **SCLK** 的纯净来防止数据转移的偶然的数据故障.如果 **SCLK** 保持 32 个 **DRDY** 周期的低电平,串行接口被复位,下一个 **SCLK** 脉冲将开始一个新的通讯周期.当一个串行接口传输中断时,此超时功能可以被用来恢复通讯.一个 **SCLK** 的特殊模式将会复位芯片.看 **RESET** 部分,有更多的详情.

数据输入(DIN)数据输出(DOUT)

数据输入管脚(**DIN**)被用来在 **SCLK** 的边沿发送数据到 **ADS1255/6**.数据输出管脚(**DOUT**)被用来在 **SCLK** 的边沿从 **ADS1255/6** 发出数据.数据输入在 **SCLK** 的下降沿部分被移入.在

SCLK 的上升沿时数据从 DOUT 被移出.DOUT 处于高阻状态,在不使用时允许 DIN 和 DOUT 接在一起被一个双向总线驱动.注意:当 DIN 和 DOUT 被连接在一起时不能发出 RDATA 命令.

数据准备好(DRDY)

DRDY 输出作为状态信号指示,当转换数据准备被读出,DRDY 变低.当一个新的转换数据可用,复位成高电平.当 24 位数据已经通过 RDATA 和 RDATA 命令被读回时,它也变高.当新的转换数据被更新.在更新期间数据是无效的,不要取回数据.如果数据没有被取回,在更新时间内,DRDY 将保持高电平,如图 24 所示.

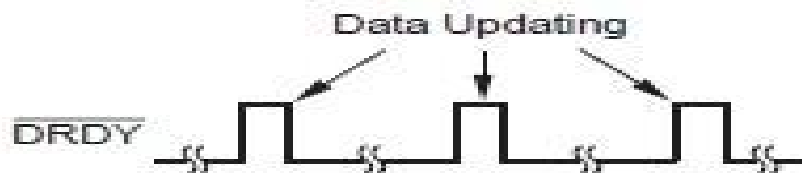


图 24:没有数据取回的 DRDY 状态

同步(Synchronization)

ADS1255/6 同步用来协调外部事件的 AD 转换,也能用来加速解决模拟输入的瞬时变化.(看使用同步转换时间部分).

同步可以用 SYNC/PDWN 管脚或者 SYNC 命令实现.用 SYNC/PDWN 管脚,使他变低,然后变高,确保满足时序规范 t16.同步发生在 SYNC/PDWN 管脚保持高电平后第一个主时钟的上升沿.

当 SYNC/PDWN 管脚为低时,串行接口的通讯是不可能的.如果 SYNC/PDWN 管脚保持 20 个周期的 DRDY 低电平,ADS1255/6 将会进入到掉电状态.

用 SYNC 命令实行同步,首先移入 SYNC 命令的 8 位字.这将停止 ADS1255/6 的操作.当准备同步,发出 WAKE UP 命令.在第一个 SCLK 用于移入 WAKE UP 命令后的第一个主时钟的上升沿发生同步.在一个同步操作之后,不管是 SYNC/PDWN 管脚或者是 SYNC 命令,DRDY 保持高电平直到有效数据被准备好.

待机模式

待机模式关闭所有的模拟电路和大部分的数字特征.振荡器继续工作允许快速唤醒.如果启用,时钟输出 D0/CLKOUT 将在待机模式中继续运行.发出 STANDBY 命令进入待机模式.发出 WAKEUP 命令退出待机模式,在退出待机模式之后 DRDY 保持高电平直到有效数据被准备.待机模式被用来执行一次性的转换.看看使用但触发模式(one-shot)建立时间一节,了解更多的细节.

掉电模式

保持 SYNC/PDWN 管脚 20 个 DRDY 周期低电平激活掉电模式.在掉电模式下,所有电路被禁止,包括震荡和时钟输出..

使 SYNC/PDWN 管脚管脚为高电平退出掉电模式,当从掉电模式退出,ADS1255/6 的晶体振荡器通常需要 30MS 来唤醒.如果使用外部时钟源,在转换开始之前需要 8092 个 CLKIN 周期.

复位(RESET)

有三种方法复位 ADS1255/6:RESET 管脚, RESET 命令, 一个特殊的 SCLK 复位模式.

当使用 RESET 管脚,使他为低电平产生一个复位,在 RESET 管脚变为高电平之前一定要按照最小脉冲宽度时间规格..

RESET 命令在所有 8 位数据都移入 DIN.之后自动释放复位.

ADS1255/6 也可以被复位用一个特殊的 SCLK 复位模式(看图 2).复位发生在 SCLK 后一个模式的下降沿.在执行这个操作后,自动复位释放.

在复位后,配置寄存器被初始化为默认状态除了控制D0/CLKOUT管脚的ADCON寄存器中的CLK0和CLK1位,这些位被初始化为默认值仅仅当使用RESET管脚复位方式,当从复位释放后自校准被执行.不论复位方法或者在复位之前ACAL的位的状态.

上电模式

在上电状态时,所有的配置寄存器被设置为默认值.一个自校准自动被执行.为了获得最佳性能,强烈建议在电源供应和电压基准有时间解决他们的最终价值之后发出SELF CAL命令执行一个额外的自校准.

REGISTER MAP 寄存器映射

通过设置寄存器组来控制 ADS1255/6 操作,总体的来说寄存器组包括需要配置部分的所有的信息.比如速率,复用器设置,PGA 设置,校准等等,,,在表格 23 里列出清单

表格 23:寄存器清单

ADDR ES	REGIST ER	REST VAL UE	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
00H	STATUS	X1H	ID3	ID2	ID1	ID0	ORDER	ACAL	BUFE N	DRD Y
01H	MUX	01H	PSEL 3	PSEL 2	PSEL 1	PSEL 0	NSEL 3	NSEL L2	NSEL 1	NSEL L0
02H	ADCON	20H	0	CLK 1	CLK 0	SDC S1	SDCS 0	PGA 2	PGA1	PGA 0
03H	DRATE	F0H	DR7	DR6	DR5	DR4	DR3	DR2	DR1	DR0
04H	IO	E0H	DIR3	DIR2	DIR1	DIR0	DIO3	DIO2	DIO1	DIO0
05H	OFC0	XXH	OFC0 7	OFC0 6	OFC0 5	OFC0 4	OFC0 3	OFC0 2	OFC0 1	OFC0 0
06H	OFC1	XXH	OFC1 5	OFC1 4	OFC1 3	OFC1 2	OFC1 1	OFC1 0	OFC0 9	OFC0 8
07H	OFC2	XXH	OFC 23	OFC 22	OFC 21	OFC 20	OFC1 9	OFC 18	OFC1 7	OFC 16
08H	FSC0	XXH	FSC0 7	FSC0 6	FSC0 5	FSC0 4	FSC0 3	FSC0 2	FSC0 1	FSC0 0
09H	FSC1	XXH	FSC1 5	FSC1 4	FSC1 3	FSC1 2	FSC1 1	FSC1 0	FSC0 9	FSC0 8
0AH	FSC2	XXH	FSC2 3	FSC2 2	FSC2 1	FSC2 0	FSC1 9	FSC1 8	FSC1 7	FSC1 6

STATU:状态寄存器(地址 00h)

复位值=x1h

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
ID3	ID2	ID1	ID0	ORDER	ACAL	BUFEN	DRDY

位 7--4 ID3 ID2 ID1 ID0 程序检定位(只读)

位 3 ORDER 数据输出位顺序

0:最高有效位先出(默认)

1:最低有效位先出

输入数据在移动\入时一般是最高有效位字节或字先,输出数据移出时一般是最高有效字节先输出.....ORDER 位只控制输出字节的位的顺序

位 2 ACAL 自动校准

0:自动校准不使能(默认)

1:自动校准使能

当自动校准使能时,自校准在 WREG 命令改变 PGA(ADCON 寄存器的 0 到 2 位),DR(DRATE 寄存器的 7 到 0 位)或者 BUFEN(STATUS 寄存器的位 1)的值完成时开始

位 1 BUFEN:模拟输入缓冲使用

0:缓冲未使能(默认)

1:缓冲使能

位 0 DRDY:数据准备好(只读)

此位与 DRDY 管脚的状态一致

MUX:输入复用器控制寄存器(地址 01h)

复位值=01h

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
PSEL3	PSEL2	PSEL1	PSEL0	NSEL3	NSEL2	NSEL1	NSEL0

位 7 到 4 PSEL3 PSEL2 PSEL1 PSEL0:正输入通道(AINP)选择

0000=AIN0(默认)

0001=AIN1

0010=AIN2(仅 ADS1256)

0011=AIN3(仅 ADS1256)

0100=AIN4(仅 ADS1256)

0101=AIN5(仅 ADS1256)

0110=AIN6(仅 ADS1256)

0111=AIN7(仅 ADS1256)

1XXX=AINCOM(当 PSEL3=1,PSEL2,PSEL1,PSEL0 不必注意)

注意:在使用 ADS1255 时必须选择可用的输入

位 3 到 0 NSEL3 NSEL2 NSEL1 NSEL0:负输入通道(AINN)选择

0000=AIN0

0001=AIN1(默认)

0010=AIN2(仅 ADS1256)

0011=AIN3(仅 ADS1256)

0100=AIN4(仅 ADS1256)

0101=AIN5(仅 ADS1256)

0110=AIN6(仅 ADS1256)

0111=AIN7(仅 ADS1256)

1XXX=AINCOM(当 NSEL3=1,NSEL2,NSEL1,NSEL0 不必注意)

注意:在使用 ADS1255 时必须选择可用的输入

ADCON:A/D 控制寄存器(地址 02h)

复位值=20h

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
0	CLK1	CLK0	SDCS1	SDCS0	PGA2	PGA1	PGA0

位 7 保留,始终为 0(只读)

位 6 到 5 CLK1,CLK0 D0/CLKOUT 时钟输出率设置

00=CLOCK OUT OFF

01=CLOCK OUT Frequency=Fclkin(默认)

10=CLOCK OUT Frequency=Fclkin/2

11=CLOCK OUT Frequency=Fclkin/4

当不用 CLKOUT 时,推荐它被关闭,这些位只能被 RESET 管脚重置

位 4 到 3 SDCS1 SDCS0 传感器检测电流源

00=传感器检测关闭(默认)

01=传感器检测电流=0.5uA

10=传感器检测电流=2uA

11=传感器检测电流=10uA

传感器检测电流源可以被激活来验证外部传感器给 ADS1255/6 提供的信号时完整的,传感器短路产生一个很小的信号,传感器开路产生一个很大的信号

位 2 到 0 PGA2 PGA1 PGA0 可编程增益放大器设置

000=1(默认)

001=2

010=4

011=8

100=16

101=32

110=64

DRATE:AD 数据速率(地址 03h)

复位值=F0h

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
DR7	DR6	DR5	DR4	DR3	DR2	DR1	DR0

16 位有效数据率设置如下.确定要选择一个有效的设置,因为无效的设置可能产生不可预料的结果

位 7 到 0 DR[7 0]数据速率设置(1)

11110000=30000SPS(默认)

11100000=15000SPS

11010000=7500SPS

11000000=3750SPS

10110000=2000SPS

10100001=1000SPS

10010010=500SPS

10000010=100SPS

01110010=60SPS

01100011=50SPS

01010011=30SPS

01000011=25SPS

00110011=15SPS

00100011=10SPS

00010011=5SPS

00000011=2.5SPS

(1)因为 fclkin=7.68MHZ.数据速率规模与 fclkin 成线性关系

I/O:通用数字 I/O 口(地址 04h)

复位值=E0H

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
DIR3	DIR2	DIR1	DIR0	DIO3	DIO2	DIO1	DIO0

这些位的状态控制通用 IO 管脚的操作,ADS1256 有四个通用 IO 管脚,D3 D2 D1 还有 D0/CLKOUT.ADS1255 有两个通用 IO 管脚 D1 还有 D0/CLKOUT.当使用 ADS1255 时,寄存器的 DIR3,DIR2,DIO3 和 DIO2,能被读写,但是没有效果

位 7 DIR3 数字 IO 口 D3 的方向(仅 ADS1256)

0=D3 是一个输出口

1=D3 是一个输入口(默认)

位 6 DIR3 数字 IO 口 D2 的方向(仅 ADS1256)

0=D2 是一个输出口

1=D2 是一个输入口(默认)

位 5 DIR2 数字 IO 口 D1 的方向

0=D1 是一个输出口

1=D1 是一个输入口(默认)

位 4 DIR2 数字 IO 口 D0/CLKOUT 的方向

0=D0 是一个输出口(默认)

1=D0 是一个输入口

位 3 到 0 DIO[3:0] D3 D2 D1 D0/CLKOUT 管脚的状态

读这些位就是跟数字 IO 口的状态相一致,是否如果这些管脚被 DIR3-DIR0 配置为输入或者输出,当数字 IO 口被配置为输出时,写入一致的 DIO 位将设置输出状态. 当数字 IO 口被配置为输入时, 写入一致的 DIO 位没有效果..当 D0/CLKOUT 被配置为输出 CLKOUT 将被使能(使用 ADCON 寄存器中的 CLK1,CLK0 位)写入 DIO0 将没有效果

OFC0:偏移校准字节 0,最低有效字节(地址 05h)

复位值取决于校准结果

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
0FC07	0FC06	0FC05	0FC04	0FC03	0FC02	0FC01	0FC00

OFC1:偏移校准字节 1(地址 06h)

复位值取决于校准结果

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
0FC15	0FC14	0FC13	0FC12	0FC11	0FC10	0FC09	0FC08

OFC2:偏移校准字节 2,最高有效字节(地址 07h)

复位值取决于校准结果

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
0FC23	0FC22	0FC21	0FC20	0FC19	0FC18	0FC17	0FC16

FSC0:偏移校准字节 0,最低有效字节(地址 08h)

复位值取决于校准结果

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
FSC07	FSC06	FSC05	FSC04	FSC03	FSC02	FSC01	FSC00

FSC1:偏移校准字节 1(地址 09h)

复位值取决于校准结果

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
FSC15	FSC14	FSC13	FSC12	FSC11	FSC10	FSC09	FSC08

FSC2:偏移校准字节 2,最高有效字节(地址 0Ah)

复位值取决于校准结果

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
FSC23	FSC22	FSC21	FSC20	FSC19	FSC18	FSC17	FSC16

Command definitions(命令定义)

表格 24 里面的命令总结控制 ADS1255 的操作,所有的命令都是独立的,除了寄存器的读和写 (RREG,WREG)需要外加一个第二字节数据.增加命令和数据字节在第一个命令字节后面可能没有延时被移入.状态寄存器里的 ORDER 位设置输出数据位的次序.在整个命令序列中 CS 必须保持低电平....

表格 24 命令定义

Command(命令)	描述	第一命令字节	第二个命令字节
WAKE UP	完成 SYNC 和退出待机模式	0000 0000 (00H)	
RDATA	读数据	0000 0001 (01H)	
RDATA C	连续读数据	0000 0011 (03H)	
SDATA C	停止连续读数据	0000 1111 (0FH)	
RREG	从寄存器读数据	0001 rrrr (1xH)	0000 nnnn
WREG	向寄存器写数据	0101 rrrr (5xH)	0000 nnnn
SELF CAL	偏移和增益自动校准	1111 0000 (F0H)	
SELF OCAL	偏移自动校准	1111 0001 (F1H)	
SELF GCAL	增益自动校准	1111 0010 (F2H)	
SYS OCAL	系统失调校准	1111 0011 (F3H)	
SYS GCAL	系统增益校准	1111 0100 (F4H)	
SYNC	同步 A/D 转换	1111 1100 (FCH)	
STANDBY	待机模式开始	1111 1101 (FDH)	
REAST	复位到上电值	1111 1110 (FEH)	
WAKE UP	完成 SYNC 和退出待机模式	1111 1111 (FFH)	

RDATA:读数据

描述:当 DRDY 变为低电平时发出命令来读出串行数据的转换结果...当 24 位数据从 DOUT 移出,DRDY 变高,没有必要读回所有的 24 位数据,,但是 DRDY 不会立即变为高电平直到新的数据被更新....看一下在 RDATA 命令的结尾到 DOUT 开始移动数据需要延时的典型特征时间:t6

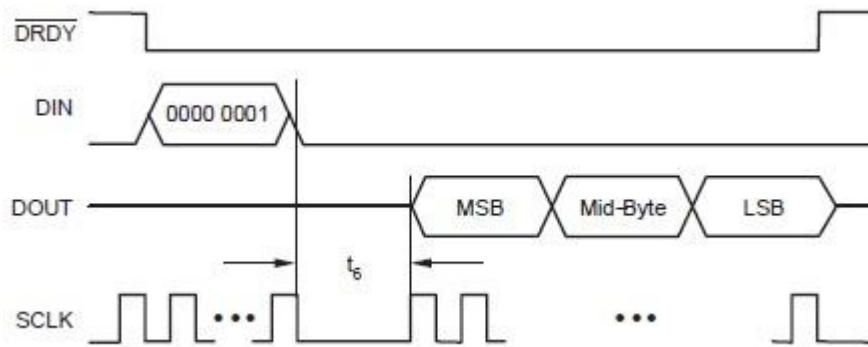


图 29:RDATA 命令序列

RDATA:连续读数据

描述:当 DRDY 变为低电平时发出命令进入连续读数据方式,,这种模式使连续输出新的数据,在每个 DRDY 之后无需发出读命令.当 24 位数据已经被读出,DRDY 变为高电平,没有必要读出所有的 24 位,但是 DRDY 不能立即变为高电平,直到新的数据被更新.这种方式可以被停止连续读数据命令终结.(STOPC),因为在连续读数据方式 Din 不断的被监视 STOPC 和 RESET 命令,在 DIN 和 DOUT 连接在一起的时候不要用这种方式.看时间参数,在 RDATA 命令结束到 DOUT 移出数据开始需要一段延时:t6

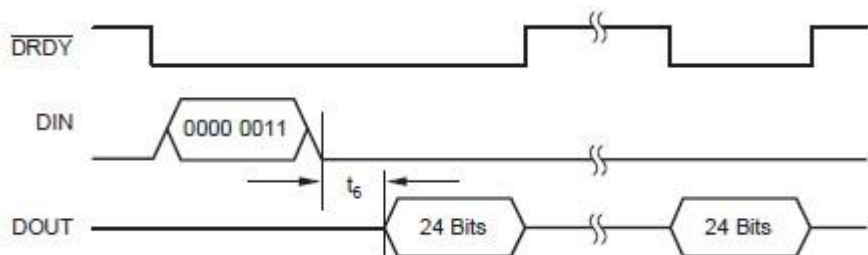


图 30:DATA 命令序列

在 DRDY(数据准备就绪)接下来通过应用 SCLK 移出数据.当 Din 在三个字节中的任何一个字节等于 STOPC 或者 RESET 命令时连续读数据模式将被终止....

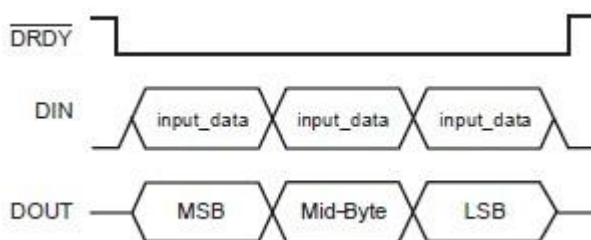


图 31:在连续读模式 DIN 和 DOUT 命令序列

STOPC:停止连续读数据

描述:连续读数据方式的最后(看 RDATA 命令)在 DRDY 变低以后必须发出这个命令,而且要在 DRDY 变高之前完成.



图 32:STOPC 命令序列

RREG:从寄存器读

描述:将指定寄存器的地址作为命令的一部分,将输出多大 11 个寄存器的数据,寄存器的数目是被读是一个命令字节加上第二个命令字节.如果计数超过了其余寄存器,地址将回到起点.

1st 命令字节 0001 rrrr,rrrr 是第一个被读寄存器的地址

2st 命令字节 0000 nnnn 其中 nnnn 是第一个读取的字节数.看时间参数,在 RDATA 命令结束到 DOUT 移出数据开始需要一段延时: t_6

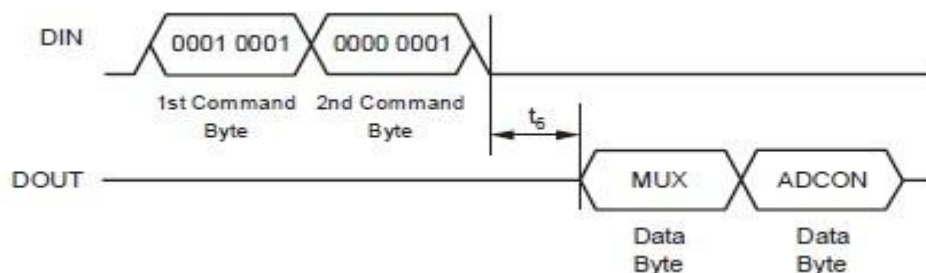


图 33:RREG 命令例子:从寄存器 01H 开始读两个寄存器(multiplexer 复用器)

WREG:写寄存器

描述:写寄存器时从指定寄存器作为一部分命令开始的,被写的寄存器的数目命令是一个加上第二个有效的字节

1st 命令字节:0101 rrrr rrrr 是第一个被写的寄存器的地址

2nd 命令字节: 0000 nnnn nnnn 是第一个写入的字节数

DATA BYTE(S):被写入寄存器的数据

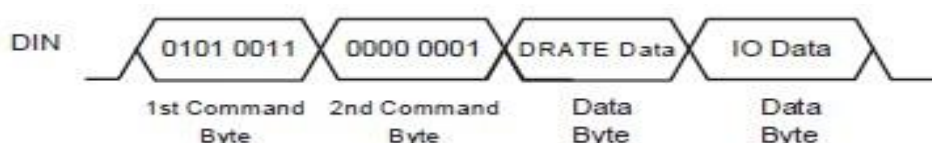


图 34:WREG 命令例子:从寄存器 03H 开始写两个寄存器(DRATE)

SELFACL:偏移和增益自动校准

描述:执行一个自动偏移和自动增益校准,在这个操作后偏移校准寄存器(OFC)和满量程校准寄存器 FSC)将会更新,,在校准的开始 DRDY 变高电平.校准完成变为低电平,并且稳定的数据被准备好,,在发送这个命令之后不要发送额外的命令直到校准完成 DRDY 变为低电平标志..

SELFOCAL:自动偏移校准

描述:执行一个自动偏移校准.在这个操作之后偏移校准寄存器(OFC)被更新. 在校准的开始 DRDY 变高电平.校准完成变为低电平,并且稳定的数据被准备好,,在发送这个命令之后不要发送额外的命令直到校准完成 DRDY 变为低电平标志.

SELFGCAL:自动增益校准

描述:执行一个自动增益校准.在这个操作之后,满量程校准寄存器被一个新的值更新在校准的开始 DRDY 变高电平.校准完成变为低电平,并且稳定的数据被准备好,,在发送这个命令之后不要发送额外的命令直到校准完成 DRDY 变为低电平标志.

SYSOCAL:系统失调校准

描述:执行一个系统失调校准. 在这个操作之后偏移校准寄存器(OFC)被更新. 在校准的开始 DRDY 变高电平.校准完成变为低电平,并且稳定的数据被准备好,,在发送这个命令之后不要发送额外的命令直到校准完成 DRDY 变为低电平标志.

SYSGCAL:系统增益校准

描述:执行一个系统增益校准.在这个操作之后满量程校准寄存器将被更新.在校准的开始 **DRDY** 变高电平.校准完成变为低电平,并且稳定的数据被准备好,,在发送这个命令之后不要发送额外的命令直到校准完成 **DRDY** 变为低电平标志.

SYNC:同步 A/D 转换

描述:这个命令同步 A/D 转换.被用来在命令的开始快速进行,接着进行 **WAKE UP** 命令.在被用来进行 **WAKE UP** 命令的第一个 **SCLK** 之后的第一个 **CLKIN** 上升沿发生同步.

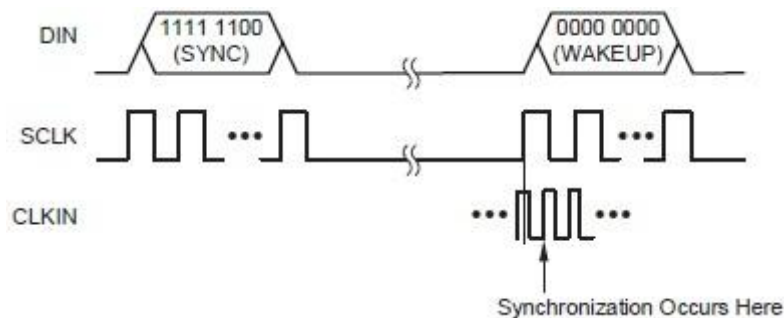


图 35:SYNC 命令序列

STANDBY:待机状态/单触发模式

描述:这个命令使 **ADS1255/6** 进入一个低功耗待机状态,在发出这个命令之后,确定在 **CS** 为低电平时没有活动的 **SCLK**,因为这将中断待机模式,如果 **CS** 为高电平,在待机模式下是允许 **SCLK** 活动的.退出待机模式,发送 **WAKE UP** 指令.这个命令还可以被用来执行单一转换(看一次性方式)

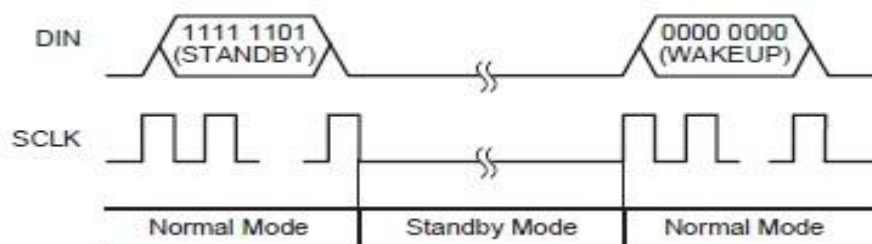


图 36:STANDBY 命令序列

WAKEUP:完成同步,退出待机模式

描述:用于与 **SYNC** 和 **STANDBY** 命令结合使用,两个值(全 0,,全 1)都是有效的.

RESET:复位寄存器为默认值

描述:使除了 **ADCON** 寄存器中的 **CLK0** 和 **CLK1** 位其余的都返回默认值.这个命令也会停止连续读模式:在这种情况下,在 **DRDY** 变为低电平时发出 **RESET** 命令....

