韦先

本次实验使用 aether 平台进行仿真。

要求:

对一偏置电流为 100uA 的五管 OTA, 共模电压为 0.9V,设计晶体管的尺寸。满足下面的三个要求:

- 1.使其在单位增益负反馈时系统性失调小于 0.1mV。
- 2.使其随机性失调的标准差(std)小于 1mV。
- 3.使其共模抑制比大于 50dB。

为了解决这个题目,首先要设计 MOS 管的宽长比。

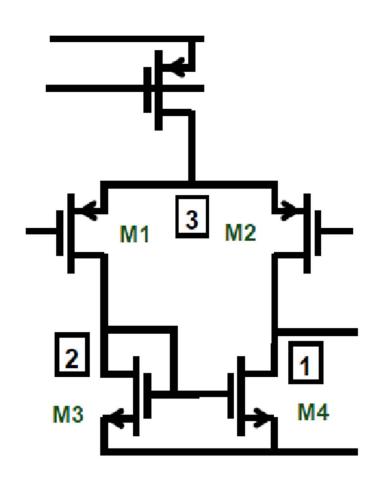


图 1 五管 OTA 示意图

首先,我打算计算一下共模抑制比。由课本 297 页中,随机性失调和 CMRR 的关系,我们发现当失调电压大约 10 mV 时,随机性的 CMRR 大约能达到 60 dB ($V_E L_B \approx 10 \text{mV}$)。也就是说,只要是完成了第二问对于随机性失调的指标,随机性失调导致的共模抑制比便能达到第三问的设计指标。

下面我打算计算一下,因为系统性失调产生的 CMRR 大约是多少。

由公式 $CMRR = \frac{1}{2}g_{m1}R_Bg_{m3}r_{o1}$,此时 R_B 为电流镜的内阻,化简公式得

$$CMRR = \frac{1}{2} \times \frac{\frac{1}{2}I}{(V_{GS} - V_{TH})_1} \times \frac{V_E L_B}{I} \times \frac{\frac{1}{2}I}{(V_{GS} - V_{TH})_3} \times \frac{V_E L_1}{\frac{1}{2}I} = \frac{1}{4} \times \frac{V_E^2 \times L_B \times L_1}{(V_{GS} - V_{TH})_1 \times (V_{GS} - V_{TH})_3}$$

由于在仿真中使用 $V_E = 40V/um$,并且分母上的过驱动电压一般不超过 1V,所以在取 $L = 1\mu m$ 的情况下,由于系统性失调导致的共模抑制比很容易便达到了 50 dB。

综合上述的分析,我们可以认为共模抑制比是一个比较容易达到的指标。

然后,设计一下系统性失调问题。从题干中,我们知道,在单位增益负反馈下,只要使得输入电压为 0.9V 时,输出电压在 $900 \pm 0.1 mV$ 范围内即可。从图片中,我们可以看出五管 OTA 的左右部分并不是完全对称的。两个 NMOS 的连接方式存在着很大的不同, M_3 管的栅极和漏极连在了一起,而 M_4 管的栅极和漏极是分开的。所以,我们要做的就是减小两个 NMOS 管漏极之间的电压差,由于 M_4 管漏极电压为 900 mV,所以 M_3 管的漏极电压也应为 900 mV。

对于 M_1 管,由于题目中已经给出了共模电压是 900mV,所以我们便由此知道 M1 管子栅极电压。暂时取 M_1 的过驱动电压为 250mV,由于 NMOS 管的 Vth 大约为 450mV,所以取 M_1 源极电压约为 1.6V。

对于电流源部分,由于电源电压为 1.8V,所以电流镜在过驱动电压约为 200mV 的情况下,其栅极电压约为 1.2V。

由此,我们便大致的估计出了所有 MOS 管的偏置电压的大概范围。并且很容易的知道流过各个 MOS 的电流。

然后由公式

$$I_d = \frac{1}{2}\mu_0 C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2$$

其中, $\mu_{0n}=33m$ 、 $\mu_{op}=7.4m$ 、 $C_{oxn}=8.55m$ 、 $C_{oxp}=9.17m$ 均为国际单位制。 我们可以解得

$$\frac{W}{L_{1, 2}} = 17$$

$$\frac{W}{L_{3, 4}} = 1.4$$

$$\frac{W}{L_s} = 1300$$

取 $L = 1\mu m$,由于电流镜部分长宽比太大,于是电流镜部分取L = 500nm,由此我们便得到了MOS管的宽和长,搭建了下图所示的电路。

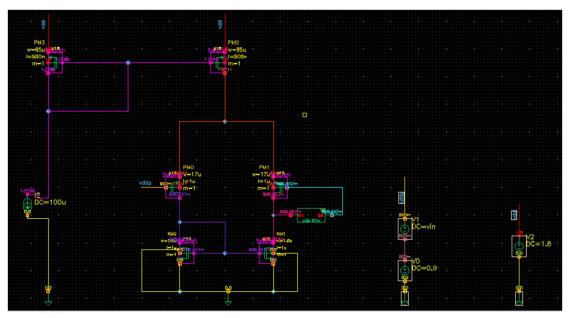


图 2 五管 OTA 电路图

我们可以发现, MOS 管均处于饱和状态, 电流镜工作良好。

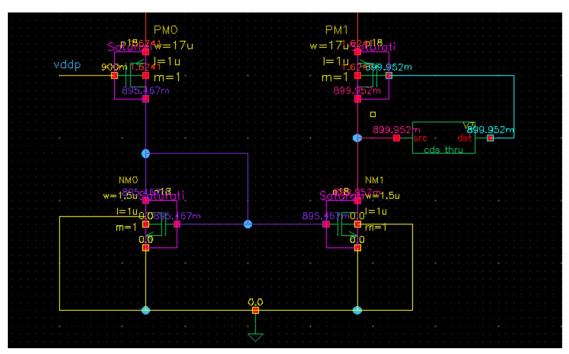


图 3 五管 OTA 的静态工作点

从图 3 中,我们可以清楚的看到 $V_{out}=899.952mV$ 。达到了设计指标的要求。 处于好奇,我采用蒙特卡洛方法,随机选取了 400 个点。在 $-3mV\sim3mV$ 范围内直流扫描 Vin,并且观察 Vout 的值,得到了下面的曲线。

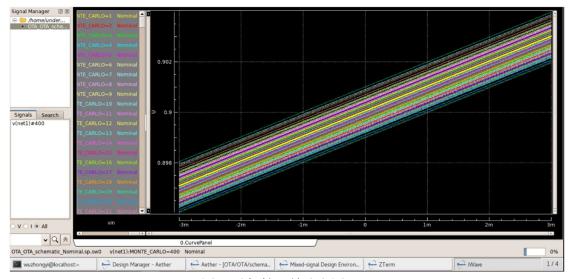


图 4 随机性误差分布图

粗略估计下,我们可以认为这 400 次的实验分布范围在 $\pm 2\delta$ 范围内。因为 0.9V 时,输入电压的绝对值均未超过 2mV,所以满足随机性误差小于 1mV 的设计指标。

下面我们看一看,在这个宽长比下是否满足 CMRR 的需求。为了求出 CMRR,我搭建了如下图所示的电路。

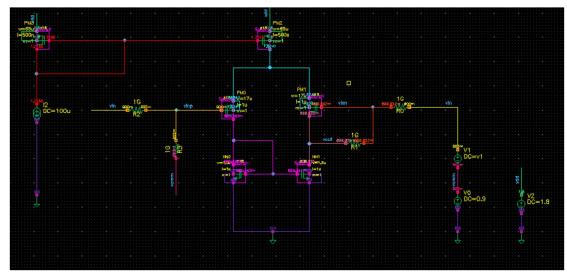


图 5 共模抑制比测量电路

然后使用 AC 对 M_1 进行扫描,输入 CMRR 的表达式,采用蒙特卡洛分析了 100 个点,得到的结果如下。

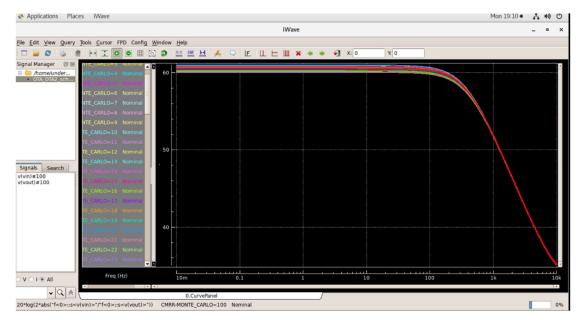


图 6 共模抑制比测量结果

从图中得到,该宽长比下的 CMRR 达到了 60dB,满足设计指标,符合设计的要求。综上,该五管 OTA 性能可以达到设计指标。