# 數位系統實驗作業

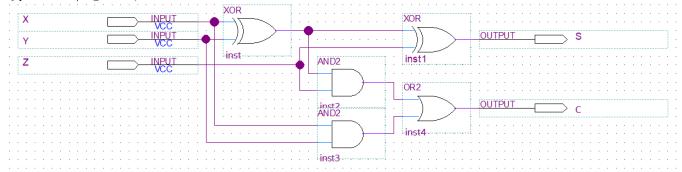
## 作業1:

請利用兩個半加器設計一個三個輸入位元算術和的組合電路,為三個輸入兩個輸出的全加器電路。

## 1、 請寫出全加器真值表

X被加數	Y加數	Z低位進位	S和	C進位
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

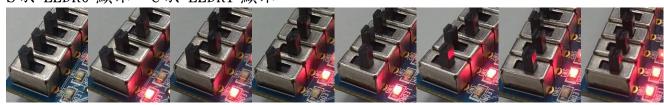
## 2、 剪貼設計電路圖



#### 3、 產生波形模擬檔

	Name	Value at	0 ps	20.0 ns	40.0 ns	60.0 ns	80.0 ns
		0 ps	0 ps				
out	С	во			$\Box$		
out	S	ВО			$\Box\Box$		
in_	X	ВО					
in_	Y	ВО					
in_	Z	ВО			$\Box$		

- 4、 燒入 FPGA 開發版並記錄各種狀態
  - X由SW0控制,Y由SW1控制,Z由SW2控制
  - S於 LEDRO 顯示, C於 LEDR1 顯示

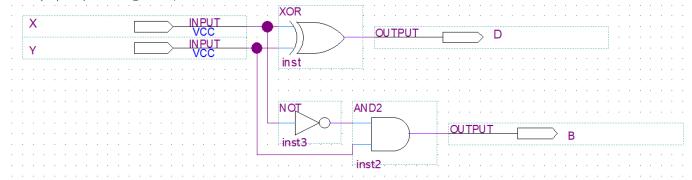


## 作業 2:

請利用半加器設計一個半減法器

X被減數	Y減數	D差	B借位
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

## 1、 設計半減法器電路圖



### 2、 產生波形模擬檔

	Name	Value at 0 ps	0 ps	20.0 ns	40.0 ns
out	В	во			
out	D	ВО			
in_	X	ВО			
in_	Υ	ВО		$\neg$ L	$\Box$

3、 燒入 FPGA 開發版並記錄各種狀態

X由SW0控制,Y由SW1控制

D於 LEDRO 顯示, B於 LEDR1 顯示

