中国科学院大学网络空间安全学院 计算机组成与结构研讨课 实验报告

实验序号: 2 实验名称: 运算器设计

1 实验电路图

1.1 实验电路图

32 位快速加法器实验电路图如下图所示:

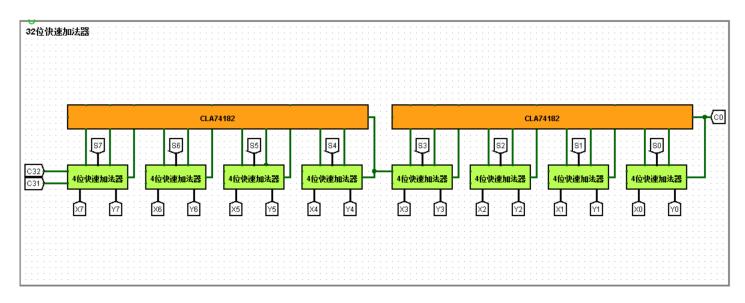


图 1: 32 位快速加法器

5 位无符号乘法流水线实验电路图如下图所示:

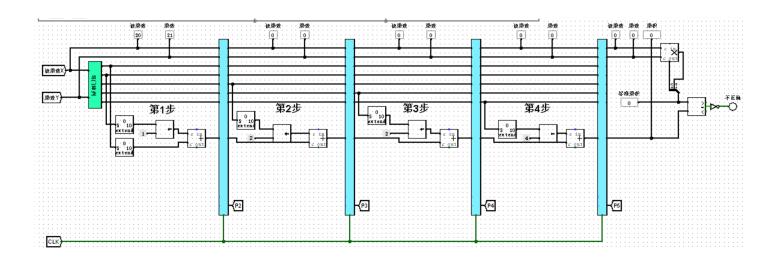


图 2: 5 位无符号乘法流水线

原码一位乘法器实验电路图如下图所示:

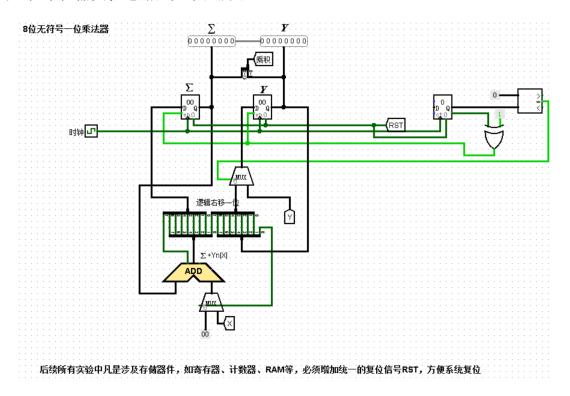


图 3: 原码一位乘法器

32 位 MIPS 运算器实验电路图如下图所示:

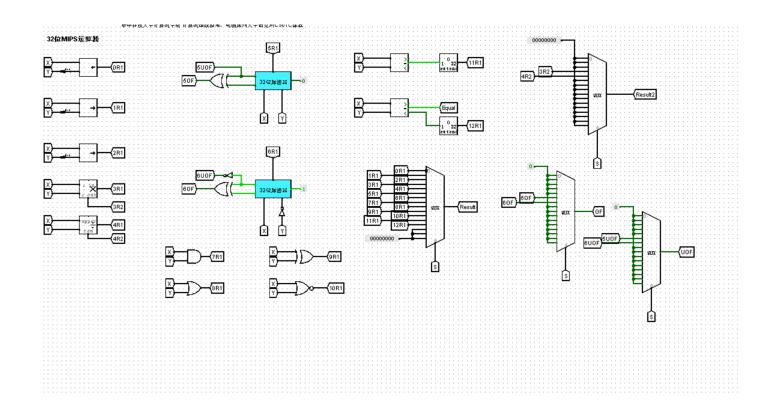


图 4: 32 位 MIPS 运算器

1.2 电路设计思路

1.2.1 32 位快速加法器

将 32 位数分为 8 组,每一组为一个 4 位数,通过四位快速加法器计算 $X_i + Y_i$ 得到 S_i ,并生成成组进位传递函数 G^* , P^* 及进位信号 C_i 。CLA74182 是一个 4 位进位前瞻加法器,用于加速进位的计算。将 4 位快速加法器生成的 C_i , G^* , P^* 与 CLA74182 对应的端口相连接,最终将两块CLA74182 串联,即可完成设计。

1.2.2 5 位无符号乘法流水线

由于乘法结果为 10 位数, 所以需要先使用扩展器将 5 位数据扩展为 10 位。接下来参考下面的公式,每一步均重复被乘数左移再与结果相加的步骤,即可完成乘法流水线设计。

$$\Sigma = XY0 + XY1 * 2$$

$$\Sigma + = XY2 * 4$$

$$\Sigma + = XY3 * 8$$

$$\Sigma + = XY4 * 16$$

1.2.3 原码一位乘法器

参考计算机组成与结构课上 PPT,原码一位乘法器的时序电路图如下图所示:

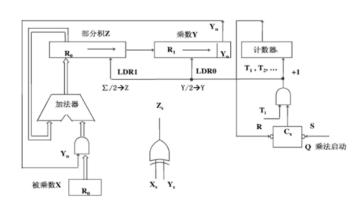


图 5: 原码一位乘法器的时序电路图

乘数依次从最低位乘以被乘数,然后和部分积进行累加。在进行累加时,因为每次做完乘法都是高一位的,所以可以把部分积右移一位,这样就可以实现对齐。另外,丢掉的那一位可以存在乘数寄存器的最高位,这样每次右移丢掉的一位都在最前列。在运行 8 次后,第一次丢掉的刚好到达最低位。

乘法部分如果 $Y_i = 0$,则结果为 0,如果 $Y_i = 1$,则结果为 X。可知乘法可以用数据选择器实现。对运算次数进行控制,在第 0 次运算时,把 Y 载入乘数寄存器中。在第 8 次运算后停止运算。

1.2.4 32 位 MIPS 运算器

参考 CSDN 博主用草书谱写兰亭序的文章, 32 位 MIPS 运算器设计思路为:

先构造出每一种功能的输出,再根据 OP 的值来选择输出:

- 0-2: 分别用一个移位器实现,设置对应的属性;
- 3-4: 分别用自带的乘法器、除法器实现;
- 5: 加法,用封装好的 32 位加法器,OF 判断最高位进位和符号位进位是否一致,UOF 判断是否有进位(需一个异或门),C0 取 0;
- 6: 减法,用封装好的 32 位加法器,Y 取反用一个非门实现,无符号数的减法溢出,带加减功能的 ALU 的进位取反后表示,有符号数的减法溢出,仍然用最高位和符号位是否相等来判断,C0取 1;
 - 7-10: 分别用与门、非门、异或门、或非门实现;
 - 11: 比较器用补码型,结果 0 拓展;
 - 12: 比较器用无符号型,结果 0 拓展,还需要一个 equal 信号;

都构造好之后,根据 OP 的值输出 resualt。

2 实验中遇到的问题

1. 位宽不匹配。

在本次实验中多次出现了位宽不匹配的问题,这要求我们必须掌握元件的输入和输出数据位宽,不断调整,保证电路的正确。

2. 电路复杂程度高。

本次实验较第一次实验电路复杂程度明显提高,且绝大部分电路只能手动连接,因此操作时 非常考验耐心和细心。同时,为了减轻工作量,使电路更简洁美观,可以使用隧道标签来辅 助连线。

3. 32 位 MIPS 运算器设计困难。

起初在设计 32 位 MIPS 运算器时实在无从下手,在上网查阅资料后逐步明确了设计思路:明确运算器的各个功能,再分别构造运算器的各个功能,最后由 OP 值输出 result。同时在设计时使用隧道标签,简化电路图,使电路图更简洁明了。

3 实验心得

通过本次实验,我最大的收获是逐步掌握了隧道标签的使用技巧。在电路设计过程中,我深刻体会到隧道标签在简化复杂电路连接方面的重要作用。通过反复练习,我学会了如何合理设置隧道标签名称,有效管理信号传输路径,这不仅提高了电路图的可读性,也大大提升了我的设计效率。

同时,这次实验也让我吸取了宝贵的教训。在尝试使用自动生成电路功能时,我发现该操作无法正确覆盖所有引脚连接,导致部分信号传输出现问题。更值得注意的是,即使立即撤回该操作,其对引脚配置造成的影响依然存在。最终我只能通过重新下载实验模板来恢复初始设置,这既耗费时间也影响了实验进度。这个教训让我明白,在未来的实验中应当更加谨慎操作,并养成定期保存和备份设计文件的习惯,以防意外情况发生。