# 预赛提交­­

## 提交作品格式

预赛提交的作品需包含：预赛分数报告、设计文档、各测试项生成的bit流文件、基于sram或axi的mycpu源码。

提交目录参考预赛发布包（***nscscc2023\_loongarch\_group\_qualifier\_submission***）里的***submission/LoongArch\_MOU\_1\_zhangsan***，有以下注意事项：

1. 不要提交整个预赛发布包，只需要将***submission/LoongArch\_MOU\_1\_zhangsan***按格式整理好后打包提交即可。
2. 请将***LoongArch\_MOU\_1\_zhangsan***文件夹按“**指令集\_学校英文简写\_队伍编号\_队长名拼音**”的格式进行**更名**。
3. 整理设计文档：

将CPU设计文档整理为pdf格式，复制到***submission/LoongArch\_MOU\_1\_zhangsan/***目录里。

1. 填写功能和性能得分：

将功能和性能得分填写到***submission/LoongArch\_MOU\_1\_zhangsan/score.xlsx***文件里。

1. 整理预赛作品最后的bit流文件：

有2个bit流文件：功能测试bit、性能测试bit，请分别放在***submission/LoongArch\_MOU\_1\_zhangsan/bit/***目录里的对应子目录下。

请确保提交的bit流文件没有错误。

1. 整理预赛作品的CPU设计源码：

完成SRAM接口CPU的同学，请将CPU设计源码放在***submission/LoongArch\_MOU\_1\_zhangsan/sram\_src/mycpu/***目录中。直接做AXI接口CPU的同学，***sram\_src***目录保持不变即可。

完成AXI接口CPU的同学，请将CPU设计源码放在***submission/LoongArch\_MOU\_1\_zhangsan/src/mycpu/***目录中，同时将性能测试的clk\_pll IP定制文件（***soc\_axi\_perf/rtl/xilinx\_ip/clk\_pll/clk\_pll.xci***）复制到 ***submission/LoongArch\_MOU\_1\_zhangsan/src/perf\_clk\_pll.xci***。

1. **千万注意，CPU设计源码中如果调用了Xilinx IP（比如调用Xilinx Block RAM IP），请将这些IP的定制文件\*.xci同样复制到*submission/LoongArch\_MOU\_1\_zhangsan/(sram\_)src/mycpu/*目录中*。***也就是提交的mycpu源码应当包含除了大赛发布包提供的SoC相关文件外，你们所有新增的设计文件。
2. ***submission/LoongArch\_MOU\_1\_zhangsan/sr***c用于提交AXI接口的mycpu源码，***submission/LoongArch\_MOU\_1\_zhangsan/sram\_src***用于提交SRAM接口的mycpu源码，通常它们不会同时提交，只有在soc\_bram通过58个功能点测试后，且尝试了AXI接口的myCPU，才需要同时提交这两个目录。

预赛提交的作品的目录格式如下（***submission/LoongArch\_MOU\_1\_zhangsan***）：

|  |  |
| --- | --- |
| |-score.xlsx | Excel表格，包含功能测试、性能测试得分的计算 |
| |-**design.pdf** | PDF文件，为myCPU设计报告 |
| |--sram\_src/ | 目录，SRAM目录（可选） |
| | |--mycpu | 目录，存放SRAM工程**新增的源码**文件，如果调用了Xilinx IP，本目录下只提交IP的xci文件。注意不要忘记自行调用的Xilinx IP的xci文件。 |
| |--src/ | 目录，AXI目录 |
| | |--mycpu | 目录，存放AXI相关工程**新增的源码**文件，如果调用了Xilinx IP，本目录下只提交IP的xci文件。注意不要忘记自行调用的Xilinx IP的xci文件。 |
| | |--perf\_clk\_pll.xci | 复制性能测试的clk\_pll.xci，更名为perf\_clk\_pll.xci。不要忘记这一步。 |

## 提交方式

整个提交的压缩包应当不大于100M，提交方式：

1. 请将***LoongArch\_MOU\_1\_zhangsan***文件夹按“**LoongArch\_学校英文简写\_队伍编号\_队长名拼音**”的格式进行**更名**，并压缩，压缩包格式为ZIP格式，压缩之后的名称应与文件夹名称一致，如“***LoongArch\_MOU\_1\_zhangsan.zip***”，不能包含中文。（如果一个学校只有一个队伍，则自动编号为1；如果有两个队伍，不知道编号，请相互协商分为1、2队）。
2. 压缩包[请直接以邮件附件形式发送到](mailto:请直接以邮件附件形式发送到service@nscscc.com)***[service@nscscc.com](mailto:请直接以邮件附件形式发送到service@nscscc.com)***，邮件名为：【指令集】【2023预赛作品提交】【xx大学】【x队】【队长名】【日期】，如【LoongArch】【2023预赛作品提交】【某大学】【1队】【张三】【20230805】。

## 提交截止时间

预赛提交截止时间：2023年8月5日23:59:59。逾期不接收提交。

## 提交注意事项

在提交作品时，请确确认以下10项：

1. 提交的目录结构符合规范；
2. 确认包含scode.xlsx和design.pdf两个文档，注意命名；
3. 确认包含功能测试目录sram\_src或src，只有指定情况才需要同时提交sram\_src和src；
4. 如果有性能测试分，确认包含src/ perf\_clk\_pll.xci；
5. 如果mycpu调用了xilinx IP，请确认这些IP的\*.xci文件已被赋值到(sram\_)src/mycpu/目录中；
6. 确认(sram\_)src/mycpu目录下，各IP只包含\*.xci文件。
7. 确认src/perf\_clk\_pll.xci中的PLL出来的sys\_clk未被修改，必须为100MHz，cpu\_clk为自己性能测试的设定值；
8. 确认性能测试环境里src/perf\_clk\_pll.xci中cpu\_clk的设置满足时序要求，Implementation后WNS**非负值**；
9. 提交的功能测试环境跑出的功能测试分与提交的功能测试分一致；
10. 提交的性能测试环境跑出的功能测试分与提交的性能测试分一致。

**提交格式或邮件格式不符合规范的，我们会酌情扣分，严重不符合记为0分。设计有所参考其他资料，但未在设计报告里指明引用关系的，我们会酌情扣分，严重者记为0分**

包含但不只包含以下情况，功能测试复核分数一定会记为0分：

1. 提交的代码添加到大赛发布包里的SoC里，无法运行仿真，或无法进行综合实现；
2. 提交的代码添加到大赛发布包里的SoC里，生成的bit流与提交的bit流文件，运行结果不一致，且差异很大；
3. 复核的bit流运行结果与提交的分数报告不一致，且差异很大；
4. 提交的压缩包格式、邮件格式严重不符合要求的。

包含但不只包含以下情况，性能测试复核分数一定会记为0分：

1. 提交的代码添加到大赛发布包里的SoC里，无法运行仿真，或无法进行综合实现；
2. 提交的代码添加到大赛发布包里的SoC里，生成的bit流与提交的bit流文件，运行结果不一致，且差异较大；
3. 复核的bit流运行结果与提交的分数报告不一致，且差异较大；
4. 在score.xls中，计算性能分时，未通过的性能测试程序，其计时结果未按要求填写的；
5. myCPU使用的时钟非直接使用自PLL生成的cpu\_clk；
6. PLL的sys\_clk擅自修改为非100MHz；
7. 复核时工程综合实现后Implementation栏的WNS为负值；
8. 提交的压缩包格式、邮件格式严重不符合要求的；

## 预赛分数报告

预赛分数报告，也就是提交目录下的***LoongArch\_MOU\_1\_zhangsan/score.xlsx***，应当为Excel文档，格式参考本目录下的score.xlsx。

## 预赛设计文档

预赛设计文档，也就是提交目录下的***LoongArch\_MOU\_1\_zhangsan/design.pdf***，应当为PDF文档。