

基于嘉立创 EDA 软件的 PCB 设计部分作业总结报告

一、原理图绘制

1.1 第六讲电路原理图绘制作业

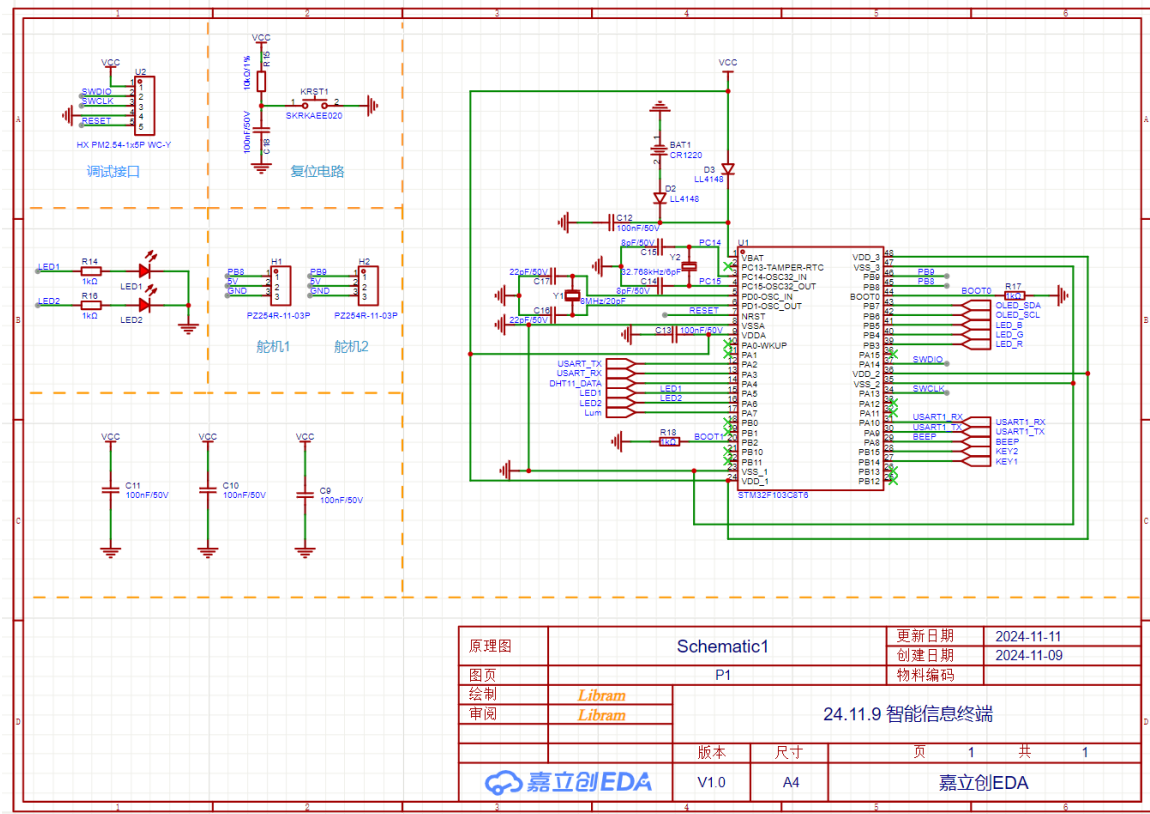


图 1 第六讲电路原理图绘制作业

根据第六讲课程要求，我们绘制了相应的电路原理图，如图 1 所示。此电路图以 **STM32F103C8T6** 作为主控芯片，搭载了**复位电路**、**LED 发光电路**、**调试接口**、**舵机模块**。

通过完成此原路图的设计，我们熟练掌握了嘉立创 EDA 软件的使用，学会如何查找所需元器件、元器件的选型、放置与旋转方法、元器件的编码与命名、线路的布局与连接（复杂原理图的线路布局是一个难点，需要保证电路尽量不交叉，且尽可能美观）、网络标签的正确使用方法、原理图页面的虚线分区方法等知识。

1.2 智能信息终端扩展电路——8 位流水灯的设计

对于智能信息终端扩展电路设计作业，我们选择制作基于 **STM32F103C8T6** 主控芯片的 8 位流水灯 PCB。

为大幅减少 **STM32F103C8T6** 的引脚占用，并尽可能的驱动更多的流水灯，我们选择通过使用移位寄存器(在此我们使用移位寄存器的型号为：**74HC595**)，其优点为：控制灵活，扩展性强。节省 **GPIO** 引脚，仅需 3 个 **GPIO** 控制任意多个 **LED**。

本工程的设计思路即为：将 1 个 **74HC595** 移位寄存器与主控芯片 **STM32F103C8T6** 的 3 个 **GPIO** 相连，并控制 8 个 **LED**。接线方式如下：

- 1) STM32 引脚接到 74HC595:
- 2) DS(数据输入): 接到一个 GPIO 输出引脚。
- 3) SH_CP(时钟脉冲): 接到一个 GPIO 输出引脚。
- 4) ST_CP(锁存脉冲): 接到一个 GPIO 输出引脚。
- 5) 74HC595 的 Q0~Q7 分别连接到 8 个 LED, 通过电阻限流。

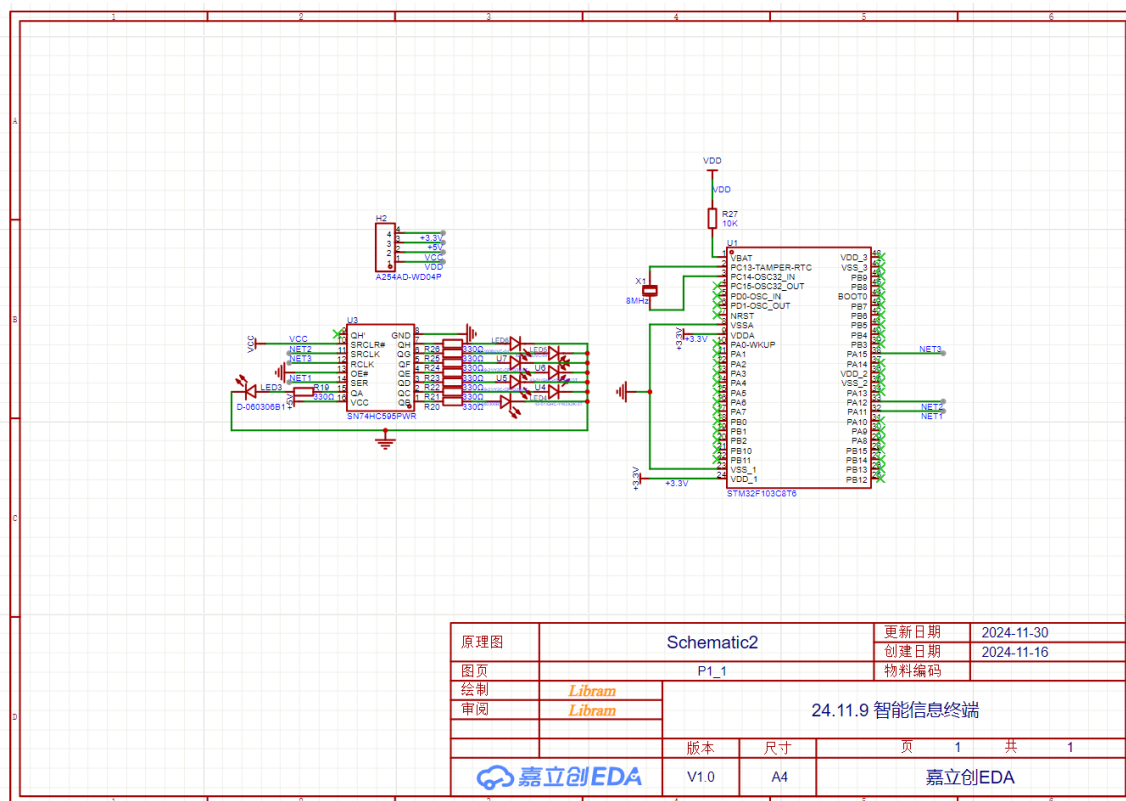


图 2 基于 STM32F103C8T6 的 8 位流水灯电路原理图设计

同时, 如果需要更多数量的灯, 可以级联多个 74HC595, 每增加一个寄存器即可再增加 8 个灯, 但主控芯片仍然只需要占用最初的 3 个 GPIO 引脚。因为级联方式为串联: 第一个 74HC595 的 Q7S (串行数据输出) 连接到第二个 74HC595 的 DS (串行数据输入)。所有 74HC595 的 SHCP (移位时钟)、STCP (存储时钟) 引脚各自分别连接在一起, 共用一个 STM32 的时钟信号。这样, 所有的 74HC595 通过串行数据级联, 最终形成一个更长的移位寄存器链。

二、双层 PCB 设计及 3D 外壳展示

本实验的电路比较简单, 因此电路部分仅需单层板即可成功布线并实现电路功能。但由于美观性和作业要求, 我们最终设计的是双层板, 其中顶层放置全部元器件并布线, 而底层我们加入了西电标志性元素——礼仪广场观光塔。

2.1 PCB 正面设计及 3D 外壳预览展示

在布线时, 我们严格遵守 PCB 布线原则:

- 1) 信号线尽量短直, 避免弯曲过多。
- 2) 使用 45° 拐角, 避免 90° 拐角引起信号反射。
- 3) 减少过孔数量, 避免信号完整性受影响。(对于此次工程, 为了减少过孔、

提高美观性，我们放弃了双层板布线的简便性，选择在单层中布线，由于线路数量多，线路不能交叉，因此布线难度较大。)

我们在顶层、底层均进行铺铜操作，增加了导电、散热面积，降低了阻抗和减少压降、改善了散热性能、增强机械强度。

最终该 PCB 板的 DRC 检查无误。

顶层设计图、3D 外壳预览图分别如下所示：

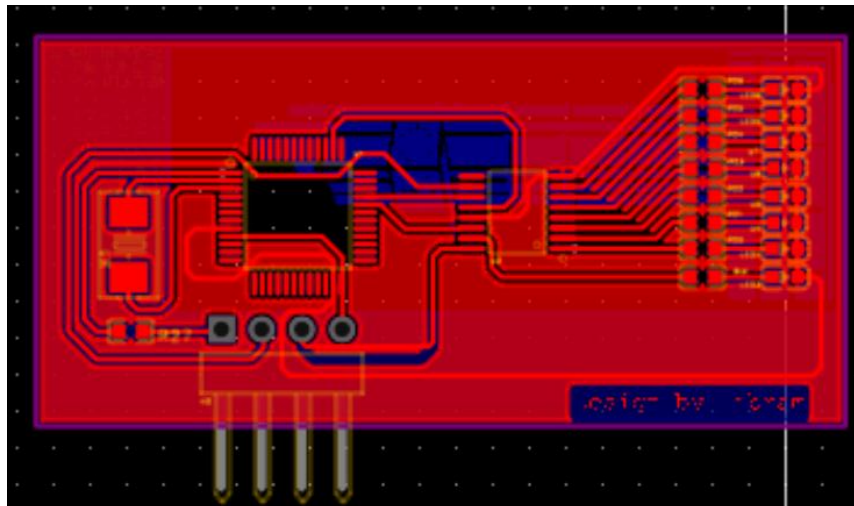


图 3 8 位流水灯 PCB 顶层设计图

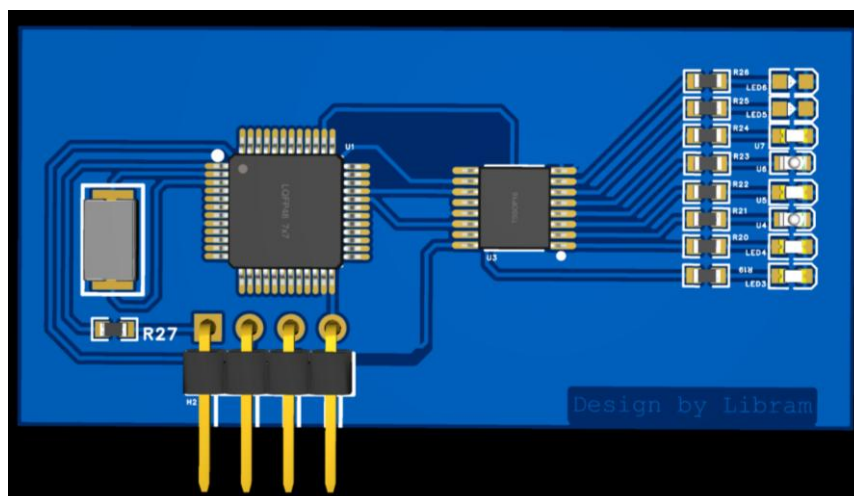


图 4 8 位流水灯 PCB 顶层 3D 外壳预览图

2.2 PCB 底层设计及 3D 外壳预览展示

PCB 的底层使用图片开窗露铜的方式，展示西电地标观光塔。具体操作如下：

- 1)导入合适格式的观光塔图像，并调试图片参数指标等。
- 2)将图片放置在底层后，复制该图像再放入底层阻焊层。
- 3)将两图像重合对齐。

在底层丝印层，我们按照作业要求，列出了小组信息，包括组号和成员姓名、学号。

顶层设计图、3D 外壳预览图分别如下所示：

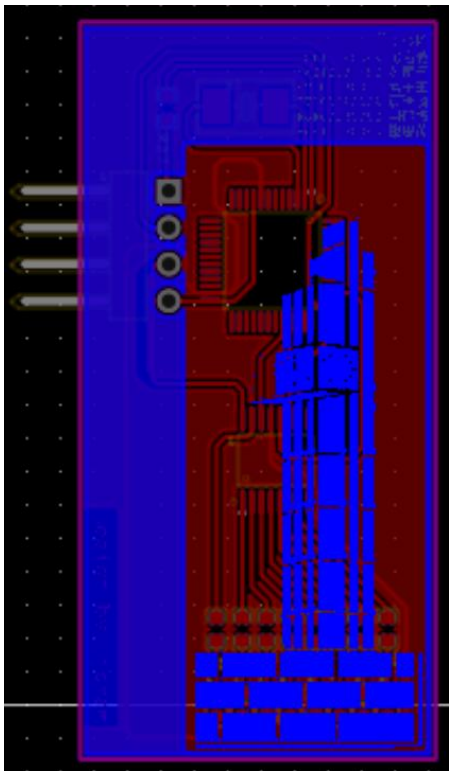


图 5 8 位流水灯 PCB 底层设计图

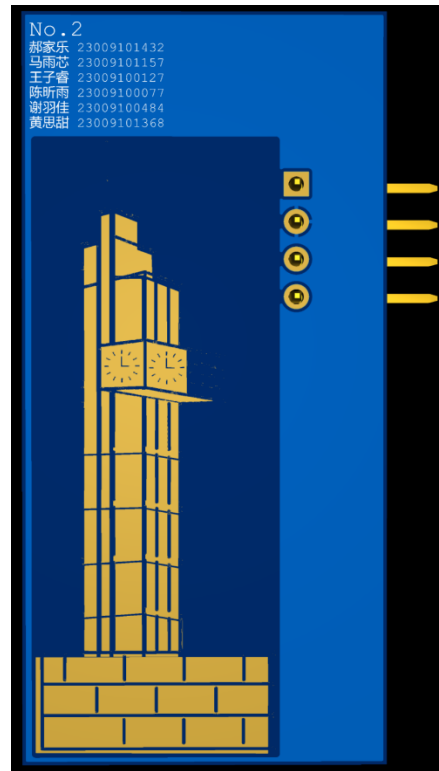


图 6 8 位流水灯 PCB 底层 3D 外壳预览图

三、PCB 实物展示

3.1 实物 PCB 双层展示

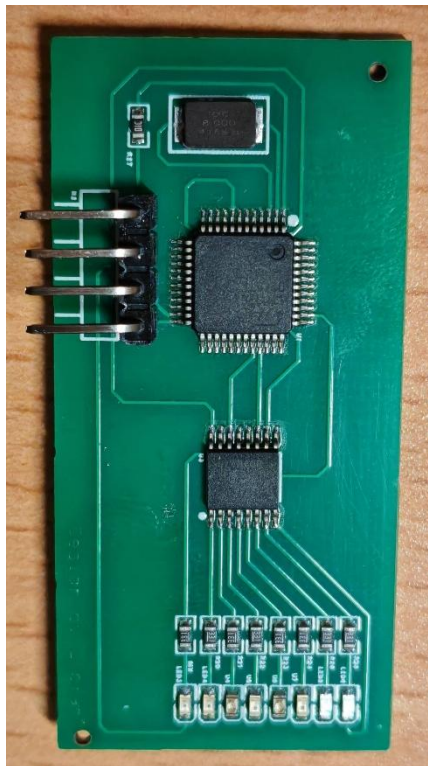


图 7 实物 PCB 正面展示图

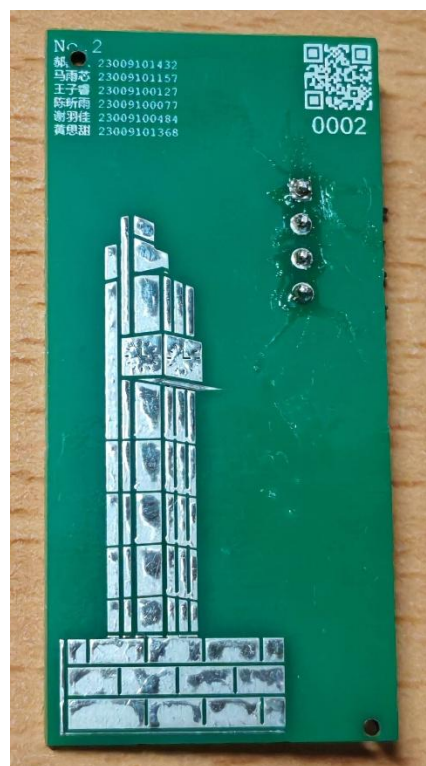


图 8 实物 PCB 反面展示图

