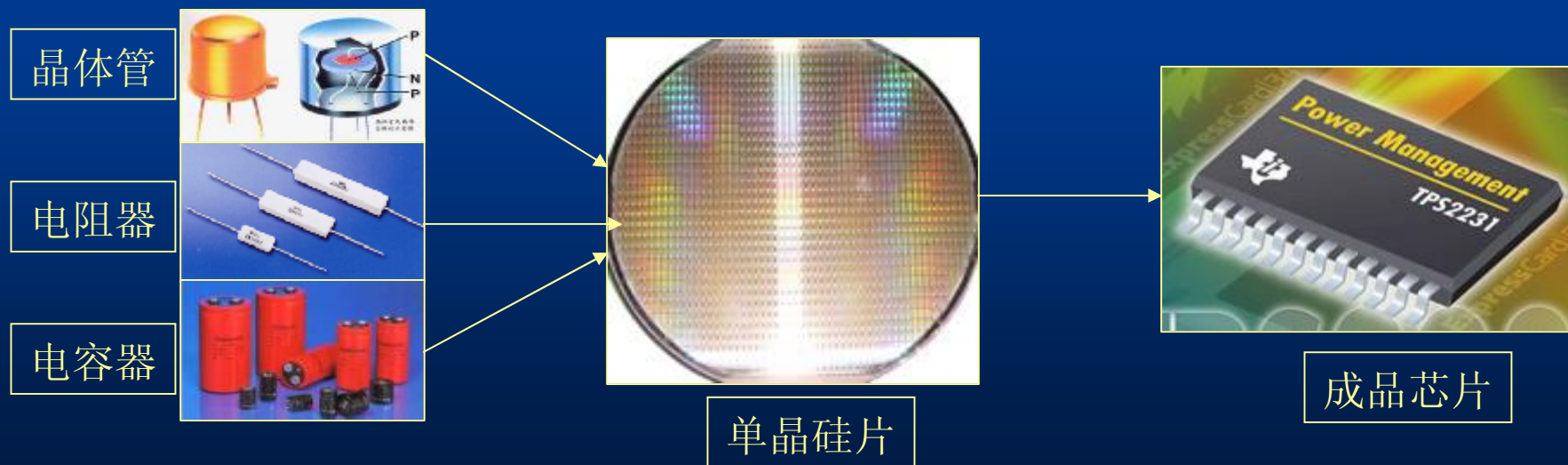


IC设计与制造流程

→ IC基础知识

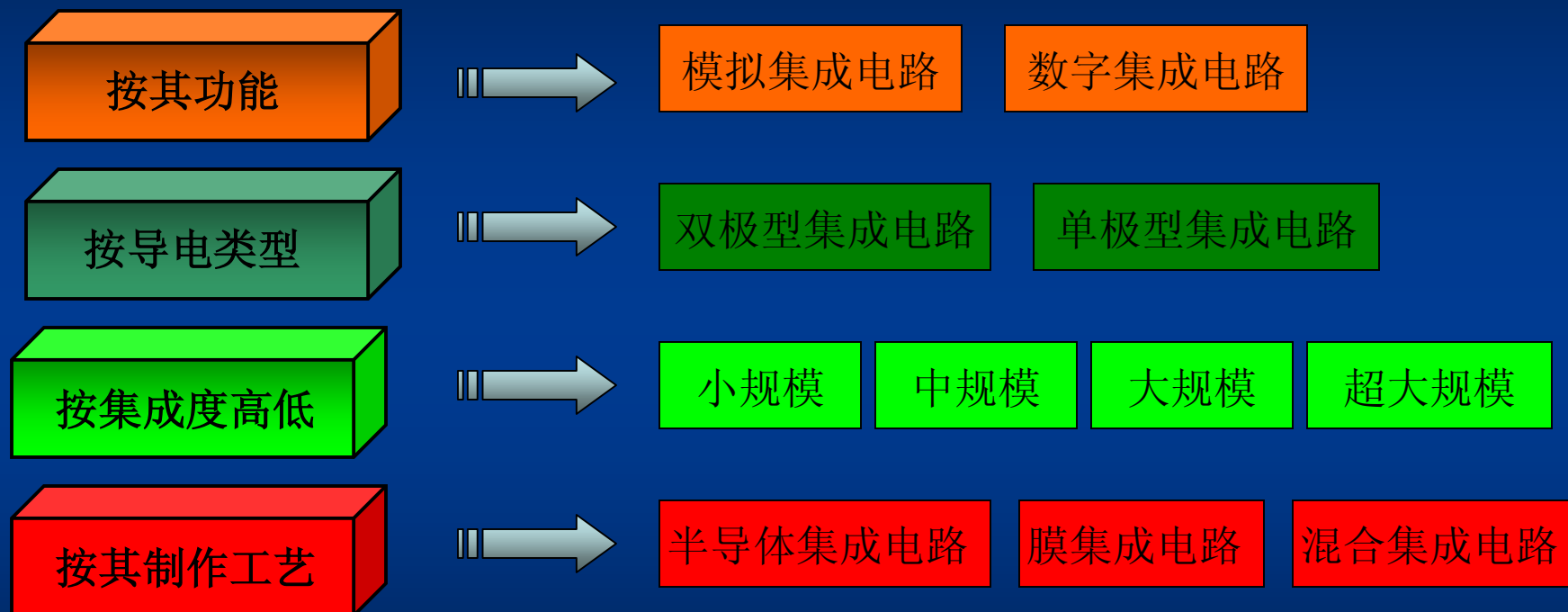
→ 什么叫集成电路

集成电路是采用半导体制作工艺，在一块较小的单晶硅片上制作上许多晶体管及电阻器、电容器等元器件，并按照多层布线或隧道布线的方法将元器件组合成完整的电子电路。一般在行业中简称“IC”



→ IC的分类

→ 集成电路的种类



→ IC基础知识

- Ø 模拟集成电路：主要是针对模拟信号处理的模块。如：话筒里的声音信号，电视信号和VCD输出的图象信号、温度采集的模拟信号和其它模拟量的信号处理的集成模块。
- Ø 数字集成电路：主要是针对数字信号处理的模块。如：计算机里的2近制、8近制、10近制、16近制的数据进行处理的集成模块。

两者最主要的区别是：模拟集成电路信号是连续的，数字集成电路信号是非连续的。

双极型和单极型的区别

- ∅ 双极型集成电路是：由NPN或PNP型晶体管组成。由于电路中载流子有电子和空穴两种极性，因此取名为双极型集成电路，就是人们平时说的TTL集成电路。
- ∅ 单极型集成电路是：由MOS场效应晶体管组成的。因场效应晶体管只有多数载流子参加导电，故称场效应晶体管为单极型晶体管，由这种单极晶体管组成的集成电路就得名单极型集成电路，就是平时说的MOS集成电路。

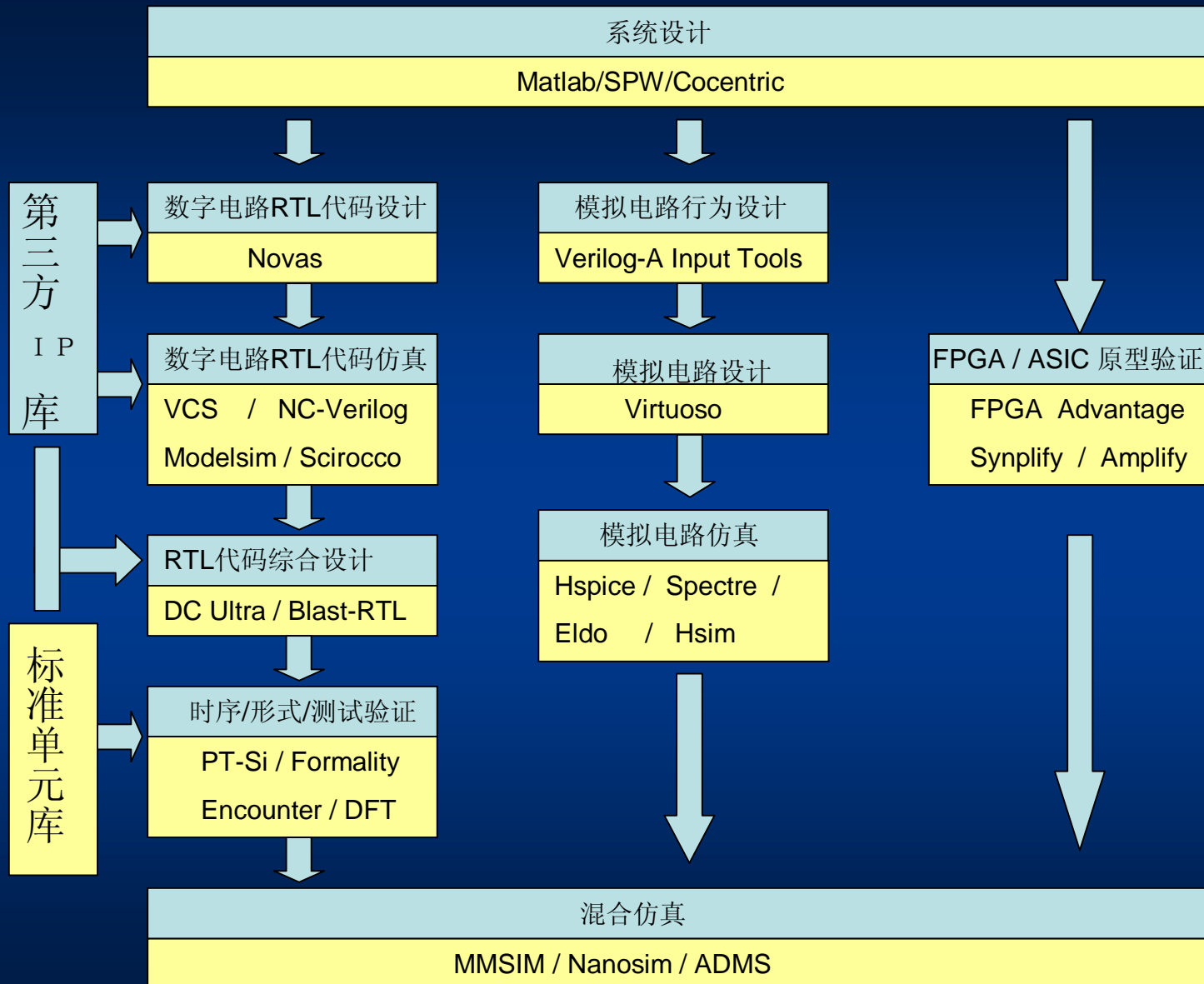
→ IC基础知识

- ∅ 小规模集成电路：一般每片上的集成度小于十个逻辑门个数（或含元件数少于一百个）。
- ∅ 中规模集成电路：一般每片上的集成度在十至一百个门电路之间(或在一百至一千个元件数之间)。
- ∅ 大规模集成电路：一般每片上的集成度在一百个门电路以上(或一千个元件以上)。
- ∅ 超大规模集成电路：一般每片上的集成度达一万个门电路(或十万个元件以上)。

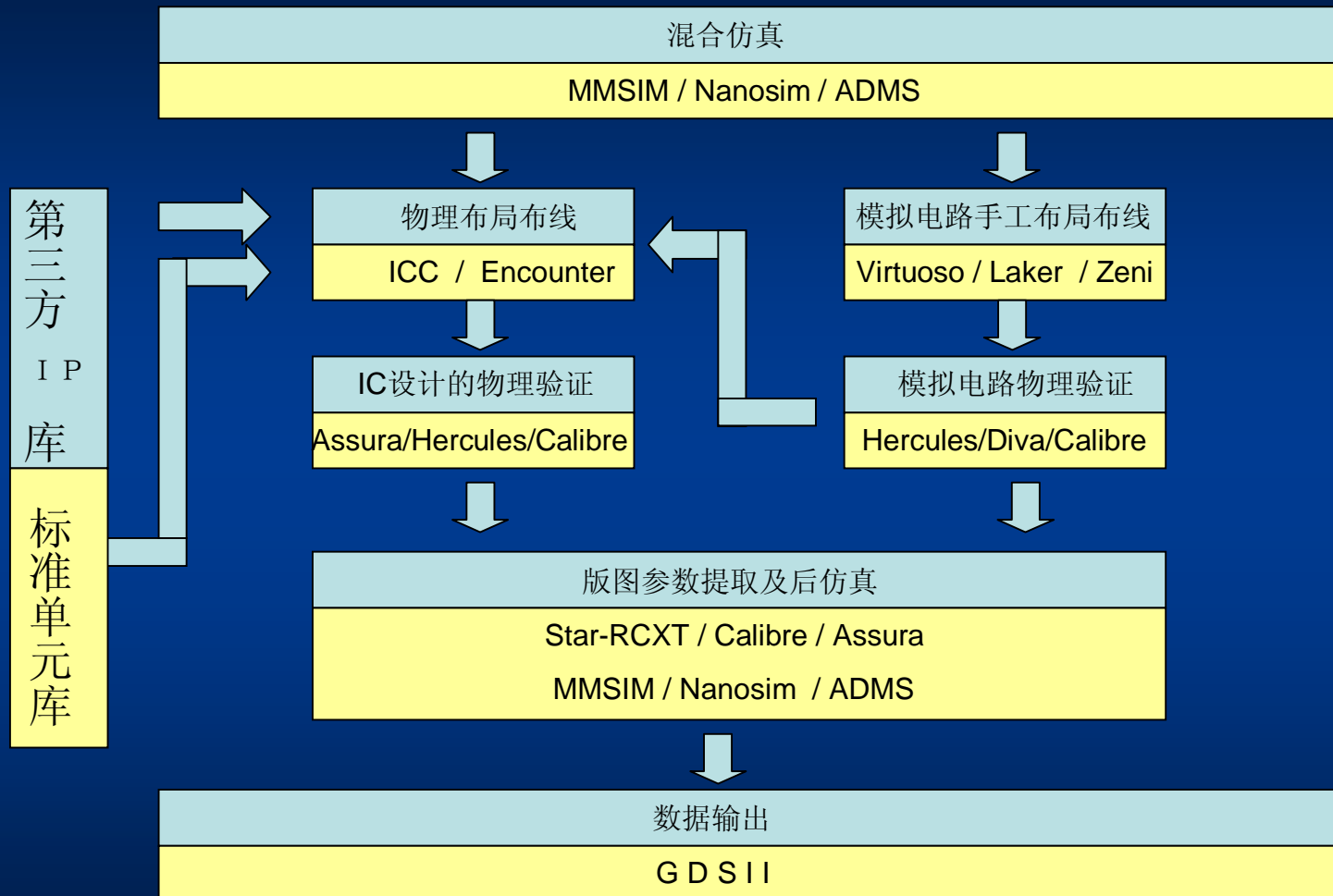
→ IC基础知识

- ∅ 薄膜集成电路：在同一个基片上用蒸发、溅射、电镀等薄膜工艺制成无源网路,并在其上组装上分立的微型元件、器件,再外加封装而成。
- ∅ 厚膜集成电路：在同一基片上用丝网印刷、烧结等厚膜工艺制作无源网络，并在其上组装分立的微型元件、器件，再外加封装而成。
- ∅ 注：两者之间最大的区别是制作工艺的不同。厚膜电路的膜厚一般大于 $10\mu\text{m}$ ，薄膜的膜厚小于 $10\mu\text{m}$ ，大多处于小于 $1\mu\text{m}$ 。
- ∅ 混合集成电路：由半导体集成工艺与薄（厚）膜工艺结合而制成的集成电路。

IC设计流程介绍1



IC设计流程介绍2



IC全定制设计流程

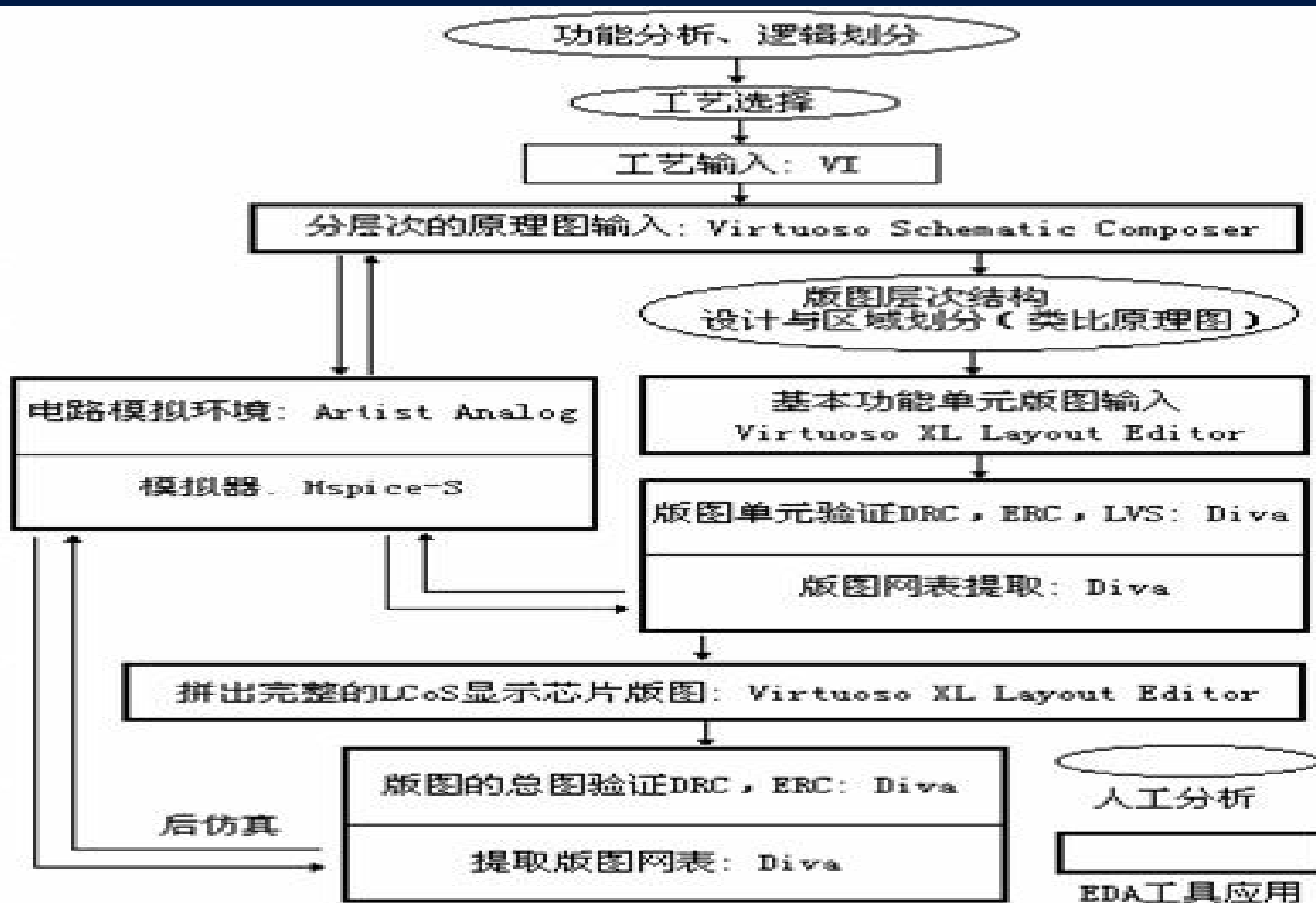


图4 LCoS显示芯片设计流程框图

IC全定制设计流程主要工具

Ø Cadence工具

Virtuoso(R) Schematic Editor

Virtuoso(R) Spectre(R) circuit Simulator

Virtuoso(R)-XL Layout Editor

Assura

Ø Synopsys 工具

Hspice Hsim

Ø Mentor 工具

Calibre Eldo

IC数字设计流程主要工具—Synopsys工具

- Ø Galaxy 设计平台和Discovery。验证平台
- Ø VCS 编译型Verilog模拟器。
- Ø DC 逻辑综合工具。
- Ø DFT Compiler 扫描式可测性设计分析、综合和验证技术。
- Ø Power Compiler 功耗优化能力。
- Ø PrimeTime 静态时序分析的工具。
- Ø Formality 形式验证工具。
- Ø Astro 或ICC 自动布局、布线的工具。
- Ø Star-RCXT 寄生参数提取工具。
- Ø HSPICE 模拟电路仿真工具。

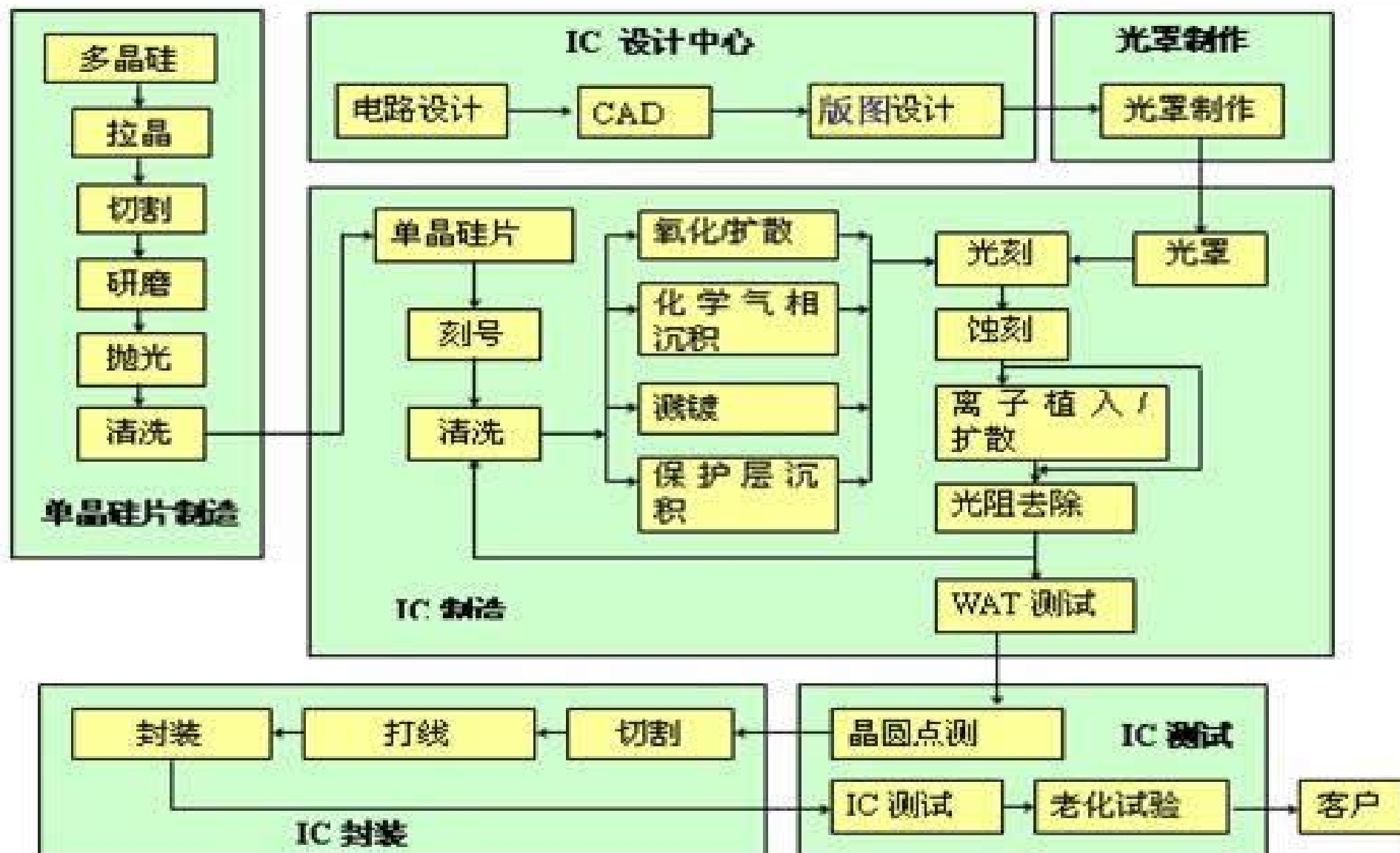
IC数字设计流程主要工具—Cadence工具

- Ø Ncsim (nc-verilog\nc-vhdl)逻辑仿真工具
- Ø Encounter平台是一个综合的RTL-to-GDSII流程，面向90纳米及以下级别的复杂和低功耗设计。

Encounter包括以下几个功能块：

- (1) 硅虚拟原型(SVP)。
- (2) RTL实现-针对时序设计的全局综合。
- (3) 物理综合。
- (4) 布线和信号完整性设计。
- (5) 纳米分析与sign-off。
- (6) 可测性设计。
- (7) 成品率诊断。

IC制造流程回顾



Ø IC 制造流程简介

制造一块IC 芯片通常需要400 到500 道工序。但是概括起来说，它一般分为两大部分：

前道工序（front-end production）

后道工序（back-end production）

IC 制造流程

∅ 前道工序

- (1) 将粗糙的硅矿石转变成高纯度的单晶硅。
- (2) 在wafer 上制造各种IC 元件。

∅ 后道工序

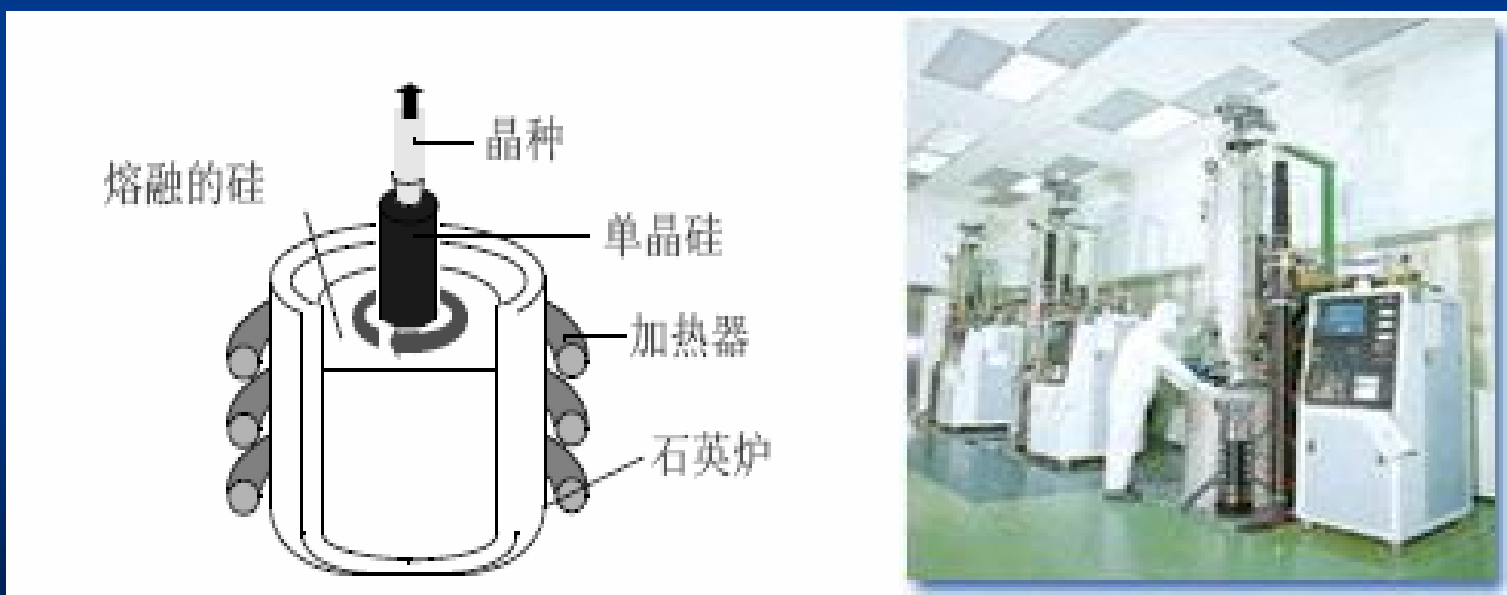
- (1) 对wafer 的测试与划片。
- (2) 对IC 芯片进行封装和测试。

IC 制造流程

Ø 前道生产流程:

<1> 硅棒的拉伸

将多晶硅熔解在石英炉中，然后依靠一根石英棒慢慢的拉出纯净的单晶硅棒。

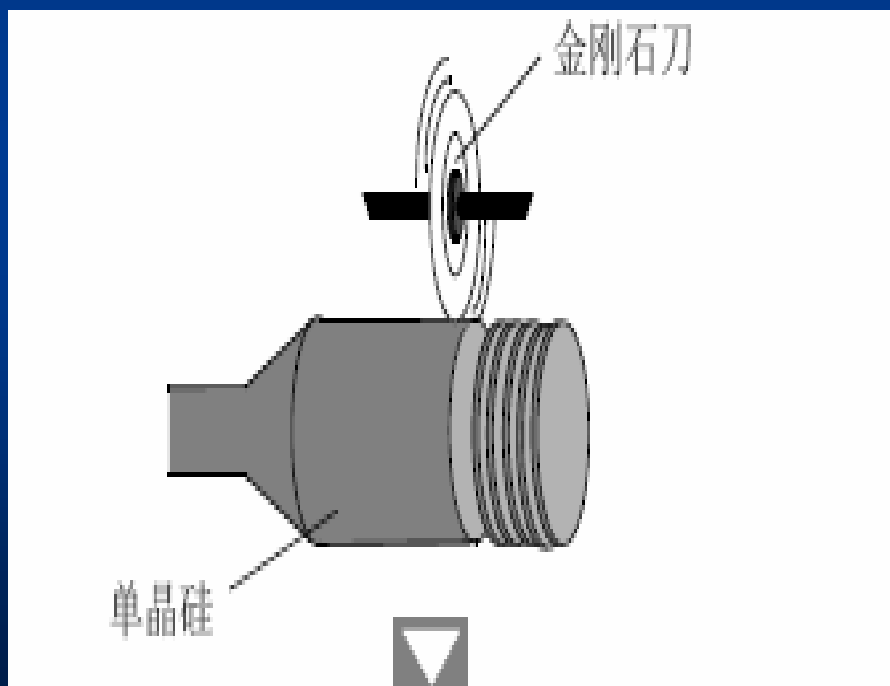


晶棒成長

<2> 切割单晶硅棒

用金刚石刀把单晶硅棒切成一定的厚度形成WAFER

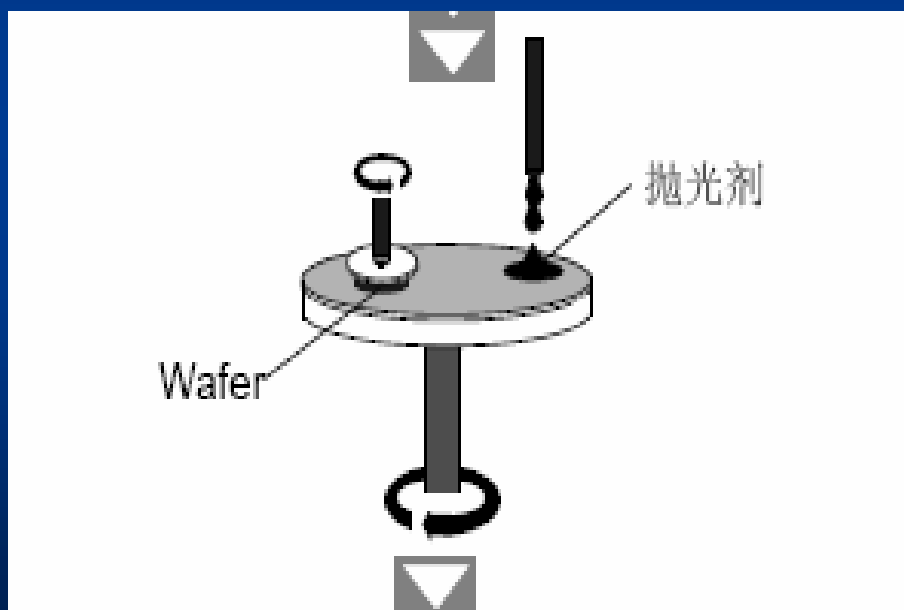
单晶硅棒的晶向有三个方向分别为：111、110、100



切片(Slicing)

<3> 抛光WAFER

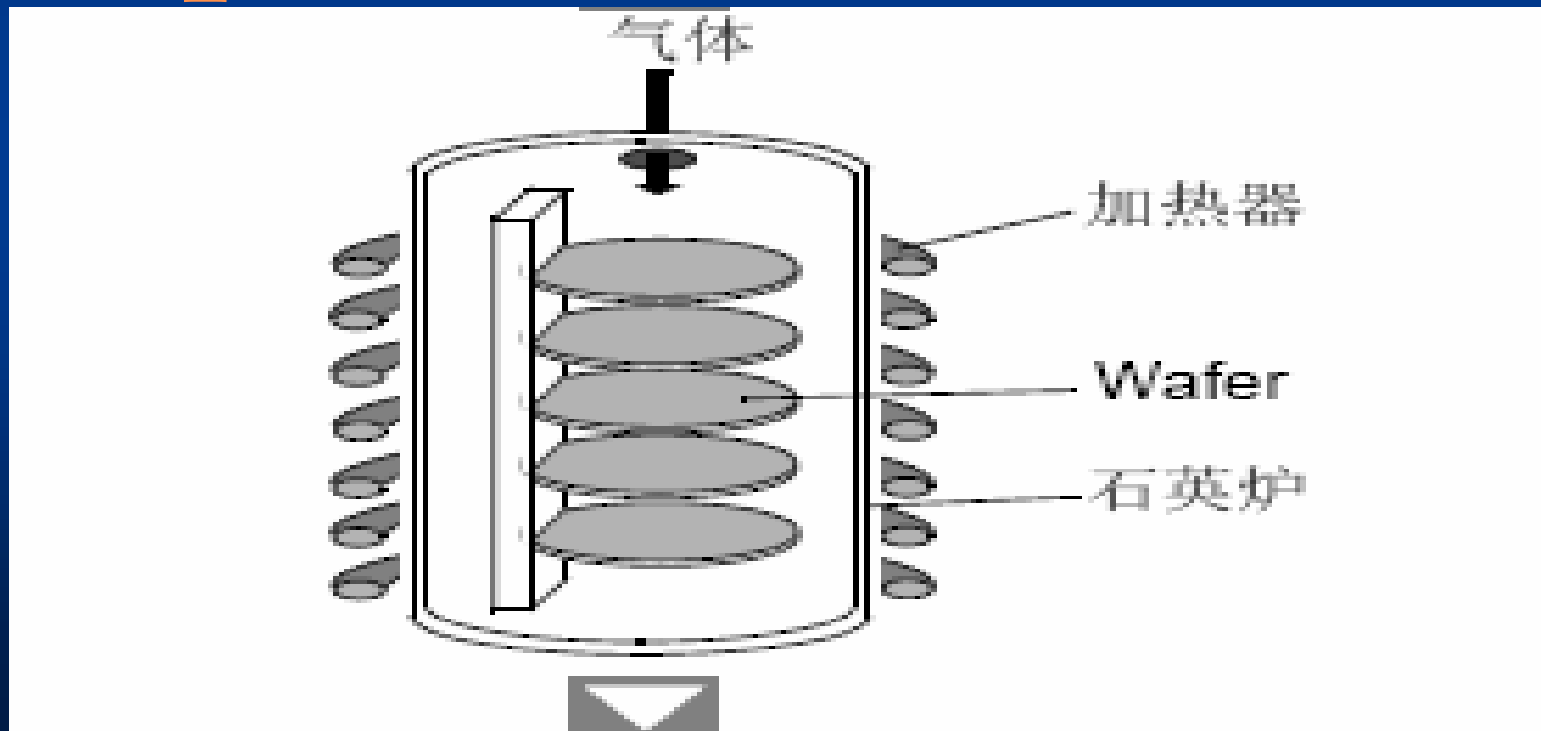
WAFER 的表面被抛光成镜面。



抛光(Polishing)

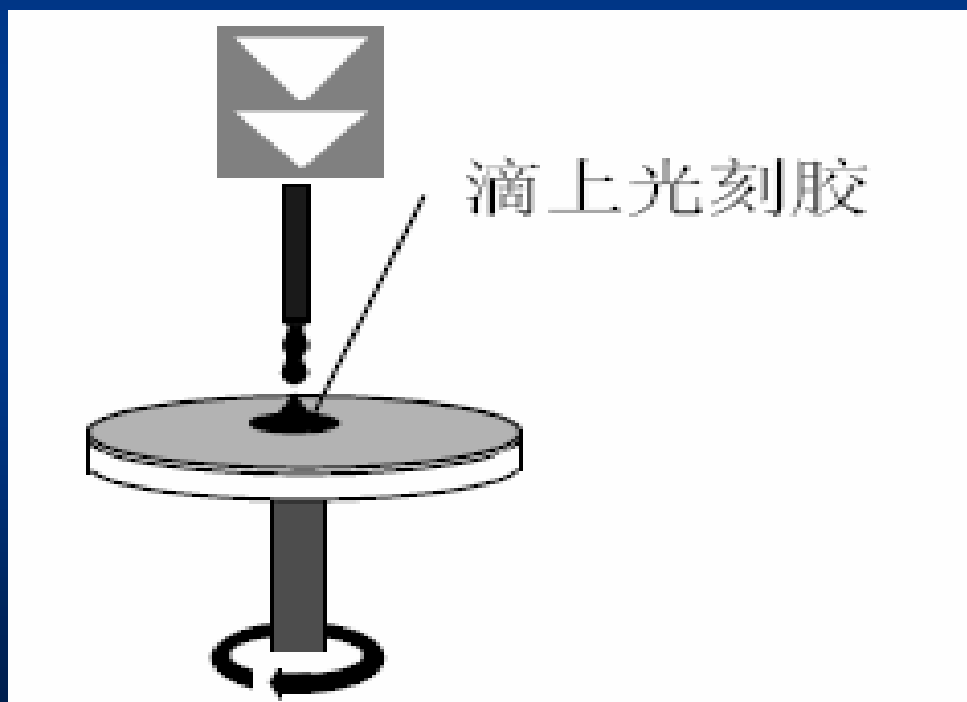
<4> 氧化WAFER 表面

WAFER 放在900 度——1100 度的氧化炉中，并通入纯净的氧气，在WAFER 表面形成氧化硅。



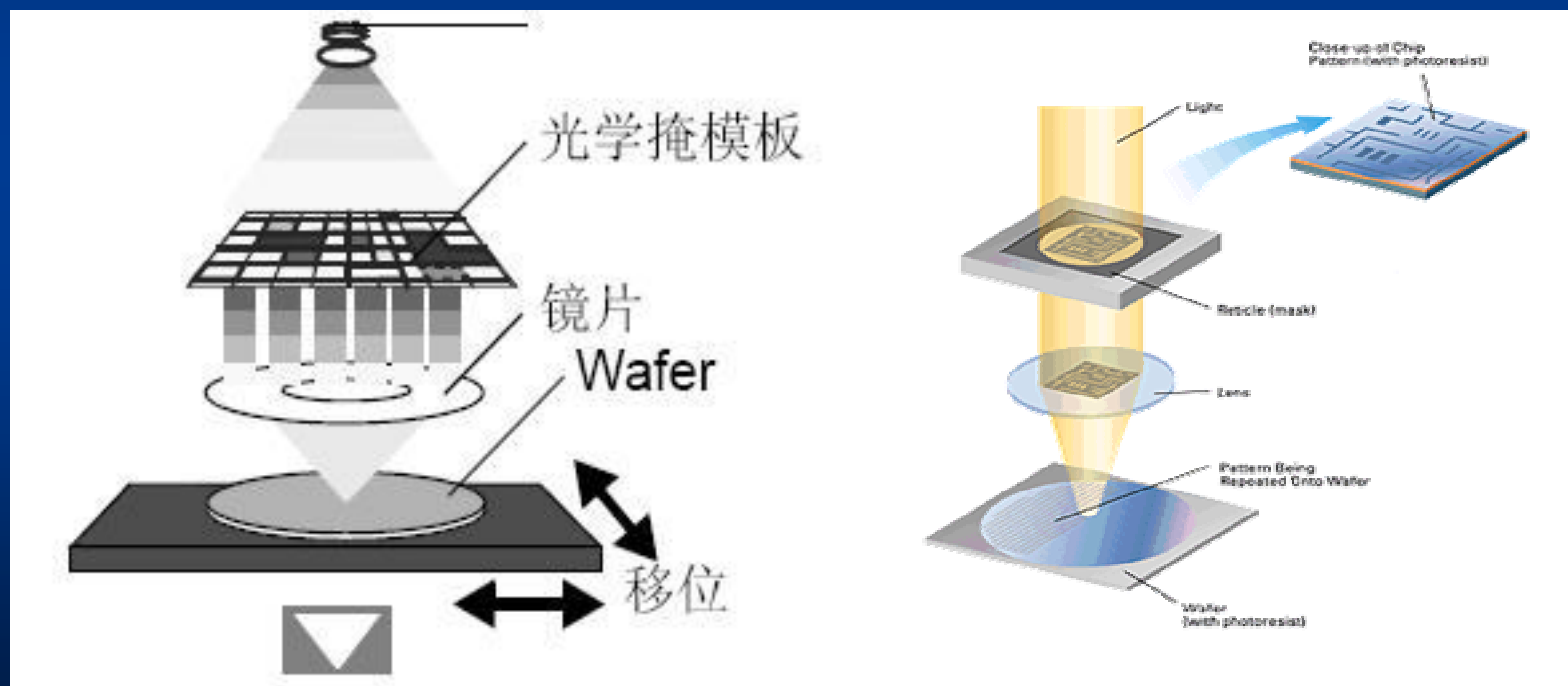
<5> 覆上光刻胶

通过旋转离心力，均匀地在WAFER表面
覆上一层光刻胶。



甩胶机

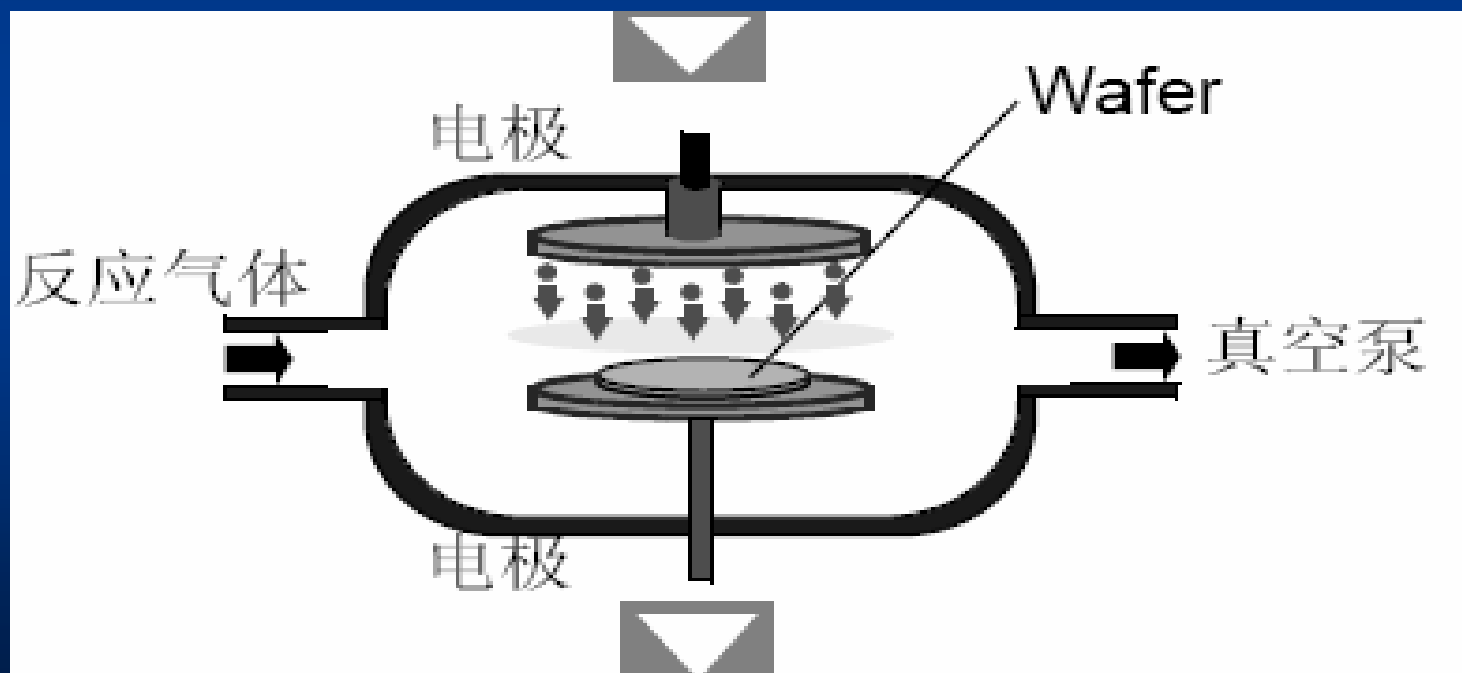
<6> 在WAFER 表面形成图案 通过光学掩模板和曝光技术在WAFER 表面形成图案。



光刻示意图

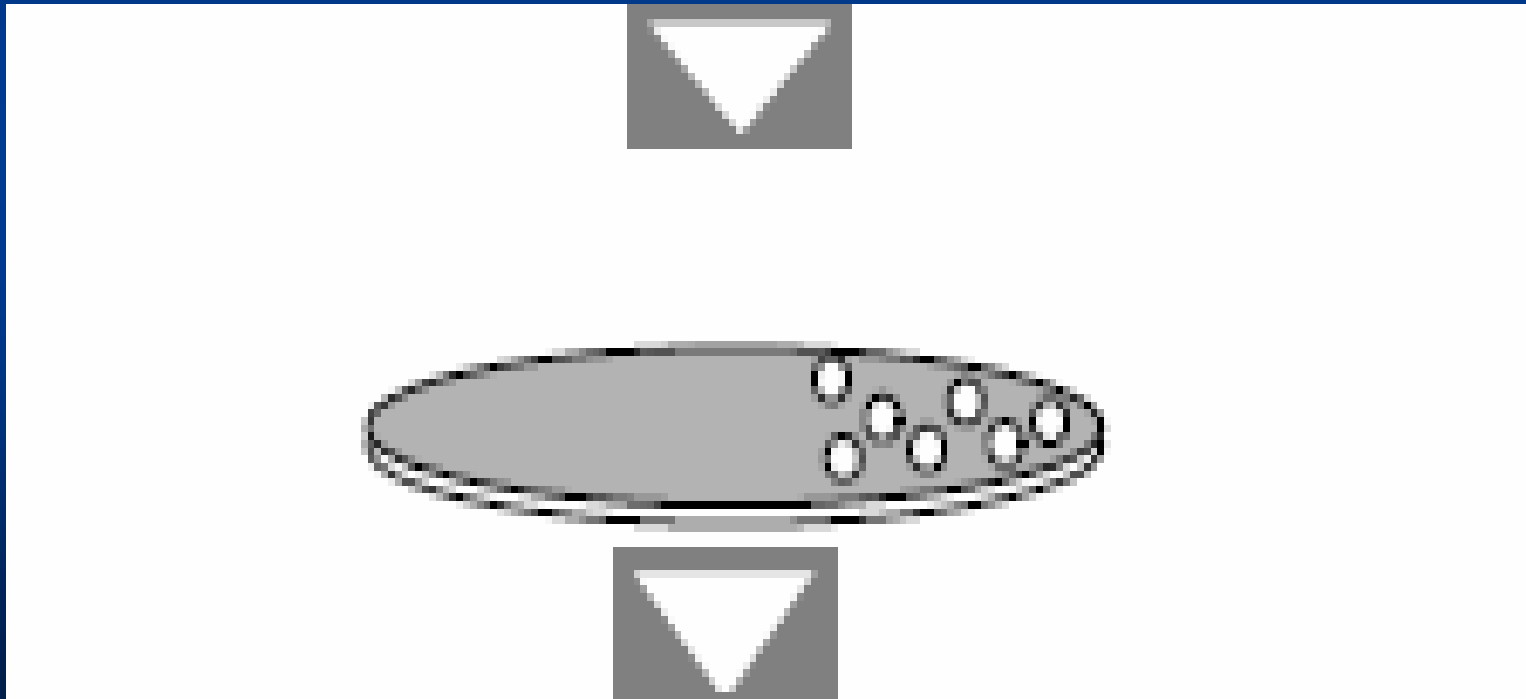
<7> 蚀刻

使用蚀刻来移除相应的氧化层。



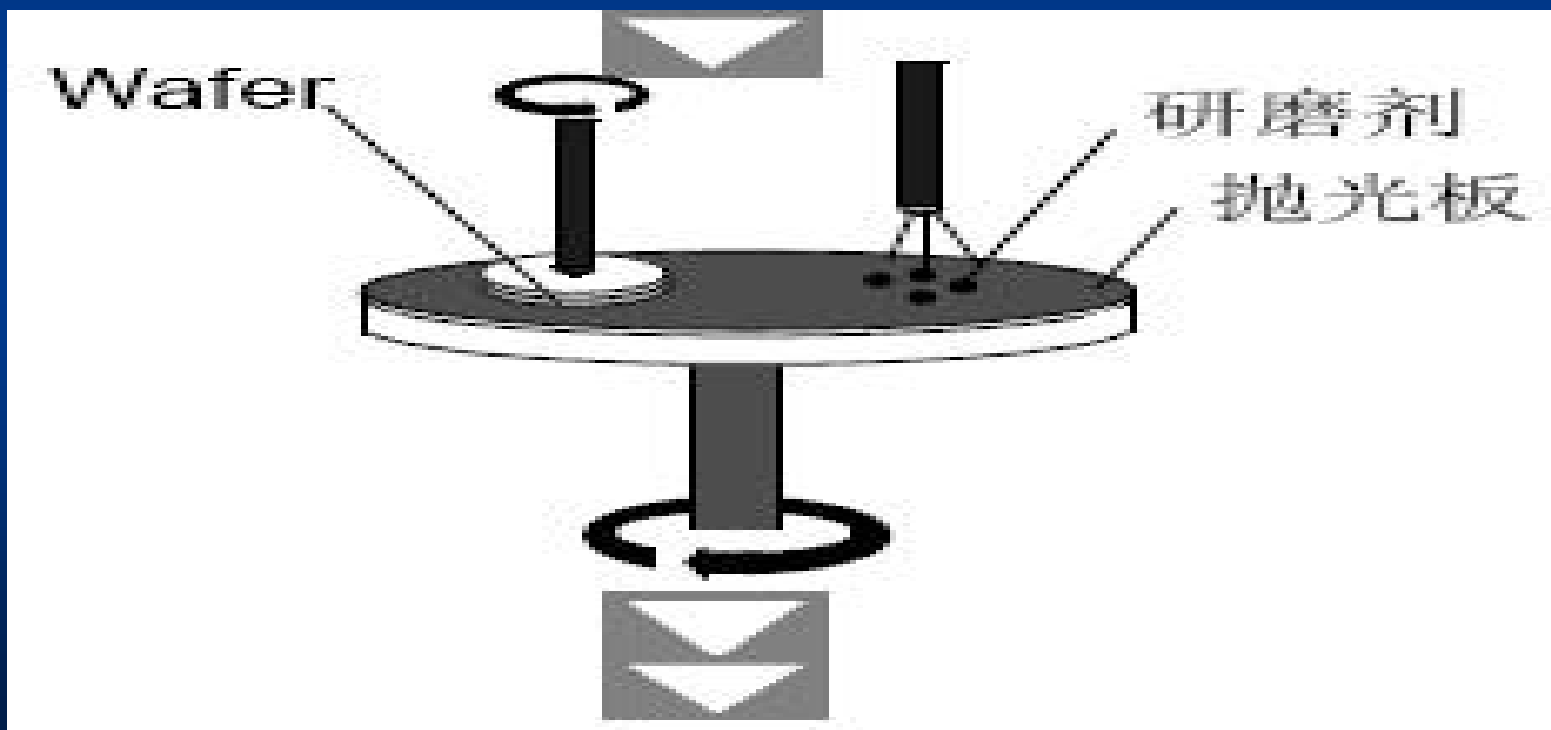
<8> 氧化、扩散、CVD 和注入离子

对WAFER 注入离子（磷、硼），然后进行高温扩散，形成各种集成器件。



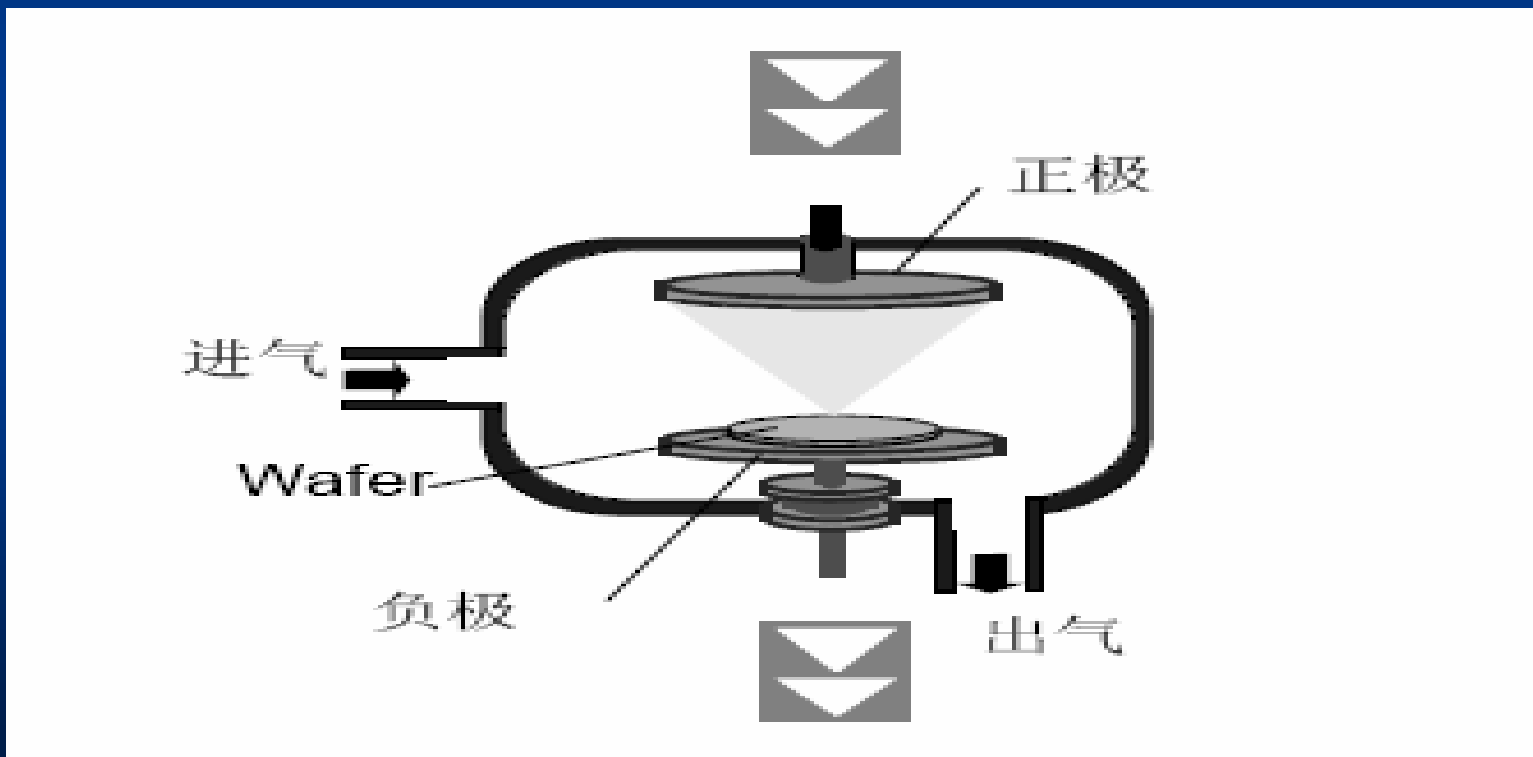
<9> 磨平 (CMP)

将WAFER 表面磨平。重复<5> 到<9>，
在WAFER 上形成所需的各类器件



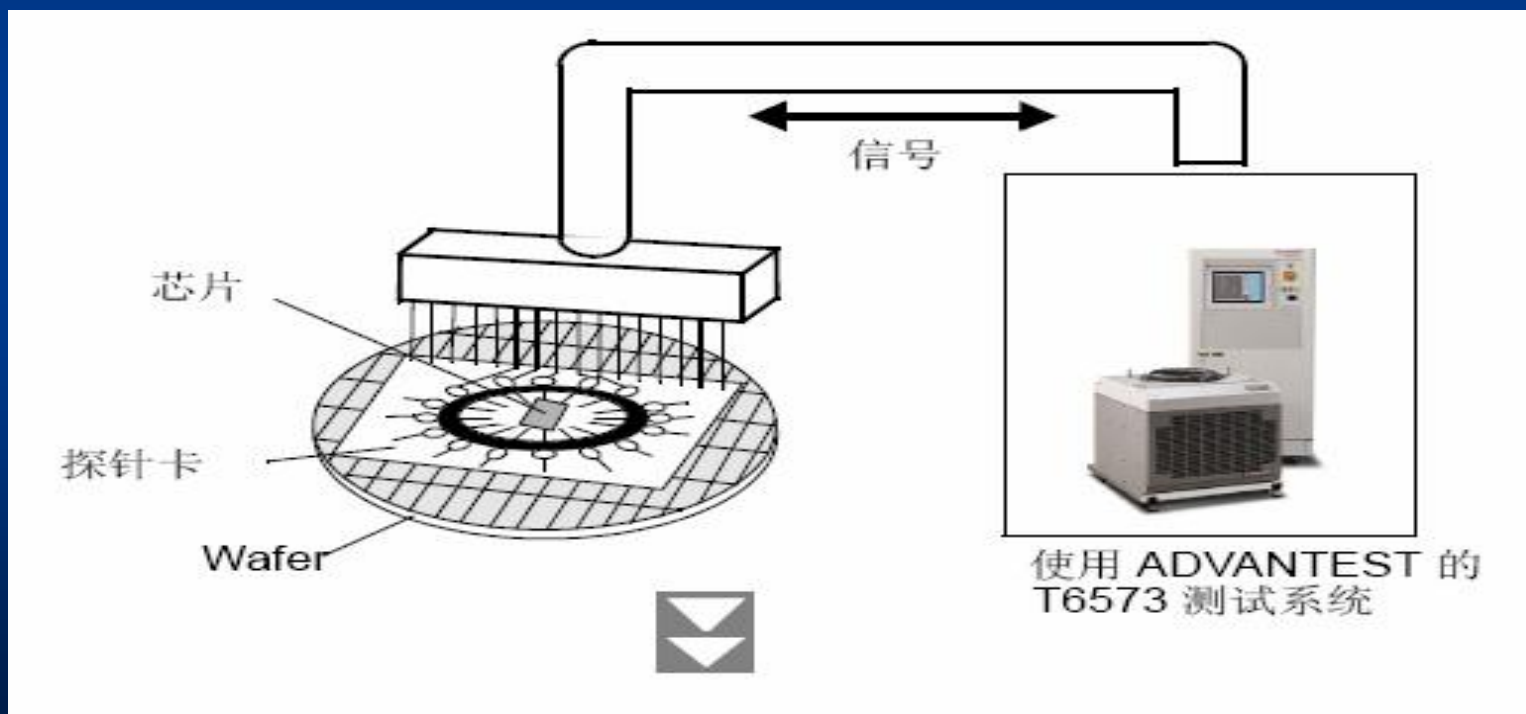
<10> 形成电极

把铝注入WAFER 表面的相应位置，
形成电极。



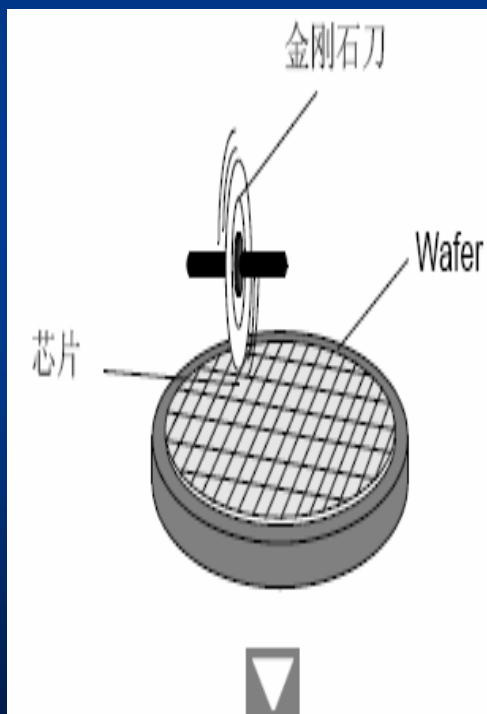
<11>WAFER 测试

对WAFER 进行测试，把不合格的
芯片标记出来



<12> 切割WAFER

把芯片从WAFER 上切割下来。



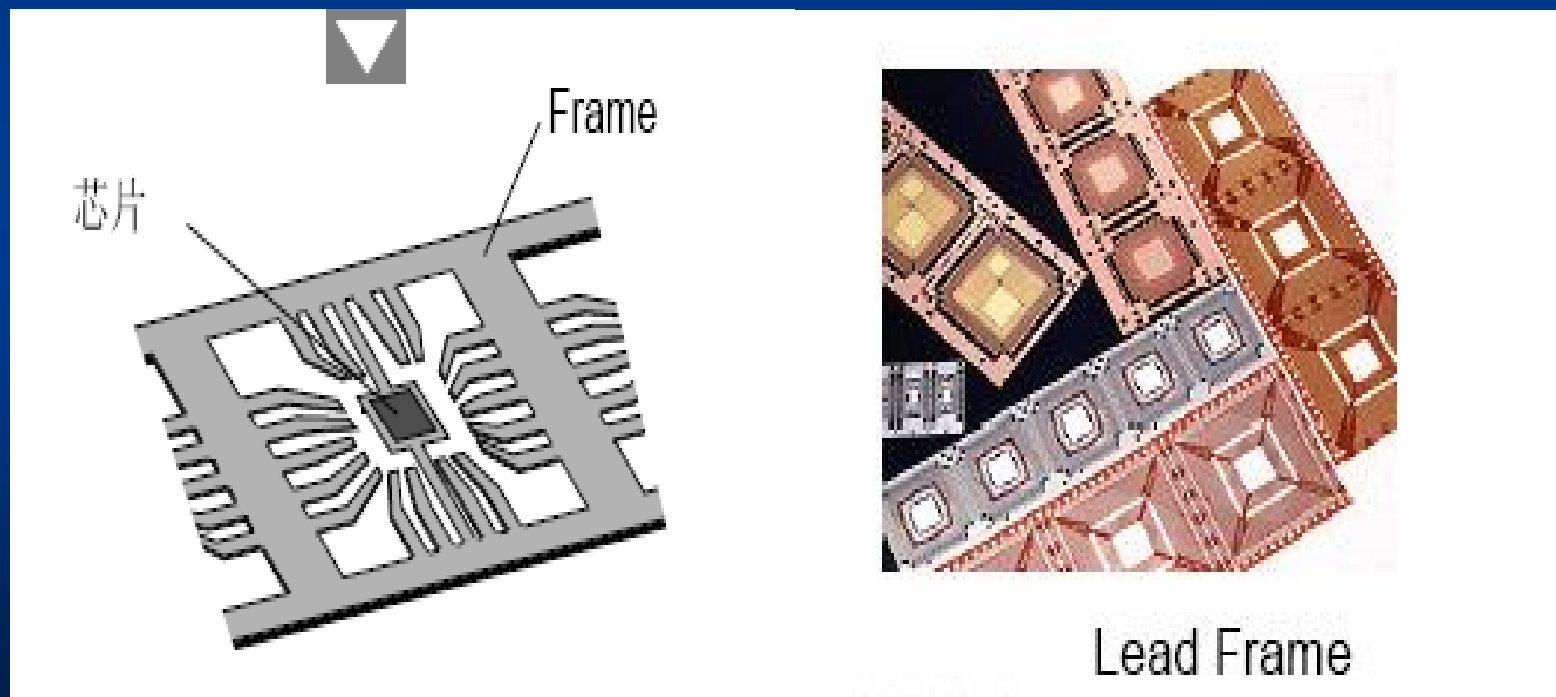
切割



切割机

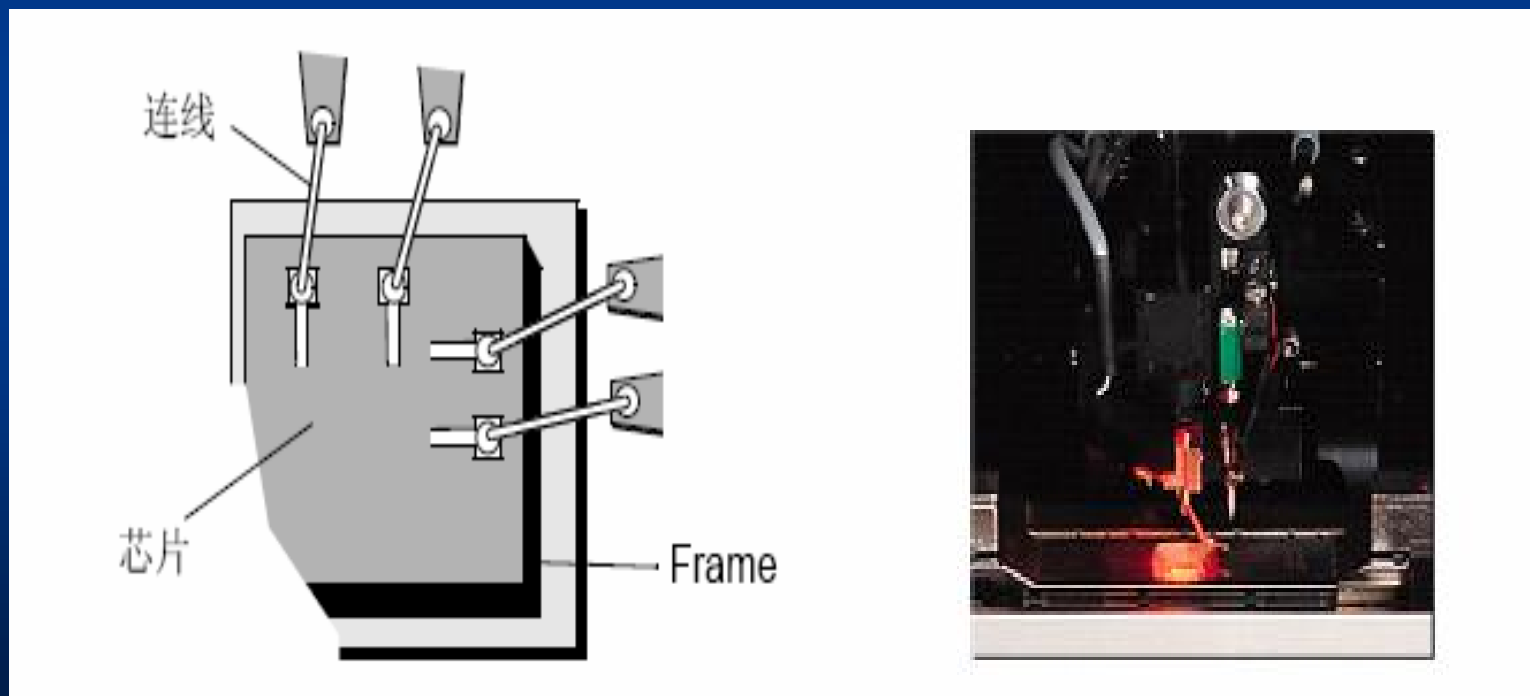
<13> 固定芯片

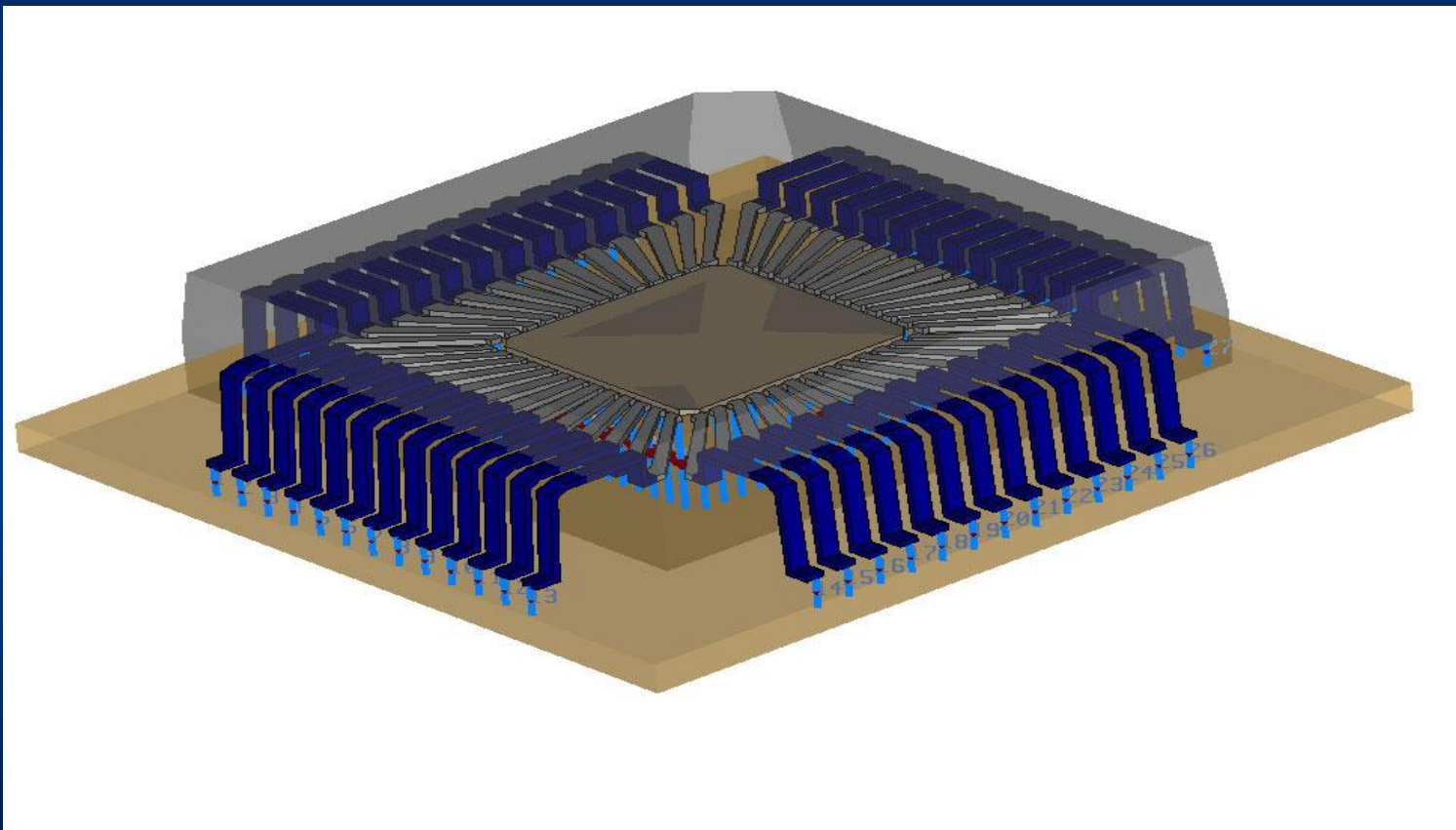
把芯片安置在特定的FRAME 上



<14> 连接管脚

用25 微米的纯金线将芯片和FRAME上的引脚连接起来。

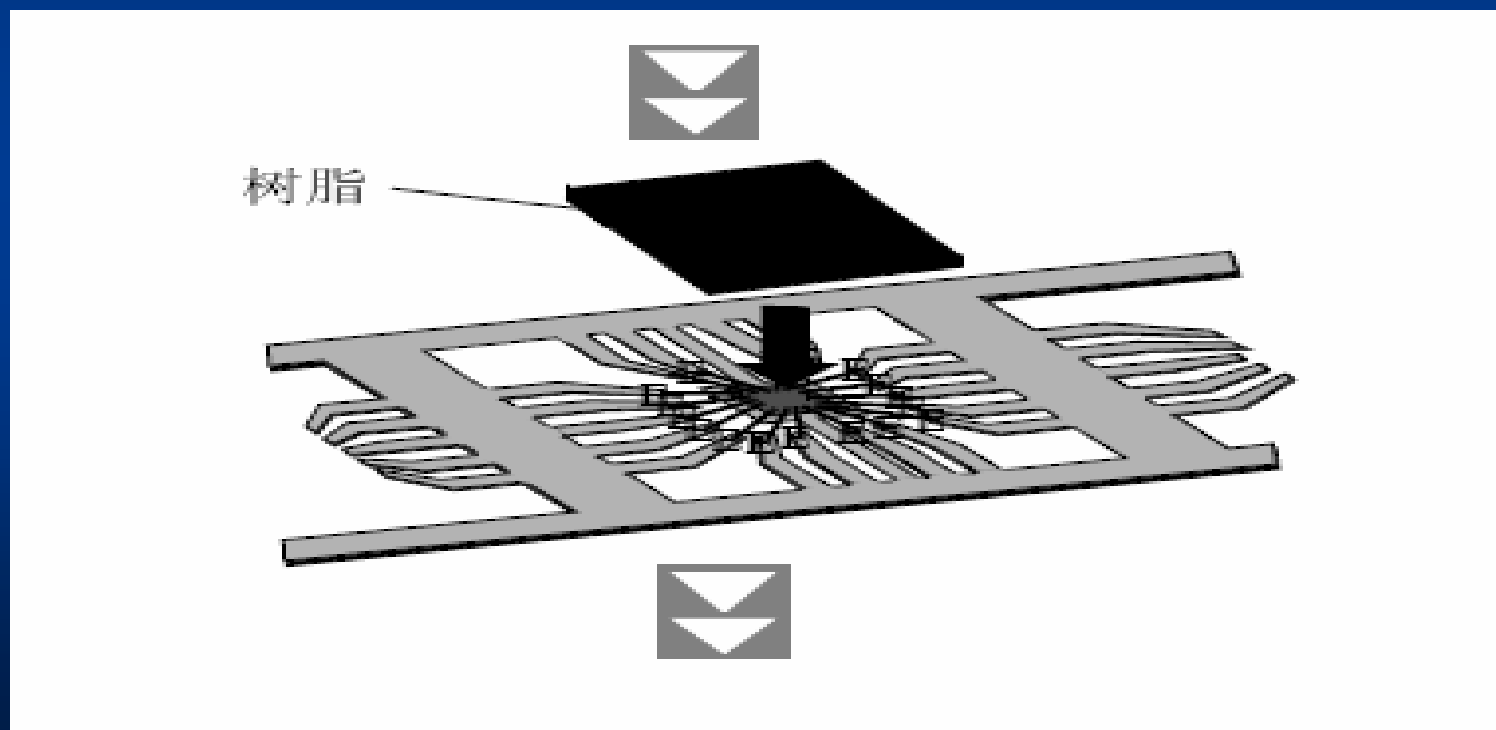




IC的透视图

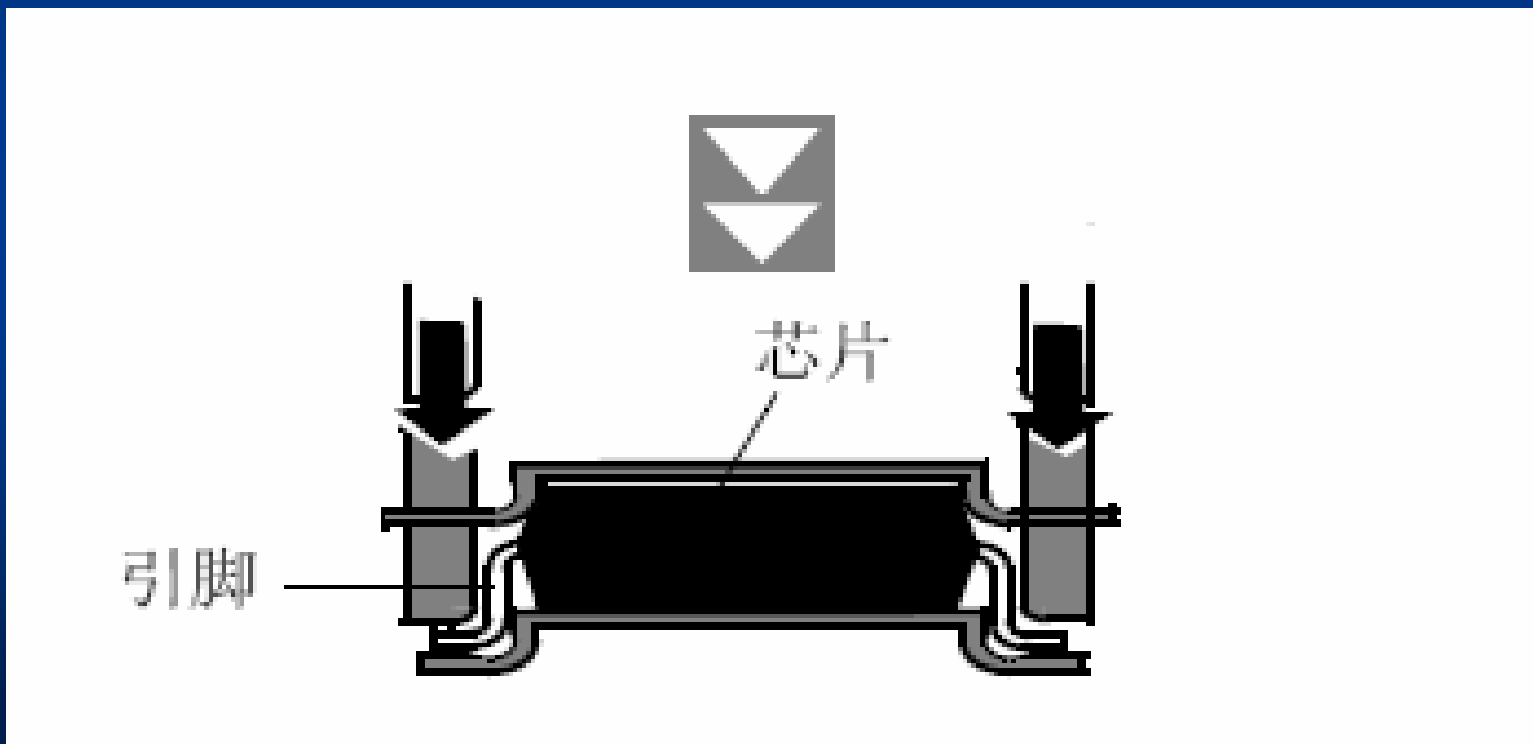
<15> 封装

用陶瓷或树脂对芯片进行封装。



<16> 修正和定型（分离和铸型）

把芯片和FRAME 导线分离，使芯片外部的导线形成一定的形状。



<17> 老化（温度电压）测试

在提高环境温度和芯片工作电压的情况下
模拟芯片的老化过程，以去除发生早期故障
的产品。

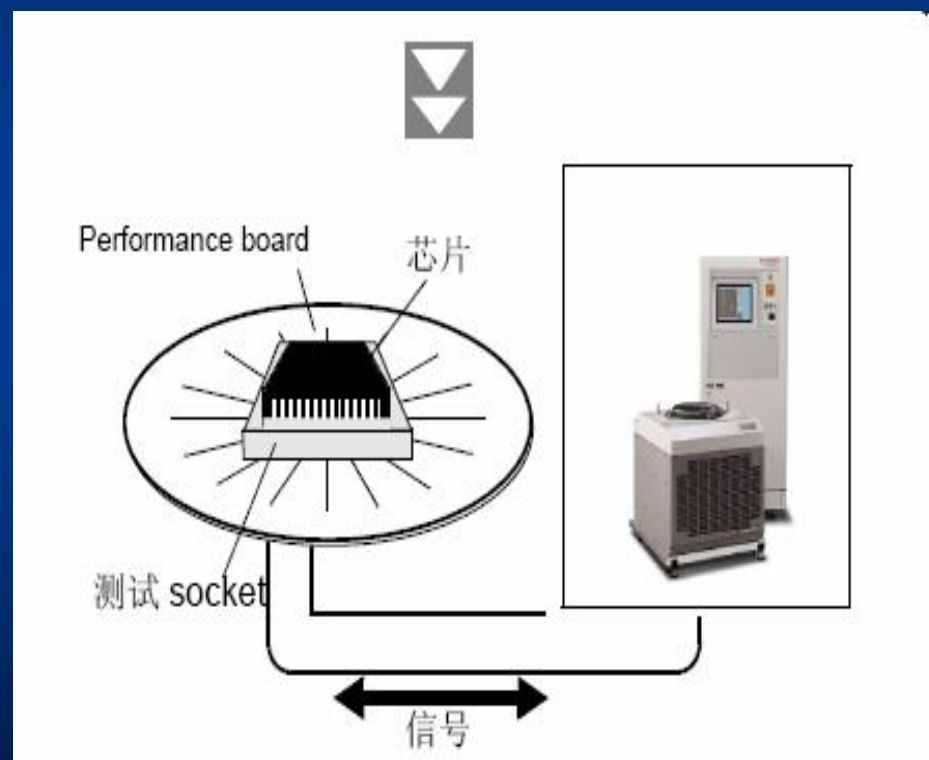


<18> 成品检测及可靠性测试

进行电气特性检测以去除不合格的芯片

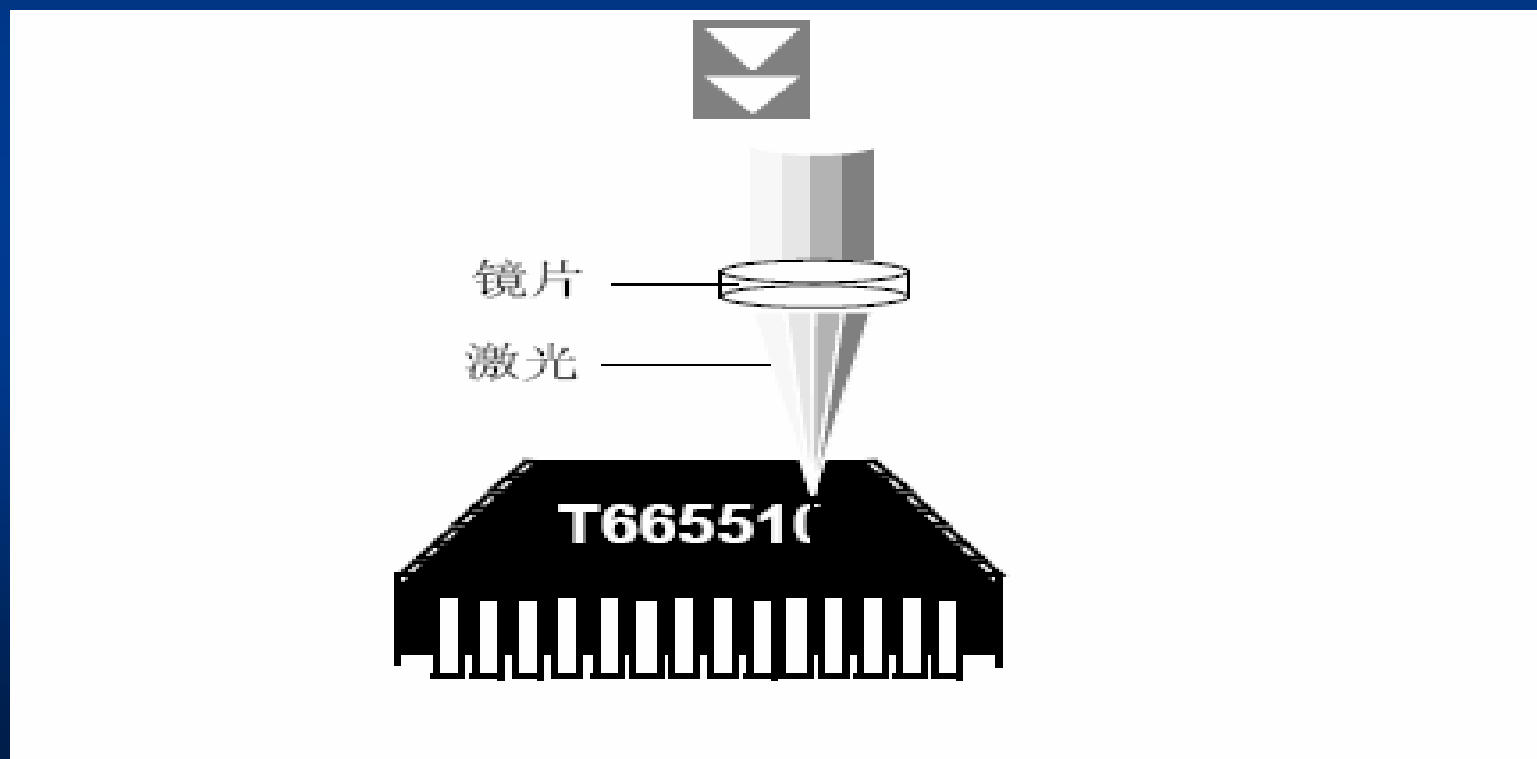
成品检测：电气特性检测
及外观检查。

可靠性检测：实际工作环境
中的测试、长期工作的
寿命测试。



<19> 标记

在芯片上用激光打上产品名



Ø 后道工序中的测试及设备

在后道工序开始之前要对wafer 进行功能测试，这样做可以避免对不合格的IC 芯片进行封装，从而减少不必要的浪费，减少生产成本。

Ø 剔除废品IC 的方法:

1. 使用墨印器 (Inker) 给不合格的IC 芯片上打上墨印。在后道工序中, 在划片的时候丢弃被打上墨印的IC。

2. 也可以不用墨印器, 而直接记录下出问题的IC 芯片在wafer 上的坐标。在后道工序中 (切割wafer 时) 根据该坐标丢弃IC。

Ø 后道测试中需要使用的设备:

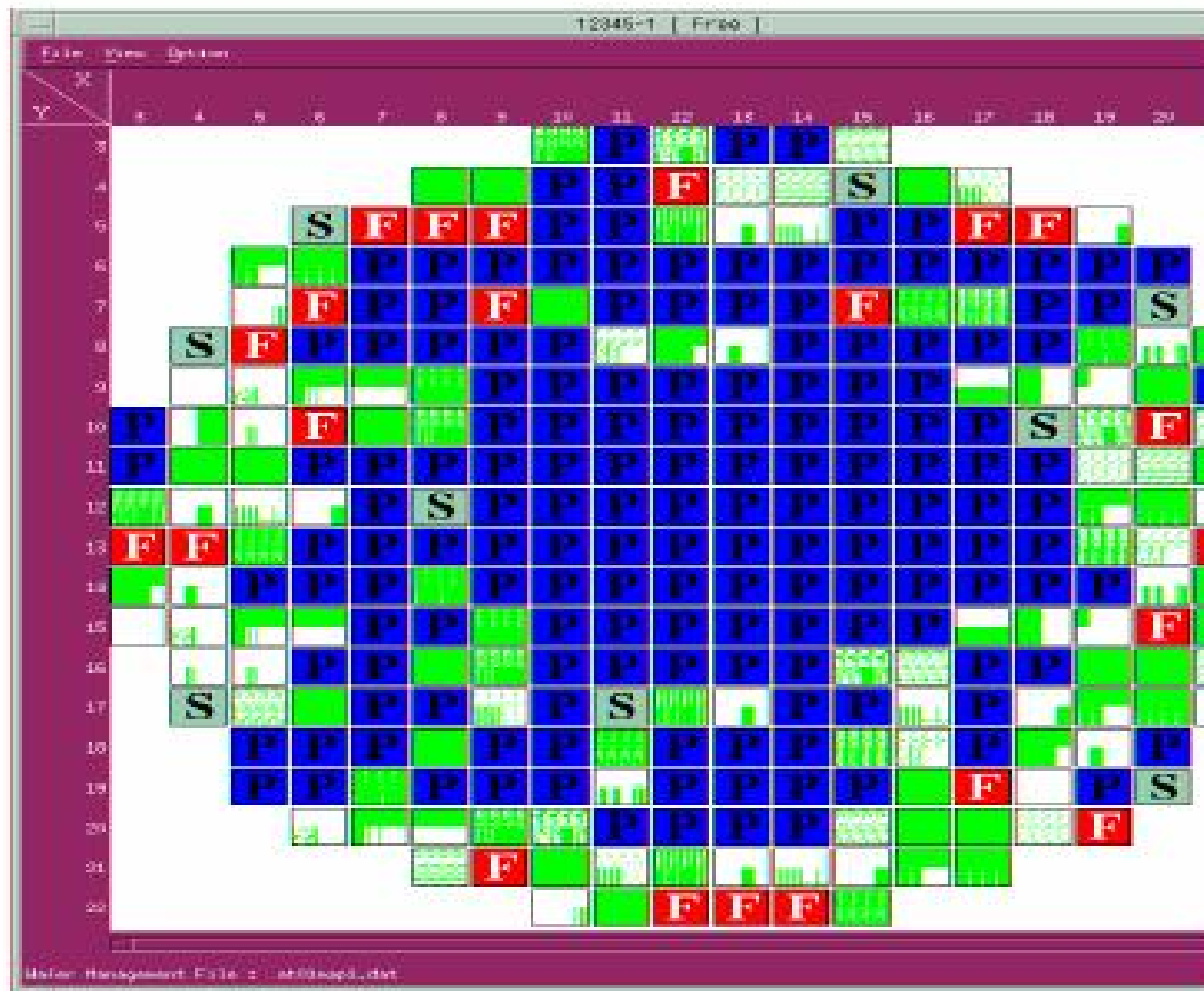
(1) 测试系统 (test system): 测试系统生成测试IC 时所需的各种信号, 并且检测IC 的输出信号。根据检测的结果, 测试系统判断所测的IC 是否合格, 并将测试的结果传输给wafer prober。

(2) Wafer prober: wafer prober 将 wafer 从工作台上移送到测试头下面, 并将探针卡上的针脚压在IC芯片上, 形成良好的电气接触。Wafer prober 还要根据测试系统的测试结果, 给不合格的IC 打上墨印。

(3) 探针卡（probe card）：

探针卡负责测试系统与IC 芯片之间的电气连接。在探针卡上有很多的探针（needle）。测试时，这些探针被压到IC 芯片的电极板上，从而完成与IC 芯片的电气连接。

IC 测试



Ø 封装测试/ 最终测试

在完成封装测试的过程中，我们要用到的测试系统和HANDLER。

Ø 测试系统到底做些什么？

测试系统会向所测试的IC 加上信号，然后从IC 的输出端接受IC 的输出信号，以判断该IC 芯片是否合格。

Ø HANDLER 到底是什么？

HANDLER 即是机械手，它把所要测试的IC 芯片从托盘里移至测试平台上。在测试结束后，它通过接受信号，把合格与不合格的IC 芯片移至相应的平台。HANDLER 还能根据测试要求对IC 芯片进行加热和冷却。

Ø TRAY（托盘）是什么？

通常在使用HANDLER 把芯片放在一个TRAY 中，对于各种不同形状的IC，我们相对有不同的TRAY。在测试台，HANDLER 根据P/F 把IC 放在两个不同的TRAY 中。

A large graphic featuring a yellow 'Q' and a blue 'A' with a blue ampersand between them. The words 'QUESTIONS' and 'ANSWERS' are written in white, bold, sans-serif capital letters across the center of the graphic.

QUESTIONS ANSWERS