

Application for Doctoral Program

Computer System Laboratory
Department of Computer Science
Graduate School of Science and Engineering, Ehime University
Xihong Zhou

発表の流れ

●修士課程研究概要

- IoT環境でのシステムの高信頼化に関する研究
(Studies on the high reliability of IoT System)

●博士課程研究計画

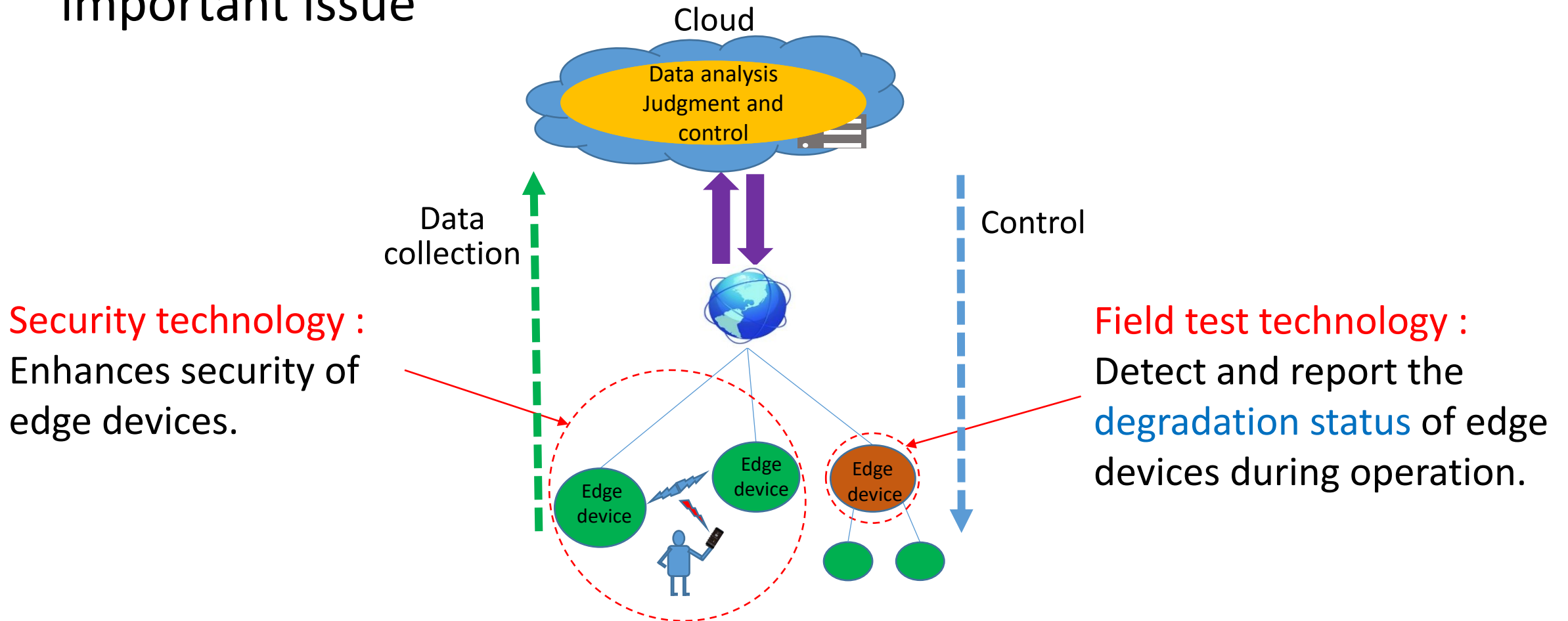
- 研究内容
- スケジュール

修士論文の概要

(Studies on the high reliability of IoT System)

Background

- With the rapid progress of IoT technology, reliability becomes an important issue



Purpose & Objectives

- Purpose

Reliability Enhancement Technology for IoT system

- Objectives

- For security concern

Develop an edge device (electronic lock system)with enhanced security using sound code communication technology

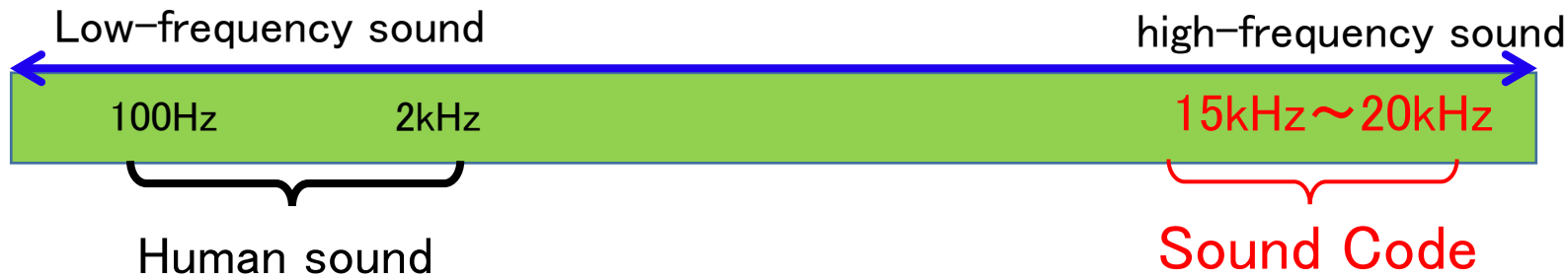
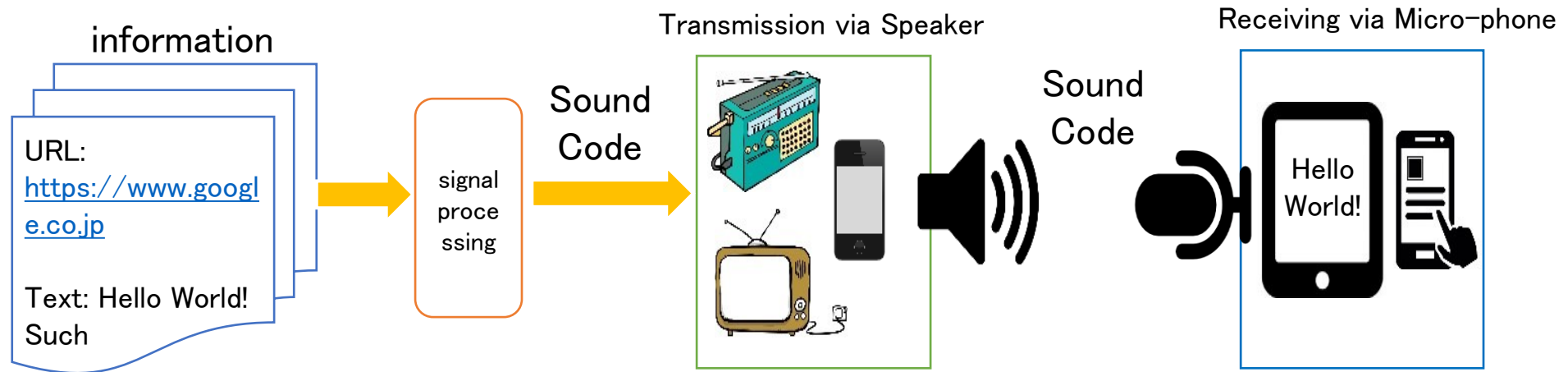
- For in-Field reliability concern

Delay Monitoring for the next generation IoT edge device MRLD using Ring Oscillator

An edge device with enhanced security using
sound code communication technology

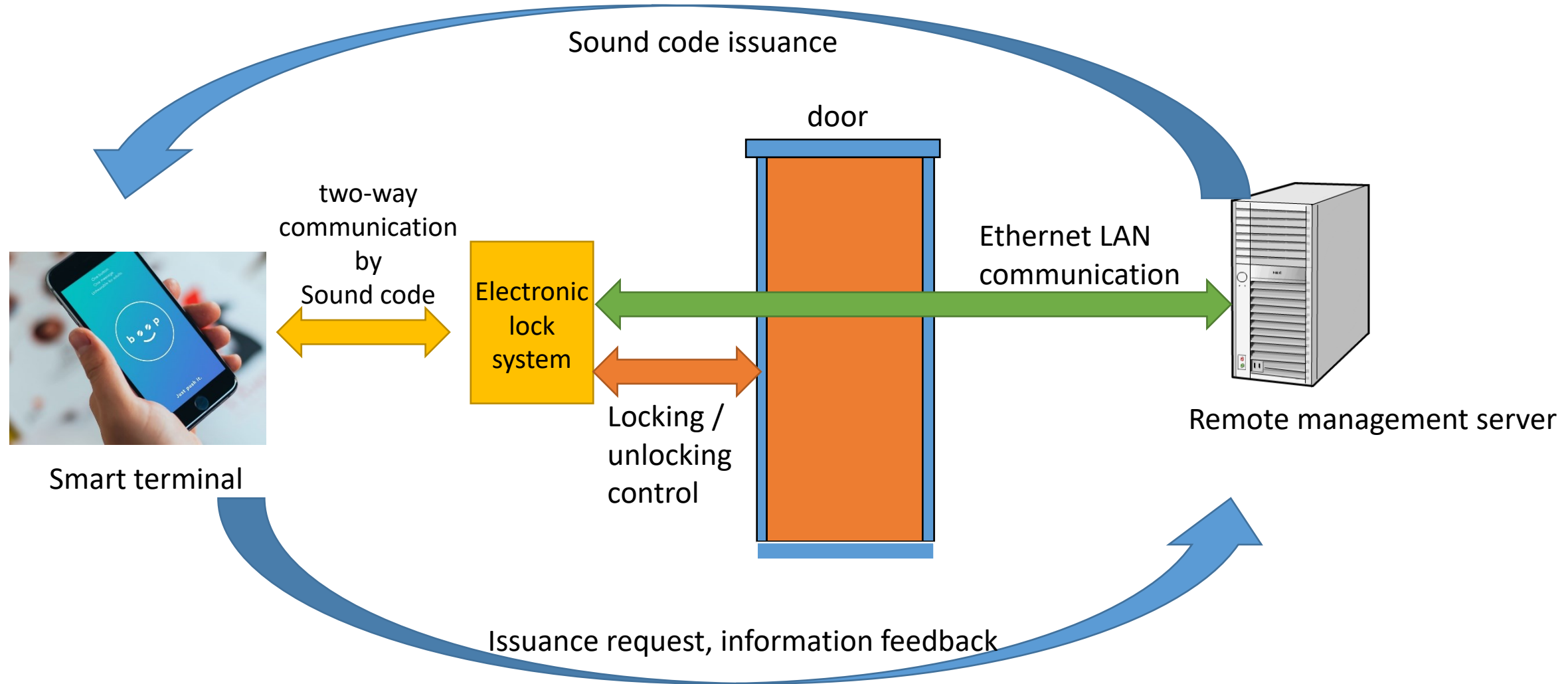
Sound Code based communication technology

- Conventional wireless communication may be wiretapped by picking up electromagnetic waves
- Sound code is a sound communication technology that converts character information into high-frequency “sound” using signal processing technology



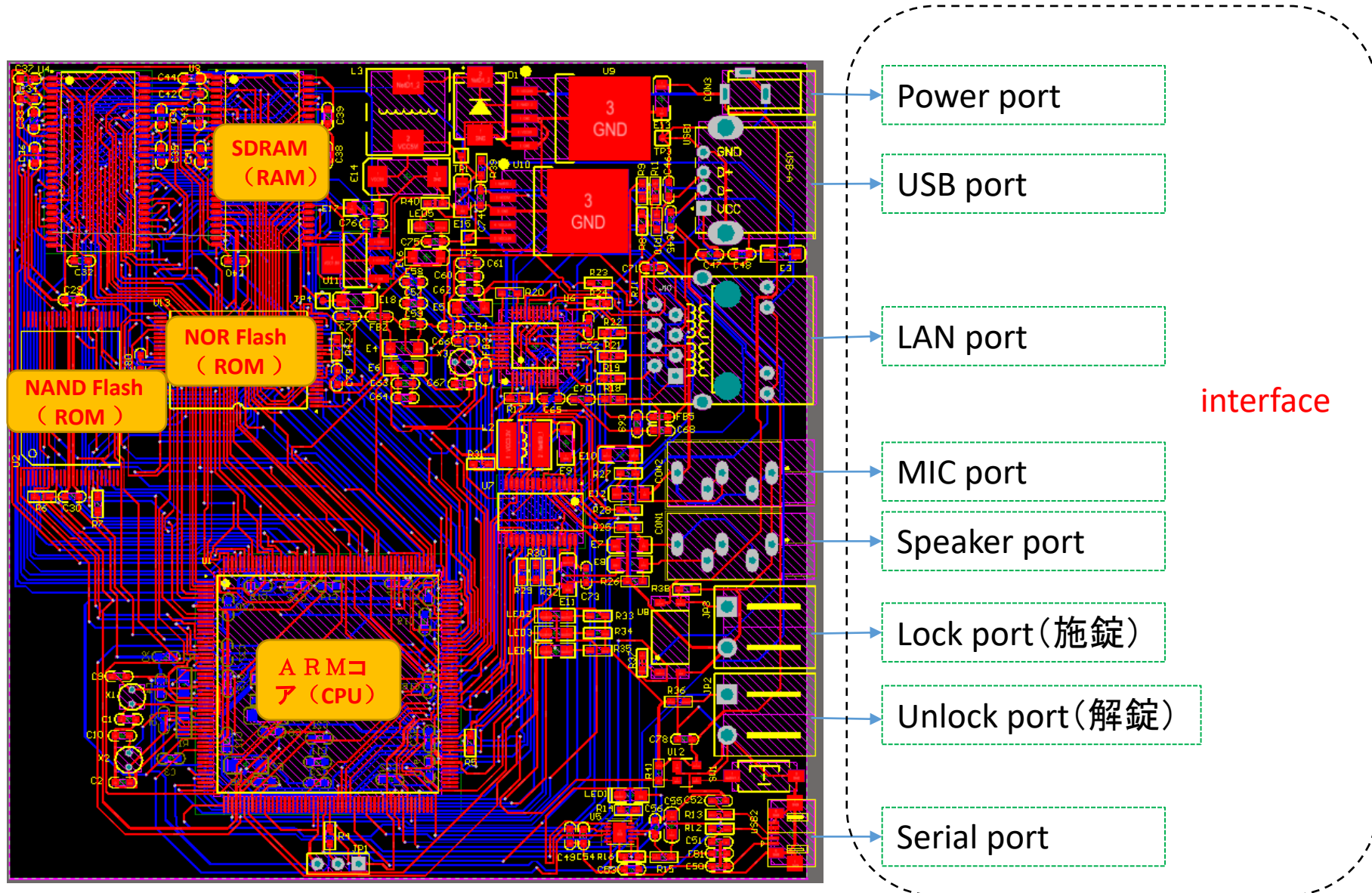
Embed information in high frequency sound (15kHz ~ 20kHz)

Structure of electronic lock system using sound code



Design & Implement results

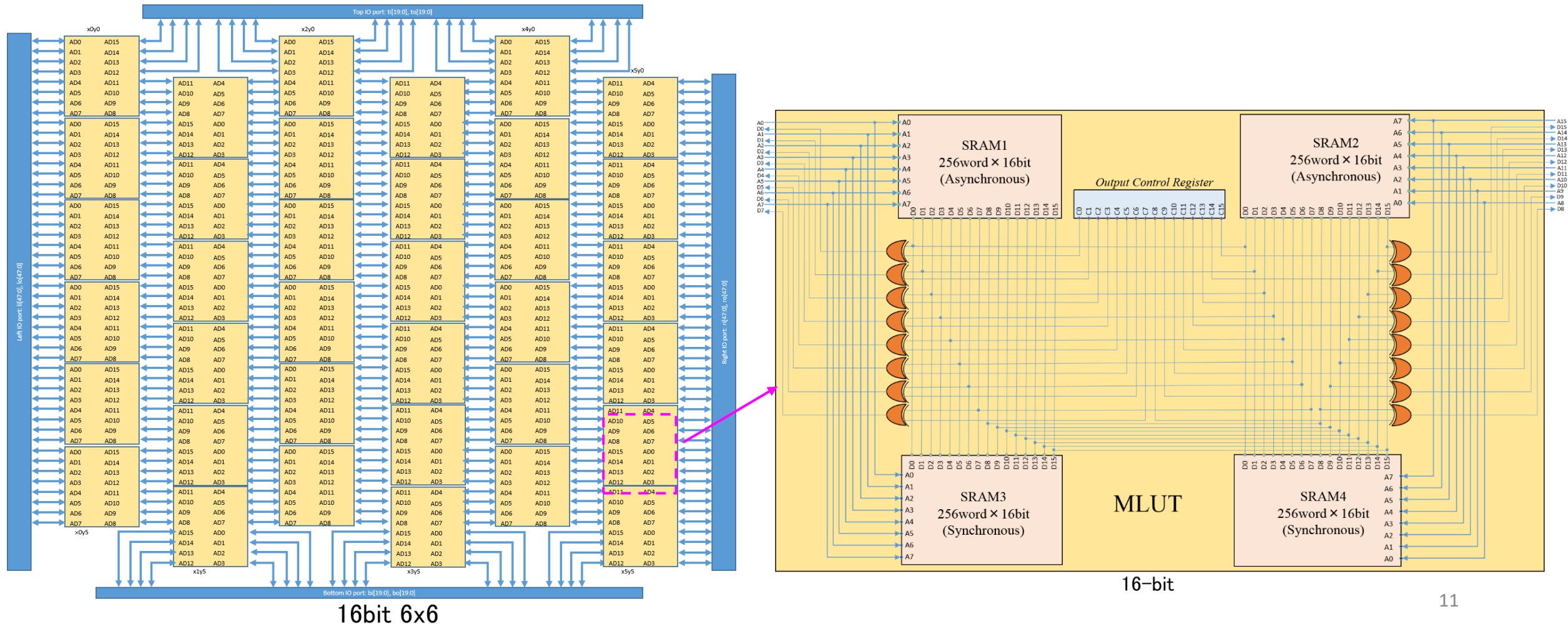
- PCB layout of the security edge device



Delay Monitoring for the next generation IoT edge device MRLD using Ring Oscillator

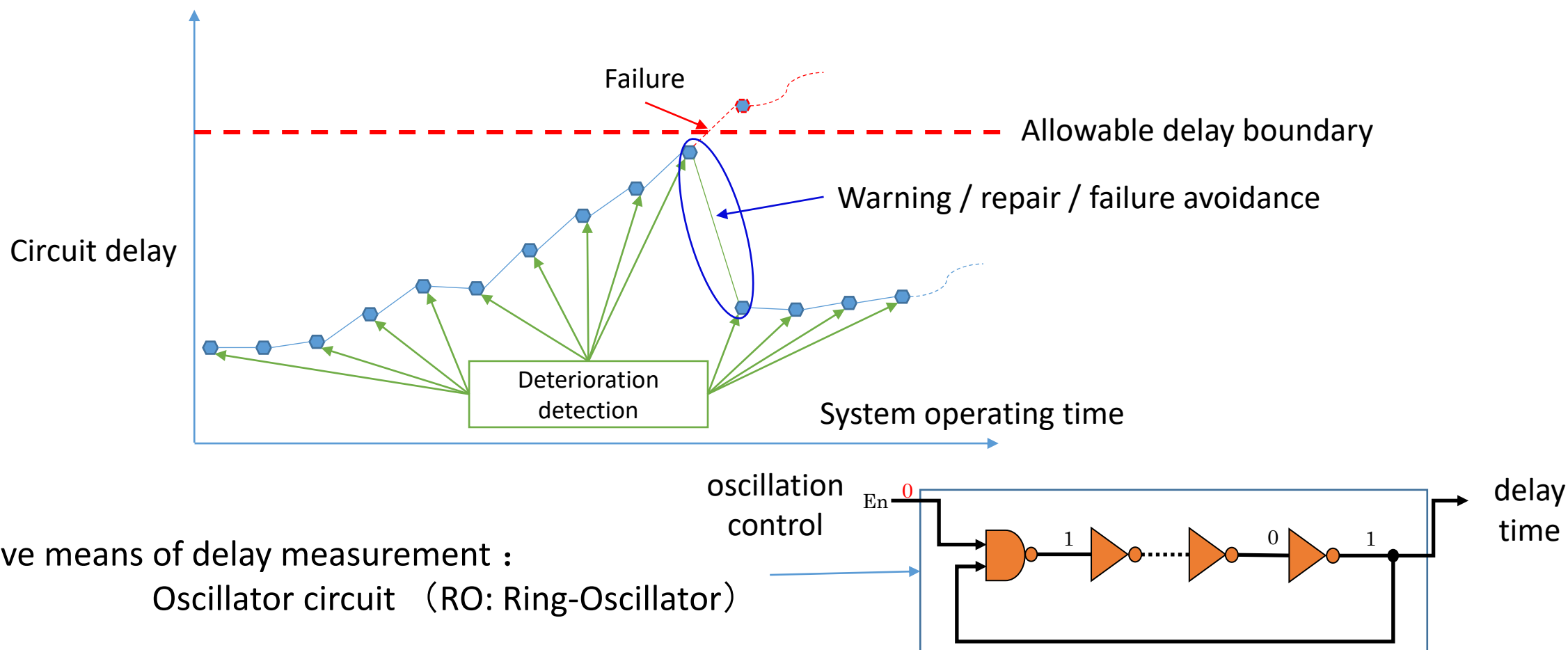
MRLD configuration

- MRLD is a novel reconfigurable logic device for the next-generation IoT edge device
- Compared to FPGA, it has advantages of high speed, low power consumption and low cost



In-Field reliability of MRLD

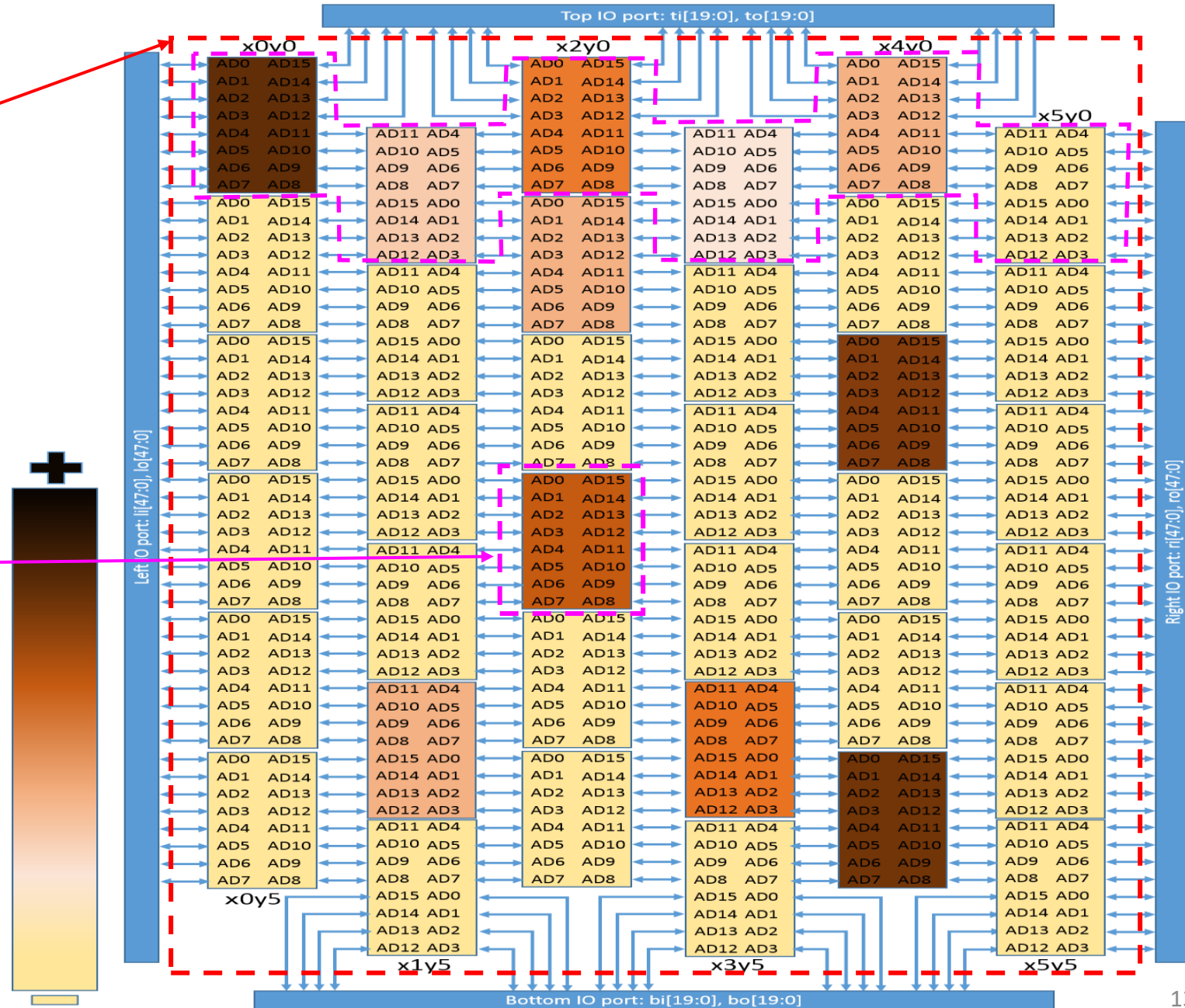
- To guarantee the reliability of MRLD devices after shipment, aging-induced delay should be measured in the field.
- A warning will be issued before the real delay exceed the allowed boundary, for maintenance such as repair and failure avoidance can be performed in advanced



- Effective means of delay measurement :
Oscillator circuit (RO: Ring-Oscillator)

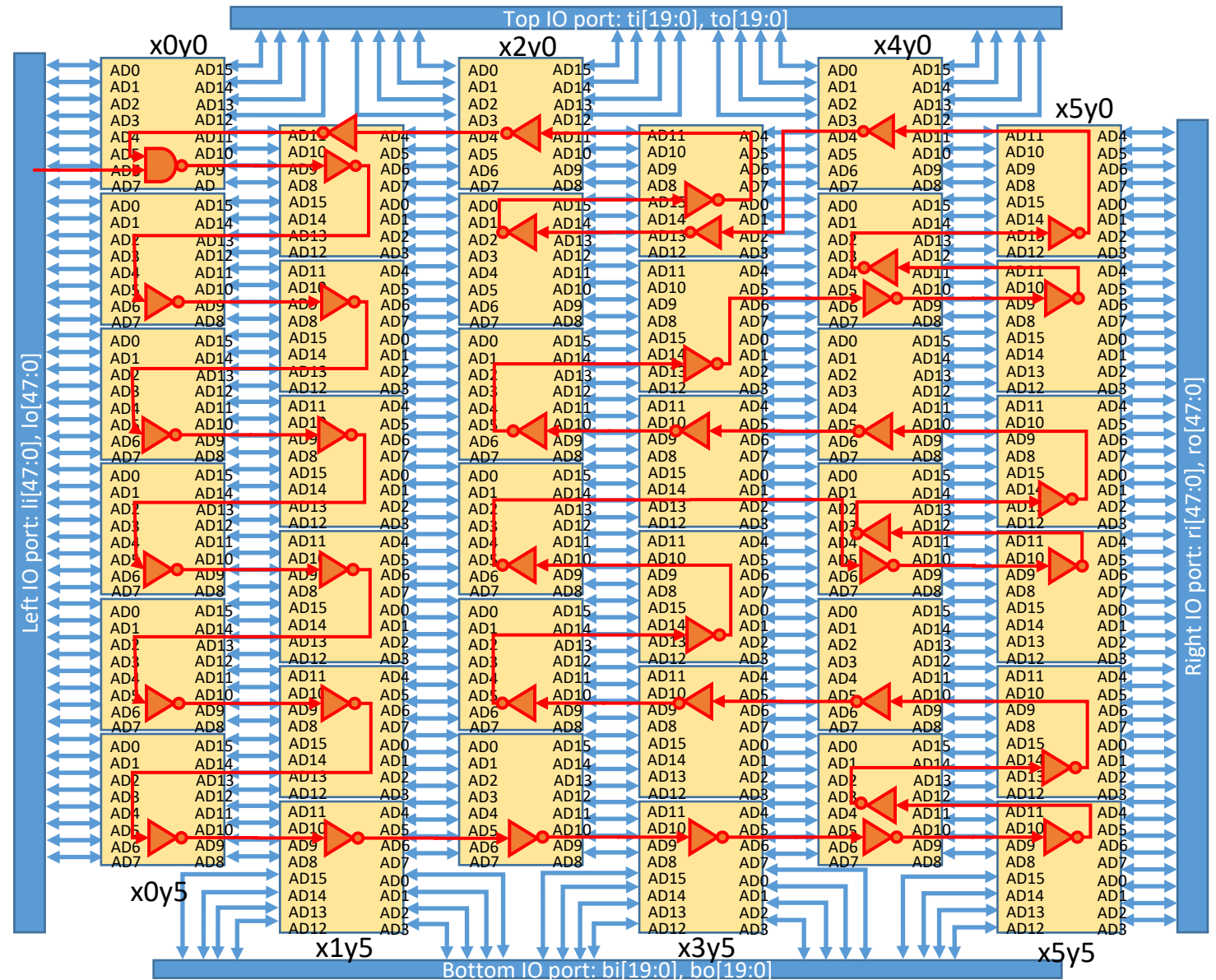
Delay issue in MRLD

- The progress of aging in MLUTs are different
- Global Delay:
 - The Average Delay in overall MLUTs Array
- Local Delay:
 - Delay at each Single MLUT (or Partial MLUTs Array)



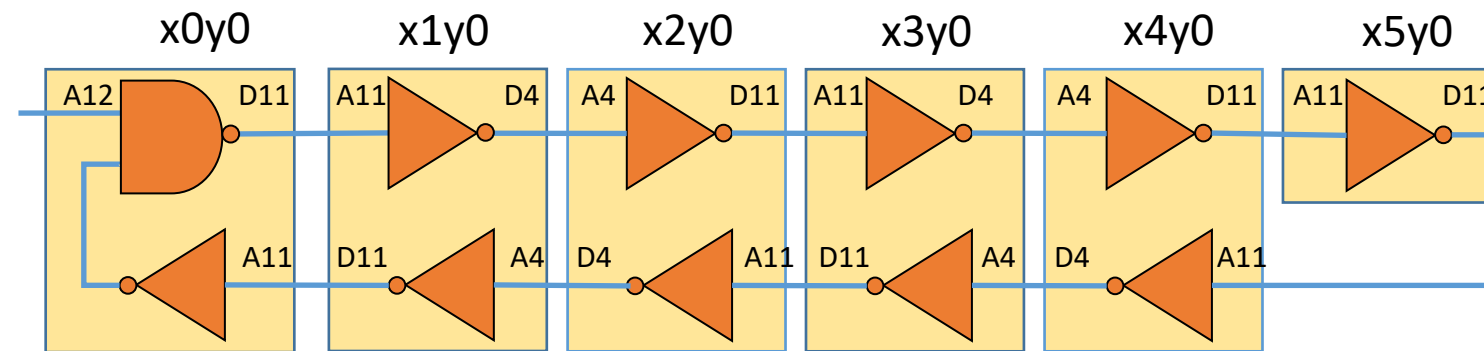
Global Delay measurement RO structure(1/2)

- RO elements (inverter) are placed in individual MLUT throughout the MLUT array

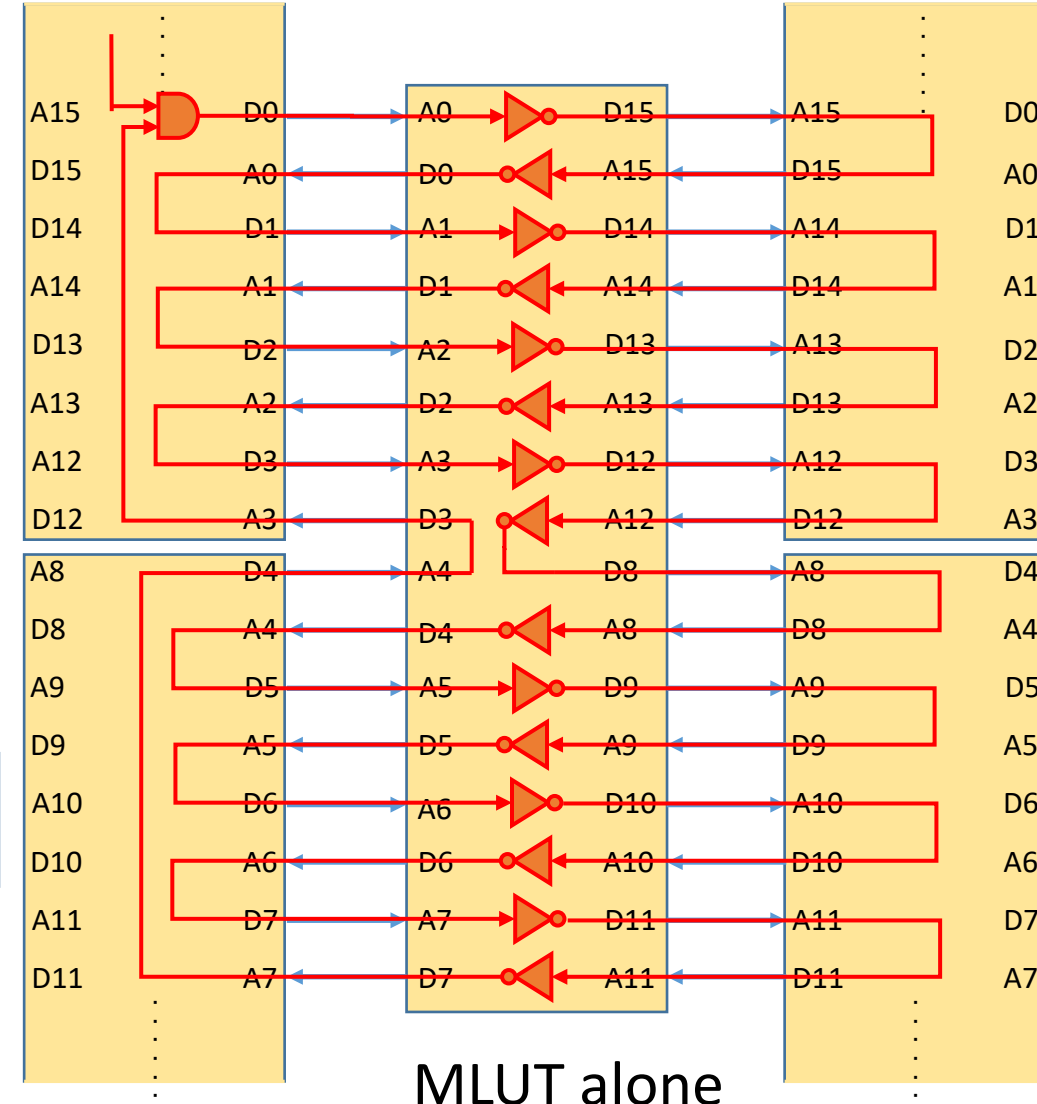


Local delay measurement RO structure(2/2)

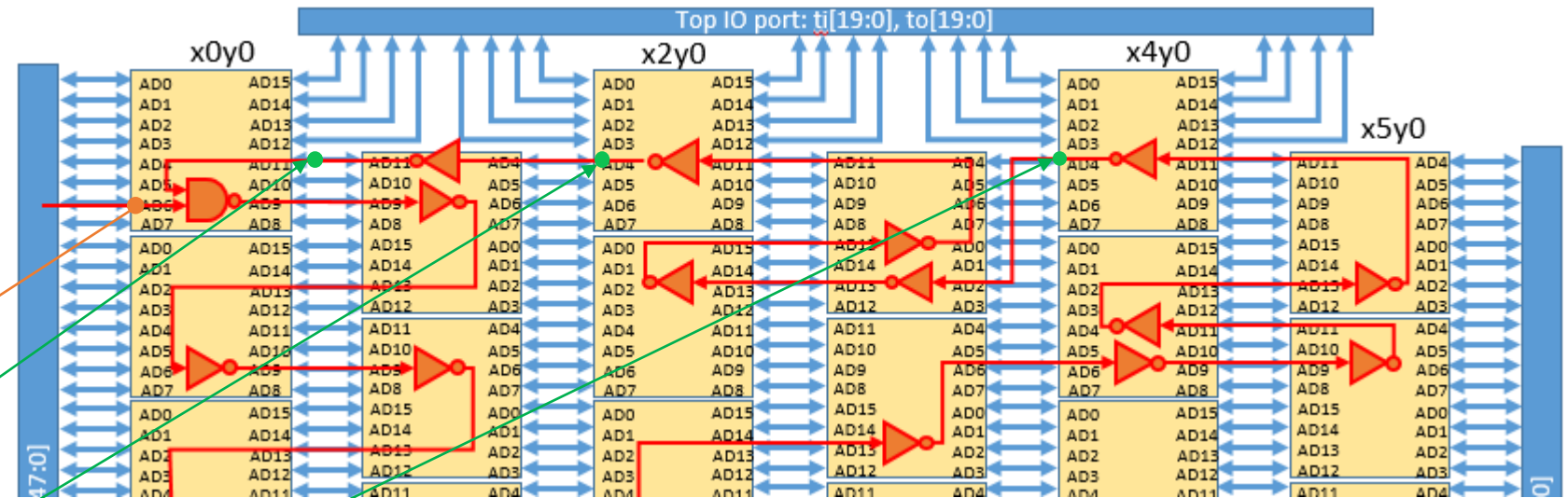
- Place RO in single MLUT alone or partial MLUTs array in MRLD



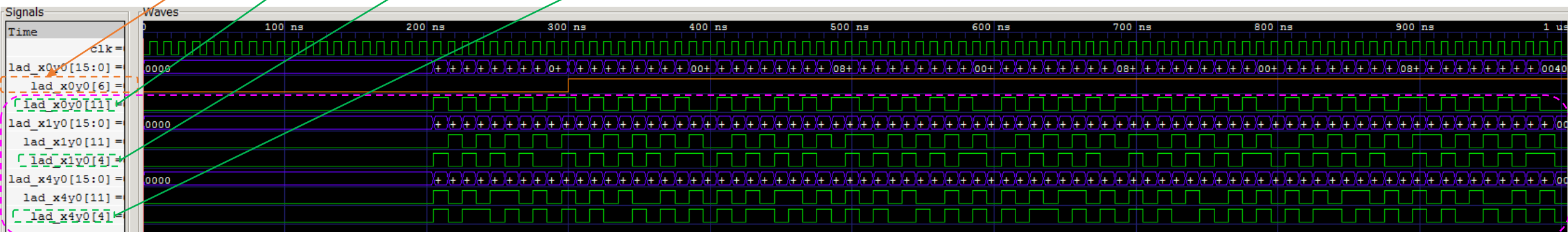
Partial MLUT array



Implementation result(1/2)



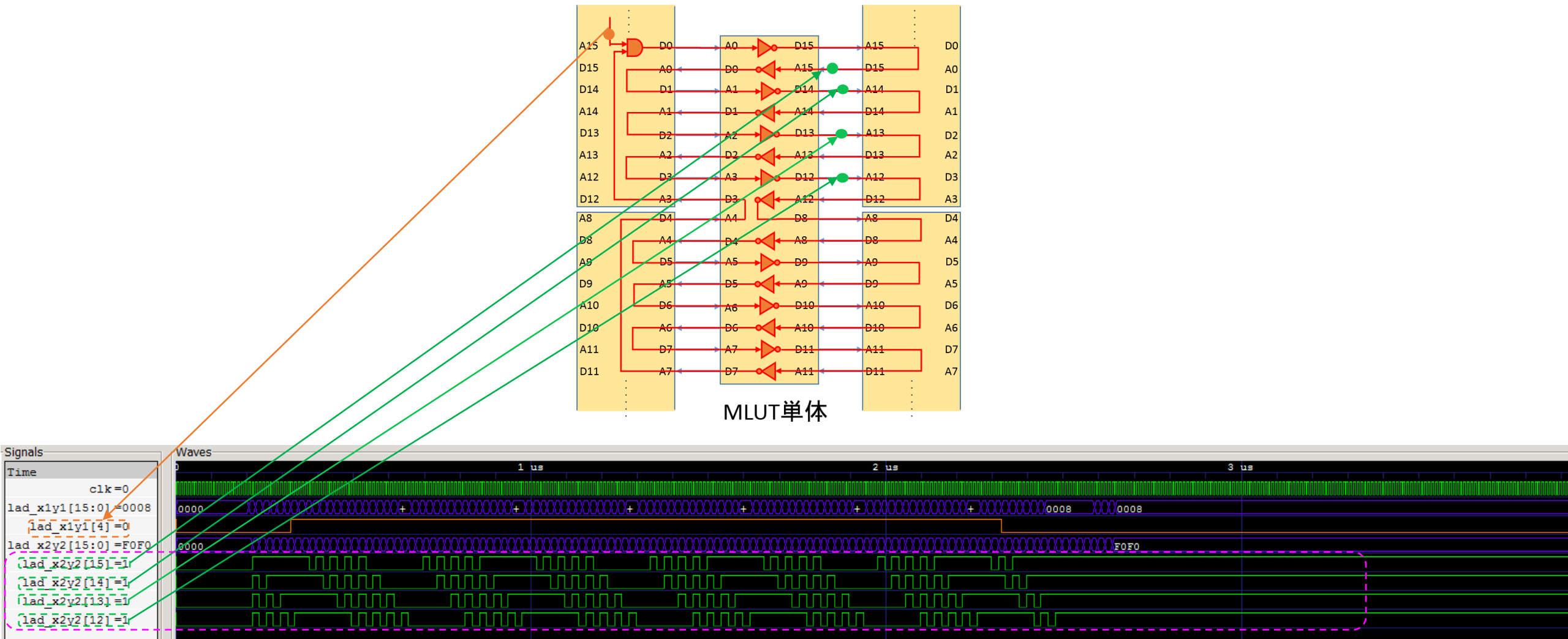
Oscillation control signal line



Observation point RO oscillation

RO oscillation waveform for global delay measurement

Implementation result(2/2)



RO oscillation waveform of MLUT single delay measurement circuit

Summary

- For the high reliability of IoT systems
- Security technology and Field test technology were introduced.
 - For security concern
 - An edge device with enhanced security using sound code was implemented and developed.
 - For in-field Reliability concern
 - Proposed delay monitoring method for MRLD using RO and observed the oscillation of the implemented RO.

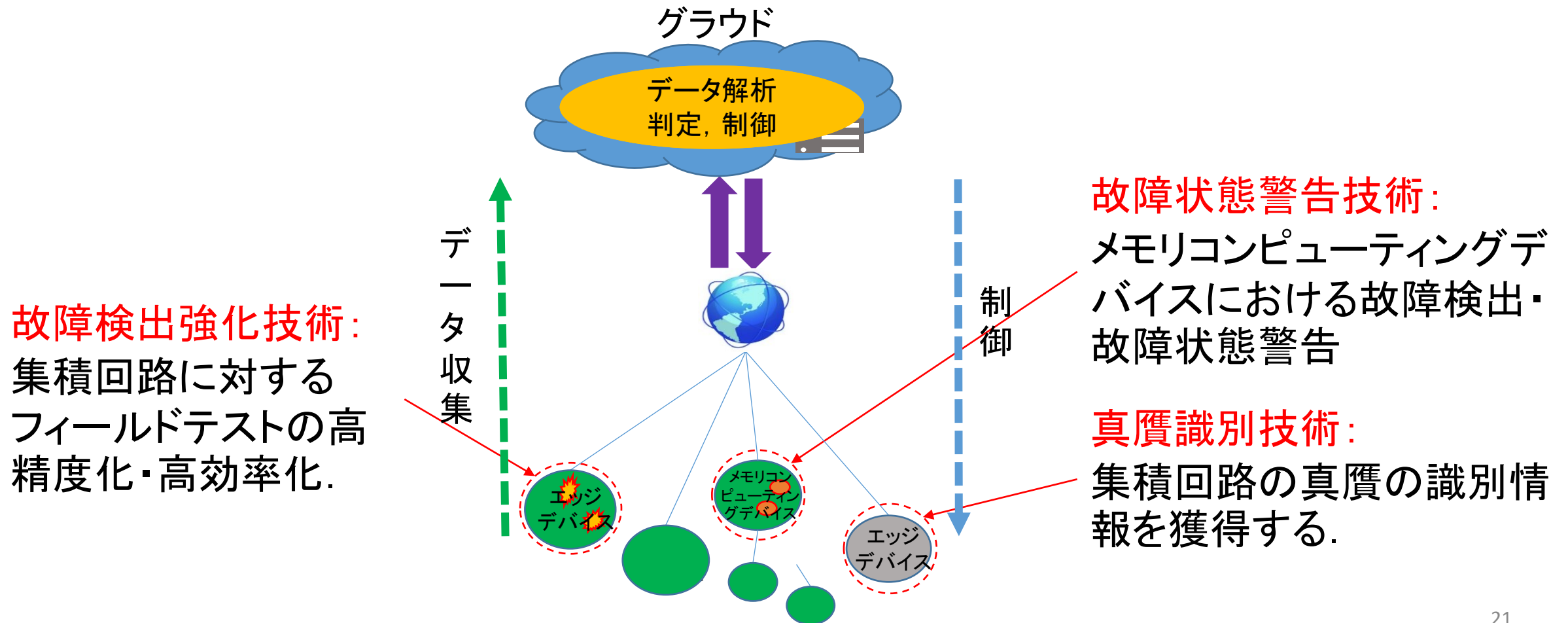
Research Plan for doctor course (博士後期課程研究計画)

研究概要

- 背景
- 目的 & 目標
- 研究方法
- スケジュール

背景

- 安心・安全な超スマート社会 (Society 5.0) を保証するためには、つながることを前提としたデバイス (集積回路) の市場稼働中に対するフィールドテストのための信頼性強化設計 (DFTr) の実現が必要である



目的&目標

- 目的

次世代IoTエッジデバイスの信頼性強化設計技術
(Design for Trust)の研究開発

- 目標

- 集積回路に対するフィールドテストの故障検出強化技術

目標1: 車載エッジデバイス(MCU)に対して, 機能安全規格を満たすためのフィールドテストのための故障検出強化技術を開発する

- メモリコンピューティングデバイスにおける故障検出・故障状態警告技術

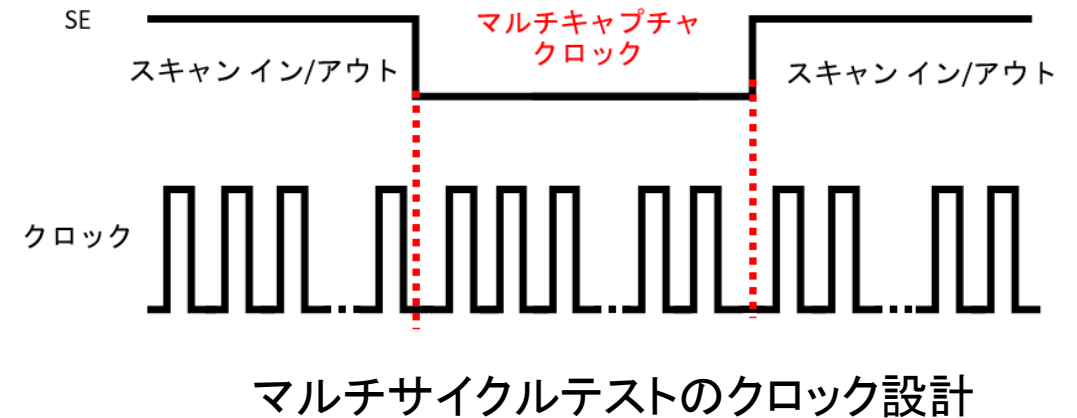
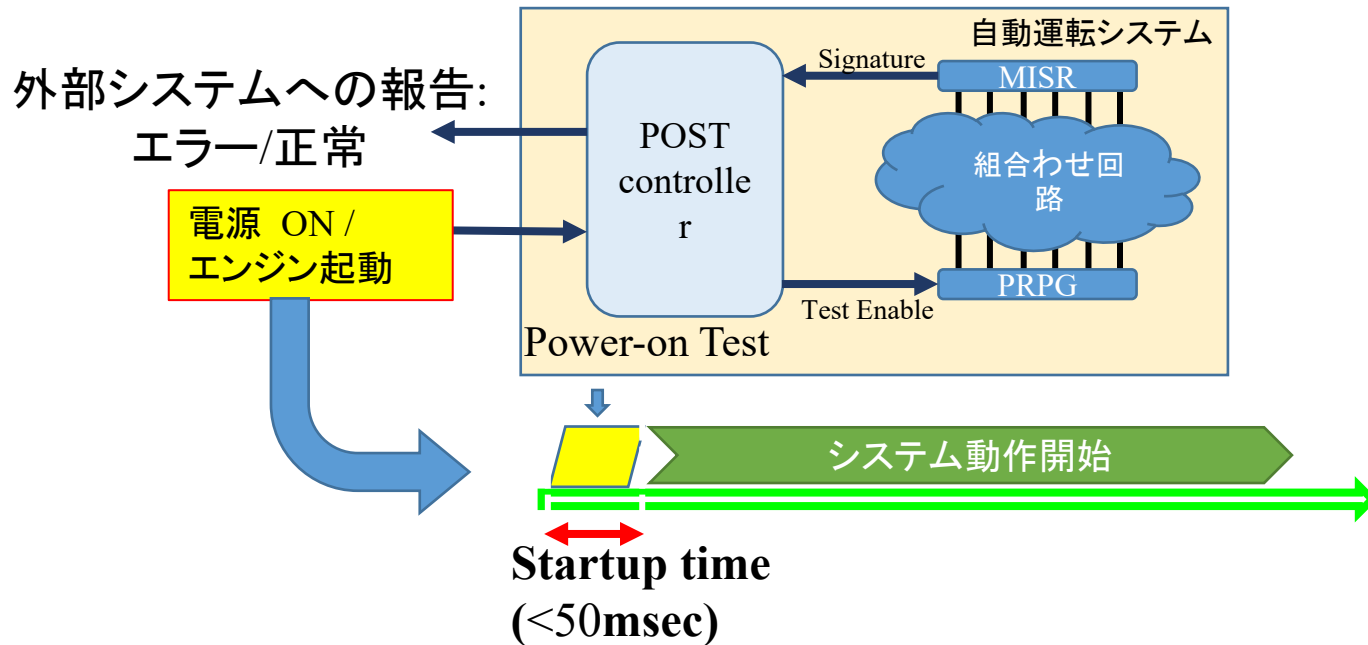
目標2: メモリコンピューティングデバイス(MRLD)における故障検出・故障状態警告技術を開発する

- テスト容易化技術を利用して集積回路の個体情報を獲得する真贋識別技術

目標3: バウンダリスキャン等のテスト容易化技術を利用して集積回路の個体情報を識別できるエッジデバイスの真贋鑑別技術を開発する

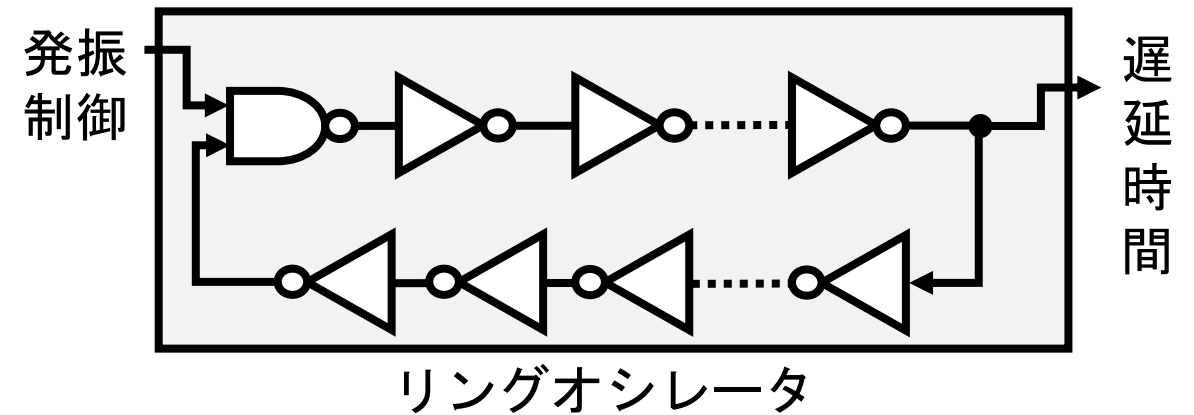
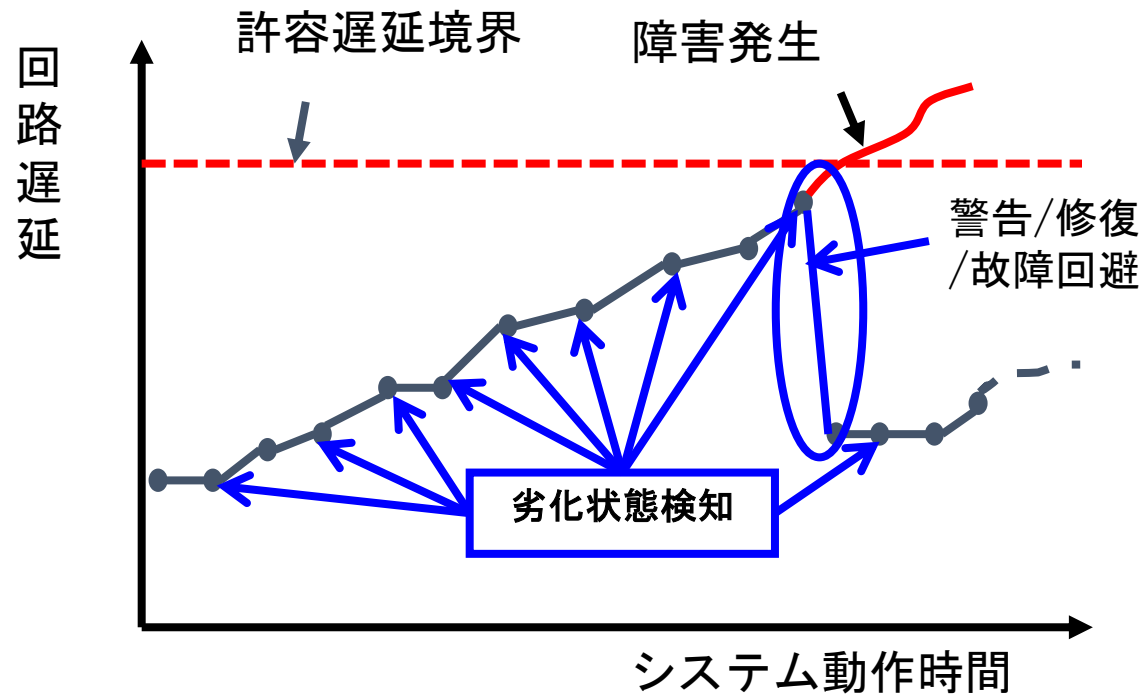
集積回路に対するフィールドテストの故障検出強化技術

- 車載エッジデバイス(MCU)の機能安全規格を満たすためのパワーオンセルフテストを開発する
- マルチサイクルテストを用いた故障検出強化技術の提案
 - 制限されたテスト時間内に少数パターンで多くの故障を検出できるテスト容易化技術



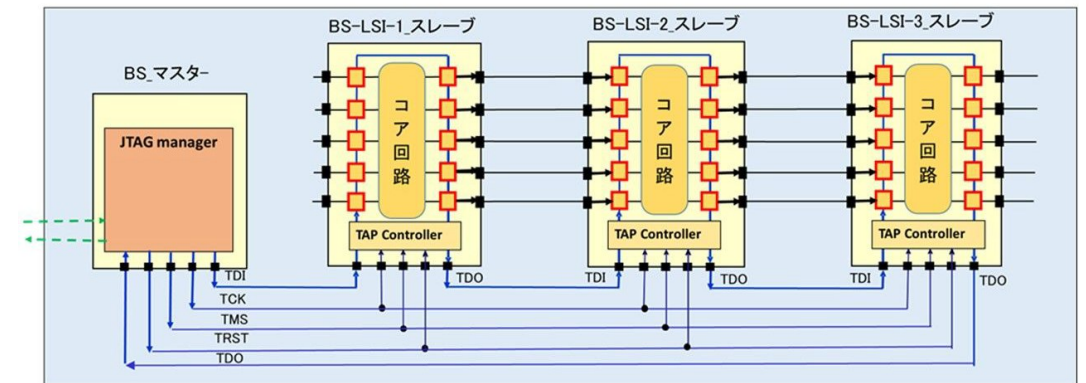
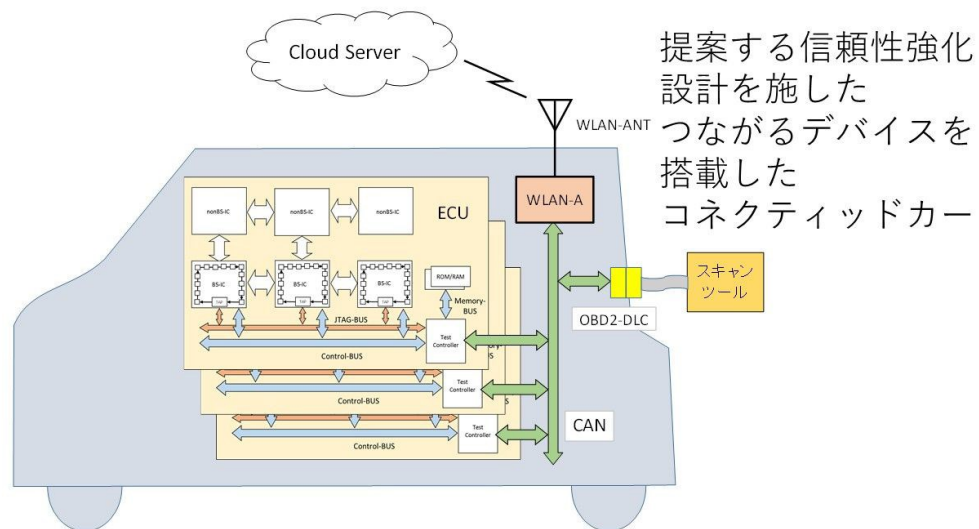
メモリコンピューティングデバイスにおける故障検出・故障状態警告技術

- 次世代エッジデバイスとして新規に開発されたメモリベース再構成論理デバイス MRLD の構造に適した発振回路 (RO) を設計・実装する
- 目標としては、少ない面積オーバーヘッドでより高精度の遅延測定のできる発振回路の実現を目指す



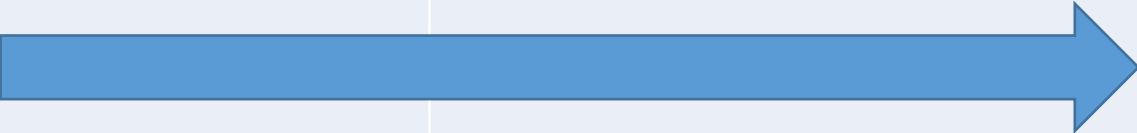
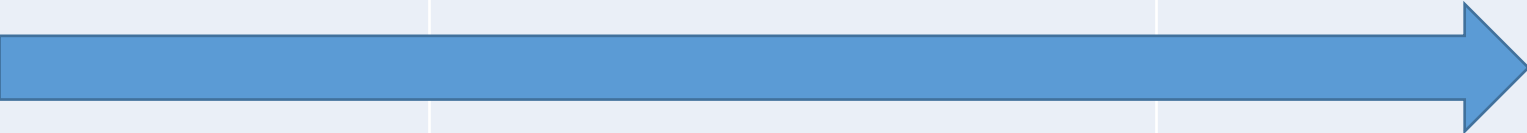
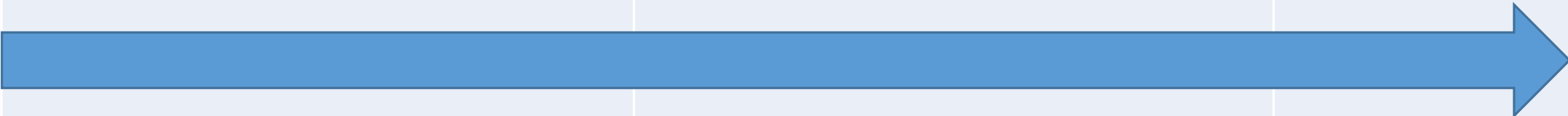
テスト容易化技術を利用して集積回路の個体情報を獲得する真贋識別技術

- IoTシステムにおいて、多種多様な集積回路が組み込まれている
- 偽造集積回路や欠陥集積回路の混入がシステムの安全を脅かす恐れがある
- 本研究ではバウンダリスキャンシステムを活用して、車載システムを構成する集積回路に対して、非破壊で集積回路の識別情報を獲得する技術を提案する



JTAGマネージャ機能をバウンダリスキャンマスター回路として提案する

スケジュール

令和元年(9月から)	令和2年	令和3年	令和4年(9月)
(1) 集積回路に対するフィールドテストの故障検出強化技術の開発			
			
(2) メモリコンピューティングデバイスの故障状態警告技術の開発			
			
(3) バウンダリスキャンを活用した集積回路真贋識別技術の開発			
			

研究の進め方

- フィールドテストの故障検出強化技術
 - マルチサイクルテスト環境において、対象回路の可制御性を向上させるための故障検出率強化フリップフロップの置換箇所の決定法のプロトタイプを作成する。
 - アルゴリズムを実装し、シミュレーションで有効性評価実験を行う。
 - 超大規模商用MCU回路(ルネサス提供)で提案法の有効性を評価する。
- メモリコンピューティングデバイスの故障状態警告技術の開発
 - 商用のテスト設計ツールを利用して故障状態警告回路を設計し、論理シミュレーションで提案回路の有効性を評価する。
 - 実に開発されたMRLDボードに提案回路を実装し、有効性評価を行う。
- バウンダリスキャンを活用した集積回路真贋識別技術の開発
 - 商用のテスト設計ツールを利用してBS(バウンダリスキャン)マスター機構を設計し、その有効性を評価する。

ご清聴ありがとうございました