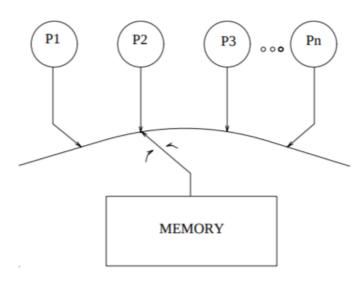
Shared Memory Consistency Models: A Tutorial

在许多的领域都需要共享内存一致性模型。传统的顺序一致性模型虽然简单, 但性能确不高,因而出现了许多更松弛的一致性模型,各个模型之间既相似又不同。

文中首先解释了我们常见的一些错误的概念,如:存储一致性模型只应用于共享数据有多份拷贝的系统之中,当前大多数系统是顺序一致性的,存储一致性模型只影响硬件设计,一个系统的存储模型可以被处理器的行为唯一的定义。松弛模型不允许 chaotic 的算法等等。文章后面会对这些问题详细解释。

对顺序一处理器之间切换。致性协议最直观的理解就是一次只有一个处理器对 内存进行访问,使用权在不同的处理器之间切换。



接着文章介详细介绍了实现顺序一致性定义,以及从程序员的角度理解顺序一致性的实现,然后重点描述了以及各种实现方式存在的问题和解决方式。文章中介绍以下3个方面的问题:

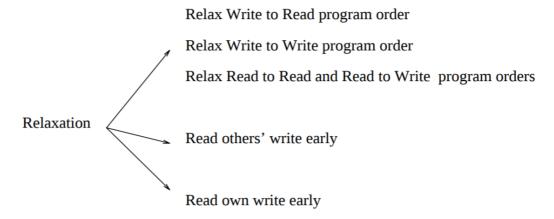
- (1) 有 cache 架构
- (2) 无 cache 架构
- (3) 编译器

对顺序一致性的总结如下:

- (1) 在无 cache 上一个内存操作完成后再完成下一操作:
- (2) 在有告诉缓存的系统中需要考虑原子性带来的问题;
- (3) 在编译器中消除内存会违反顺序一致性;

紧接着文章讲述了松弛一致性模型。

下图展示了可以放宽的条件约束。



下面是不同的架构实现方式。

Relaxation	$W \rightarrow R$	$W \rightarrow W$	$R \rightarrow RW$	Read Others'	Read Own	Safety net
	Order	Order	Order	Write Early	Write Early	
SC [16]					$\sqrt{}$	
IBM 370 [14]						serialization instructions
TSO [20]						RMW
PC [13, 12]	$\sqrt{}$				\checkmark	RMW
PSO [20]						RMW, STBAR
WO [5]			$\sqrt{}$			synchronization
RCsc [13, 12]	√	\checkmark	\checkmark		\checkmark	release, acquire, nsync, RMW
RCpc [13, 12]	. /	. /	./	. /	. /	release, acquire, nsync,
Керс [15, 12]	V	V	V	V	V	RMW
Alpha [19]	$\sqrt{}$		$\sqrt{}$			MB, WMB
RMO [21]						various MEMBAR's
PowerPC [17, 4]						SYNC

松弛机制有程序顺序和写原子性两种,其中松弛程序顺序又有三种,分别是: WR,WW,ALL。

而后文章中提出一种松弛模型的替代抽象用来便于程序员的角度理解这这个模型。