

折叠共源共栅设计

181180148 徐子然

一. 基本要求及参数

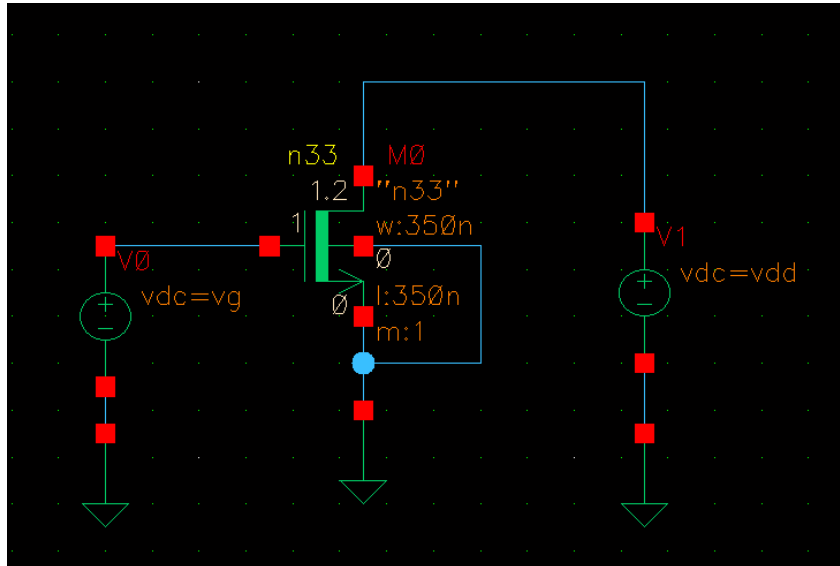
1. 实验设计要求

$V_{DD}=3.3V$ $GB=3MHz$ $SR>5V/\mu s$ $ICMR=1.1V$ to $2.5V$ 大于 50° phase margin
 $0.6V < V_{out\ range} < 2.7V$ $P_{diss} \leq 5mW$ $A_v > 3000$ $CL=10pF$

2. MOS 工艺参数

(1) NMOS 管

将 n33 MOS 管按如图方式接入电路中，设置 v_g 和 v_{dd} 为分析中的变量，进行直流分析，再使用 ADE 中的 Results-Print-Model Parameters 查看 NMOS 管的参数。



NMOS 管仿真电路图

toxe	3n
u0	35m
vtho	695m
gds	615.733n

NMOS 参数

从结果中可以读出，等效栅氧厚度 $t_{oxe} = 3nm$ ，电子迁移率 $\mu_n = 35 * 10^{-3} m^2/V \cdot s$ ，阈值电压 $v_{thn} = 695mV$ ，输出电导 $g_{ds} = 615.733nS$ 。

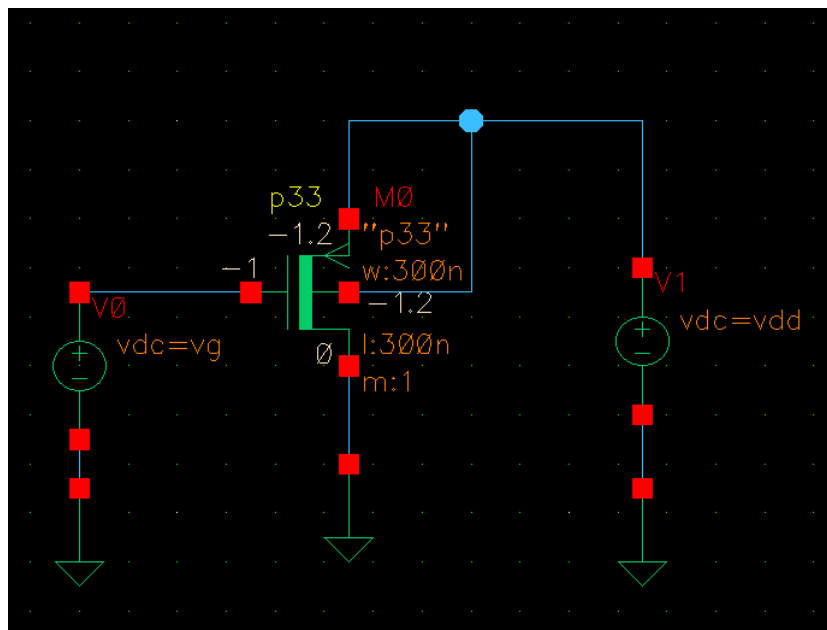
经过计算可得：

$$K'_n = \mu_n \frac{\epsilon_{ox}}{t_{oxe}} \approx 402.86 \mu A/V^2$$

其中, $\varepsilon_{ox} = \varepsilon_{SiO_2} = 3.9 * 8.85 * 10^{-14} F/cm$

(2) PMOS 管

将 p33 MOS 管按如图方式接入电路中, 设置 vg 和 vdd 为分析中的变量, 进行直流分析, 再使用 ADE 中的 Results-Print-Model Parameters 查看 PMOS 管的参数。



PMOS 仿真电路图

toxe	3n
u0	9.25m
vtho	-672m
gds	769.881n

PMOS 参数

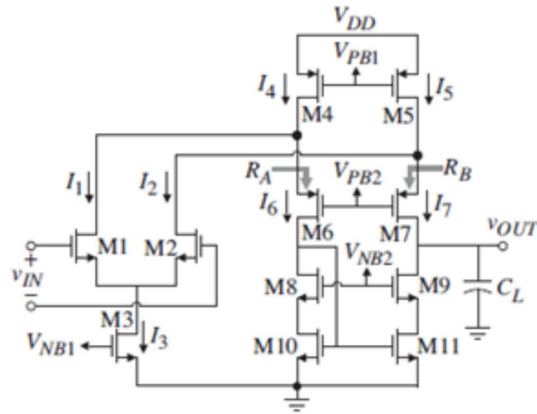
从结果中可以读出, 等效栅氧厚度 $t_{oxe} = 3nm$, 电子迁移率 $\mu_p = 9.25 * \frac{10^{-3}m^2}{V} \cdot s$, 阈值电压 $v_{thn} = -672mV$, 输出电导 $g_{ds} = 769.881nS$ 。

经过计算可得:

$$K'_p = \mu_p \frac{\varepsilon_{ox}}{t_{oxe}} \approx 106.47 \mu A/V^2$$

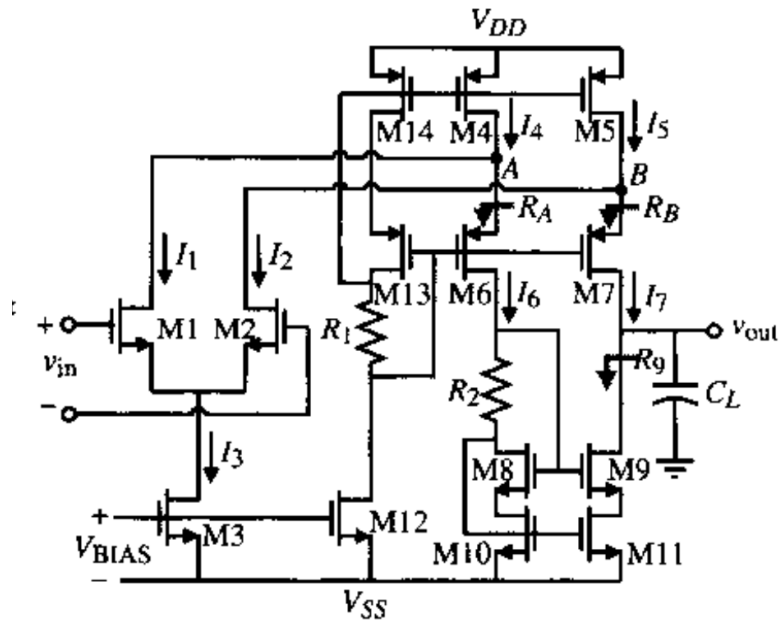
其中, $\varepsilon_{ox} = \varepsilon_{SiO_2} = 3.9 * 8.85 * 10^{-14} F/cm$

二. 放大器理论计算



放大器结构图

对于图中的 V_{NB1} 、 V_{NB2} 、 V_{PB1} 、 V_{PB2} 需要提供一定的偏置电路，可以选择如下结构。



含偏置电路的折叠共源共栅结构

(1) 计算 I_3

$$I_3 = SR \cdot C_L > \frac{5V}{\mu s} \cdot 10pF = 5 \cdot 10^6 \cdot 10^{-11} = 50\mu A$$

取 $I_3 = 60\mu A$ 。

(2) 确定 I_4 、 I_5 的值

$$1.5I_3 > I_4 = I_5 > 1.2I_3$$

取 $I_4 = I_5 = 80\mu A$ 。

(3) 确定 M_4 、 M_5 、 M_6 、 M_7 管的参数

由条件 $V_{out(max)} = 2.7V$, $V_{DD} = 3.3V$ 进行计算：

$$V_{SD5}(\text{饱和}) = V_{SD7}(\text{饱和}) = \frac{V_{DD} - V_{out}(\text{max})}{2} = \frac{3.3 - 2.7}{2} = 0.3V$$

$$S_4 = S_5 = S_{14} = \frac{2I_5}{K'_p V_{SD5}^2} = \frac{2 * 80\mu A}{106.47\mu A/V^2 * 0.3^2 V^2} = 16.70$$

假设 M_6 、 M_7 的电流处于最差的情况：

$$S_6 = S_7 = S_{13} = \frac{2I_7}{K'_p V_{SD7}^2} = \frac{2 * 80\mu A}{106.47\mu A/V^2 * 0.3^2 V^2} = 16.70$$

(4) 确定 M_8 、 M_9 、 M_{10} 、 M_{11} 管的参数

由条件 $V_{out}(\text{min}) = 0.6V$, $V_{SS} = 0V$ 进行计算：

$$V_{DS11} = \frac{V_{out}(\text{min}) - V_{SS}}{2} = \frac{0.6 - 0}{2} = 0.3V$$

$$S_8 = S_9 = S_{10} = S_{11} = \frac{2I_8}{K'_N V_{DS11}^2} = \frac{2 * 80\mu A}{402.86\mu A/V^2 * 0.3^2 V^2} = 4.413$$

(5) 确定 M_1 、 M_2 管的参数

由条件 $GB = 3 * 10^6 Hz$, $C_L = 10pF$ 进行计算：

$$S_1 = S_2 = \frac{GB^2 * C_L^2}{K'_N * I_3} = \frac{(2\pi * 3 * 10^6)^2 * (10 * 10^{-12})^2}{402.86 * 10^{-6} * 60 * 10^{-6}} = 1.4699$$

S_1 过于小会导致 CMRR、PSRR 过低，最后经过调试取 $S_1=S_2=50$ 。

(6) 确定 M_3 管的参数

由最小输入共模电压 $V_{in}(\text{min}) = 1.1V$, $S_1 = 50$ 进行计算：

$$S_3 = \frac{2I_3}{K'_N \left(V_{in}(\text{min}) - V_{SS} - \sqrt{\frac{I_3}{K'_N S_1}} - V_{T1} \right)^2}$$

$$= \frac{2 * 60 * 10^{-6}}{402.86 * 10^{-6} * \left(1.1 - 0 - \sqrt{\frac{60}{402.86 * 50}} - 0.695 \right)^2} = 2.517$$

经过调试最后取 $S_3=5$, S_3 增加可以使得 CMRR 增加。

(7) 计算 M_4 、 M_5 在满足最大输入共模电压时是否满足第三步要求

由最大输入共模电压 $V_{in}(\text{max}) = 2.5V$, $S_1 = 50$ 进行计算：

$$\frac{2I_4}{K'_p (V_{DD} - V_{in}(\text{max}) + V_{T1})^2} = \frac{2 * 80}{106.47 * (3.3 - 2.5 + 0.672)^2} = 0.694 < S_4 = S_5$$

$$S_{12} = \frac{80}{60} S_3 = 6.67$$

取 $S_{12}=7$ 。

(8) 计算差模电压增益是否符合标准

计算参数选择在饱和区下的参数值。

Name (unk... ^	gbs (\$)	gds (\$)	gm (\$)	gmbs (\$)	g
I7.I26.M0	213.3E-18	10.12E-6	269.6E-6	126.0E-6	
I7.I26.M1	213.3E-18	1.442E-6	281.6E-6	131.4E-6	
I7.I26.M2	213.3E-18	10.8E-6	268.8E-6	125.6E-6	
I7.I26.M4	64.31E-18	569.6E-9	118.2E-6	53.59E-6	
I7.I26.M5	213.3E-18	1.806E-6	278.4E-6	129.9E-6	
I7.M1	253.5E-18	392.5E-9	221.3E-6	104.5E-6	
I7.M2	253.5E-18	392.4E-9	221.3E-6	104.5E-6	
I7.M3	213.3E-18	12.14E-6	267.4E-6	125.0E-6	
I7.M4	-883.6E-18	6.559E-6	300.7E-6	158.3E-6	
I7.M5	-883.6E-18	6.544E-6	300.7E-6	158.3E-6	
I7.M6	-884.5E-18	390.5E-9	257.4E-6	134.9E-6	
I7.M7	-884.5E-18	323.5E-9	257.6E-6	135.0E-6	
I7.M8	650.5E-18	1.723E-6	499.4E-6	236.9E-6	
I7.M9	650.5E-18	1.591E-6	499.7E-6	237.1E-6	
I7.M10	650.5E-18	13.43E-6	485.5E-6	230.5E-6	
I7.M11	650.5E-18	13.41E-6	485.5E-6	230.5E-6	
I7.M12	292.3E-18	866.4E-9	401.6E-6	187.4E-6	
I7.M13	-883.6E-18	2.307E-6	303.6E-6	159.6E-6	
I7.M14	-883.6E-18	20.2E-6	288.0E-6	152.2E-6	
I7.M15	213.3E-18	34.87E-6	250.4E-6	117.6E-6	

参数表

于 M_4 、 M_5 管：

$$g_{m4} = g_{m5} = 300.7\mu S$$

$$g_{ds4} = 6.559\mu S$$

$$g_{ds5} = 6.544\mu S$$

于 M_6 、 M_7 管：

$$g_{m6} = 257.4\mu S$$

$$g_{m7} = 257.6\mu S$$

$$g_{ds6} = 390.5nS$$

$$g_{ds7} = 323.5nS$$

于 M_8 、 M_9 、 M_{10} 、 M_{11} 管：

$$g_{m8} = 499.4\mu S$$

$$g_{m9} = 499.7\mu S$$

$$g_{m10} = g_{m11} = 485.5\mu S$$

$$g_{ds8} = 1.723\mu S$$

$$g_{ds9} = 1.591\mu S$$

$$g_{ds10} = 13.43\mu S$$

$$g_{ds11} = 13.41\mu S$$

于 M_1 、 M_2 管：

$$g_{m1} = g_{m2} = 221.3\mu S$$

$$g_{ds1} = g_{ds2} = 392.4nS$$

$$R_{II} = g_{m9}r_{ds9}r_{ds11} = \frac{499.7}{1.591 * 13.41} = 23.42M\Omega$$

$$R_{out} = 23.42 || \frac{257.1}{1.591 * (392.4 * 10^{-3} + 6.544)} = 23.42 || 23.297 = 11.679M\Omega$$

$$k = \frac{R_{II}(g_{ds2} + g_{ds4})}{g_{m7}r_{ds7}} = \frac{23.42 * 10^6 * (392.4 * 10^{-9} + 6.559 * 10^{-6}) * 323.5 * 10^{-9}}{257.6 * 10^{-6}} = 0.204$$

$$A_{vd} = \left(\frac{2+k}{2+2k} \right) g_{m1}R_{out} = \frac{2+0.204}{2+2*0.204} * 221.3 * 10^{-6} * 11.679 * 10^6 = 2365.6V/V$$

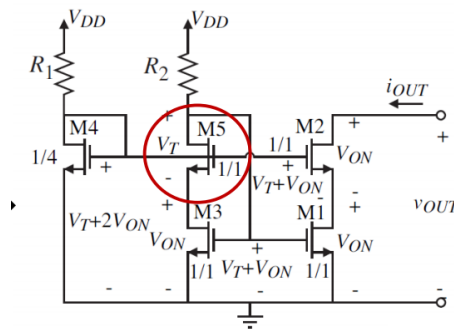
$$< 3000$$

计算值小于 3000，但实际值符合 3000 的要求。

(9) 计算功耗是否符合要求

$$P_{diss} = 3.3V * (80\mu A + 80\mu A + 80\mu A) = 0.792mW < 5mW$$

三. 电流漏的设计及仿真



电流漏结构

在此电路中， V_{MIN} 可以被减小到最低值，通过将 M_4 的取值变为其他管子的 1/4，而达到此目的，取 M_2 漏端电流为输出电流。

在该电路中 M_1 和 M_2 都工作在饱和区，可以得到

$$V_{ON} = \sqrt{\frac{2I_D}{K_n \left(\frac{W}{L} \right)}}$$

取 $S_{1,2,3,5}=24$,与放大器中的管子进行匹配，且 $S_4=6$ 。

解得：

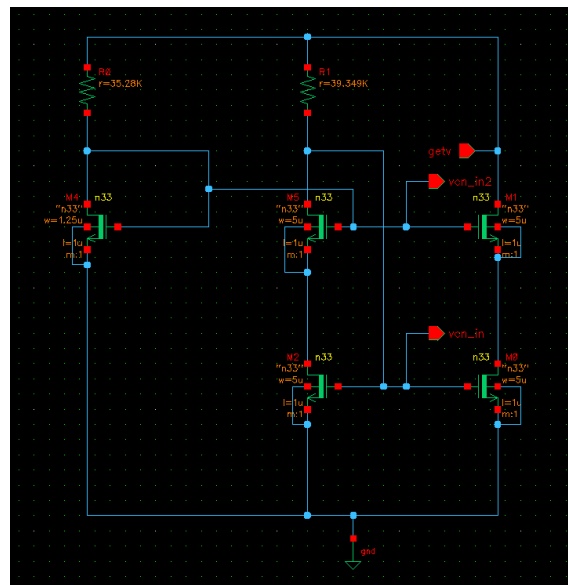
$$V_{ON} = \sqrt{\frac{2I_D}{K_n \left(\frac{W}{L}\right)}} = \sqrt{\frac{2 * 60\mu A}{402.86\mu A/V^2 * 5}} = 0.244V$$

由公式可得：

$$R_{ref1} = \frac{V_{dd} - V_T - 2V_{ON}}{I_D} = \frac{3.3 - 0.695 - 2 * 0.244}{60 * 10^{-6}} = 35.28k\Omega$$

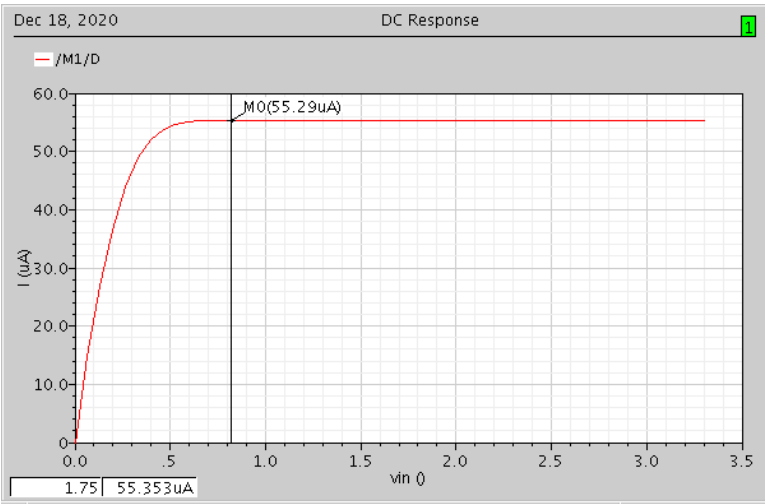
$$R_{ref2} = \frac{V_{dd} - (V_T + V_{ON})}{I_D} = \frac{3.3 - 0.695 - 0.244}{60 * 10^{-6}} = 39.349k\Omega$$

根据以上参数绘制成电路图：



电流漏结构

将 getv 范围设置成为 0-3.3V 时，绘制 $i_{ds}-v_{in}$ 曲线。



I_{ds} - V_{in} 曲线

V_{min} 约为 0.52V，电流漏可以稳定提供约为 55.29 μ A 的偏置电流基本符合设计要求。

对电流漏进行封装：



封装后的电流漏

name (unk...)	ids (A)
17.I26.M0	55.4E-6
17.I26.M1	55.28E-6
17.I26.M2	55.33E-6
17.I26.M4	50.91E-6
17.I26.M5	55.33E-6
17.M1	27.6E-6
17.M2	27.6E-6
17.M3	55.2E-6
17.M4	-81.95E-6
17.M5	-81.95E-6
17.M6	-54.35E-6
17.M7	-54.35E-6
17.M8	54.35E-6
17.M9	54.35E-6
17.M10	54.35E-6
17.M11	54.35E-6
17.M12	80.84E-6
17.M13	-80.84E-6
17.M14	-80.84E-6
17.M15	55.2E-6

各管电流参数

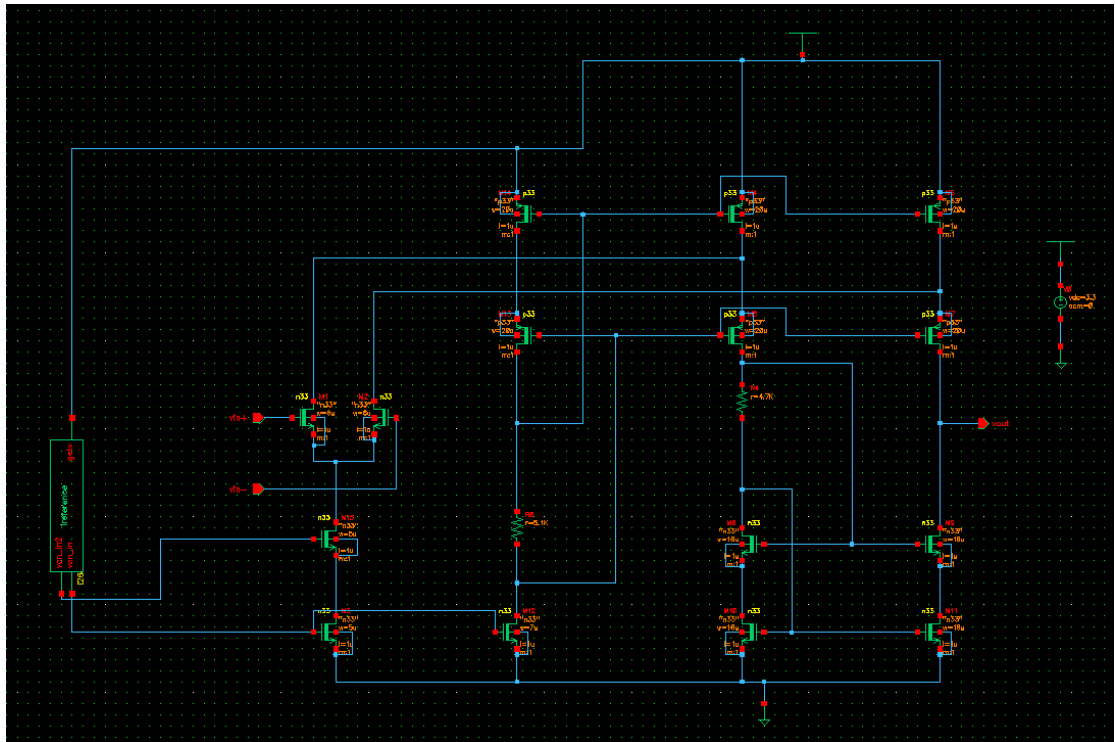
在搭建完电路后，使用 DC operating points 查看 M₁ 管子的电流， $i_{ds}=55.2\mu A$ ，和计算结果基本符合，可以达到工作要求。

	W(um)	L(um)
M1	6	1
M2	6	1
M3	5	1
M4	20	1
M5	20	1
M6	20	1
M7	20	1
M8	16	1
M9	16	1
M10	16	1
M11	16	1
M12	7	1
M13	20	1
M14	20	1
M15	5	1

参数表

四. 整体电路实际仿真以及性能测试

1. 放大器电路搭建



整体电路图

在原理图中进行初步仿真，发现所有 MOS 管均工作在饱和区，电路设计基本正确。接下来对放大器进行封装，进行各个性能的测试。

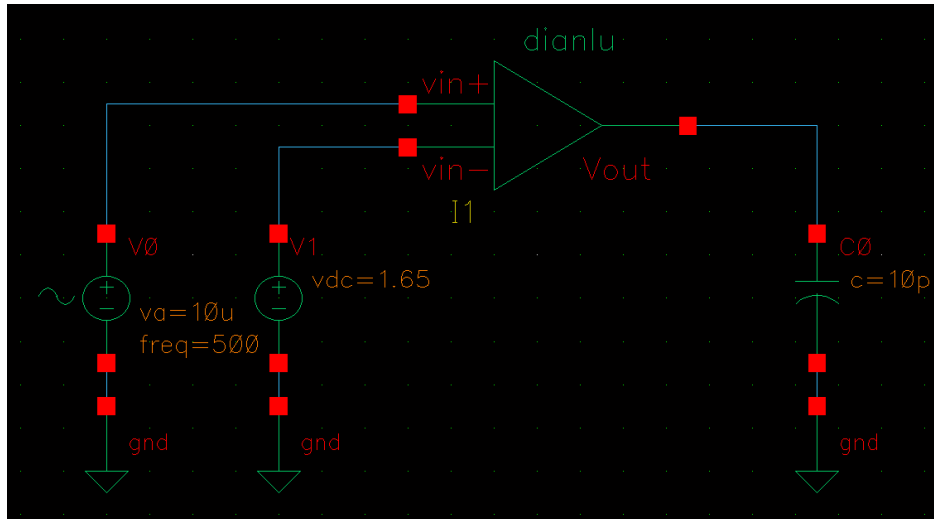
在共模电压取 1.65V 时，经过仿真，所有管子均工作在饱和状态。

Name (unk... /	Coult	region	reversed	ron (Ohm)	type
M11, 512E-152		0		65.02E3 0	
M2, 512E-152		0		65.0E3 0	
M3, 25E-15 2		0		3.512E30	
M4, 26E-15 2		0		5.899E31	
M5, 26E-15 2		0		5.904E31	
M6, 3E-15 2		0		20.98E3 1	
M7, 28E-15 2		0		25.34E3 1	
M8, 169E-152		0		13.07E3 0	
M9, 167E-152		0		13.4E3 0	
M10, 326E-152		0		4.87E3 0	
M11, 326E-152		0		4.871E30	
M12, 63E-15 2		0		16.48E3 0	
M13, 99E-15 2		0		7.526E31	
M14, 2E-15 2		0		4.754E31	

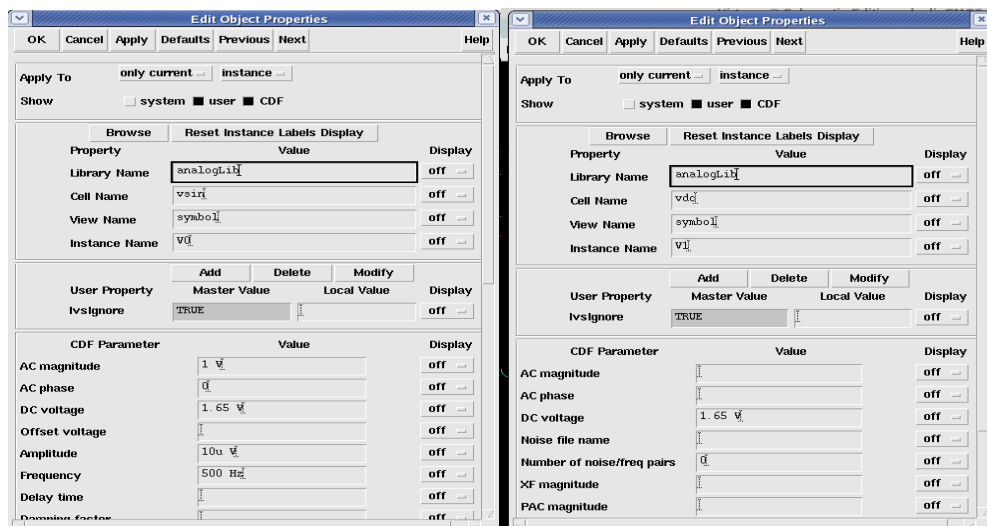
管子们工作状态分析

2. 开环电压增益测试

将折叠共源共栅放大器进行封装。



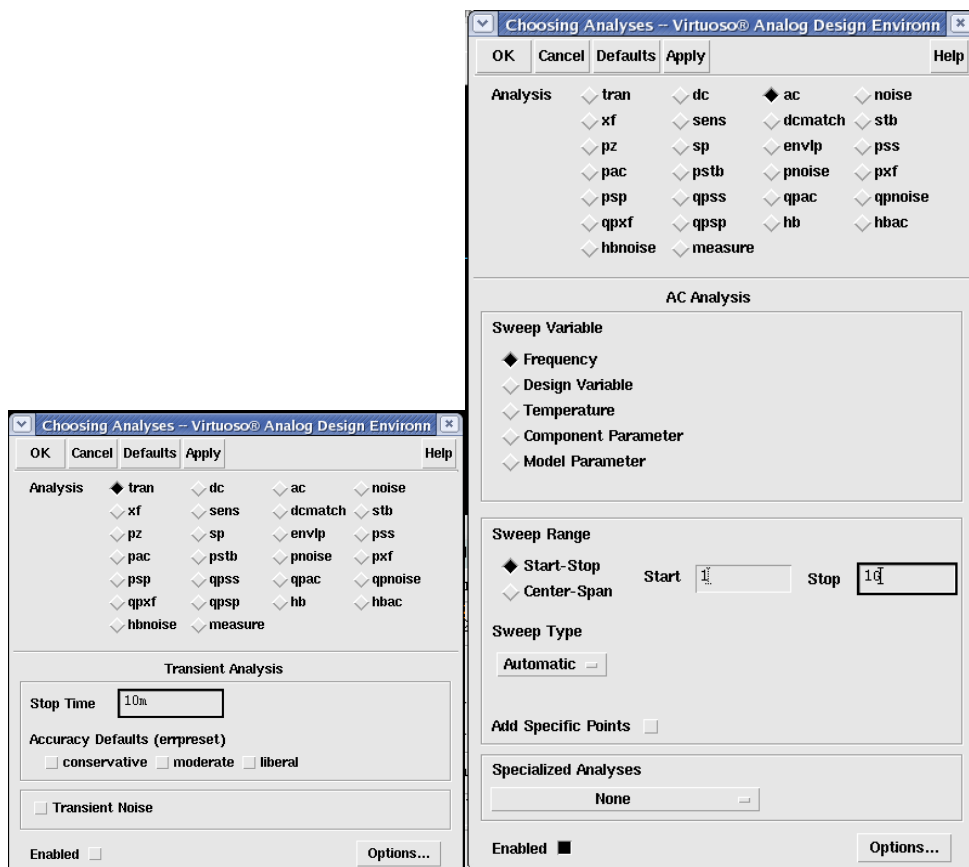
开环增益测试电路



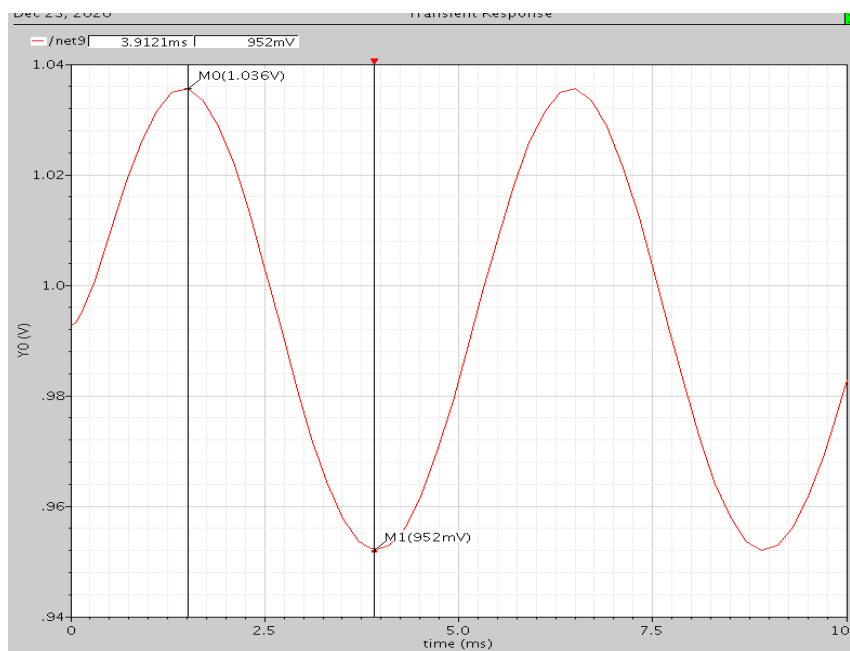
第一级差分电路输入

va 差分输入变量设置为 $10\mu\text{A}$ 。

瞬态响应截止时间为 10ms，AC 响应从 1Hz 至 1GHz 频段进行扫频。



瞬态响应和 AC 响应的设置



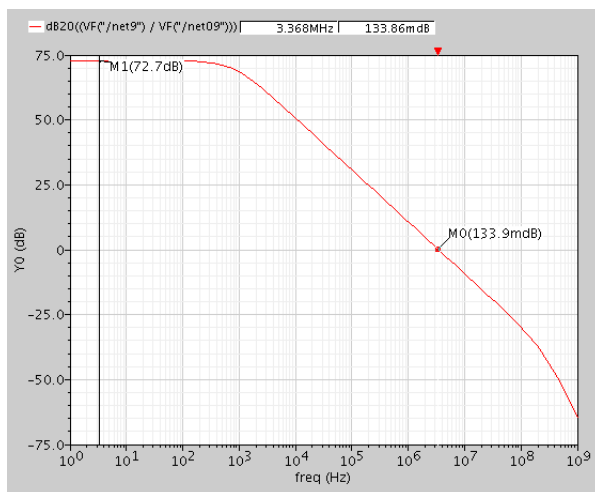
输出端口瞬态响应曲线

输出端口峰峰值约为 $1.036\text{V} - (-0.952\text{V}) = 0.084\text{V}$

则可以得到放大倍数约为 $A_{V0} = \frac{0.084}{20 \times 10^{-6}} = 4200 > 3000$

$$20\lg A_{V0} = 72.46\text{dB}$$

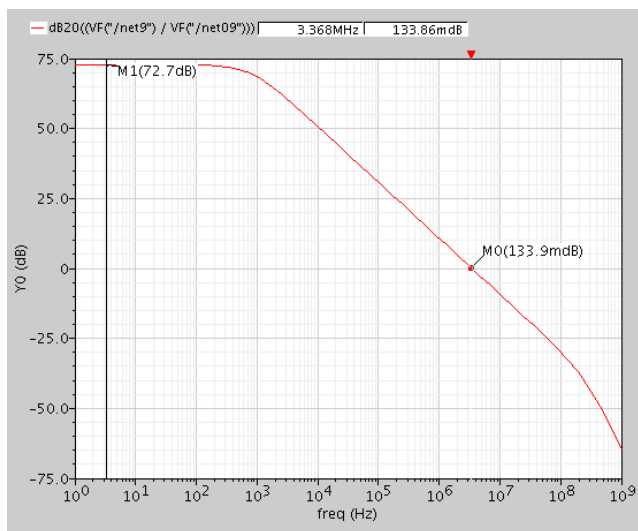
通过计算器可以计算增益，增益在 72.7dB，满足设计要求



增益曲线

3. 增益带宽积测试 (GB)

增益带宽积即为 0dB 处的频率值。

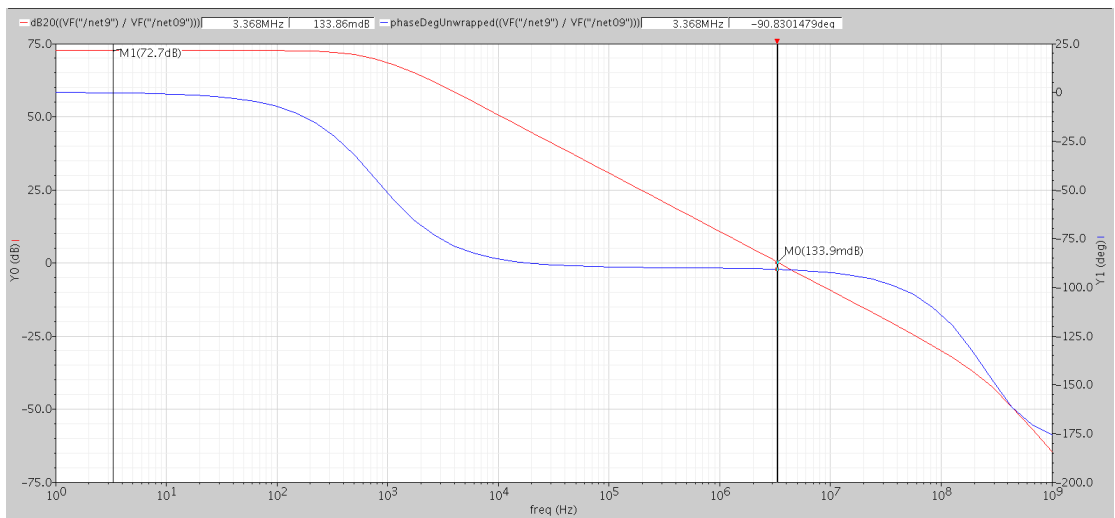


增益曲线

在 133.9mdB 时候，频率为 3.368MHz > 3MHz。满足设计要求。

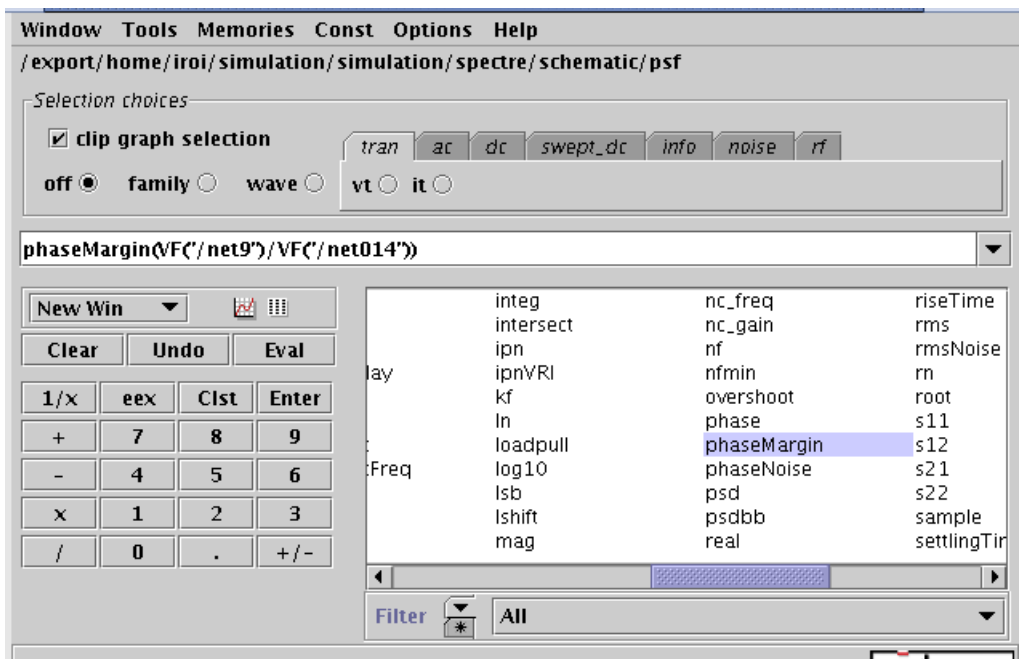
4. 相位裕量测试

在一张图中显示相位图和增益图。

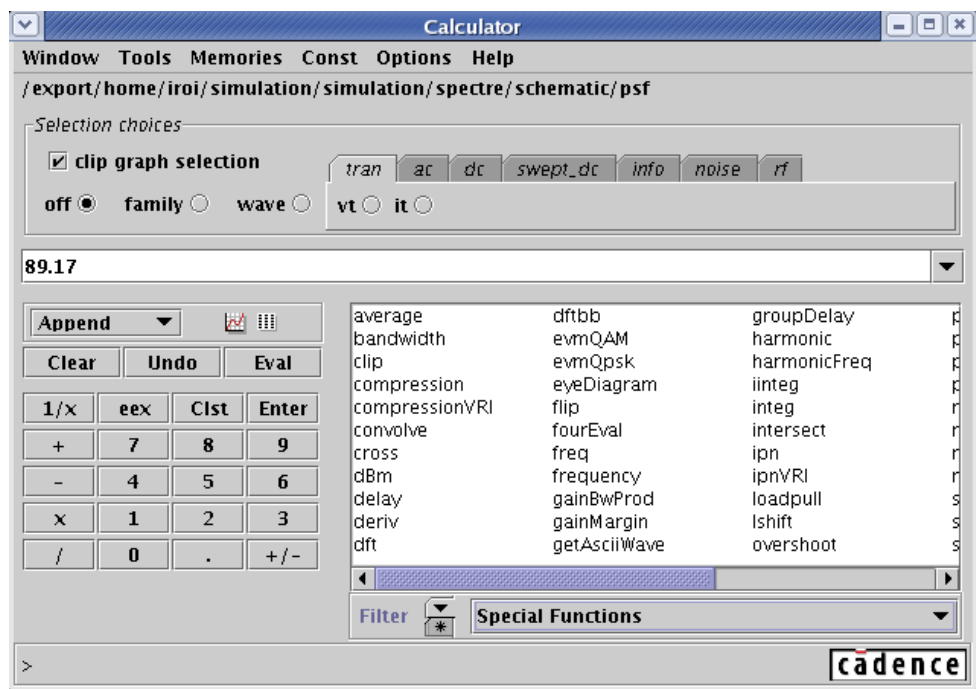


增益图和相位图

在图片上方可以看到 133.86mdB 时，相位为 -90.83deg，所以相位裕量为 $180\text{deg} - 90.83\text{deg} = 89.17\text{deg} > 60\text{deg}$ ，满足设计要求。



计算器计算相位裕度



相位裕度的值

经过计算器精确计算，相位裕度值为 89.17deg，符合要求。

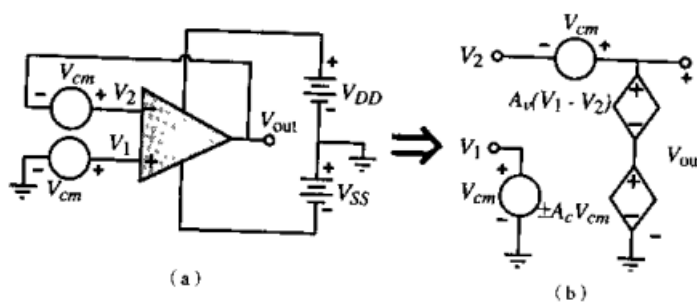
5. 共模抑制比（CMRR）测试（闭环和开环测试方法）

说明：闭环测试方式在测量原理上可能存在问题，开环测试方案是严格按照定义计算的。

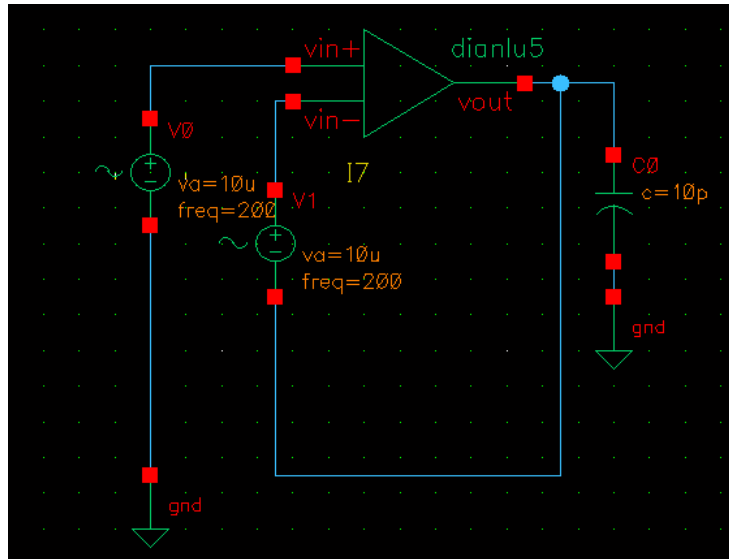
1) 闭环测试方案

将两个相同的电压源 V_{cm} ，与竭诚单位增益结构的运算放大器的两输入端相接。

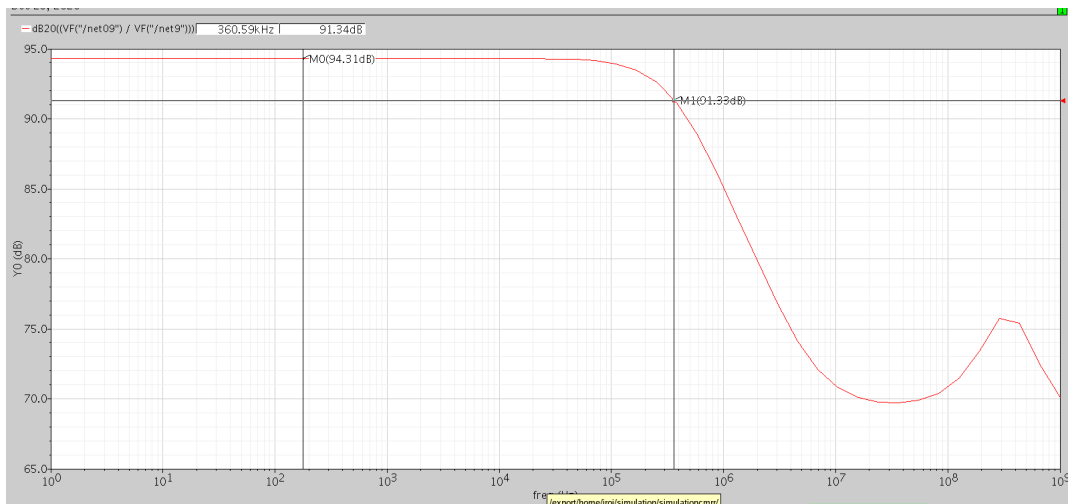
$$\frac{V_{out}}{V_{cm}} = \pm \frac{A_c}{1 + A_v - \left(\pm \frac{A_c}{2}\right)} = \frac{|A_c|}{A_v} = \frac{1}{CMRR}$$



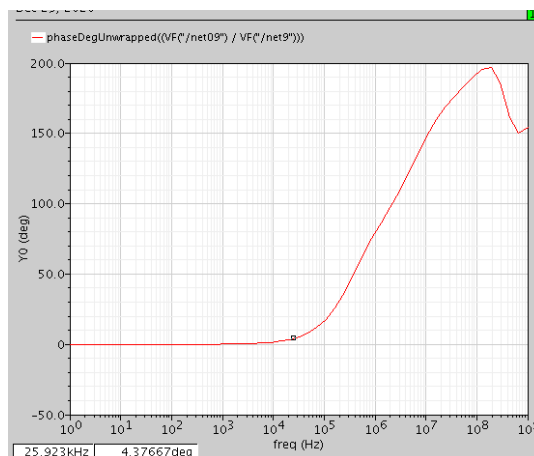
共模抑制比的直接仿真结构



CMRR 仿真电路



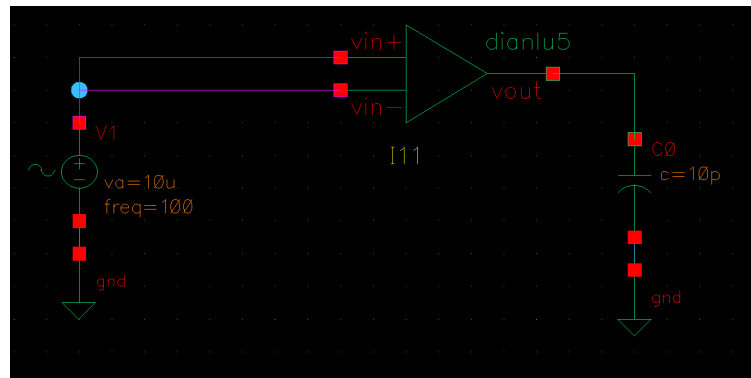
CMRR 幅频响应



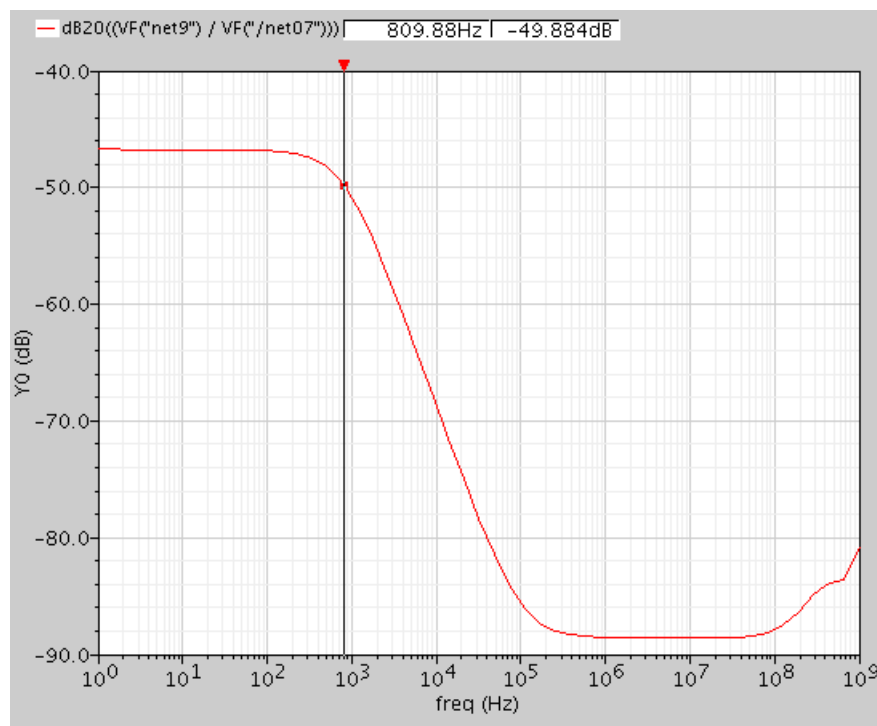
CMRR 相频响应

低频时，CMRR 保持在 94.31dB,符合一般电路需求。但是该电路图会导致 vout 处电压被强行拉到 1.65V，存在测量问题。

2) 开环测试方案



开环测试方案



开环下共模抑制

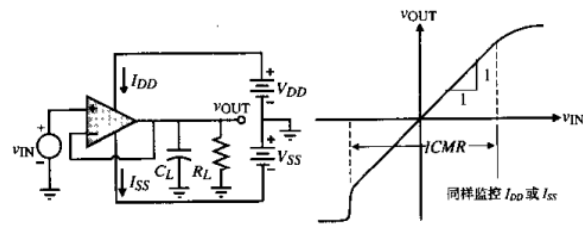
在低频时，抑制比在-46.7dB。

$$CMRR = \frac{A_{DM}}{A_{DM-CM}} = 72.7 + 46.7 = 119.4dB$$

在低频的时候，共模抑制比为 119.4dB。

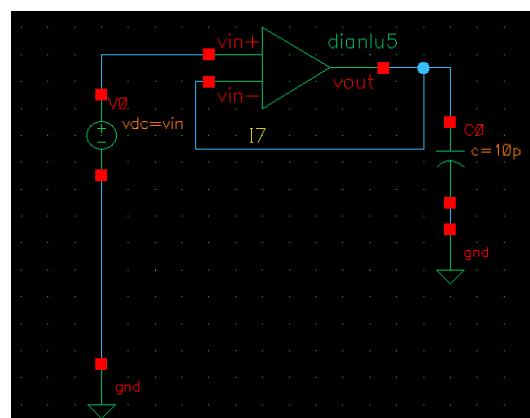
6. 共模输入范围 (ICMR) 测试和 vout range

在开环或者闭环的情况下都可以测量共模电压输入范围，在 v_{IN} 的扫描过程中测量输出电压的范围。

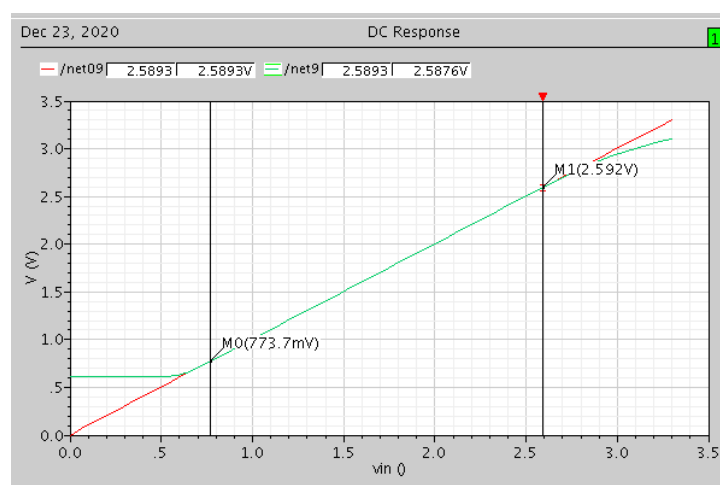


共模电压输入范围测量电路

对输入直流电压从 0-3.3V 进行扫描，分析输入输出端口曲线。

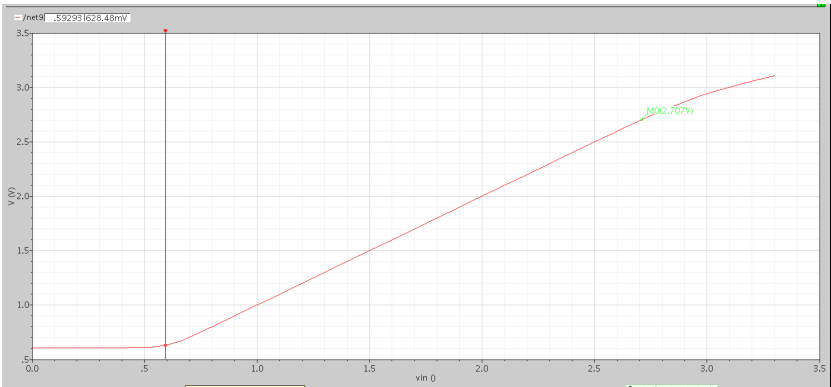


ICMR 分析图



输入输出端口曲线图

绿色为输出电压曲线，红色为输入电压曲线。可以是谁得到输入输出电压曲线在 773.7mV-2.592V 之间基本保持重合，所以满足设计指标共模输入范围在 1.1V-2.5V 之间。

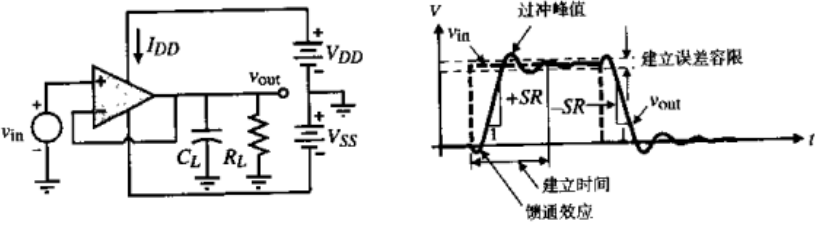


Voutrange

Vout range 在 0.59-2.7V 之间基本符合设计要求。

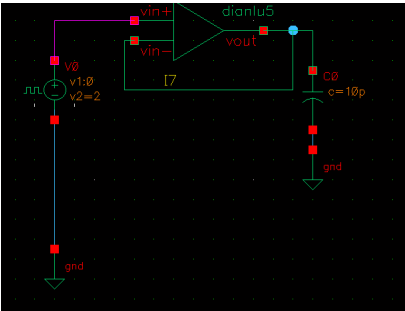
7. 压摆率 (SR) 测试

放大器对于方波的响应需要一定时间，上升时间的斜率就是压摆率。

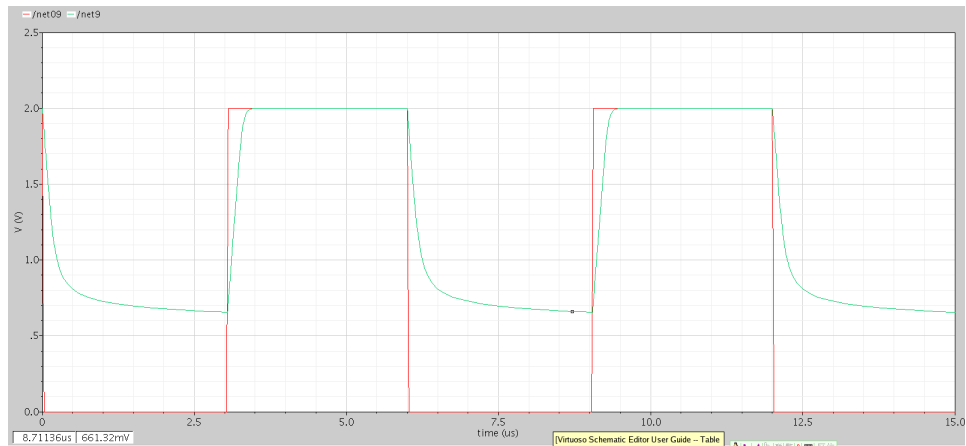


压摆率测试电路

下图是压摆率的测试电路，在 vin+端口接入峰峰值为 2、周期为 6μs、占空比为 50%的方波，vin-端口直接与 vout 端口相连。



压摆率测试电路



方波响应

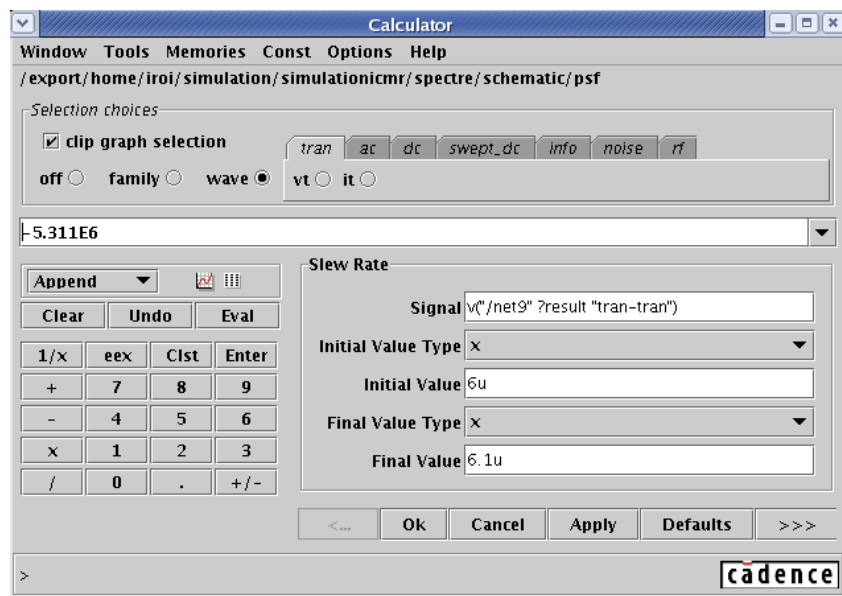
在上升沿和下降沿各取两点进行计算：

上升沿：

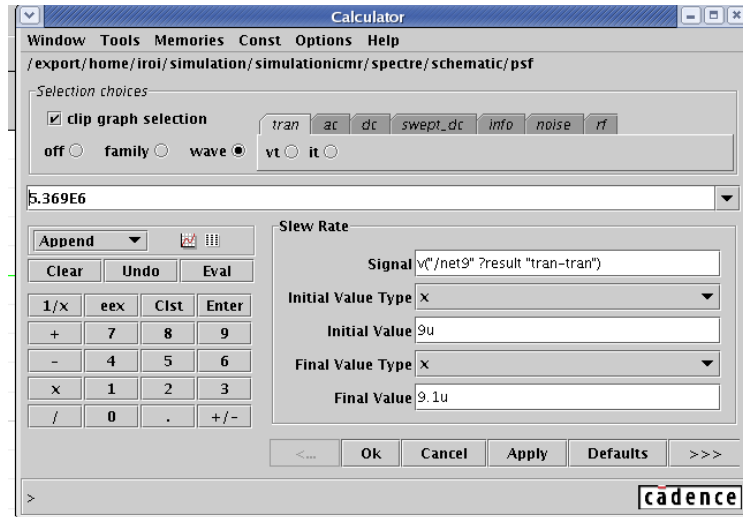
$$SR+ = \frac{1.4963 - 0.89024}{3.20458 - 3.09106} = 5.3388V/\mu s$$

下降沿：

$$SR- = \frac{1.8007 - 1.348}{6.03961 - 6.1289} = -5.0699V/\mu s$$



计算器计算上升时的压摆率

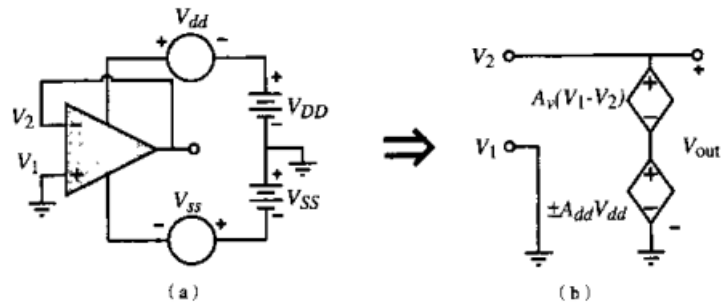


计算器计算下降时的压摆率

综上，放大器压摆率 $>5V/\mu s$ 。

8. 电源纹波抑制比（PSRR）测试

由于此电路是单电源供电，所以只需测量 PSRR+。

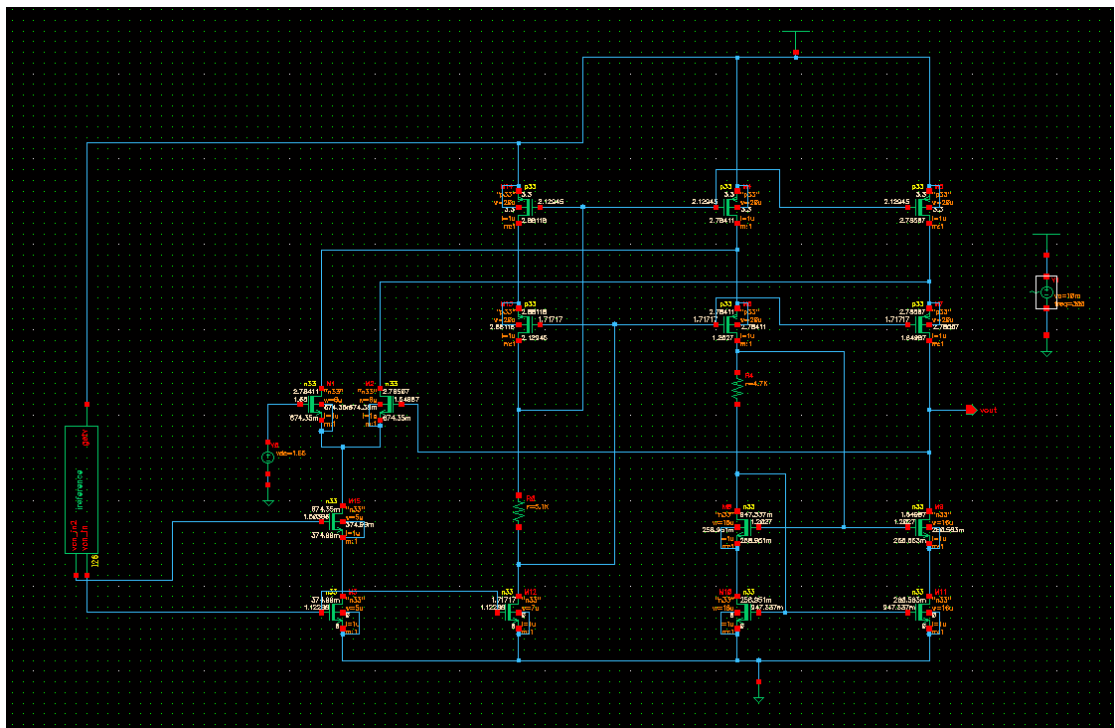


电源纹波抑制比测试电路

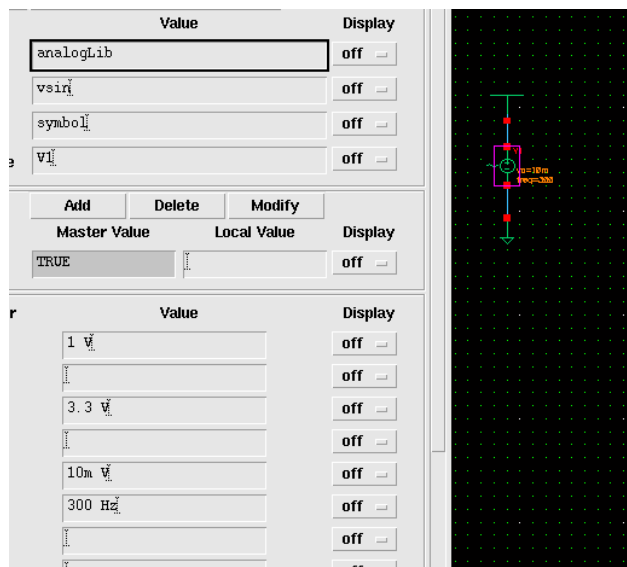
$$PSRR^+ \approx \frac{V_{dd}}{V_{out}}$$

将 vdc 的 AC magnitude 设置成为 10mV，代表电源的纹波。

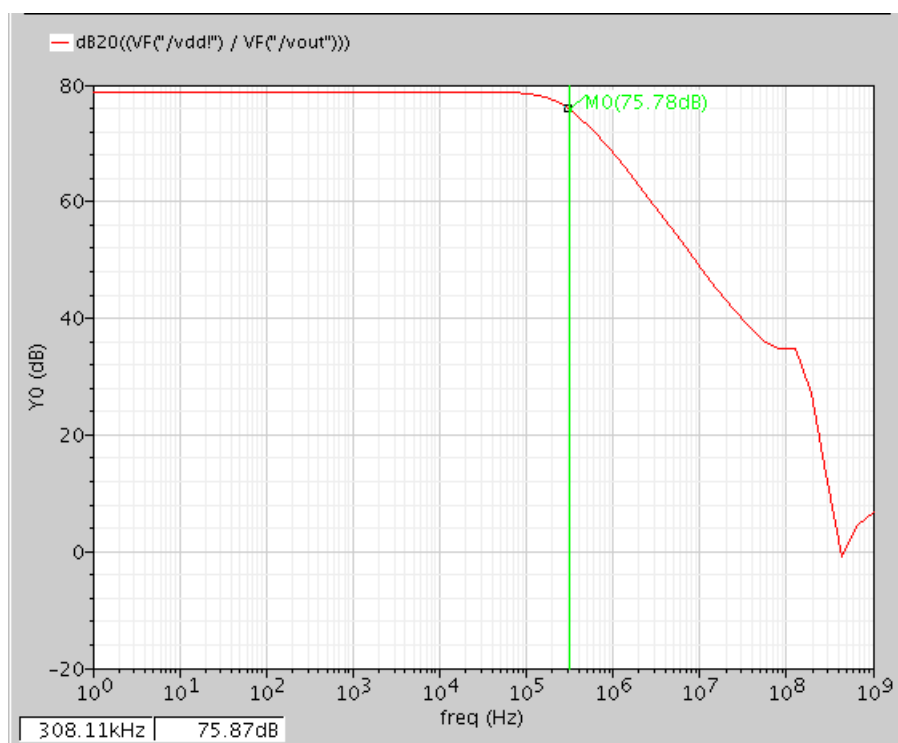
测试电路如图所示：



PSRR 测试电路图



电压源设置



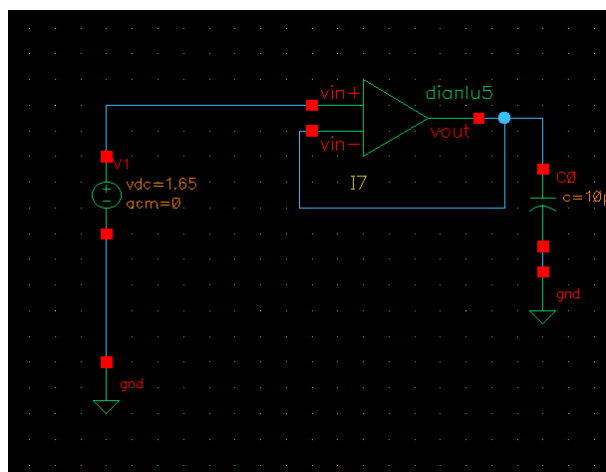
PSRR 结果图

PSRR+在低频时为 78.87dB，-3dB 点约在 308.11KHz 左右。

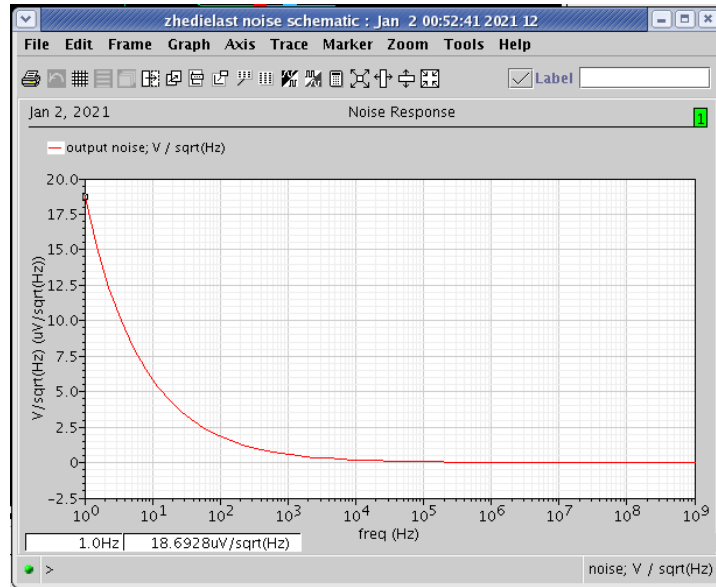
9. 噪声测试

使用 noise 分析。在 print-direct plot-main form 中选择合适的分析方法。

1) 闭环噪声



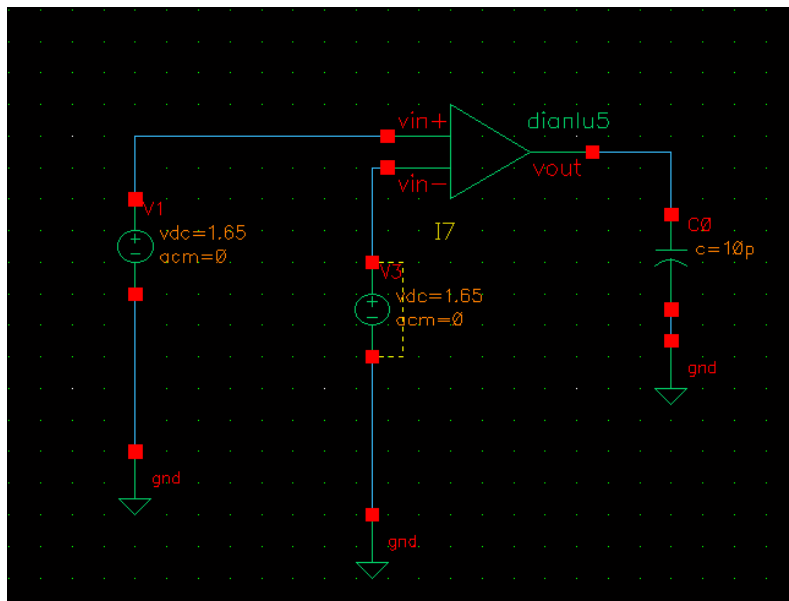
闭环噪声测试图



噪声结果图

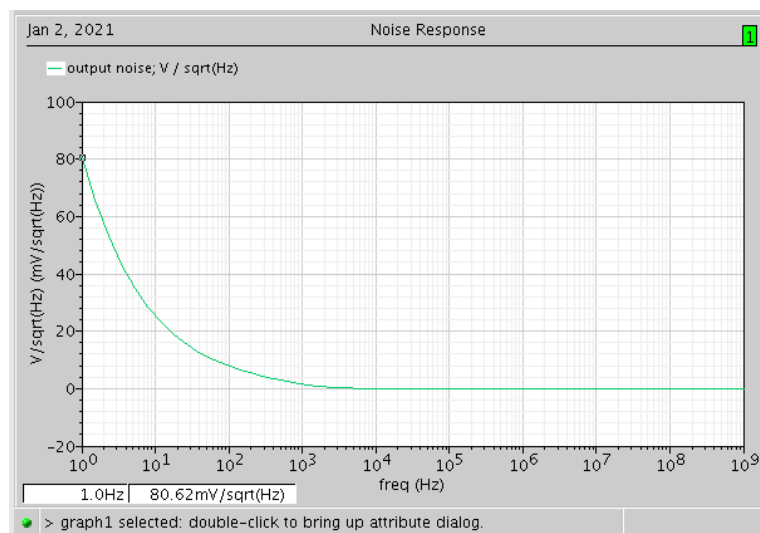
在闭环的时候，1Hz 时，噪声为 18.6928uV/sqrt(Hz)。当频率增加时，噪声减小。

2) 开环噪声



仿真电路图

往一个信号源中添加噪声。



开环噪声结果图

开环噪声大于闭环噪声，1Hz 时噪声为 80.62mV/sqrt(Hz)。

五. 实验总结

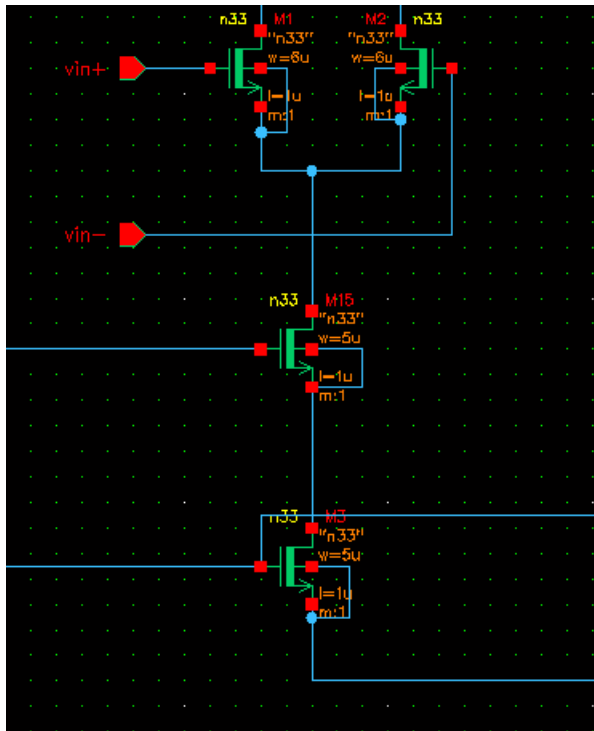
1. 出现仿真错误

在仿真的过程中出现 fatal error，显示 vdd 与 gnd 直接相连，但发现实际电路没有相连，经查找原因发现在封装的时候，封装电路内部运用了一个电压源，两者不统一。在一张电路图中最好只出现一个供电电路，否则随机可能会出现仿真错误。

2. CMRR 共模抑制比

对于书上的结构，共模抑制比偏低。最后选择了通过增加尾电流源输出电阻和差分级的跨导。

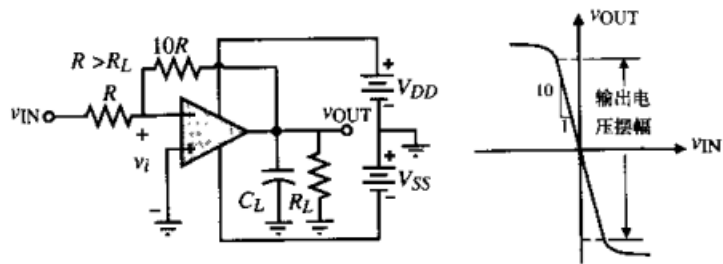
共源共栅结构输出电阻大，将单管电流源换成共源共栅结构。CMRR 提高至 90dB。



改善后的结构

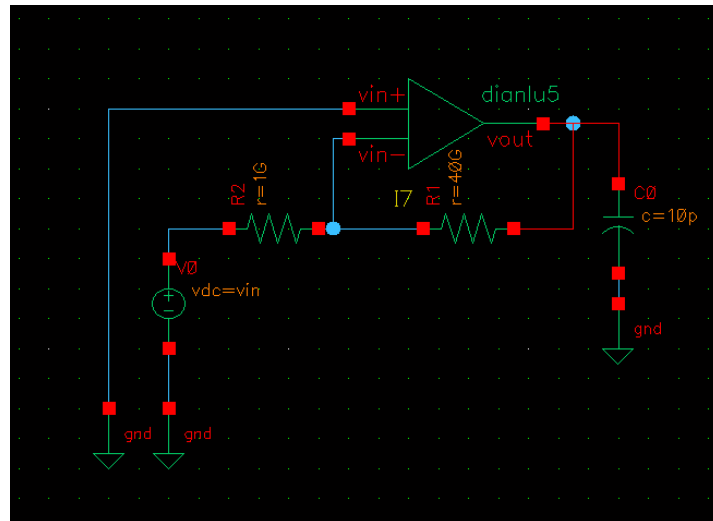
3. 输出电压摆幅测量

流过 R_L 的电流对输出电压摆幅有很大的影响，应该对电流进行选择以反映实际情况。

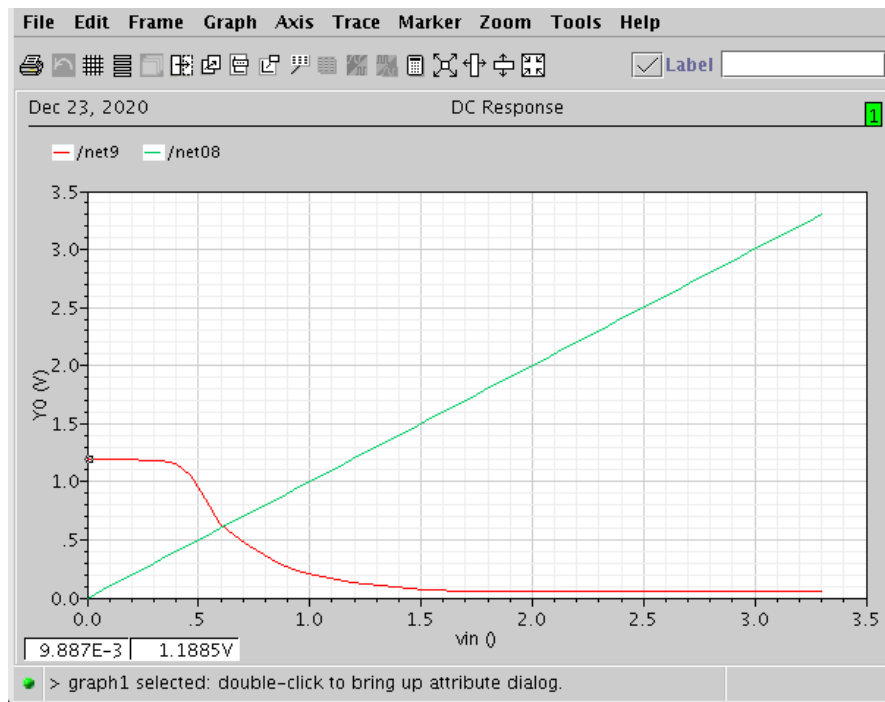


动态范围测量电路

本电路中未提供负载电阻，则可以认为断路，负载电阻无穷大，在测试时输出动态范围较低。



动态范围测量电路



动态范围曲线

可以看到输出范围在 56.205mV-1.18 V 之间。输出电压摆幅可能与电路并没有负载电阻有关。