

## 第三章、存储系统小测

起止时间 2025-11-11 18:26 - 2025-11-14 23:59

考试班级全部班级是否允许看答案否是否允许复制粘贴否

### 试卷信息

题目数 14 时长(分钟)60 分值 63 类型 选题出卷批阅模式手动批阅

#### 一、单选题 (8 题 40 分)

##### 1.单选题(5 分)

下列说法正确的是： **C**

- A.半导体 RAM 信息可读可写,且断电后仍能保持记忆。
- B.半导体 RAM 断电后信息消失,而静态的 RAM 断电后仍能保持记忆。
- C.静态的 RAM 和动态 RAM 断电后信息都消失。
- D.ROM 不用刷新,且集成度比动态 RAM 高,断电后存储的信息将消失。

##### 2.单选题(5 分)

组成 2MX8bit 的内存,可使用： **A**

- A.1MX8bit 进行字扩展
- B.1MX4bit 进行位扩展
- C.2MX4bit 进行字扩展
- D.2MX4bit 进行位扩展

##### 3.单选题(5 分)

已知存储芯片的容量为 4K×16,该芯片内的数据寄存器位数为： **C**

- A.8
- B.4
- C.16
- D.32

##### 4.单选题(5 分)

EEPROM 是指： **D**

- A.掩膜只读存储器
- B.紫外线擦除可编程只读存储器
- C.随机存储器
- D.电擦洗可编程只读存储器

5.单选题(5 分)

在 Cache 和主存构成的两级存储体系中,主存与 Cache 同时访问,Cache 的存取时间是 100ns,主存的存取时间是 1000ns,设 Cache 和主存同时访问,若希望有效(平均)存取时间不超过 Cache 存取时间的 115%,则 Cache 的命中率至少应为 ( **D** )

- A. 90%      B. 98%      C. 95%      D. 99%

6.单选题(5 分)

某计算机字长 16 位,存储容量为 2MB,按字编址的寻址范围是: **D**

- A. 0 ~ 8M-1      B. 0 ~ 4M-1      C. 0 ~ 2M-1      D. 0 ~ 1M-1

7.单选题(5 分)

在高速缓存系统中,主存容量为 12MB,Cache 容量为 400KB,则该存储系统的容量为: **B**

- A. 12MB+400KB      B. 12MB      C. 400KB      D. 12MB-400KB

8.单选题(5 分)

下列对 CACHE-主存层次的说法中,错误的是 **B**

- A. 读命中时,需要考虑数据一致性问题
- B. 写命中时,需要考虑数据一致性问题
- C. 读不命中时,需要考虑数据一致性问题
- D. 写不命中时,需要考虑数据一致性问题

二、 填空主观题 (1 题 23 分)

1.填空主观题(手动批阅)(23 分)

某存储层次结构如下:一个高速缓存 2KB,存取时间为 50ns;主存储器 1MB,存取时间为 400ns;每个字块 4 个字,每个字有 32 位,采用四路组相联映射,命中率为  $h=0.95$ ;

- ① 置高速缓存基于 {      } 原理
- ② 均存取时间是 {      }
- ③ 存地址 {      } 位, 高速缓存地址 {      } 位 (按字节编址)
- ④ 存地址中标记占 {      } 位, 块号占 {      } 位, 字号占位 {      }, 字节号占 {      } 位
- ⑤ 设在主存第 1K 字开始连续存放长度为 100 的字数组, 若循环访问 10 次, 命中率为 {      }

(1) 程序访问的局部性      (2) 67.5ns; 67.5      (3) 20      (4) 11  
(5) 11      (6) 5      (7) 2      (8) 2      (9) 97.5

答案解析

空 1、2、3、4、5、6 为 2 分; 空 7、8 为 3 分; 空 9 为 5 分

### 三、 填空客观题 (5 题 0 分)

#### 1. 填空客观题 (自动批阅) (4 分)

衡量存储器的主要技术指标为\_\_\_\_\_ 和\_\_\_\_\_ 。

(1) 顺序  
(2) 速度;容量  
(3) 容量;速度

#### 2. 填空客观题 (自动批阅) (6 分)

动态 RAM 存储的信息会自动消失, 因此必须对所有存储单元在规定时间内进行 \_\_\_\_\_, 可采用集中式、\_\_\_\_\_ 和\_\_\_\_\_ 。

(1) 刷新      (2) 分散式      (3) 异步式

#### 3. 填空客观题 (自动批阅) (6 分)

CACHE-主存层次中可以采用的替换策略有: \_\_\_\_\_, \_\_\_\_\_, \_\_\_\_\_ 等。

(1) FIFO      (2) LRU      (3) RANDOM;随机

#### 4. 填空客观题 (自动批阅) (16 分)

要求用 128K×16 位的 SRAM 芯片设计 512K×16 位的存储器, 用 64K×8 位的 EPROM 芯片组成 128K×16 位的只读存储器。问: (1) 存储器数据寄存器\_\_\_\_\_ 位 (2) 存储器地址寄存器\_\_\_\_\_ 位 (3) 需要 SRAM 芯片\_\_\_\_\_ 片, 采

用\_\_\_\_\_ 扩展方式；需要 EPROM 芯片片\_\_\_\_\_ ，采用\_\_\_\_\_ 扩展方式（4）若 EPROM 的地址从 00000H 开始，RAM 的地址从 60000H 开始，则 EPROM 的末地址为\_\_\_\_\_ ， RAM 的末地址为\_\_\_\_\_ （注意：地址用十六进制数形式表示）。

**(1) 16      (2) 20      (3) 4      (4) 字;字扩展      (5) 4      (6) 字位;字位扩展  
(7) 1FFFF;1FFFFH      (8) 0DFFFFH;DFFFFH;DFFFF**

**5.填空客观题（自动批阅）(5 分)**

假定某计算机的 CACHE 采用直接映射方式，和主存交换的数据块大小为 4 个字，按字编址，一次能存放 16 个字的数据。CACHE 初始为空，假设 CPU 访问内存的地址序列为：2，3，11，16，21，13，64，48，19，11，3，22，4，27，6，11。计算该地址序列的命中率为\_\_\_\_\_

**(1) 1/4;0.25;25%**