

淘宝网址：https://vcc-gnd.taobao.com/

MCU型号：STM32F103VCT6/STM32F103VET6						
引脚编号	引脚名称	类型 ⁽¹⁾	I/O电平 ⁽²⁾	主功能 (复位后)	可选的复用功能	
					默认复用功能 ⁽³⁾	重定义功能
1	PE2	I/O	FT	PE2	TRACECK/FSMC_A23	
2	PE3	I/O	FT	PE3	TRACED0/FSMC_A19	
3	PE4	I/O	FT	PE4	TRACED1/FSMC_A20	
4	PE5	I/O	FT	PE5	TRACED2/FSMC_A21	
5	PE6	I/O	FT	PE6	TRACED3/FSMC_A22	
6	VBAT	S		VBAT		
7	PC13-TAMPER-RTC ⁽⁴⁾	I/O		PC13 ⁽⁵⁾	TAMPER-RTC	
8	PC14-OSC32_IN ⁽⁴⁾	I/O		PC14 ⁽⁵⁾	OSC32_IN	
9	PC15-OSC32_OUT ⁽⁴⁾	I/O		PC15 ⁽⁵⁾	OSC32_OUT	
10	VSS_5	S		VSS_5		
11	VDD_5	S		VDD_5		
12	OSC_IN	I		OSC_IN		
13	OSC_OUT	O		OSC_OUT		
14	RST	I/O		NRST		
15	PC0	I/O		PC0	ADC12_IN10	
16	PC1	I/O		PC1	ADC12_IN11	
17	PC2	I/O		PC2	ADC12_IN12	
18	PC3	I/O		PC3	ADC12_IN13	
19	VSSA	S		VSSA		
20	VREF-	S		VREF-		
21	VREF+	S		VREF+		
22	VDDA	S		VDDA		
23	PA0-WKUP	I/O		PA0	WKUP/ USART2_CTS⁽⁷⁾ / ADC12_IN0 / TIM2_CH1_ETR⁽⁷⁾ / TIM5_CH2	
24	PA1	I/O		PA1	USART2_RTS ⁽⁷⁾ / ADC12_IN1 / TIM2_CH2⁽⁷⁾ / TIM5_CH2	
25	PA2	I/O		PA2	USART2_TX ⁽⁷⁾ / ADC12_IN2 / TIM2_CH3⁽⁷⁾ / TIM5_CH3	
26	PA3	I/O		PA3	USART2_RX ⁽⁷⁾ / ADC12_IN3 / TIM2_CH4⁽⁷⁾ / TIM5_CH4	
27	VSS_4	S		VSS_4		
28	VDD_4	S		VDD_4		
29	PA4	I/O		PA4	SPI1_NSS ⁽⁷⁾ / USART2_CK⁽⁷⁾ / ADC12_IN4 / DAC_OUT1	
30	PA5	I/O		PA5	SPI1_SCK ⁽⁷⁾ / ADC12_IN5 / DAC_OUT2	
31	PA6	I/O		PA6	SPI1_MISO ⁽⁷⁾ / ADC12_IN6 / TIM8_BKIN / TIM3_CH1⁽⁷⁾	TIM1_BKIN
32	PA7	I/O		PA7	SPI1_MOSI ⁽⁷⁾ / ADC12_IN7 / TIM8_CH1N / TIM3_CH2⁽⁷⁾	TIM1_CH1N
33	PC4	I/O		PC4	ADC12_IN14	
34	PC5	I/O		PC5	ADC12_IN15	
35	PB0	I/O		PB0	ADC12_IN8/ TIM3_CH3⁽⁷⁾ / TIM8_CH2N	TIM1_CH2N
36	PB1	I/O		PB1	ADC12_IN9/ TIM3_CH4⁽⁷⁾ / TIM8_CH3N	TIM1_CH3N
37	PB2	I/O	FT	PB2/BOOT1		
38	PE7	I/O	FT	PE7	FSMC_D4	TIM1_ETR
39	PE8	I/O	FT	PE8	FSMC_D5	TIM1_CH1N
40	PE9	I/O	FT	PE9	FSMC_D6	TIM1_CH1
41	PE10	I/O	FT	PE10	FSMC_D7	TIM1_CH2N
42	PE11	I/O	FT	PE11	FSMC_D8	TIM1_CH2
43	PE12	I/O	FT	PE12	FSMC_D9	TIM1_CH3N
44	PE13	I/O	FT	PE13	FSMC_D10	TIM1_CH3
45	PE14	I/O	FT	PE14	FSMC_D11	TIM1_CH4
46	PE15	I/O	FT	PE15	FSMC_D12	TIM1_BKIN
47	PB10	I/O	FT	PB10	I2C2_SCL/ USART3_TX⁽⁷⁾	TIM2_CH3
48	PB11	I/O	FT	PB11	I2C2_SDA/ USART3_RX⁽⁷⁾	TIM2_CH4
49	VSS_1	S		VSS_1		
50	VDD_1	S		VDD_1		
51	PB12	I/O	FT	PB12	SPI2_NSS/ I2S2_WS / I2C2_SMBAI / USART3_CK⁽⁷⁾ / TIM1_BKIN⁽⁷⁾	
52	PB13	I/O	FT	PB13	SPI2_SCK/ I2S2_CK / USART3_CTS⁽⁷⁾ / TIM1_CH1N⁽⁷⁾	
53	PB14	I/O	FT	PB14	SPI2_MISO/ USART3_RTS⁽⁷⁾ / TIM1_CH2N⁽⁷⁾	
54	PB15	I/O	FT	PB15	SPI2_MOSI/ TIM1_CH3N⁽⁷⁾	
55	PD8	I/O	FT	PD8	FSMC_D13	USART3_TX
56	PD9	I/O	FT	PD9	FSMC_D14	USART3_RX
57	PD10	I/O	FT	PD10	FSMC_D15	USART3_CK
58	PD11	I/O	FT	PD11	FSMC_A16	USART3_CTS
59	PD12	I/O	FT	PD12	FSMC_A17	TIM4_CH1/ USART3_RTS
60	PD13	I/O	FT	PD13	FSMC_A18	TIM4_CH2
61	PD14	I/O	FT	PD14	FSMC_D0	TIM4_CH3
62	PD15	I/O	FT	PD15	FSMC_D1	TIM4_CH4
63	PC6	I/O	FT	PC6	I2S2_MCK/ TIM8_CH1 / SDIO_D6	TIM3_CH1
64	PC7	I/O	FT	PC7	I2S3_MCK/ TIM8_CH2 / SDIO_D7	TIM3_CH2
65	PC8	I/O	FT	PC8	TIM8_CH3/ SDIO_D0	TIM3_CH3
66	PC9	I/O	FT	PC9	TIM8_CH4/ SDIO_D1	TIM3_CH4
67	PA8	I/O	FT	PA8	USART1_CK/ TIM1_CH1⁽⁷⁾ / MCO	
68	PA9	I/O	FT	PA9	USART1_TX ⁽⁷⁾ / TIM1_CH2⁽⁷⁾	
69	PA10	I/O	FT	PA10	USART1_RX ⁽⁷⁾ / TIM1_CH3⁽⁷⁾	
70	PA11	I/O	FT	PA11	USART1_CTS/ USBDM / CAN_RX⁽⁷⁾ / TIM1_CH4⁽⁷⁾	
71	PA12	I/O	FT	PA12	USART1_RTS/ USBDP / CAN_TX⁽⁷⁾ / TIM1_ETR⁽⁷⁾	
72	PA13	I/O	FT	JTMS/ SWDIO		PA13
73	未连接					
74	VSS_2	S		VSS_2		
75	VDD_2	S		VDD_2		
76	PA14	I/O	FT	JTCK/ SWCLK		PA14
77	PA15	I/O	FT	JTDI	SPI3_NSS/ I2S3_WS	TIM2_CH1_ETR/ PA15 / SPI1_NSS
78	PC10	I/O	FT	PC10	USART4_TX/ SDIO_D2	USART3_TX
79	PC11	I/O	FT	PC11	USART4_RX/ SDIO_D3	USART3_RX
80	PC12	I/O	FT	PC12	USART5_TX/ SDIO_CK	USART3_CK
81	PD0	I/O	FT	OSC_IN ⁽⁸⁾	FSMC_D2	CAN_RX
82	PD1	I/O	FT	OSC_OUT ⁽⁸⁾	FSMC_D3	CAN_TX
83	PD2	I/O	FT	PD2	TIM3_ETR/ USART5_RX / SDIO_CMD	
84	PD3	I/O	FT	PD3	FSMC_CLK	USART2_CTS
85	PD4	I/O	FT	PD4	FSMC_NOE	USART2_RTS
86	PD5	I/O	FT	PD5	FSMC_NWE	USART2_TX
87	PD6	I/O	FT	PD6	FSMC_NWAIT	USART2_RX
88	PD7	I/O	FT	PD7	FSMC_NE1/ FSMC_NCE2	USART2_CK
89	PB3	I/O	FT	JTDO	SPI3_SCK / I2S3_CK	PB3/ TRACESWO / TIM2_CH2 / SPI1_SCK
90	PB4	I/O	FT	NJTRST	SPI3_MISO	PB4/ TIM3_CH1 / SPI1_MISO
91	PB5	I/O		PB5	I2C1_SMBAI// SPI3_MOSI / I2S3_SD	TIM3_CH2/ SPI1_MOSI
92	PB6	I/O	FT	PB6	I2C1_SCL ⁽⁷⁾ / TIM4_CH1⁽⁷⁾	USART1_TX
93	PB7	I/O	FT	PB7	I2C1_SDA ⁽⁷⁾ / TIM4_CH2⁽⁷⁾ // FSMC_NADV	USART1_RX
94	BOOT0	I		BOOT0		
95	PB8	I/O	FT	PB8	TIM4_CH3 ⁽⁷⁾	I2C1_SCL/ CAN_RX
96	PB9	I/O	FT	PB9	TIM4_CH4 ⁽⁷⁾	I2C1_SDA/ CAN_TX
97	PE0	I/O	FT	PE0	TIM4_ETR/ FSMC_NBL0	
98	PE1	I/O	FT	PE1	FSMC_NBL1	
99	VSS_3	S		VSS_3		
100	VDD_3	S		VDD_3		

1. I = 输入， O = 输出， S = 电源， HiZ = 高阻
2. FT：容忍5V
3. 可以使用的功能依选定的型号而定。对于具有较少外设模块的型号，始终是包含较小编号的功能模块。例如，某个型号只有1个SPI和2个USART时，它们即是SPI1和USART1及USART2。参见表2。
4. PC13，PC14和PC15引脚通过电源开关进行供电，而这个电源开关只能够吸收有限的电流(3mA)。因此这三个引脚作为输出引脚时有以下限制：在同一时间只有一个引脚能作为输出，作为输出脚时只能工作在2MHz模式下，最大驱动负载为30pF，并且不能作为电流源(如驱动LED)。
5. 这些引脚在备份区域第一次上电时处于主功能状态下，之后即使复位，这些引脚的状态由备份区域寄存器控制（这些寄存器不会被主复位系统所复位）。关于如何控制这些IO口的具体信息，请参考STM32F10xxx参考手册的电池备份区域和BKP寄存器的相关章节。
6. 与LQFP64的封装不同，在TFBGA64封装上没有PC3，但提供了VREF+引脚。
7. 此类复用功能能够由软件配置到其他引脚上(如果相应的封装型号有此引脚)，详细信息请参考STM32F10xxx参考手册的复用功能I/O章节和调试设置章节。
8. VFQFPN36封装的引脚2和引脚3、LQFP48和LQFP64封装的引脚5和引脚6、和TFBGA64封装的C1和C2，在芯片复位后默认配置为OSC_IN和OSC_OUT功能脚。软件可以重新设置这两个引脚为PD0和PD1功能。但对于LQFP100/BGA100封装，由于PD0和PD1为固有的功能引脚，因此没有必要再由软件进行重映像设置。更多详细信息请参考STM32F10xxx参考手册的复用功能I/O章节和调试设置章节。在输出模式下，PD0和PD1只能配置为50MHz输出模式

