

FPGA

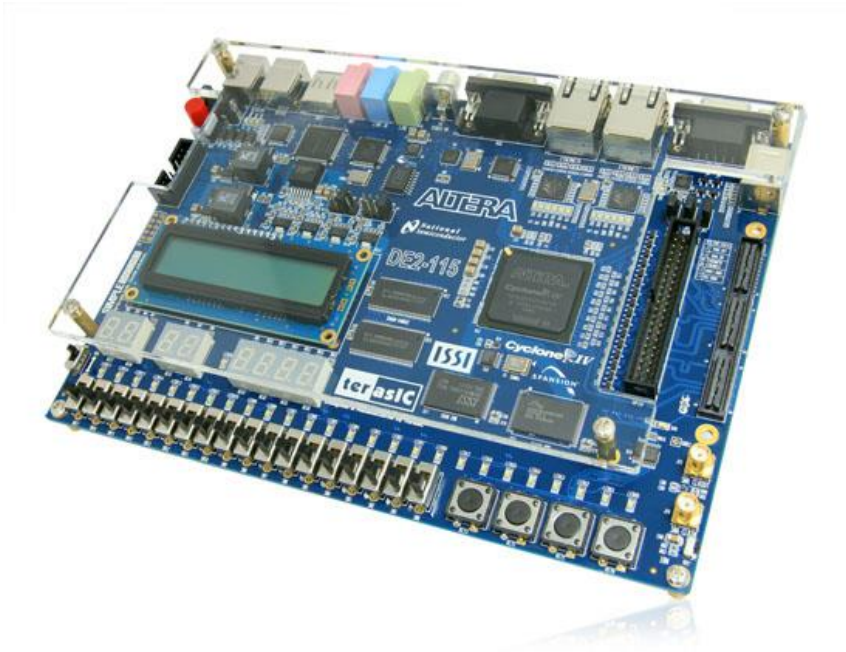
- **Field Programmable Gate Arrays**

- Là một **mạch số tổ hợp** (digital integrated circuit) chứa các khối logic lập trình được và các liên kết cấu hình được.



- **“Field Programmable”** : cấu trúc lập trình được ở “ngoài nơi sản xuất”.
 - Thiết kế được thực hiện bằng sơ đồ (Schematics) hoặc bằng ngôn ngữ mô tả (Hardware description language).
 - Thiết kế ở mức **phần tử logic và flip-flop**

MẠCH FPGA

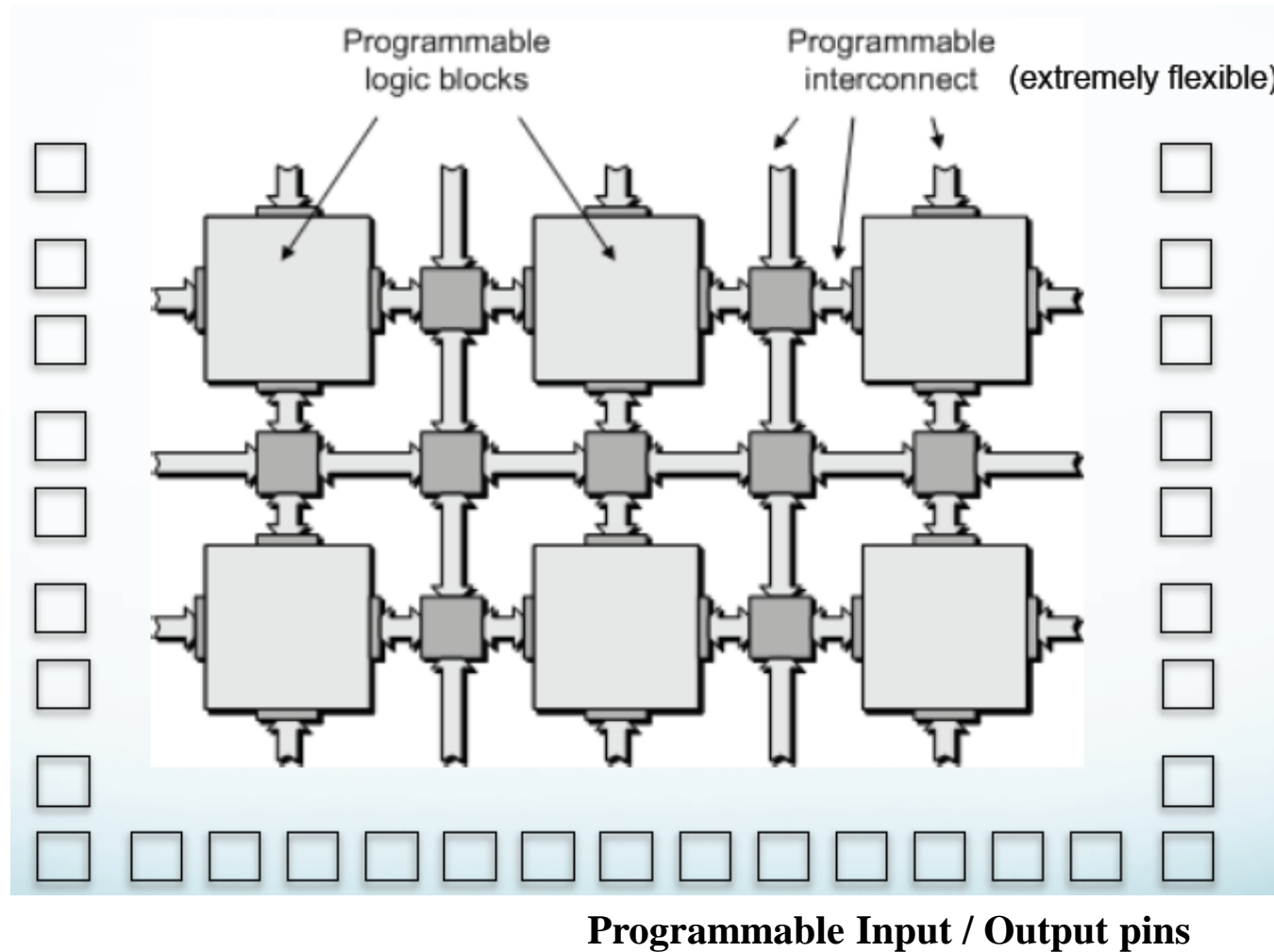


Altera - DE2



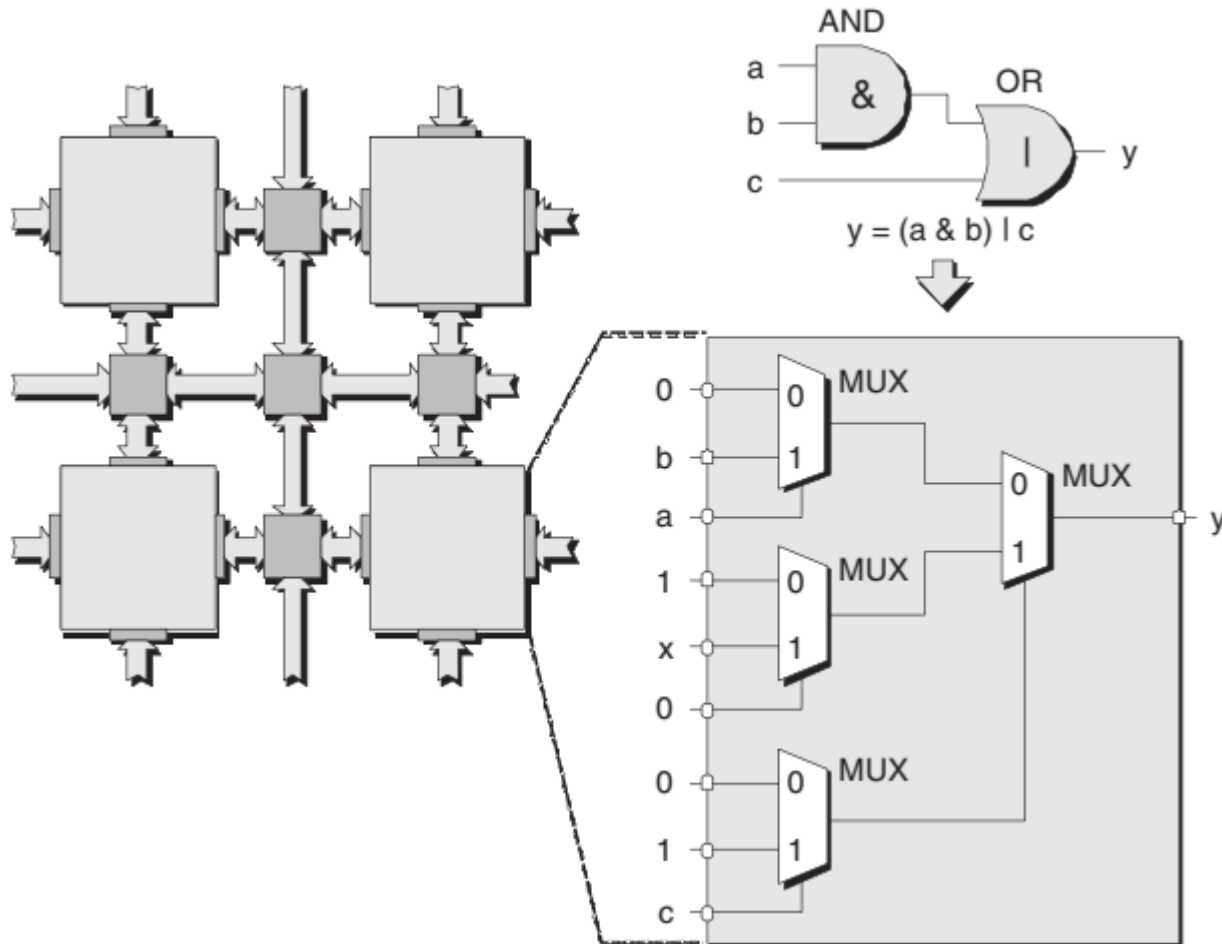
Xilinx - Spartan 6

FPGAs



Các chip FPGA hiện nay: ~ 4 triệu logic block

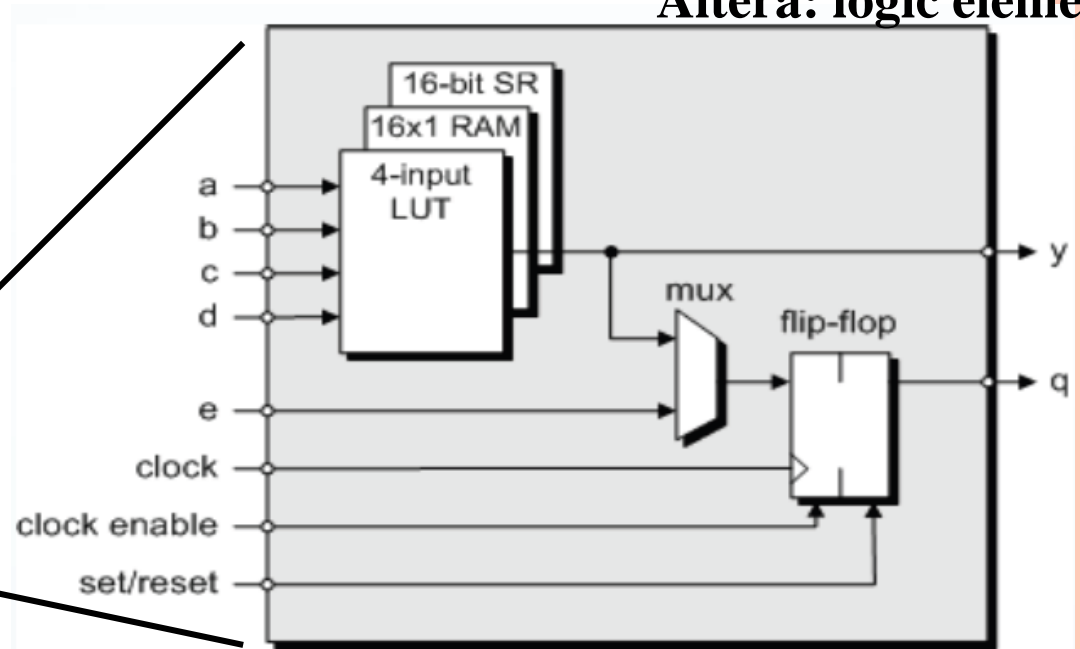
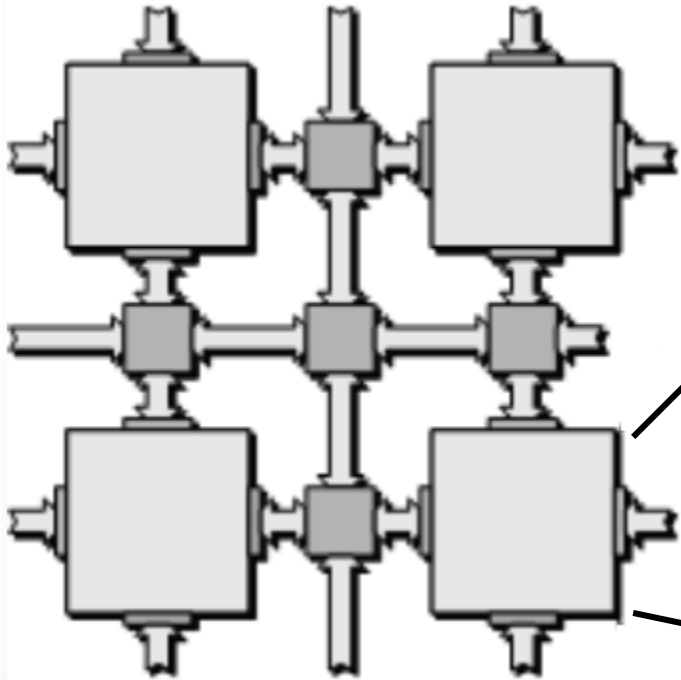
LOGIC BLOCK DỰA TRÊN MẠCH MUX



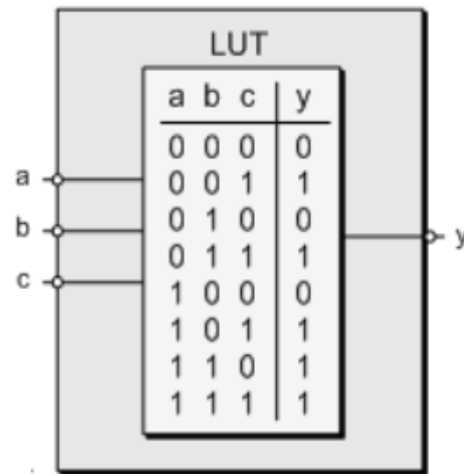
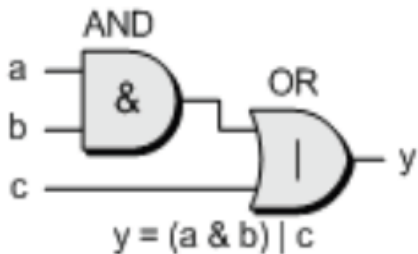
CẤU TRÚC LOGIC BLOCK DỰA TRÊN LUT

Xilinx: logic cell

Altera: logic element



Ví dụ:

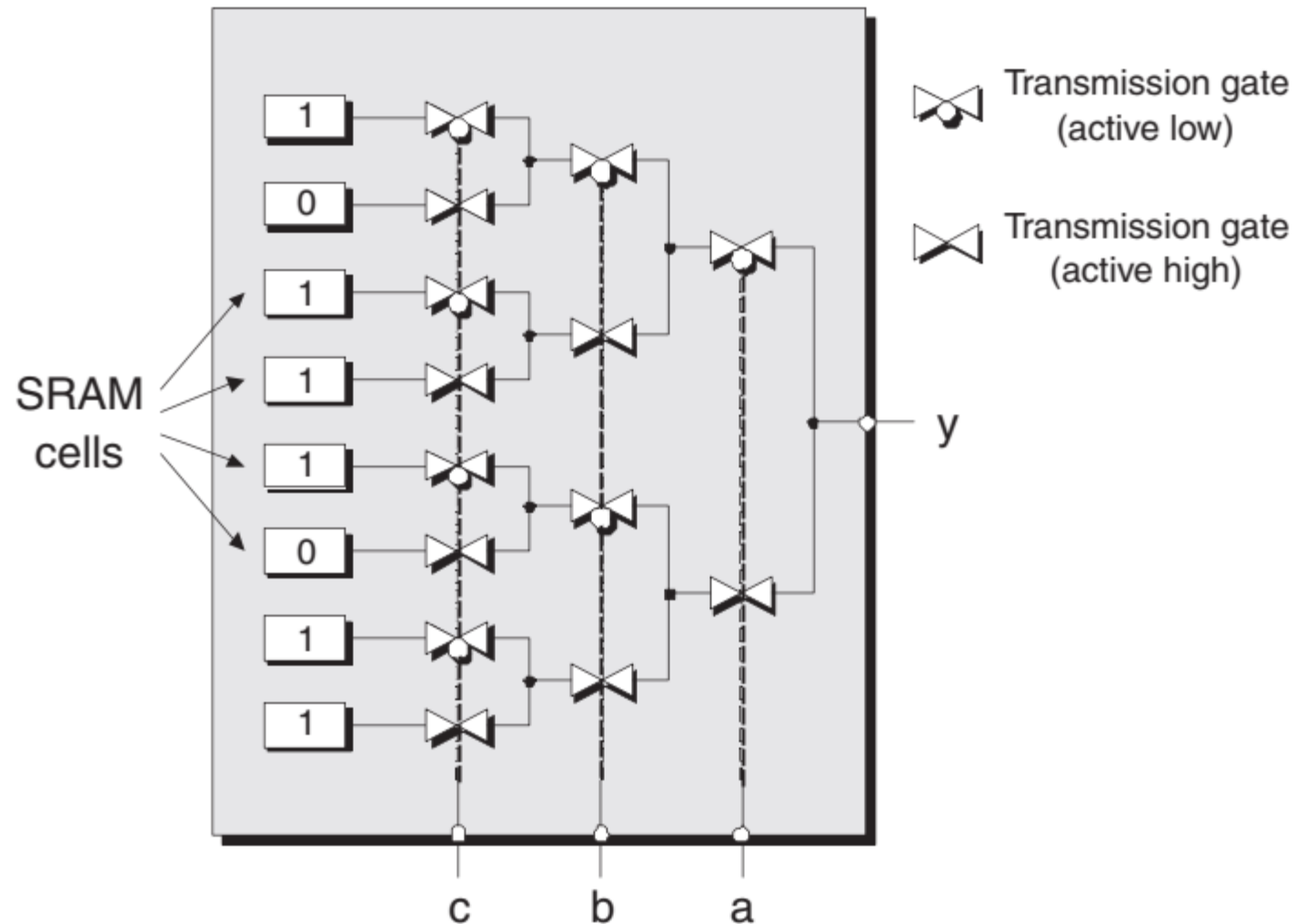


LUT dùng để thiết kế mạch tổ hợp

Flip-flop dùng trong mạch tuần tự

Có thể sử dụng riêng LUT hoặc Flip-flop

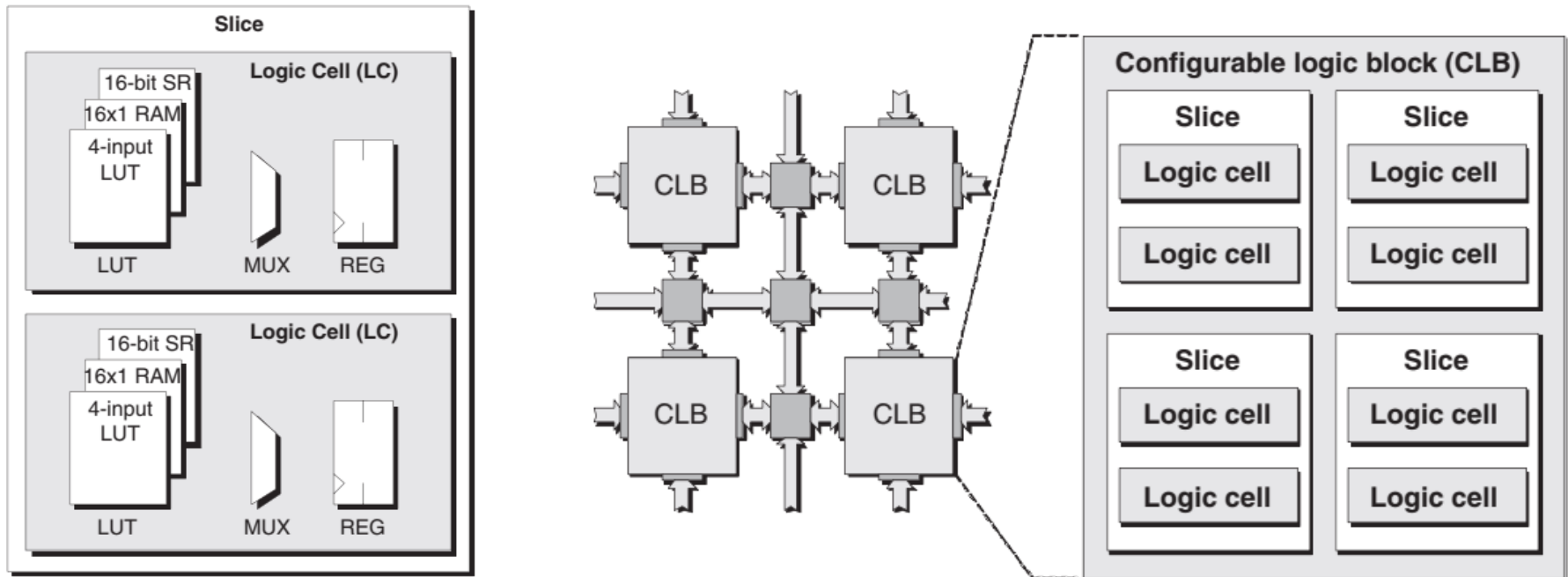
CẤU TRÚC LOGIC BLOCK DỰA TRÊN LUT (TIẾP)



MUX vs LUT ?

- Trước khi có sự xuất hiện của CAD tools -> Logic block sử dụng MUX chiếm lợi thế.
- Từ sau những năm 1990s đến nay, các thiết kế chip fpga được mở rộng và trở nên phức tạp hơn thì LUT trở nên phổ biến

SLICE – CLBs AND LABS

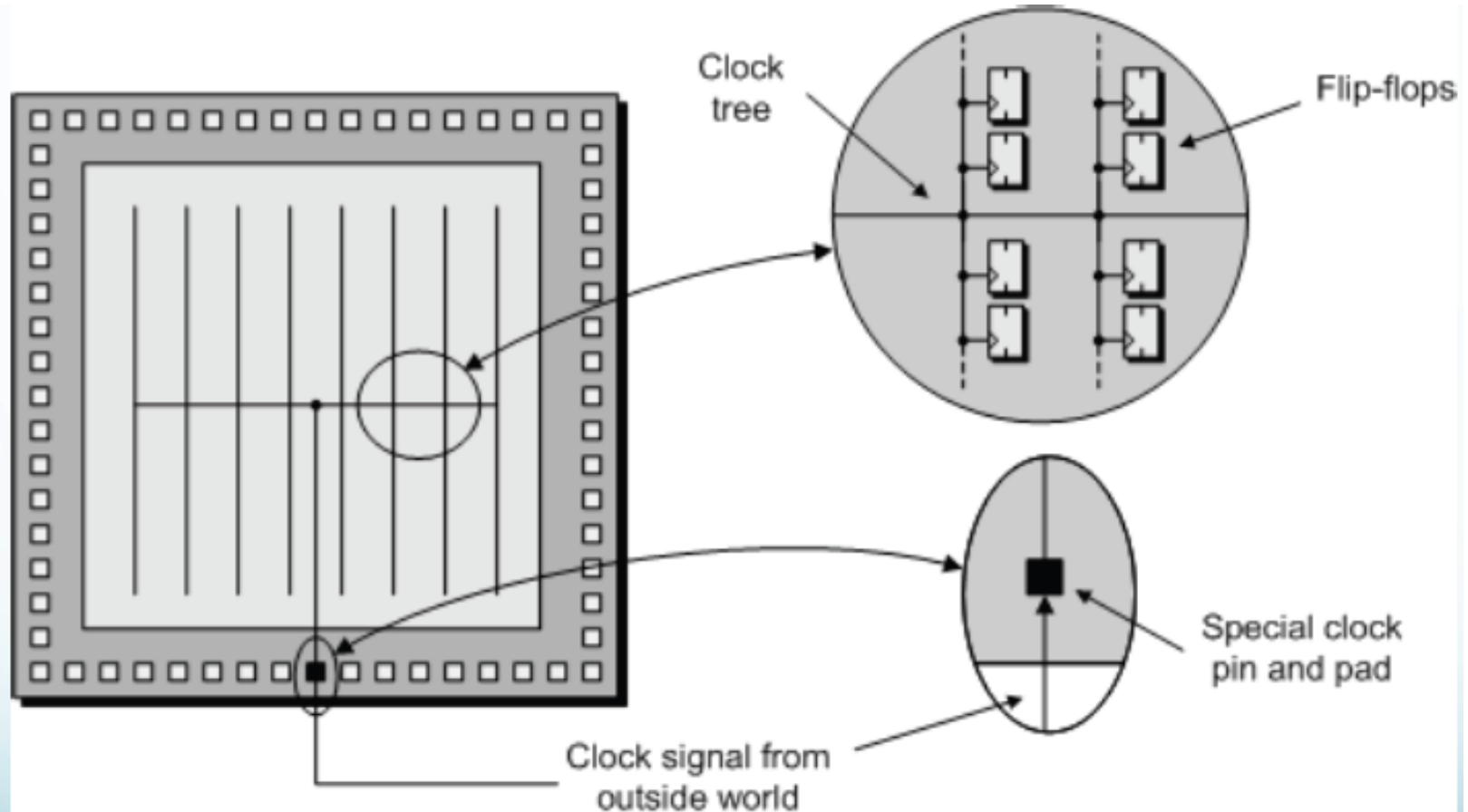


- CLB: Configurable Logic Block (Xilinx)
- LAB: Logic Array Block (Altera)
- “Fast interconnect” giữa LC và Slice
- “Slower interconnect” giữa Slice và CLB

3-, 4-, 5-, or 6-input LUTs?

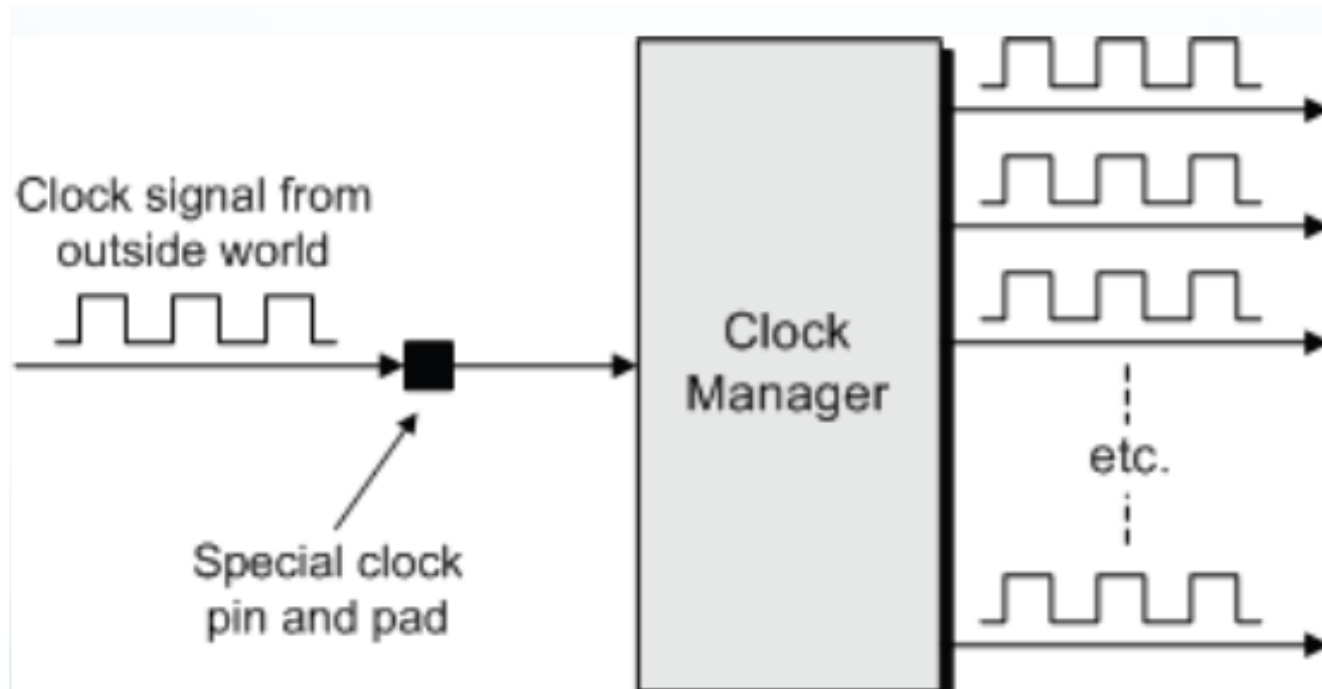
- Nhiều đầu vào input cho phép mô tả các hàm phức tạp hơn
- Mỗi lần thêm một đầu vào thì cần gấp đôi số lượng cells của RAM
- Những FPGA đầu tiên sử dụng 3-input LUT
- Sau những nghiên cứu của các hãng sản xuất FPGA, hiện nay đại đa số FPGA dùng 4-input LUT

CLOCK TREE



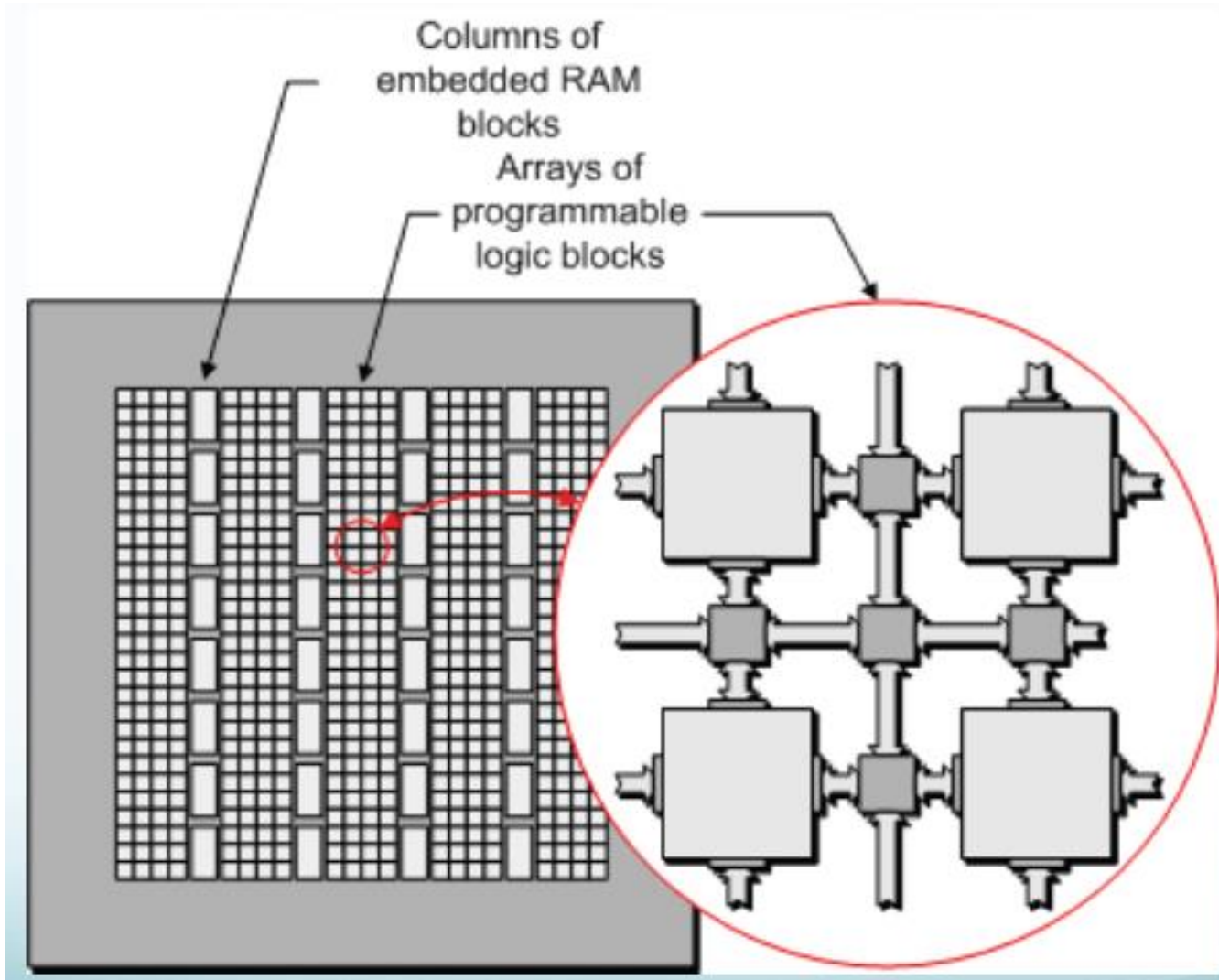
CLOCK tree dẫn xung đồng hồ giúp xung clock đến tất cả các flip-flop cùng một thời điểm

CLOCK MANAGERS



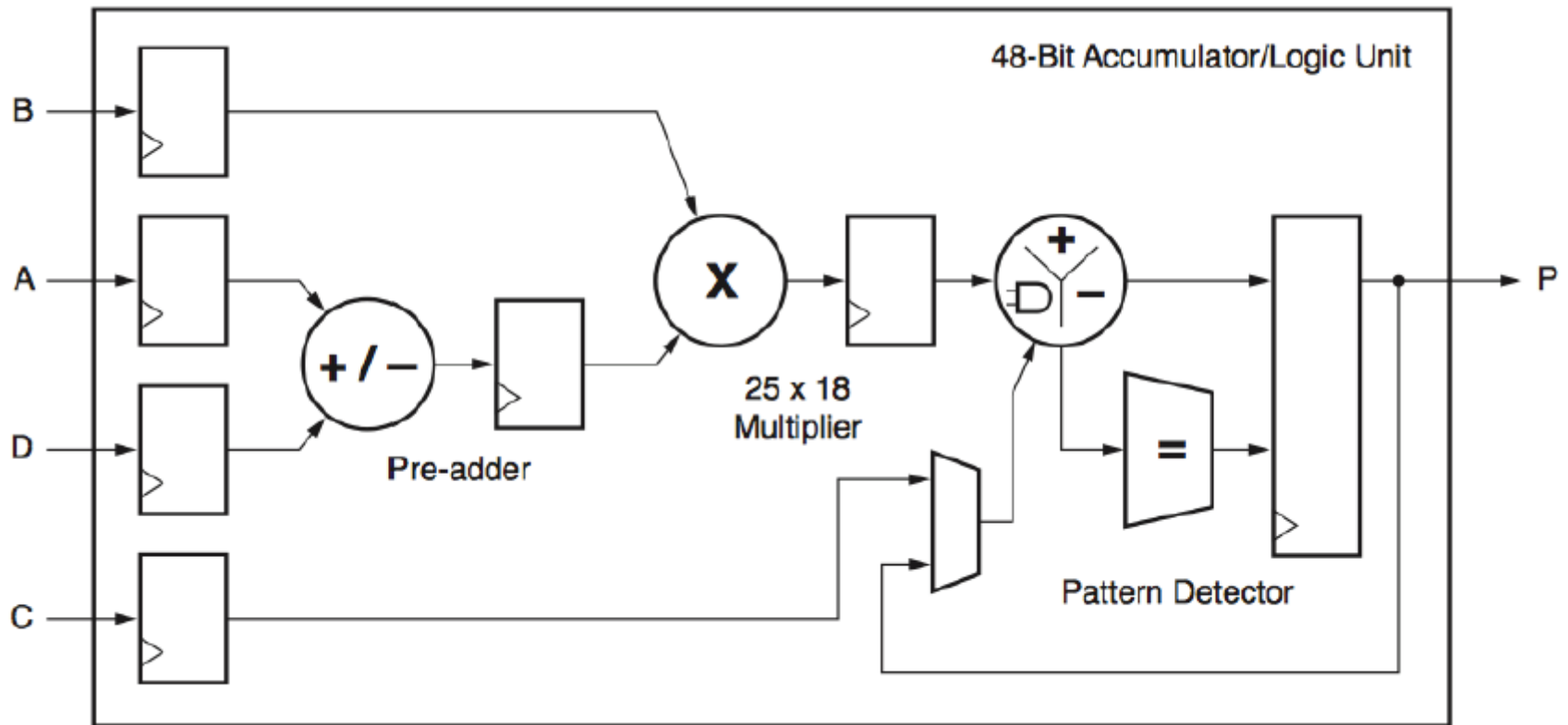
Đầu ra của Clocks manager dùng để cấp cho internal clock trees hoặc là các output pins

EMBEDDED RAM



Chip FPGA hiện nay: ~ 100 Mbit RAM

EMBEDDED MULTIPLIERS & DSPs

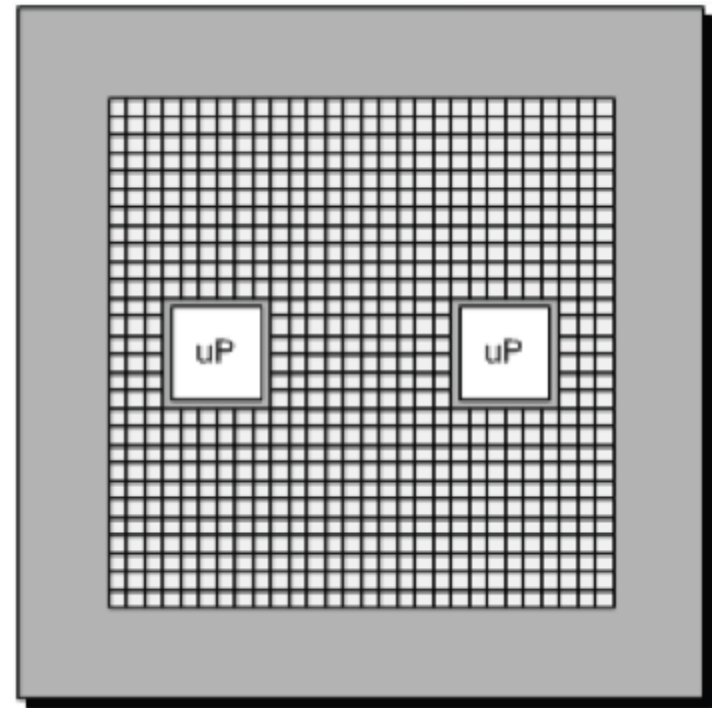


DSP: hàng trăm đến hàng nghìn block

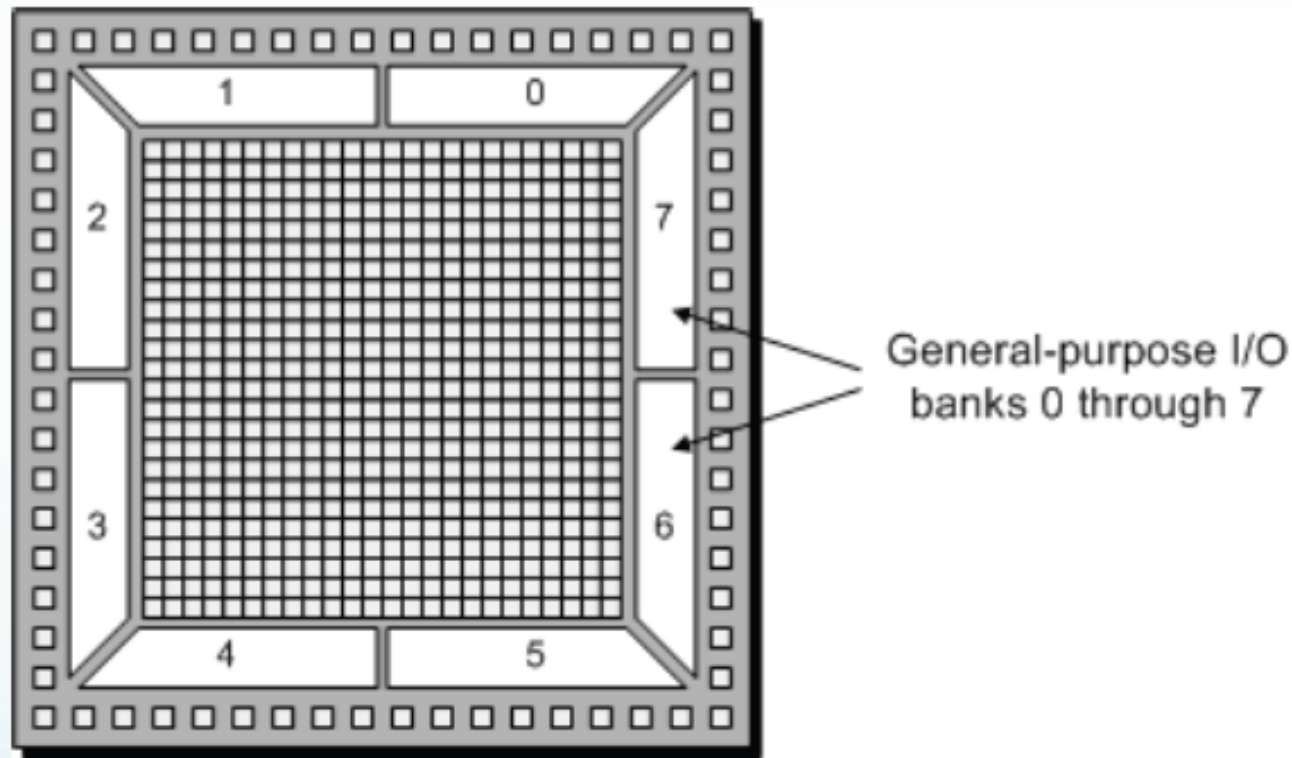
SOFT AND HARD PROCESSOR CORES

SOFT CORE: Được thiết kế sử dụng các cổng logic cells trong mạch FPGA

HARD CORE: Gán một processor không cấu hình lại được (ARM, Intel) vào chip FPGA.



GENERAL PURPOSE INPUT/OUTPUT (GPIO)

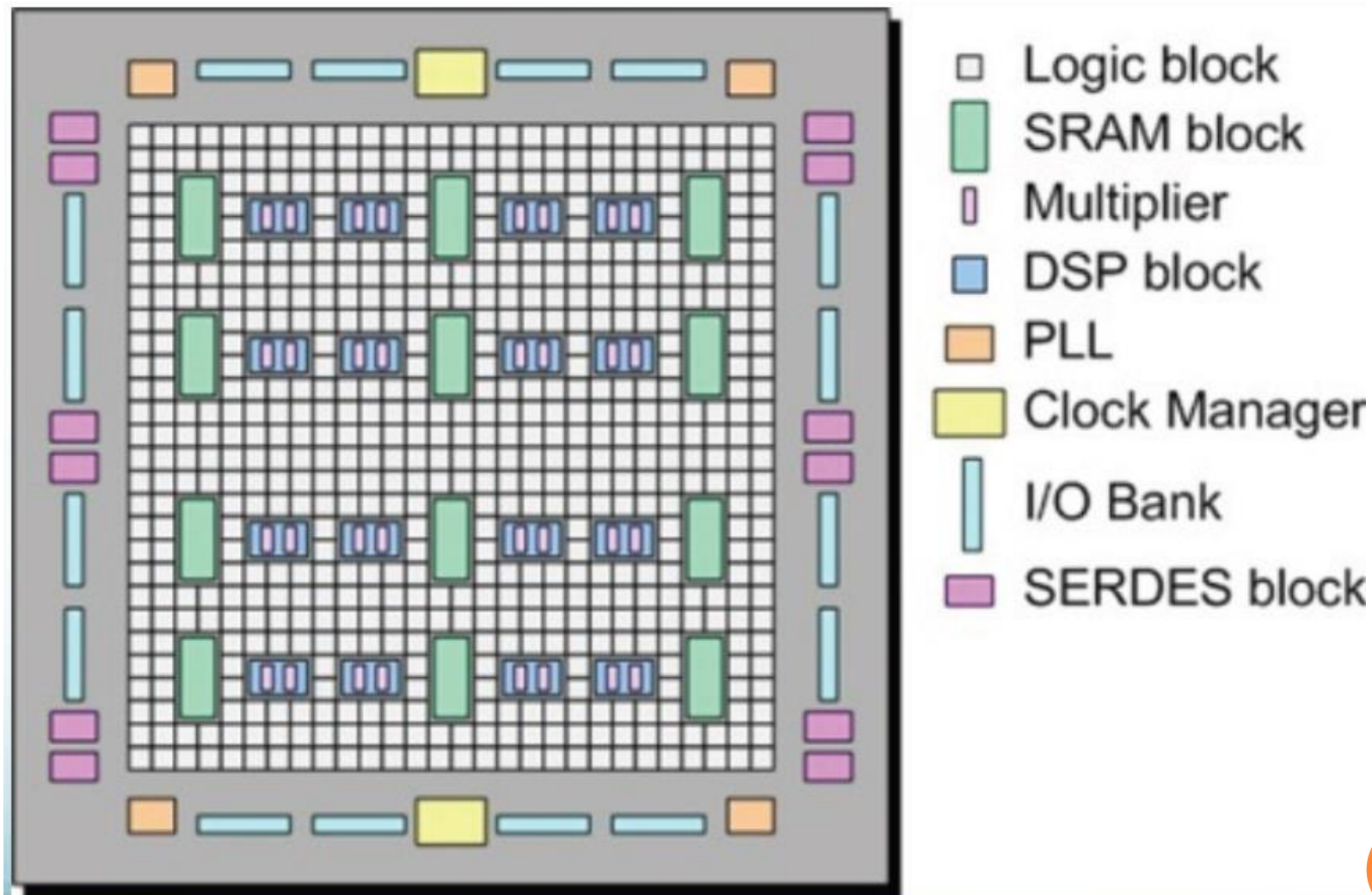


Mạch FPGA hiện nay: ~ 1200 user I/O pins

Mỗi chân pin có thể là Input and / or output

Điện thế hoạt động từ (1.0), 1.2 .. 3.3 V

TỔNG HỢP CÁC THÀNH PHẦN MẠCH FPGA



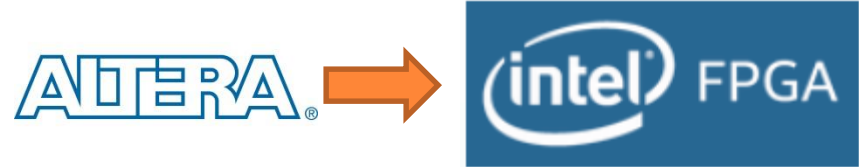
CÁC HÃNG SẢN XUẤT FPGA

- **Xilinx**

Hãng đầu tiên sản xuất FPGA năm 1985
45-50% thị phần
SRAM based CMOS devices



- ~~Intel~~ **FPGA (trước đây là Altera)**
40-45% thị phần
SRAM based CMOS devices



- ~~Microsemi~~ **(Actel)**
Anti-fuse FPGAs
Flash based FPGAs



- ~~Lattice~~ **Semiconductor**
SRAM based with integrated Flash PROM
low power

