



TRƯỜNG ĐẠI HỌC THỦY LỢI  
KHOA CÔNG NGHỆ THÔNG TIN



# KIẾN TRÚC MÁY TÍNH

Giảng viên: TS. Đoàn Thị Quế

Bộ môn: Mạng và an toàn thông tin

# Chương 2: Sự phát triển của máy tính và hiệu năng

1. Sơ lược lịch sử phát triển máy tính
2. Các đặc tính thiết kế máy tính
3. Chip đa nhân
4. Kiến trúc x86
5. Hệ thống nhúng và ARM
6. Đánh giá hiệu suất máy

# 1. Sơ lược lịch sử phát triển máy tính

Bảng 2.2 Các thế hệ máy tính

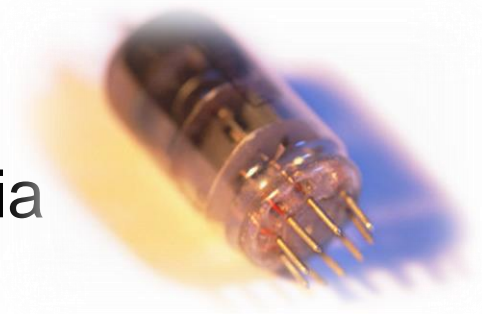
Thế hệ	Thời gian	Công nghệ	Tốc độ diễn hình (hành động trên giây)
1	1946–1957	Ống chân không	40,000
2	1958–1964	Transistor	200,000
3	1965–1971	Mạch tích hợp cỡ nhỏ và vừa	1,000,000
4	1972–1977	Mạch tích hợp cỡ lớn	10,000,000
5	1978–1991	Mạch tích hợp cỡ rất lớn	100,000,000
6	1991–	Mạch tích hợp cỡ cực kỳ lớn	1,000,000,000

# 1. Sơ lược lịch sử phát triển máy tính

## a. Máy tính thế hệ đầu tiên: Ống chân không

### 1. ENIAC:

- Electronic Numerical Integrator And Computer
- Được thiết kế và xây dựng tại trường Đại Học Pennsylvania
  - Bắt đầu xây dựng từ năm 1943 – hoàn thành vào năm 1946
  - Bởi giáo sư John Mauchly và người học trò John Eckert
- Là máy tính điện tử số đầu tiên trên thế giới
  - Phòng thí nghiệm đạn đạo quân đội (BRL) cần thiết bị có thể cung cấp bảng quỹ đạo chính xác cho một loại vũ khí mới trong khoảng thời gian cho phép.
  - Đã không kịp hoàn thành cho nỗ lực phục vụ chiến tranh. Được tháo rời vào năm 1955



# ENIAC

- Nặng 30 tấn
- Chiếm 1500m<sup>2</sup> diện tích sàn
- Gồm 18000 đèn điện tử, 1500 công tắc điện tử
- Tiêu thụ 140 kWh
- Có khả năng thực hiện 5000 phép tính trên 1s
- Tính toán trên số thập phân
- Bộ nhớ gồm 20 thanh ghi, mỗi cái có thể giữ 1 số 10 chữ số
- Lập trình thủ công bằng tay bằng cách thiết lập các công tắc, cắm và rút các đầu cắm điện

# 1. Sơ lược lịch sử phát triển máy tính

## a. Máy tính thế hệ đầu tiên: Ống chân không

## 2. Các máy Von Neumann:

### EDVAC (Electronic Discrete Variable Computer)

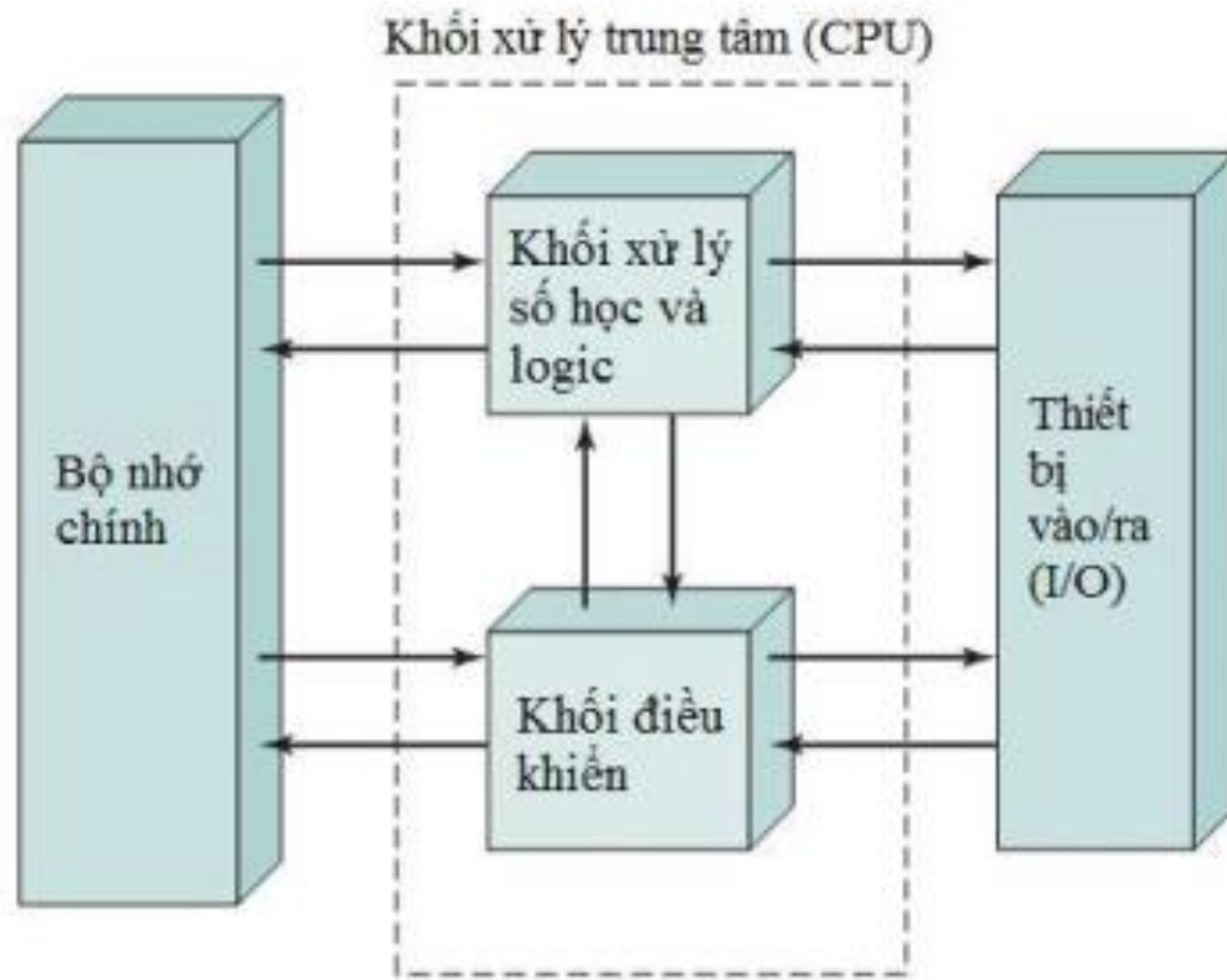
- Dưới dạng bản thảo: ý tưởng thiết kế được đưa ra vào năm 1945
- Khái niệm **chương trình lưu trữ** (stored-program)
  - Được đưa ra bởi các nhà thiết kế ENIAC, đặc biệt là nhà toán học John von Neumann
  - Chương trình được biểu diễn dưới dạng thích hợp để lưu vào bộ nhớ cùng với dữ liệu

### Máy tính IAS

- Hoàn thiện vào năm 1952 bởi viện nghiên cứu Princeton (Princeton Institute for Advanced Studies)
- Là nền tảng cho các máy tính hiện đại ngày nay.

# Máy tính IAS

## Cấu trúc

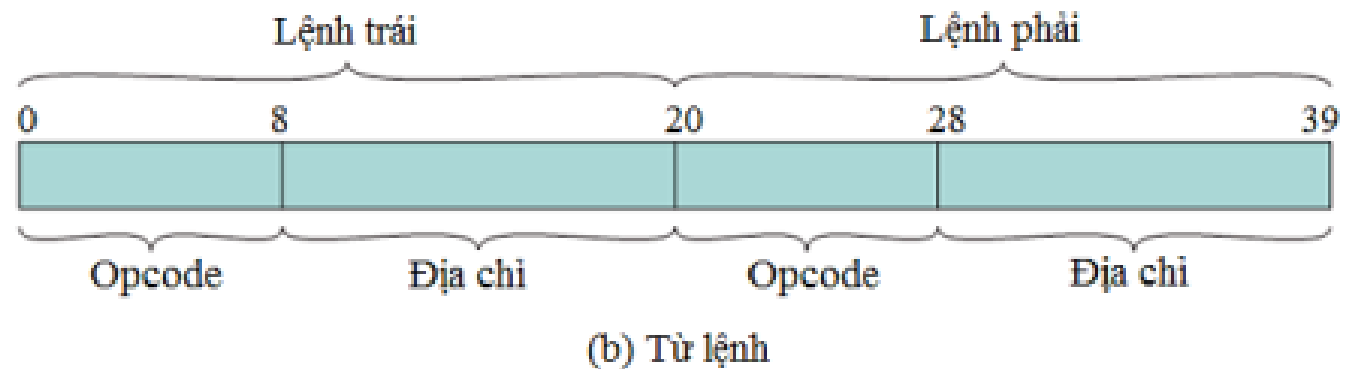
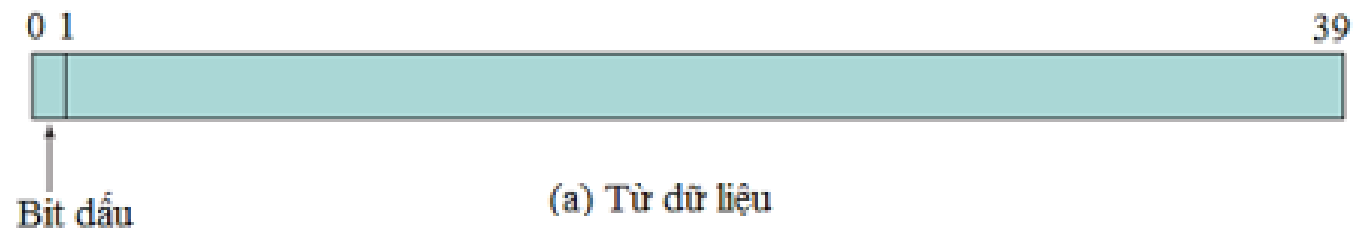


Hình 2.1 Cấu trúc máy tính IAS

# Máy tính IAS (tiếp)

## Bộ nhớ của máy IAS

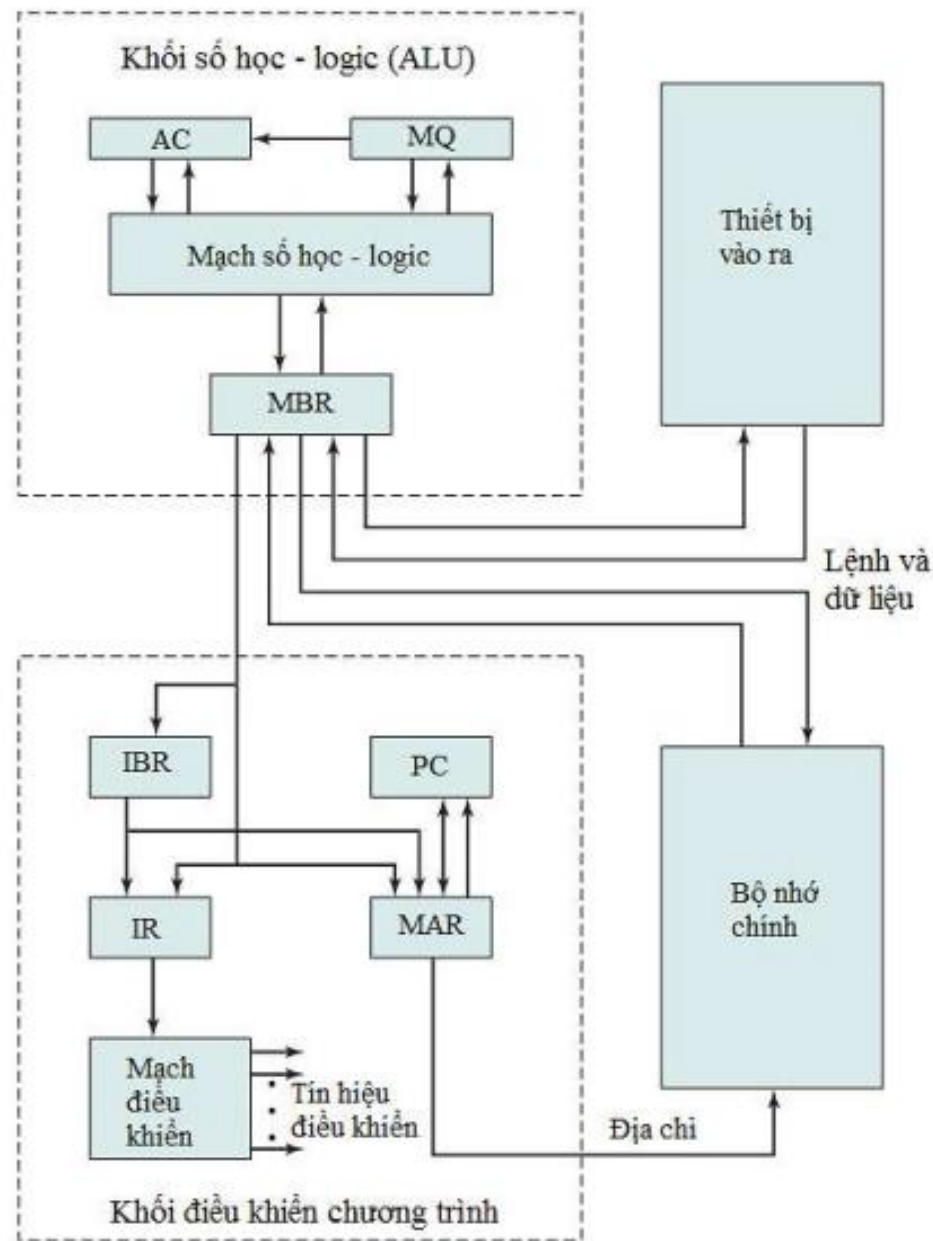
- Bộ nhớ của máy IAS gồm 1000 ô nhớ (gọi là các từ (word)). Mỗi ô chứa 40 bit nhị phân.
- Cả dữ liệu và lệnh đều được lưu trữ trong đây
- Chữ số được biểu diễn dưới dạng số nhị phân. Mỗi lệnh là một mã nhị phân



Hình 2.2 Định dạng bộ nhớ IAS



# Cấu trúc mở rộng của máy tính IAS



Hình 2.3 Cấu trúc mở rộng của máy IAS

# Máy tính IAS (tiếp)

## Các loại thanh ghi

### **Thanh ghi bộ nhớ đệm (Memory buffer register - MBR)**

- Chứa từ (word) sắp lưu vào trong bộ nhớ hoặc sắp được gửi ra các cổng I/O.
- Hoặc được sử dụng để nhận một từ từ bộ nhớ hoặc từ các cổng I/O.

### **Thanh ghi địa chỉ bộ nhớ (Memory address register - MAR)**

- Chỉ định địa chỉ bộ nhớ của từ (word) chuẩn bị được đọc hoặc ghi vào MBR.

### **Thanh ghi tập lệnh (Instruction register - IR)**

- Chứa mã tác vụ 8 bit của lệnh đang được thực thi.

### **Thanh ghi bộ nhớ đệm chứa tập lệnh (Instruction buffer register -IBR)**

- Được sử dụng để tạm thời lưu trữ lệnh nằm bên tay phải của 1 từ (word) trong bộ nhớ.

### **Bộ đếm chương trình (Program counter - PC)**

- Lưu giữ địa chỉ bộ nhớ của cặp lệnh tiếp theo.

### **Bộ cộng tích lũy (AC) và bộ Nhân chia (MQ)**

- Được sử dụng để tạm thời giữ các toán hạng và kết quả của các phép tính trong ALU.

Bảng 2.1 Tập lệnh trong IAS

Kiểu lệnh	Opcode	Biểu diễn ký tự	Mô tả
Truyền dữ liệu	00001010	LOAD MQ	Truyền nội dung thanh ghi MQ tới thanh ghi AC
	00001001	LOAD MQ,M(X)	Truyền nội dung vị trí nhớ X tới MQ
	00100001	STOR M(X)	Truyền nội dung trong AC tới vị trí nhớ X
	00000001	LOAD M(X)	Truyền M(X) tới thanh ghi AC
	00000010	LOAD -M(X)	Truyền -M(X) tới thanh ghi AC
	00000011	LOAD  M(X)	Truyền giá trị tuyệt đối của M(X) tới AC
	00000100	LOAD - M(X)	Truyền - M(X)  tới thanh ghi AC
Nhánh không điều kiện	00001101	JUMP M(X,0:19)	Lấy lệnh tiếp theo từ nửa trái của M(X)
	00001110	JUMP M(X,20:39)	Lấy lệnh tiếp theo từ nửa phải của M(X)
Nhánh có điều kiện	00001111	JUMP +M(X,0:19)	Nếu số trong AC không âm, lấy lệnh tiếp theo từ nửa trái của M(X)
	00010000	JUMP +M(X,20:39)	Nếu số trong AC không âm, lấy lệnh tiếp theo từ nửa phải của M(X)

**Tập lệnh  
trong  
IAS  
(21 lệnh)**

Số học	00000101	ADD M(X)	Cộng M(X) với AC; kết quả đặt vào AC
	00000111	ADD  M(X)	Cộng  M(X)  với AC; kết quả đặt vào AC
	00000110	SUB M(X)	Lấy AC trừ M(X); kết quả đặt vào AC
	00001000	SUB  M(X)	Lấy AC trừ  M(X) ; kết quả đặt vào AC
	00001011	MUL M(X)	Nhân M(X) với MQ; các bit quan trọng nhất của kết quả đặt vào AC, các bit ít quan trọng nhất của kết quả đặt vào MQ
	00001100	DIV M(X)	Chia AC cho M(X); thương số đặt vào MQ, phần dư đặt vào AC
	00010100	LSH	Nhân AC với 2; tức là dịch trái một vị trí bit
	00010101	RSH	Chia AC cho 2; tức là dịch phải một vị trí
Sửa đổi địa chỉ	00010010	STOR M(X,8:19)	Thay trường địa chỉ bên trái của M(X) bằng 12 bit ngoài cùng bên phải của AC
	00010011	STOR M(X,28:39)	Thay trường địa chỉ bên phải của M(X) bằng 12 bit ngoài cùng bên phải của AC

## Tập lệnh trong IAS (tiếp)

# 1. Sơ lược lịch sử phát triển máy tính

## a. Máy tính thế hệ đầu tiên: Ống chân không

### 3. Máy tính thương mại:

- 1947 – Eckert and Mauchly thành lập Công ty máy tính Eckert-Mauchly để sản xuất máy tính thương mại
- UNIVAC I (Universal Automatic Computer)
  - Là máy tính thương mại thành công đầu tiên
  - Được dùng cho cả các ứng dụng khoa học và thương mại
  - Ủy quyền bởi Cục điều tra dân số Mỹ để tính toán vào năm 1950
- UNIVAC II – hoàn thành vào cuối những năm 1950
  - Có dung lượng bộ nhớ lớn hơn và hiệu suất cao hơn
- Tương thích ngược: các chương trình viết cho các máy cũ có thể được thực hiện trên máy mới

# 1. Sơ lược lịch sử phát triển máy tính

## a. Máy tính thế hệ đầu tiên: Ống chân không

### 3. Máy tính thương mại (tiếp):

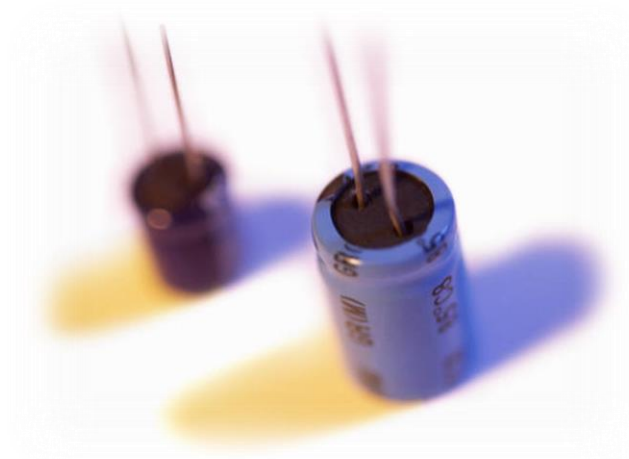
#### ▪ IBM

- Từng là hãng sản xuất thiết bị đục lỗ thẻ.
- Chế tạo máy tính điện tử lưu trữ - chương trình đầu tiên (701) vào năm 1953: chủ yếu dành cho các ứng dụng khoa học
- Dòng sản phẩm 702 được giới thiệu vào năm 1955: tính năng phần cứng làm nó phù hợp với các ứng dụng kinh doanh
- Loạt máy tính thế hệ 700/7000 đã giúp IBM là nhà sản xuất máy tính thống trị áp đảo

# 1. Sơ lược lịch sử phát triển máy tính

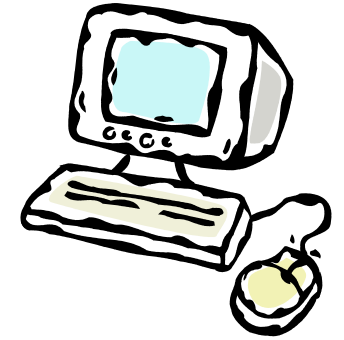
## b. Máy tính thế hệ thứ hai: transistor

- Sự ra đời của transistor (linh kiện bán dẫn): là một thiết bị rắn làm từ silicon
- Được phát minh bởi Bell Labs vào năm 1947
- Đặc điểm:
  - Nhỏ gọn
  - Giá thành rẻ
  - Tản nhiệt ít hơn ống chân không
- Mãi đến cuối những năm 1950, máy tính bán dẫn hoàn toàn mới chính thức đưa vào thị trường thương mại



# Đặc điểm máy tính thế hệ thứ hai

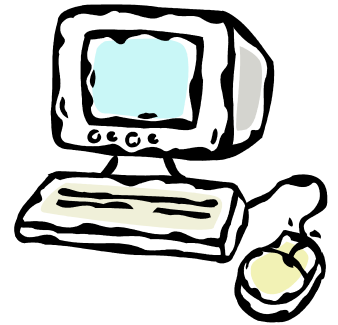
- Sử dụng transistor:
  - Hiệu năng xử lý tốt hơn, dung lượng bộ nhớ lớn hơn, kích thước nhỏ hơn
- Một số thay đổi khác:
  - CU và ALU phức tạp hơn
  - Sử dụng các ngôn ngữ lập trình bậc cao
  - Có các phần mềm hệ thống cung cấp khả năng:
    - Tải chương trình
    - Di chuyển dữ liệu tới thiết bị ngoại vi
    - Thư viện cho các tính toán thông thường
- Giai đoạn này cũng đánh dấu sự xuất hiện của công ty DEC (Digital Equipment Corporation) vào năm 1957.
  - PDP-1 là máy tính đầu tiên của DEC: máy tính mini đầu tiên – dòng máy thống trị ở máy tính thế hệ thứ ba.
- Máy tính nổi bật ở thế hệ này là dòng máy IBM 7000 của hãng IBM



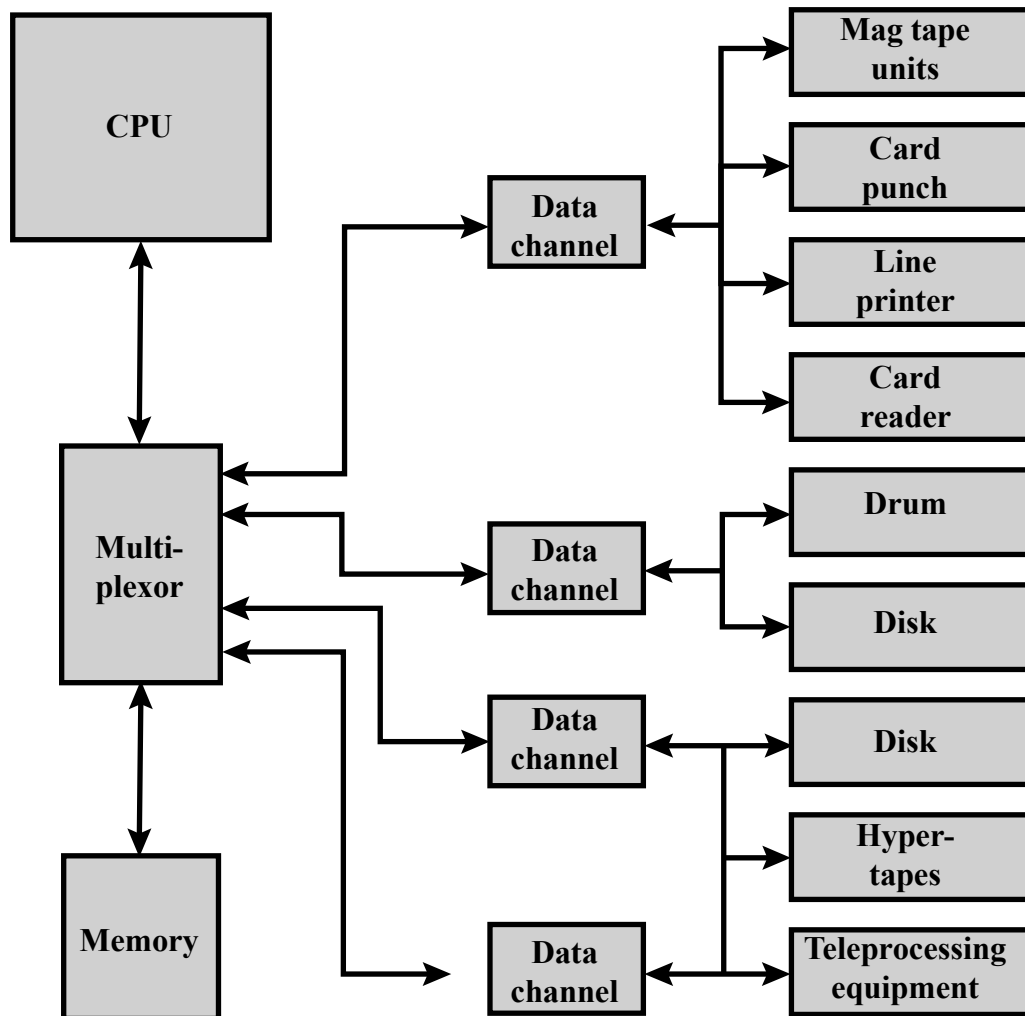


# Bảng 2.3

## Một số thông số của các dòng máy tính IBM 700/7000 Series



Model Number	First Delivery	CPU Technology	Memory Technology	Cycle Time ( $\mu$ s)	Memory Size (K)	Number of Opcodes	Number of Index Registers	Hardwired Floating-Point	I/O Overlap (Channels)	Instruction Fetch Overlap	Speed (relative to 701)
701	1952	Vacuum tubes	Electrostatic tubes	30	2–4	24	0	no	no	no	1
704	1955	Vacuum tubes	Core	12	4–32	80	3	yes	no	no	2.5
709	1958	Vacuum tubes	Core	12	32	140	3	yes	yes	no	4
7090	1960	Transistor	Core	2.18	32	169	3	yes	yes	no	25
7094 I	1962	Transistor	Core	2	32	185	7	yes (double precision)	yes	yes	30
7094 II	1964	Transistor	Core	1.4	32	185	7	yes (double precision)	yes	yes	50



# Cấu hình IBM 7094

Figure 2.5 An IBM 7094 Configuration

# 1. Sơ lược lịch sử phát triển máy tính

## c. Máy tính thế hệ thứ ba: Vi mạch – Mạch tích hợp (Integrated Circuit – IC)



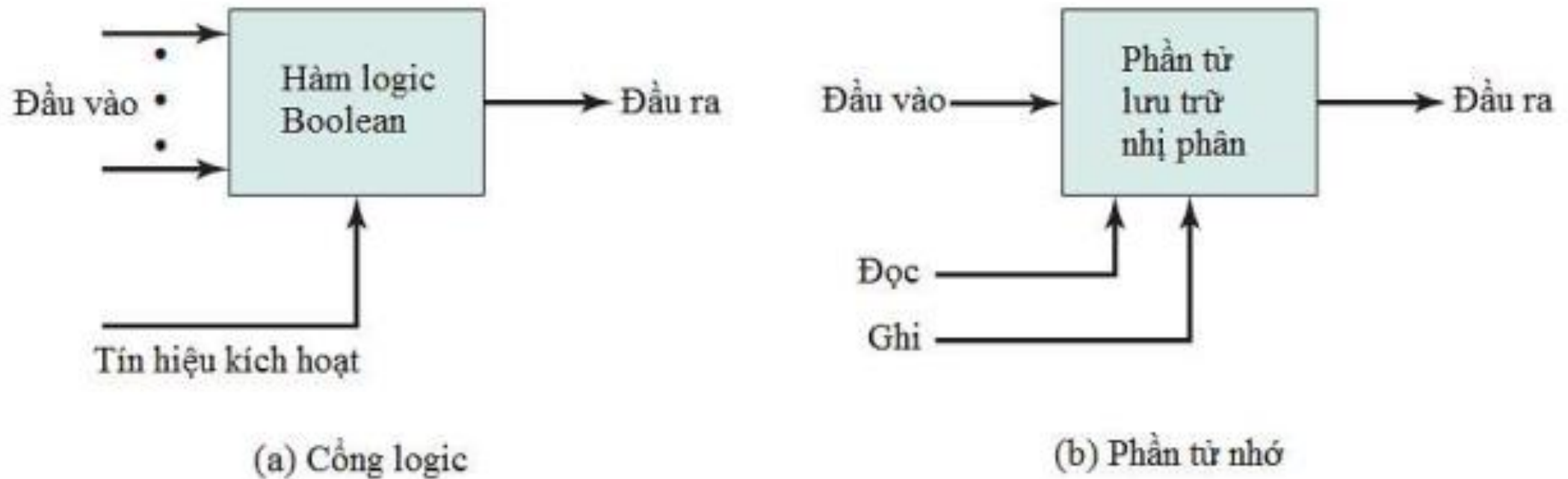
- Từ năm 1950 đến 1960, máy tính được chế tạo từ các *linh kiện rời* (transistor, điện trở, tụ điện)
  - Các linh kiện sản xuất đơn lẻ, độc lập, đóng gói riêng.
  - Sau đó được hàn lại hoặc nối với nhau lên trên một bảng mạch masonite.
  - Quá trình sản xuất tốn kém và cồng kềnh.
  - Các máy tính thế hệ thứ hai gồm khoảng 10000 transistor, sau đó con số này lên tới hàng trăm nghìn
- 1958 – phát minh ra mạch tích hợp → công nghệ nền tảng cho máy tính thế hệ thứ 3
- Hai thành viên quan trọng nhất của thế hệ máy tính thứ ba là **IBM System/360** và **DEC PDP-8**

# Khái niệm mạch tích hợp (IC)

- Các thành phần cơ bản của máy tính số được chia thành 2 loại: **gate (cổng logic)** và **memory cell (ô nhớ)**
- Các thành phần này thực hiện bốn chức năng cơ bản của máy tính: lưu trữ, truyền dữ liệu, xử lý dữ liệu và điều khiển.
- Trong đó:
  - Gate: là thiết bị thực hiện các hàm logic đơn giản
  - Memory cell: là thiết bị lưu trữ một giá trị 0 hoặc 1
- Máy tính gồm các gate, memory cell và sự liên kết giữa chúng
  - Lưu trữ dữ liệu: sử dụng các memory cell
  - Xử lý dữ liệu: sử dụng các gate
  - Truyền dữ liệu: Di chuyển dữ liệu – Dữ liệu được di chuyển vào và ra bộ nhớ trên các đường dẫn giữa các bộ phận của máy tính và thông qua các gate.
  - Điều khiển: các tín hiệu điều khiển hoạt động của gate và memory cell

# Khái niệm mạch tích hợp (IC)

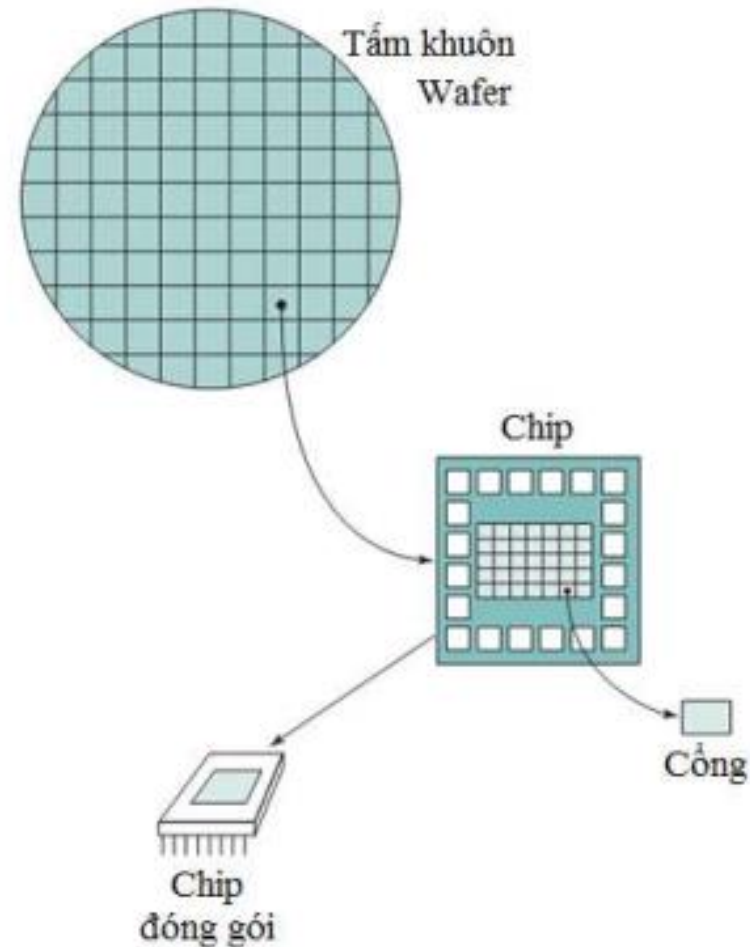
## Sơ đồ gate và memory cell



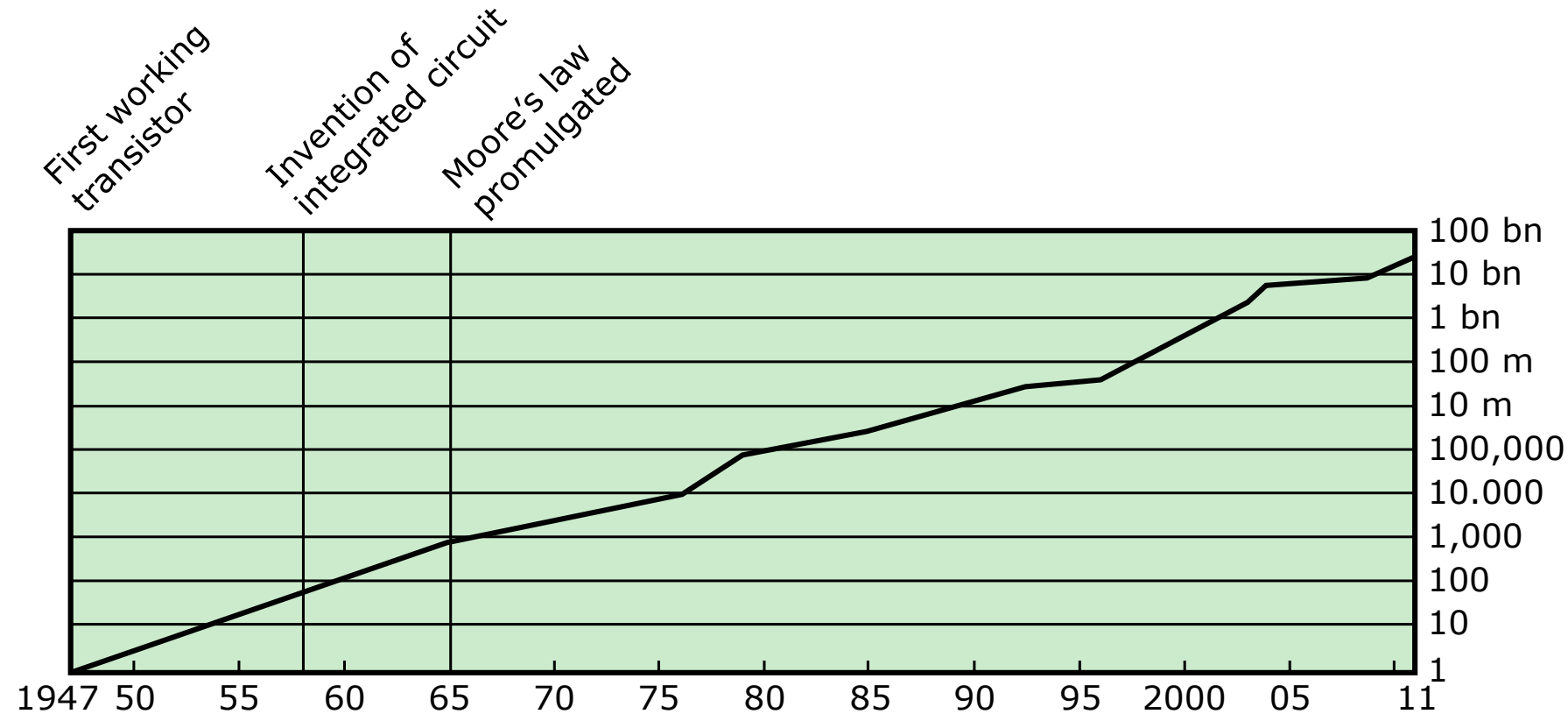
Hình 2.5 Các linh kiện máy tính cơ bản

# Khái niệm mạch tích hợp (IC)

- Mạch tích hợp: một tấm **wafer** silicon mỏng, chia thành ma trận các vùng nhỏ, mỗi vùng chứa một mạch giống hệt nhau được gọi là **chip**.
- Một chip chứa nhiều gate hoặc memory cell
- Chip được đóng gói (packaged)
- Ban đầu, số lượng gate/memory cell trong một chip còn ít → công nghệ này được gọi là **SSI – small scale integration: mạch tích hợp kích thước nhỏ**
- Về sau, số lượng G/C trong một chip ngày càng nhiều



# Sự phát triển của Chip



**Figure 2.8 Growth in Transistor Count on Integrated Circuits (DRAM memory)**

# Luật Moore

1965; Gordon Moore – đồng sáng lập Intel

Số lượng transistor trên mỗi chip sẽ tăng lên gấp đôi sau mỗi năm với giá thành không đổi

## Hệ quả của quy luật Moore:

Tốc độ sau đó chậm lại thành gấp đôi sau mỗi 18 tháng vào những năm 1970 và duy trì cho đến ngày nay

Giá thành của mạch bộ nhớ và logic máy tính đã giảm rất mạnh

Chiều dài đường dẫn điện được rút ngắn, tốc độ hoạt động tăng

Máy tính trở nên nhỏ gọn hơn và thuận tiện cho sử dụng ở các môi trường khác nhau

Giảm tiêu thụ điện năng và yêu cầu bộ làm mát

Kết nối giữa các chip ít hơn



# Đặc điểm của họ IBM System/360

Đặc điểm	Mẫu 30	Mẫu 40	Mẫu 50	Mẫu 65	Mẫu 75
Kích thước bộ nhớ tối đa (byte)	64K	256K	256K	512K	512K
Tốc độ dữ liệu từ bộ nhớ (Mbyte/s)	0.5	0.8	2.0	8.0	16.0
Chu kỳ xử lý ( $\mu$ s)	1.0	0.625	0.5	0.25	0.2
Tốc độ tương đối	1	3.5	10	21	50
Số kênh dữ liệu tối đa	3	3	4	6	6
Tốc độ dữ liệu tối đa trên một kênh (Kbyte/s)	250	400	800	1250	1250

# Các đặc điểm của một họ máy tính

- Tập lệnh tương tự hoặc giống hệt nhau
- Hệ điều hành tương tự hoặc giống hệt nhau
- Tăng tốc độ
- Tăng số lượng cổng vào/ra
- Tăng dung lượng bộ nhớ
- Chi phí gia tăng

# Sự phát triển của dòng máy PDP-8

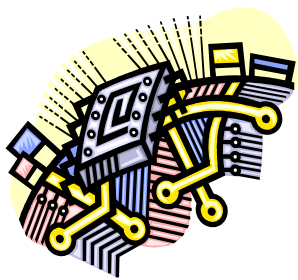
Mẫu	Ra mắt	Giá của bộ xử lý + Bộ nhớ 4K từ 12 bit (\$1000)	Tốc độ dữ liệu từ Bộ nhớ (từ/ $\mu$ s)	Thể tích (feet <sup>3</sup> )	Cải tiến
PDP-8	1965	16.2	1.26	8.0	Sản xuất dây chuyền tự động
PDP-8/5	1966	8.79	0.08	3.2	Thực hiện lệnh nối tiếp
PDP-8/1	1968	11.6	1.34	8.0	Mạch tích hợp cỡ vừa
PDP-8/L	1968	7.0	1.26	2.0	Tủ chứa nhỏ hơn
PDP-8/E	1971	4.99	1.52	2.2	Omnibus
PDP-8/M	1972	3.69	1.52	1.8	Tủ chứa nhỏ bằng nửa 8/E
PDP-8/A	1975	2.6	1.34	1.2	Bộ nhớ bán dẫn; bộ xử lý đầu chấm động



## d. Các thế hệ tiếp theo

LSI  
Large  
Scale  
Integration

VLSI  
Very Large  
Scale  
Integration



**Bộ nhớ bán dẫn**  
**Bộ vi xử lý**

ULSI  
Ultra Large  
Scale  
Integration

## d. Các thế hệ tiếp theo

- Các thế hệ sau dựa trên sự phát triển của các công nghệ mạch tích hợp:
  - Large-scale integration (LSI) - mạch tích hợp cỡ lớn: hơn 1000 thiết bị tích hợp trong một chip
  - Very-large-scale integration (VLSI): 10000 thiết bị/chip
  - Hiện nay, Ultra-large-scale integration (ULSI): hơn 1 tỉ thành phần/chip
- Các công nghệ này là nền tảng cho sự phát triển của các thế hệ máy tính và là công nghệ cơ bản cho việc sản xuất và chế tạo các linh kiện cơ bản:
  - **Bộ nhớ bán dẫn:** mạch tích hợp ban đầu được sử dụng để chế tạo Bộ xử lý, tuy nhiên, sau này người ta cũng sử dụng công nghệ đó để chế tạo bộ nhớ máy tính
  - **Vi xử lý:** các bộ xử lý có kích thước nhỏ

# Bộ nhớ bán dẫn

- Vào năm 1970 Fairchild giới thiệu bộ nhớ bán dẫn dung lượng tương đối lớn đầu tiên
  - Chip đơn nhân
  - Có thể chứa 256 bits bộ nhớ
  - Không xoá được
  - Tốc độ nhanh hơn lõi nhiều
- Vào năm 1974, giá thành trên 1 bit của bộ nhớ bán dẫn thấp hơn giá thành của bộ nhớ lõi
  - Giá thành bộ nhớ tiếp tục giảm mạnh cùng với sự tăng nhanh của mật độ bộ nhớ vật lý
  - Sự phát triển công nghệ bộ nhớ và xử lý đã làm thay đổi bản chất của máy tính trong suốt cả thập kỉ
- Kể từ năm 1970 bộ nhớ bán dẫn đã trải qua 13 thế hệ phát triển
  - Mỗi thế hệ sau lại tăng mật độ bộ nhớ lên gấp 4 lần so với thế hệ trước cùng với giảm giá thành và thời gian truy cập.

# Vi xử lý

- Mật độ các thành phần trên chip xử lý tiếp tục tăng
  - Ngày càng nhiều thành phần đặt trên chip dẫn đến càng ít chip cần thiết để xây dựng một bộ xử lý máy tính
- 1971 Intel phát triển dòng 4004
  - Chip đầu tiên chứa được tất cả các thành phần của CPU trên một chip đơn
  - Sự ra đời của bộ vi xử lý
- 1972 Intel phát triển dòng 8008
  - Vi xử lý 8 bit đầu tiên
- 1974 Intel phát triển dòng 8080
  - Vi xử lý đa năng đầu tiên
  - Nhanh hơn, có một tập lệnh phong phú hơn, có khả năng định vị mạnh hơn



# Quá trình phát triển của vi xử lý Intel

	<b>4004</b>	<b>8008</b>	<b>8080</b>	<b>8086</b>	<b>8088</b>
Introduced	1971	1972	1974	1978	1979
Clock speeds	108 kHz	108 kHz	2 MHz	5 MHz, 8 MHz, 10 MHz	5 MHz, 8 MHz
Bus width	4 bits	8 bits	8 bits	16 bits	8 bits
Number of transistors	2,300	3,500	6,000	29,000	29,000
Feature size ( $\mu\text{m}$ )	10		6	3	6
Addressable memory	640 Bytes	16 KB	64 KB	1 MB	1 MB

## a. 1970s Processors

	<b>80286</b>	<b>386TM DX</b>	<b>386TM SX</b>	<b>486TM DX CPU</b>
Introduced	1982	1985	1988	1989
Clock speeds	6 MHz - 12.5 MHz	16 MHz - 33 MHz	16 MHz - 33 MHz	25 MHz - 50 MHz
Bus width	16 bits	32 bits	16 bits	32 bits
Number of transistors	134,000	275,000	275,000	1.2 million
Feature size ( $\mu\text{m}$ )	1.5	1	1	0.8 - 1
Addressable memory	16 MB	4 GB	16 MB	4 GB
Virtual memory	1 GB	64 TB	64 TB	64 TB
Cache	—	—	—	8 kB

## b. 1980s Processors



# Quá trình phát triển của vi xử lý Intel

	<b>486TM SX</b>	<b>Pentium</b>	<b>Pentium Pro</b>	<b>Pentium II</b>
Introduced	1991	1993	1995	1997
Clock speeds	16 MHz - 33 MHz	60 MHz - 166 MHz,	150 MHz - 200 MHz	200 MHz - 300 MHz
Bus width	32 bits	32 bits	64 bits	64 bits
Number of transistors	1.185 million	3.1 million	5.5 million	7.5 million
Feature size ( $\mu\text{m}$ )	1	0.8	0.6	0.35
Addressable memory	4 GB	4 GB	64 GB	64 GB
Virtual memory	64 TB	64 TB	64 TB	64 TB
Cache	8 kB	8 kB	512 kB L1 and 1 MB L2	512 kB L2

## c. 1990s Processors

	<b>Pentium III</b>	<b>Pentium 4</b>	<b>Core 2 Duo</b>	<b>Core i7 EE 990</b>
Introduced	1999	2000	2006	2011
Clock speeds	450 - 660 MHz	1.3 - 1.8 GHz	1.06 - 1.2 GHz	3.5 GHz
Bus width	64 bits	64 bits	64 bits	64 bits
Number of transistors	9.5 million	42 million	167 million	1170 million
Feature size (nm)	250	180	65	32
Addressable memory	64 GB	64 GB	64 GB	64 GB
Virtual memory	64 TB	64 TB	64 TB	64 TB
Cache	512 kB L2	256 kB L2	2 MB L2	1.5 MB L2/12 MB L3

## d. Recent Processors

# Các thuật ngữ chính

- Accumulator (AC) (bộ cộng tích lũy): thanh ghi AC
- Arithmetic and logic unit (ALU): khối tính toán số học và logic
- Chip
- Clock cycle: chu kỳ đồng hồ
- Clock rate: tốc độ đồng hồ
- Embedded system: hệ thống nhúng
- Execute cycle: chu kỳ thực thi
- Fetch cycle: chu kỳ truy xuất
- Instruction buffer register (IBR): thanh ghi đệm lệnh

# Chương 2: Lịch sử phát triển của máy tính và hiệu năng

1. Sơ lược lịch sử phát triển máy tính

**2. Các đặc tính thiết kế máy tính**

3. Chip đa nhân

4. Kiến trúc x86

5. Hệ thống nhúng và ARM

6. Đánh giá hiệu suất máy

## 2. Các đặc tính thiết kế máy tính

- a. Tốc độ vi xử lý
- b. Cân bằng hiệu suất
- c. Cải tiến kiến trúc và tổ chức Chip

# a. Tốc độ vi xử lý

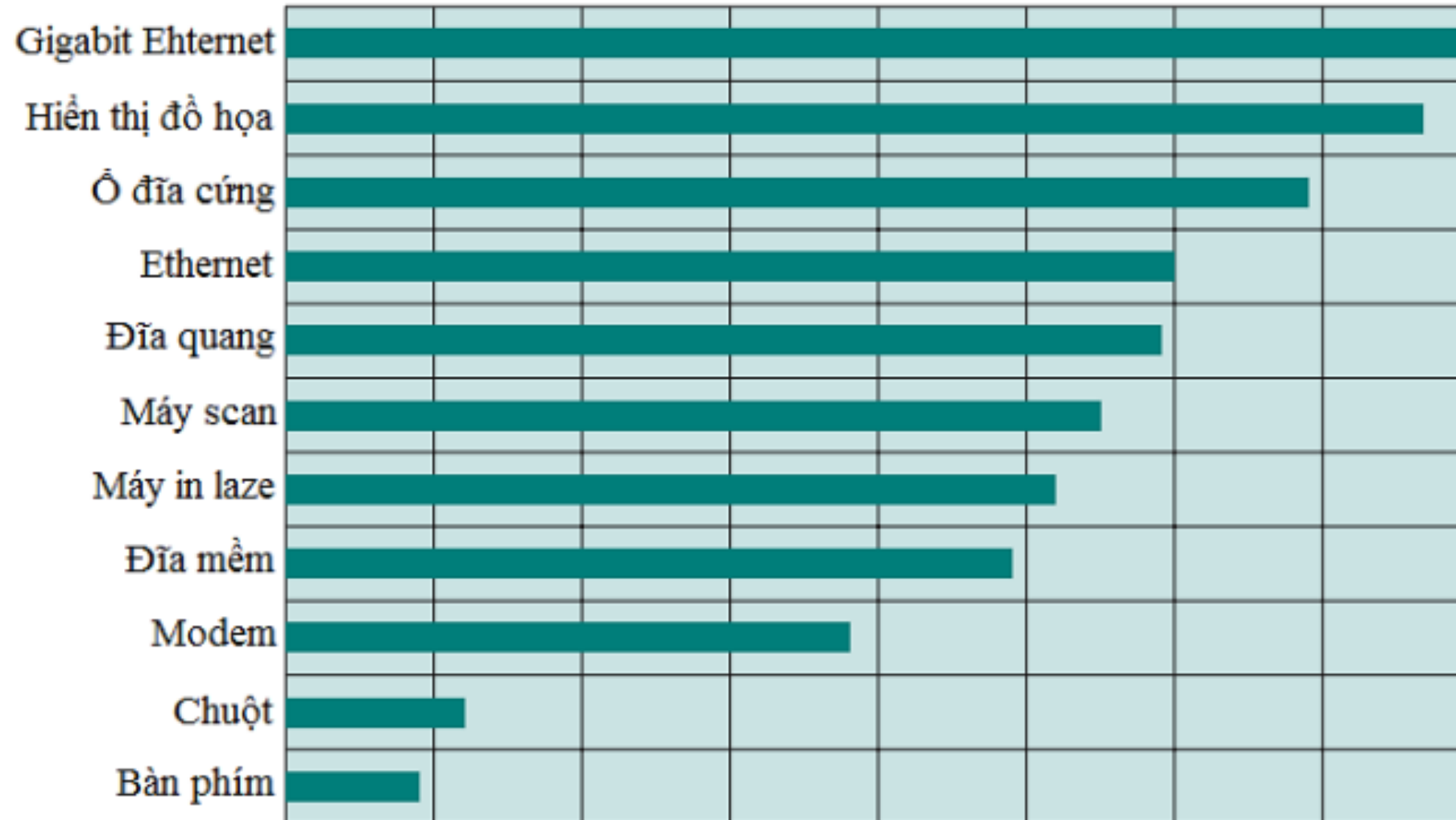
Kĩ thuật xây dựng bộ vi xử lý hiện đại bao gồm:

- **Kỹ thuật đường ống (Pipelining)**
  - Bộ xử lý thi hành cùng một lúc nhiều công đoạn khác nhau của nhiều lệnh.
- **Dự đoán rẽ nhánh**
  - Bộ xử lý tra mã lệnh được truy cập từ bộ nhớ và dự đoán các nhánh và nhóm lệnh được xử lý tiếp theo.
- **Phân tích dòng dữ liệu**
  - Bộ xử lý phân tích lệnh nào phụ thuộc vào kết quả hoặc dữ liệu của lệnh khác để tạo ra lịch trình xử lý lệnh tối ưu nhất.
- **Thi hành lệnh theo suy đoán**
  - Sử dụng dự đoán nhánh và phân tích dòng dữ liệu, một số bộ xử lý thi hành lệnh trước khi nó xuất hiện, giữ kết quả trong một vùng tạm thời, giữ cho bộ máy hoạt động luôn hoạt động với hiệu suất tối đa.

## b. Cân bằng hiệu suất

- Điều chỉnh kiến trúc và cách thức tổ chức để bù đắp cho phù hợp giữa các khả năng khác nhau của các thành phần.
- Ví dụ về giải pháp điều chỉnh kiến trúc:
  - Tăng số lượng bit được lấy ra cùng một lúc bằng cách làm cho DRAMs “rộng hơn” thay vì “sâu hơn” và bằng cách sử dụng đường bus dữ liệu rộng.
  - Thay đổi giao diện DRAM để làm cho nó hiệu quả hơn bằng cách thêm vào bộ nhớ cache hoặc một kĩ thuật đệm trên chip DRAM.
  - Giảm tần suất truy cập bộ nhớ bằng cách kết hợp các cấu trúc bộ nhớ cache phức tạp và hiệu quả hơn giữa bộ xử lý và bộ nhớ chính.
  - Tăng băng thông kết nối giữa bộ xử lý và bộ nhớ bằng cách sử dụng các bus tốc độ cao và phân cấp bus cho bộ nhớ đệm và cơ cấu dòng dữ liệu.

# Tốc độ dữ liệu của các thiết bị I/O điển hình



## c. Cải tiến kiến trúc và tổ chức Chip

- Tăng tốc độ phần cứng của bộ vi xử lý
  - Cơ bản là do thu hẹp kích thước các cổng logic
    - Nhiều cổng hơn, đóng gói chặt chẽ hơn, tăng tốc độ đồng hồ
- Tăng kích thước và tốc độ bộ nhớ đệm (cache)
  - Dành một phần của chip vi xử lý cho bộ nhớ đệm
    - Thời gian truy cập cache giảm đáng kể
- Thay đổi cấu trúc và tổ chức bộ vi xử lý
  - Mục đích: Tốc độ thực hiện lệnh tăng mạnh
  - Liên quan đến xử lý song song



# Vấn đề liên quan đến việc tăng tốc độ đồng hồ và mật độ cổng logic

- Tiêu thụ điện năng
  - Tăng khi mật độ cổng logic và tốc độ đồng hồ tăng
  - Khó khăn trong vấn đề tản nhiệt
- Trễ RC (Resistance – điện trở và Capacitance – điện dung)
  - Tốc độ của dòng electron bị giới hạn bởi điện dung và điện trở (RC) của vật liệu chế tạo đường dây kết nối chúng
  - Trễ tăng khi RC tăng
  - Dây kết nối mỏng hơn sẽ tăng thêm điện trở
  - Dây đặt gần nhau hơn thì làm tăng điện dung
- Trễ bộ nhớ
  - Tốc độ bộ nhớ thường chậm hơn tốc độ bộ xử lý

# Chương 2: Lịch sử phát triển của máy tính và hiệu năng

1. Sơ lược lịch sử phát triển máy tính
2. Các đặc tính thiết kế máy tính
- 3. Chip đa nhân**
4. Kiến trúc x86
5. Hệ thống nhúng và ARM
6. Đánh giá hiệu suất máy

### 3. Chip đa nhân

- Việc sử dụng nhiều bộ xử lý trên một chip (multicore - đa nhân/đa lõi) cho phép tăng hiệu suất cho máy mà không cần tăng tốc độ đồng hồ.
- Chiến lược: sử dụng hai bộ xử lý đơn giản trên 1 chip thay vì một bộ xử lý phức tạp
  - Với nhiều bộ xử lý thì sẽ cần bộ nhớ cache lớn hơn
  - Bộ nhớ cache lớn hơn cần phải được chia thành hai hoặc ba cấp cache trên một chip

# Đa nhân tích hợp (MIC) Đơn vị xử lý đồ họa (GPU)

## Đa lõi tích hợp (MIC-many integrated core)

- Bước nhảy vọt về hiệu suất đặt ra thử thách để phát triển những phần mềm để khai thác hết các tính năng của lõi xử lý đa nhân.
- MIC gắn với một tập hợp các *bộ xử lý đa năng giống nhau* trên một con chip.

## Đơn vị xử lý đồ họa (GPU-graphics processing unit)

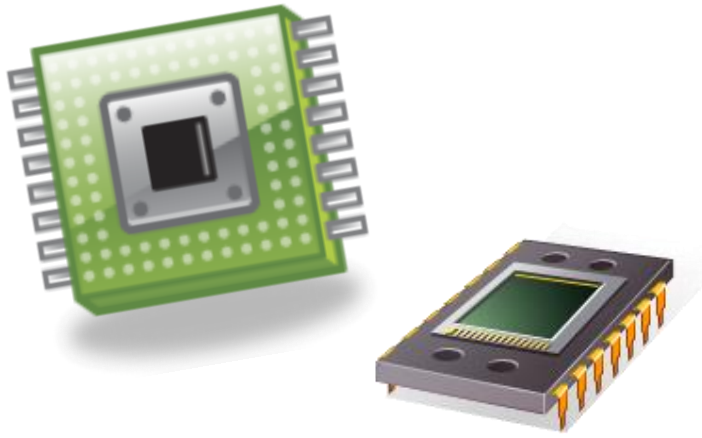
- Là lõi được thiết kế để thi hành các thao tác song song trên dữ liệu đồ họa.
- Thông thường GPU nằm trên card màn hình rời, nó được sử dụng để mã hoá và giải mã đồ hoạ 2D và 3D cũng như xử lý video

# Chương 2: Lịch sử phát triển của máy tính và hiệu năng

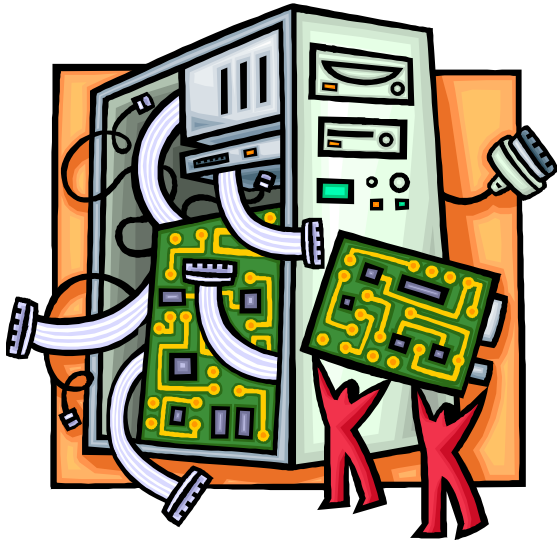
1. Sơ lược lịch sử phát triển máy tính
2. Các đặc tính thiết kế máy tính
3. Chip đa nhân
- 4. Kiến trúc x86**
5. Hệ thống nhúng và ARM
6. Đánh giá hiệu suất máy

## 4. Kiến trúc x86

- **Kiến trúc x86** là kiến trúc phổ biến, được phát triển trong nhiều năm
  - x86 được xây dựng dựa trên kiến trúc *máy tính tập lệnh phức tạp* (*Complex instruction set computers - CISCs*)
  - Được sản xuất và đưa ra thị trường bởi hãng Intel (hãng đứng thứ nhất về sản xuất VXL)



## Tiến trình phát triển của dòng x86



### ■ 8080

- Là vi xử lý đa năng đầu tiên
- máy 8-bit với đường dữ liệu tới bộ nhớ 8-bit
- Được sử dụng trên máy tính cá nhân đầu tiên (Altair)

### ■ 8086

- Máy 16-bit
- Sử dụng cache cho lệnh, hoặc hàng đợi
- Xuất hiện lần đầu trên kiến trúc dòng x86

### ■ 8088

- Sử dụng cho máy tính cá nhân IBM thế hệ đầu tiên

### ■ 80286

- Mở rộng của 8086, cho phép định địa chỉ 16 MB bộ nhớ thay vì chỉ 1MB

### ■ 80386

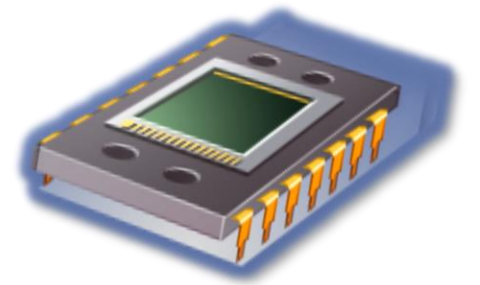
- Máy 32 bit đầu tiên của Intel
- Bộ xử lý Intel đầu tiên hỗ trợ xử lý đa nhiệm (thực hiện nhiều chương trình tại một thời điểm)

### ■ 80486

- Kỹ thuật bộ nhớ cache phức tạp hơn và cấu trúc lệnh pipelining
- Tích hợp sẵn bộ đồng xử lý toán học

# Phát triển của dòng x86

## - Pentium



Pentium	Pentium Pro	Pentium II	Pentium III	Pentium 4
<ul style="list-style-type: none"><li>• Siêu vô hướng</li><li>• Nhiều lệnh được xử lý song song</li></ul>	<ul style="list-style-type: none"><li>• Siêu vô hướng</li><li>• Dự đoán rẽ nhánh</li><li>• Phân tích dòng dữ liệu</li><li>• Thi hành lệnh theo suy đoán</li></ul>	<ul style="list-style-type: none"><li>• Thiết kế đặc biệt để xử lý video, âm thanh và dữ liệu đồ họa</li></ul>	<ul style="list-style-type: none"><li>• Thêm vào các lệnh về dấu chấm động để hỗ trợ các phần mềm đồ họa 3D</li></ul>	<ul style="list-style-type: none"><li>• Thêm các lệnh dấu chấm động và những cải tiến khác cho đa phương tiện</li></ul>



# Phát triển của dòng x86 (tiếp)



- Core
  - Vi xử lý Intel x86 đầu tiên có dual core – tức là thực hiện hai bộ xử lý trên một chip đơn.
- Core 2
  - Mở rộng kiến trúc lên 64 bit
    - Core2 Quad: 4 nhân
    - Gần đây có thể xây dựng tới 10 bộ xử lý trên 1 chip

# Chương 2: Lịch sử phát triển của máy tính và hiệu năng

1. Sơ lược lịch sử phát triển máy tính
2. Các đặc tính thiết kế máy tính
3. Chip đa nhân
4. Kiến trúc x86
- 5. Hệ thống nhúng và ARM**
6. Đánh giá hiệu suất máy

# Hệ thống nhúng

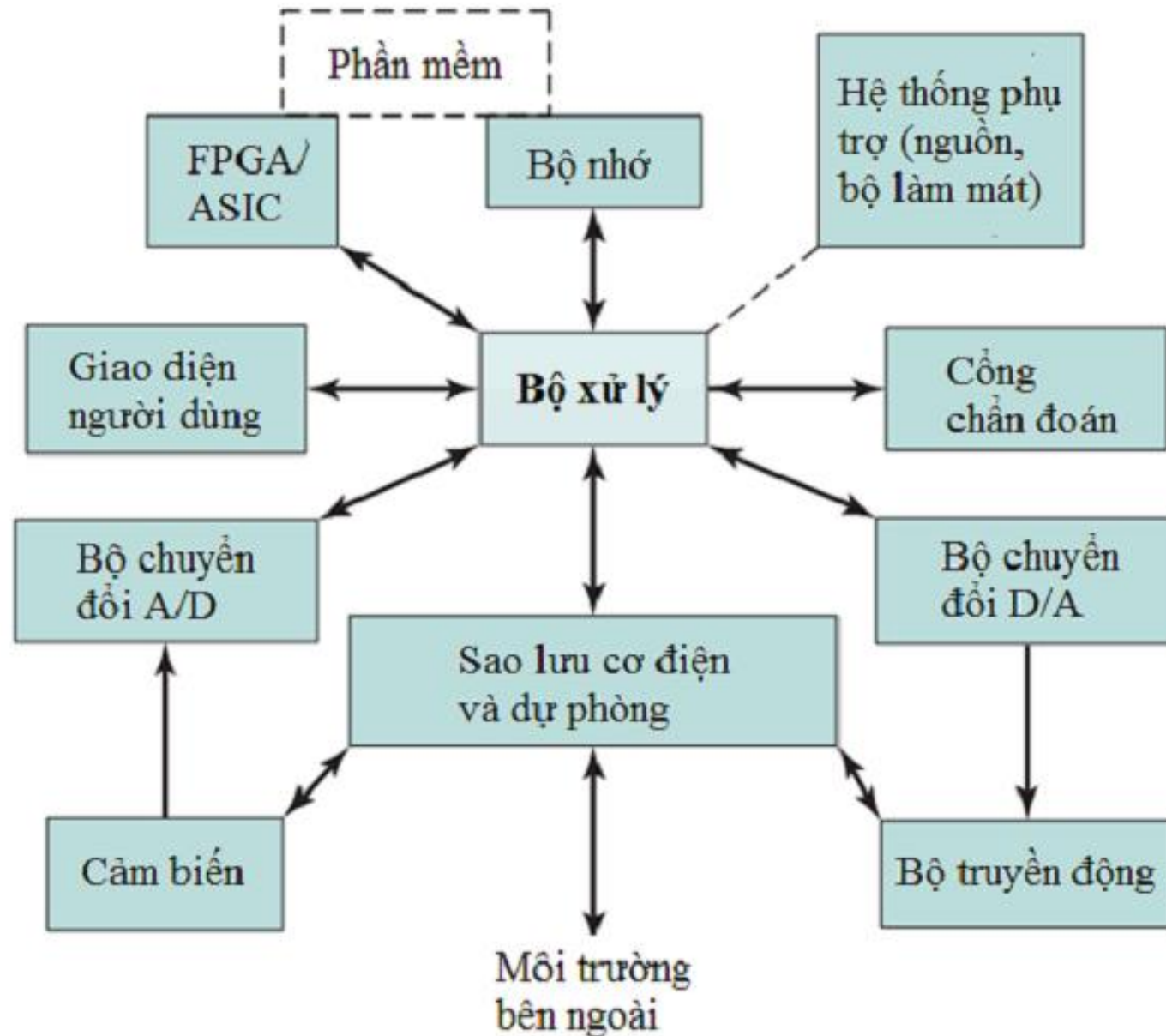
- Khái niệm chung:

“Là sự kết hợp của cả phần cứng và phần mềm máy tính, có thể kèm thêm một số kĩ thuật hoặc các phần khác, thiết kế để thi hành **một số chức năng chuyên dụng**. Trong nhiều trường hợp, hệ thống nhúng là một phần của một hệ thống lớn hơn, ví dụ như một hệ thống chống bó cứng phanh trong ô tô.”

# Ví dụ về các hệ thống nhúng

Thị trường	Thiết bị nhúng
Công nghiệp ô tô	Hệ thống đánh lửa Điều khiển động cơ Hệ thống phanh
Điện tử tiêu dùng	Tivi kỹ thuật số và tương tự Set-top box (DVD, VCR, hộp cáp) Thiết bị số hỗ trợ cá nhân (PDA) Thiết bị nhà bếp (tủ lạnh, lò nướng, lò vi sóng) Ô tô Đồ chơi/trò chơi Điện thoại/điện thoại di động/máy nhắn tin Máy ảnh Hệ thống định vị toàn cầu
Điều khiển công nghiệp	Robot và hệ thống điều khiển cho sản xuất Cảm biến
Y học	Bơm tiêm truyền Máy chạy thận Thiết bị bộ phận giả Màn hình theo dõi nhịp tim
Tự động hoá văn phòng	Máy fax Máy photocopy Máy in Màn hình Máy scan

# Tổ chức tổng quát của một hệ thống nhúng



# Kiến trúc ARM (Acorn RISC Machine)

- ARM được xây dựng dựa trên kiến trúc máy tính tập lệnh rút gọn (RISC-Reduced instruction set computer).
- Tốc độ chip nhanh, nhỏ gọn và tiết kiệm điện.
- ARM được sử dụng chủ yếu trong các hệ thống nhúng.
- Được sử dụng rộng rãi cho PDA (Personal Digital Assistant) và các thiết bị cầm tay khác.
  - iPod, iPhone

# Thông số của họ ARM

**MIPS** - Millions of Instructions Per Second

Họ	Đặc điểm chính	Cache	MIPS @ MHz
ARM1	RISC 32 bit	Không	
ARM2	Nhân bản và trao đổi lệnh; Khối quản lý bộ nhớ tích hợp, bộ xử lý đồ họa và vào/ra	Không	7 MIPS @ 12 MHz
ARM3	Họ đầu tiên sử dụng cache bộ xử lý	4 kB thống nhất	12 MIPS @ 25 MHz
ARM6	Họ đầu tiên hỗ trợ địa chỉ 32 bit; đầu chấm động	4 kB thống nhất	28 MIPS @ 33 MHz
ARM7	SoC tích hợp	8 kB thống nhất	60 MIPS @ 60 MHz
ARM8	Pipeline 5 giai đoạn; dự đoán rẽ nhánh tĩnh	8 kB thống nhất	84 MIPS @ 72 MHz
ARM9		16 kB/16 kB	300 MIPS @ 300 MHz
ARM9E	Lệnh DSP nâng cao	16 kB/16 kB	220 MIPS @ 200 MHz
ARM10E	Pipeline 6 giai đoạn	32 kB/32 kB	
ARM11	Pipeline 9 giai đoạn	Biến đổi	740 MIPS @ 665 MHz
Cortex	Pipeline siêu vô hướng 13 giai đoạn	Biến đổi	2000 MIPS @ 1 GHz
XScale	Bộ xử lý ứng dụng; Pipeline 7 giai đoạn	32 kB/32 kB L1 512 kB L2	1000 MIPS @ 1.25 GHz

# Chương 2: Lịch sử phát triển của máy tính và hiệu năng

1. Sơ lược lịch sử phát triển máy tính
2. Các đặc tính thiết kế máy tính
3. Chip đa nhân
4. Kiến trúc x86
5. Hệ thống nhúng và ARM
- 6. Đánh giá hiệu suất máy**



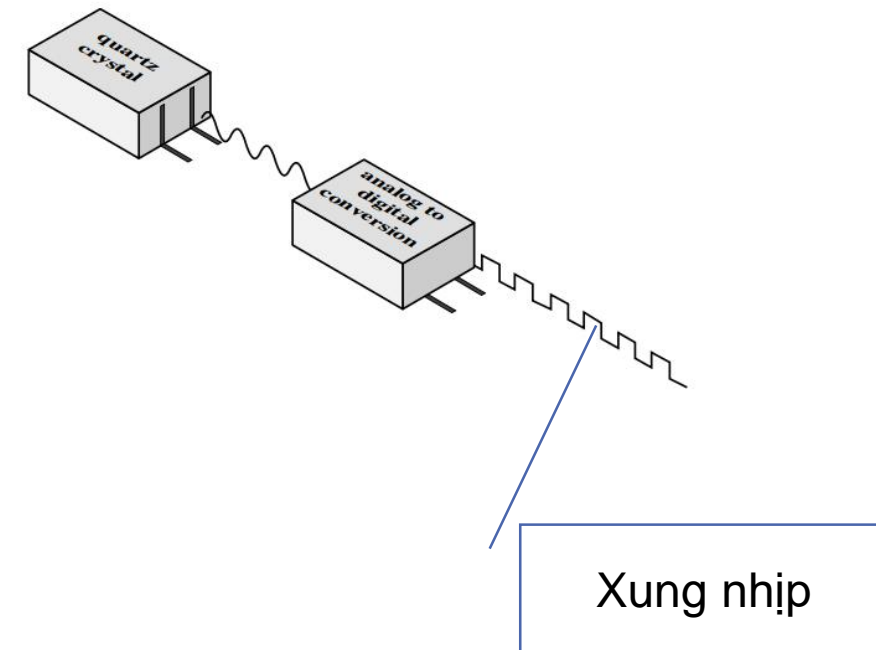
# 6. Đánh giá hiệu suất máy

## ▪ Tốc độ của bộ xử lý

- Số lệnh được thực hiện trong 1 giây (**MIPS** - Million of Instructions per Second)
- Khó đánh giá chính xác

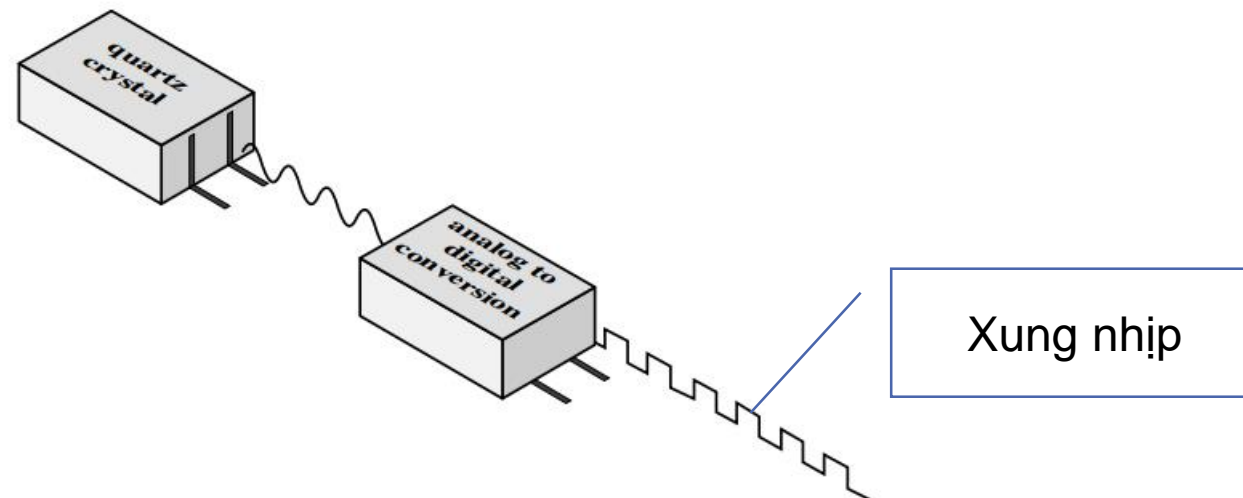
## ▪ Bộ xử lý hoạt động theo một xung nhịp (Clock) được tạo ra từ đồng hồ hệ thống.

- Tốc độ của bộ xử lý được đánh giá gián tiếp thông qua tần số của xung nhịp



# Đồng hồ hệ thống

- Tốc độ đồng hồ (**clock speed/clock rate**): số dao động/s, kí hiệu là:  $f$
- Chu kỳ xung nhịp (**cycle time**):  $\tau$



# Các yếu tố hiệu suất máy và thuộc tính hệ thống

- Thời gian để xử lý một chương trình:

$$T = I_c \times [p + (m \times k)] \times \tau$$

Các hệ số hiệu suất:

- $I_c$ : Số lượng lệnh máy được thực thi của một chương trình
- $\tau$ : Chu kỳ xung nhịp
- $p$ : số chu kỳ bộ xử lý cần thiết để giải mã và thực hiện lệnh
- $m$ : số lượng tham chiếu bộ nhớ cần thiết,
- $k$ : tỷ số giữa thời gian chu kỳ bộ nhớ và thời gian chu kỳ bộ xử lý.

# Các yếu tố hiệu suất máy và thuộc tính hệ thống (tiếp)

	$I_c$	$p$	$m$	$k$	$\tau$
Instruction set architecture	X	X			
Compiler technology	X	X	X		
Processor implementation		X			X
Cache and memory hierarchy				X	X

Dấu X trong ô biểu thị thuộc tính hệ thống ảnh hưởng đến hệ số hiệu suất.

# Các yếu tố hiệu suất máy và thuộc tính hệ thống (tiếp)

Tốc độ của bộ xử lý:

$$\text{MIPS rate} = \frac{I_c}{T \times 10^6} = \frac{f}{CPI \times 10^6} \quad (2.3)$$

*CPI* là số chu kỳ trung bình cho mỗi lệnh của một chương trình

# Tổng kết chương

- Máy tính thế hệ thứ nhất
  - Ống chân không
- Máy tính thế hệ thứ hai
  - Ống bán dẫn Transistors
- Máy tính thế hệ thứ ba trở đi
  - Mạch tích hợp
- Thiết kế hiệu suất
  - Tốc độ vi xử lý
  - Cân bằng hiệu năng
  - Kiến trúc và tổ chức chip
- Đa nhân
- MICs
- GPUs
- Intel x86
- Hệ thống nhúng và ARM
- Đánh giá hiệu suất máy
  - Xung đồng hồ và số lệnh trên giây

# Câu hỏi ôn tập

1. Khái niệm chương trình lưu trữ là gì?
2. Kể tên bốn thành phần chính của các máy tính IAS.
3. Nêu các đặc điểm chính của máy IAS.
4. Nêu chức năng của một số thanh ghi trong máy tính IAS: Memory buffer register (MBR), Memory address register (MAR), Instruction register (IR), Instruction buffer register (IBR), Program counter (PC), Accumulator (AC) and multiplier quotient (MQ).
5. Trình bày luật Moore.
6. Kể tên hai thành phần cơ bản cấu tạo nên máy tính số.
7. Liệt kê và giải thích các đặc điểm chính của một họ máy tính.
8. Ba yếu tố chính khi thiết kế hiệu suất (performance) của hệ thống máy tính là gì?
9. Liệt kê các thuộc tính hệ thống ảnh hưởng đến hệ số hiệu suất của máy tính.

Hình ảnh và nội dung trong bài giảng này tham khảo từ cuốn sách và slide bài giảng “Computer Organization and Architecture”, 10th Edition, của tác giả William Stallings.