

符合电路

Xuan yi, 复旦大学核科学与技术系

摘要: 本实验利用示波器观察并验证了 CAKE713 符（反符）合电路的输出波形，验证了一些参数设置下符合电路的真值情况。本实验还利用示波器和定标器测量了理论和实际符合分辨时间，测量结果表明理论分辨时间几乎总是偏小。

关键词: 符合测量 符合分辨时间

一、引言

符合测量是核物理和粒子物理中一项极其重要的技术，该技术利用两个事件脉冲之间的时间重合区分是否两事件是否同时发生，是判断两个脉冲是否是同一次放射导致的重要标准。本实验利用信号发生器产生周期信号，用示波器观察符合电路的输出波形验证符合电路的工作原理，并用示波器和定标器测量了符合分辨时间。

二、实验目的

深入了解 CAKE713 符合、反符合电路的工作原理，熟悉其逻辑功能。

三、实验原理

符合测量是核物理和粒子物理中一项极其重要的技术，符合电路一般具有两个以上的输入端，每一个输入端都称为一个符合道。对于 N 道符合电路，当它们都有输入（输入为逻辑 1）时，才会有输出。也就是说，符合电路本质上是一个与门。但是和普通电子学不同的是，符合测量要求这个与门的时间特性足够好。

多道符合电路中通常有一项是反符合项，该项是在输入符合门（与门）时先经过了一个非门。这样只有当这项没有输入时，其它门满足符合调节则产生符合输出。如果该路有输入，则输入到符合门中的是逻辑 0，符合门被锁定到逻辑 0，无法产生输出。

CAKE713 符合电路，图1是其的原理框图。其主要技术特征是：

- 输入信号: 极性 “+”，幅度 1 V；
- 输出信号: 极性 “+”，幅度 2 ~ 5 V，宽度 0.3 μ s；
- 符合输入成形宽度 0.2 ~ 5 μ s 连续可；

- 反符合输入成形宽度 $0.2 \sim 10\mu\text{s}$ 连续可调；
- 延迟时间 $0.2 \sim 5\mu\text{s}$ 连续可调。

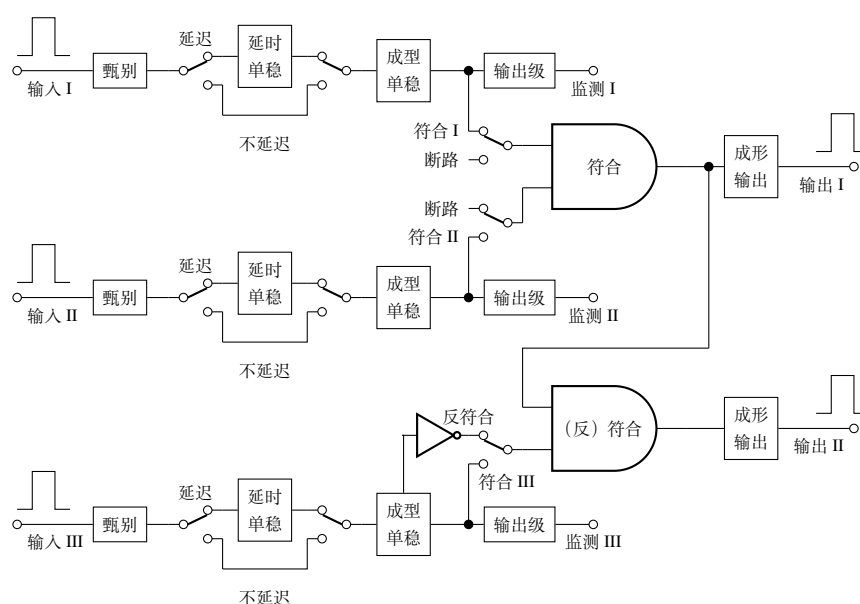


图 1 CAKE713 符合、反符合电路原理框图

图1中符合、反符合逻辑均由两端与门来完成，对于符合门 G_1 ，它可以工作在输入 I 和输入 II 两道符合方式，只有当输入 I 和输入 II 同时有正脉冲时，才有脉冲输出，否则无脉冲输出：若处于断开状态，则只允许其中一道通过。对于符（反符）合门 G_2 ，可以选择符合和反符合两种工作方式，若工作于反符合，当反符合输入端有信号时被关闭，无脉冲输出。当没有反符合信号时，符合信号可以通过，但要注意反符合成形宽度要略大于符合输入成形宽度，符合延时要略大于反符合道延时，以保证可靠的反符合。各道输入信号都分别经过甄别延时，成形加到符合（反符合）门输入端，它们的输出又加了适当的成形电路。其中甄别器采用了施密特电路，阈值固定在 1V 左右。延迟成形单稳和成形输出极均是由与非门 (T063B) 组成微分型单稳电路，其输出脉宽基本上由 RC 充电时间常数决定，可以很方便实现延时时间、成形宽度的调节。

慢符合电路的分辨时间，可以用脉冲产生器测量，分辨时间较短时，用电缆测量比较准确，本实验只用信号发生器产生的脉冲进行测量。

四、实验装置

- MSO2202 数字示波器 1 台
- DG4102 信号发生器 1 台
- CAKE713 符（反符）合电路 1 台

- CAKE211 定标器 1 台
- BNC 同轴电缆 1 米 2 根
- BNC 同轴电缆 0.4 米 4 根
- BNC 三通 2 个

五、实验过程

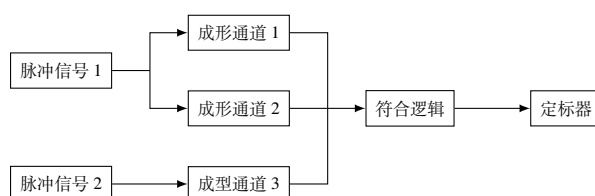


图 2 符合测量实验电路图

Step1: 按照图2连接电路，信号发生器两路产生周期为 $360\mu\text{s}$ ，幅度为 $0\sim 5\text{V}$ 的方波，设置为相同的相位。各个成形通道不设置延时。

Step2: 是用示波器观察记录满足符合或反符合条件后的输出 I 和输出 II 的波形。

Step3: 使用信号发生器设置通道 2 相对于通道 1 的延迟分别为 $0\mu\text{s}$ 和 $15\mu\text{s}$ ，按照表1记录输出波形，列出电路逻辑真值表。

Step4: 测量电子学符合分辨时间

1. 考虑旋钮的偏差，使用示波器对延时旋钮定标，绘制刻度-延时曲线；
2. 设置符合成形时间为 $0.5, 1, 2, 3, 4\mu\text{s}$ ：
 - (a) 利用示波器测量监测 I 和监测 II 的信号宽度，计算理论符合分辨时间；
 - (b) 调节延时旋钮利用定标器绘制电子学符合曲线。

六、实验结果和分析

6.1 符合、反符合输出波形

实验中设置信号发生器两道保持同相位输出，符合电路设置无延迟，输入 III 分别设置为“符合”和“反符合”，得到的波形如图3和4所示。

观察到符合电路的输出幅度介于 5V 和 6V 之间，脉冲宽度约为 $0.5\mu\text{s}$ 。

表 1 符合、反符合电路逻辑关系表

工作方式	选择开光位置			输出 I	输出 II
	I 道	II 道	III 道		
I、II 两道符合	符合	符合	反符合		
I、III 两道符合	符合	断路	符合		
II、III 两道符合	断路	符合	符合		
I、II、III 三道符合	符合	符合	符合		
I、III 反符合	符合	断路	反符合		
II、III 反符合	断路	符合	反符合		
I、II 符合；III 反符合	符合	符合	反符合		

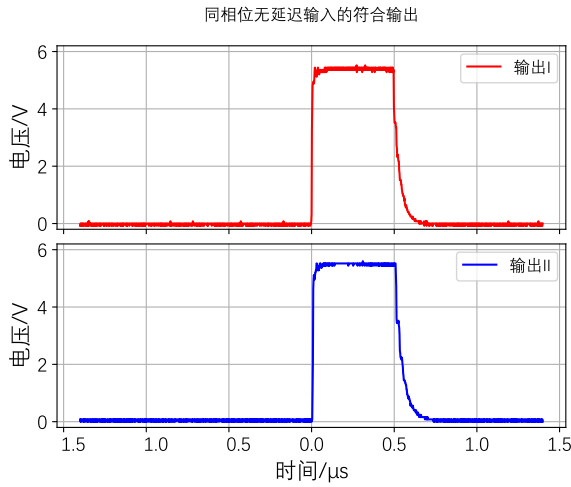


图 3 输入 III 选择“符合”

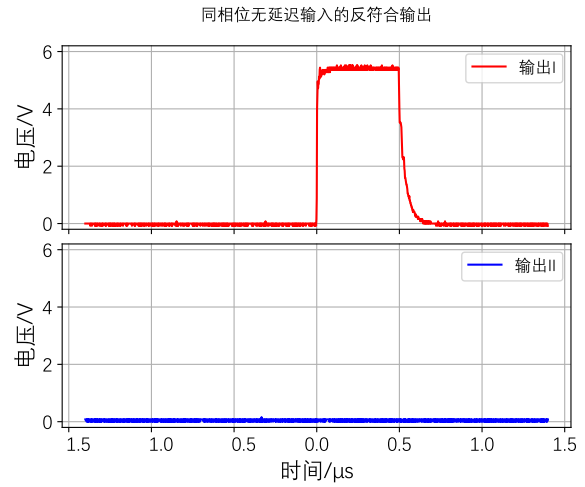


图 4 输入 III 选择“反符合”

符合电路的三个输入道的输入相等，故输入 I 和输入 II 总是符合，输出 I 总是逻辑真。当输入 III 设置为“符合”时，三道符合，输出 II 为逻辑真；若设置为反符合，则当 I 和 II 符合的时间段内输入 III 恰好为正，故符合信号被成功反符合，输出 III 为逻辑假。

6.2 七种工作方式的逻辑真值表

如第五节所述，考虑分别设置图1中的脉冲信号 2 相对于脉冲信号 1 滞后 $0\mu\text{s}$ 和 $15\mu\text{s}$ 。记录七种工作方式（参考表1）下的输出真值如表2。

观察到不论何种条件，输入 I 和输入 II 总是完全一致，所以输出 I 总是为“1”，说明 CAKE713 符（反符）合电路在通道选择为“断”的条件下，符合门会直接按照余下输入的真值状态输出。

相对延迟设为 $0\mu\text{s}$ 时，如果输入 III 选择“反符合”则会消除掉输入 I 和输入 II 的符合信号，所以导致输出为“0”；相对延迟设置为 $15\mu\text{s}$ 时，则情况恰好反过来了，由于延迟的影响，在输入 I 和输入 II 的信号的成型时间内，输入 III 在（反）符合门的输入总是“0”，所以结果恰好和延迟 $0\mu\text{s}$ 的相反。

表2 符合、反符合电路逻辑关系表

工作方式	选择开光位置			延迟 0 μs		延迟 15 μs	
	I 道	II 道	III 道	输出 I	输出 II	输出 I	输出 II
I、II 两道符合	符合	符合	反符合	1	0	1	1
I、III 两道符合	符合	断路	符合	1	1	1	0
II、III 两道符合	断路	符合	符合	1	1	1	0
I、II、III 三道符合	符合	符合	符合	1	1	1	0
I、III 反符合	符合	断路	反符合	1	0	1	1
II、III 反符合	断路	符合	反符合	1	0	1	1
I、II 符合；III 反符合	符合	符合	反符合	1	0	1	1

6.3 电子学符合分辨时间的测量

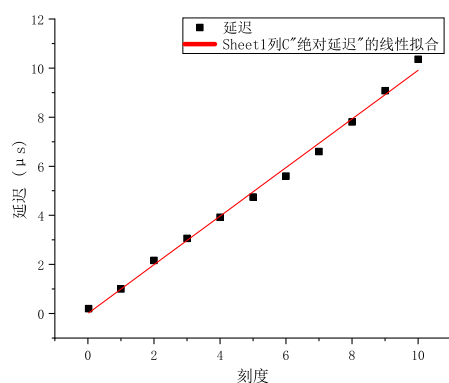
6.3.1 延迟刻度定标结果

使用示波器观察不同延迟刻度下的实际延迟时间，做刻度-时间的线性拟合，结果如图5所示，拟合参数的结果为

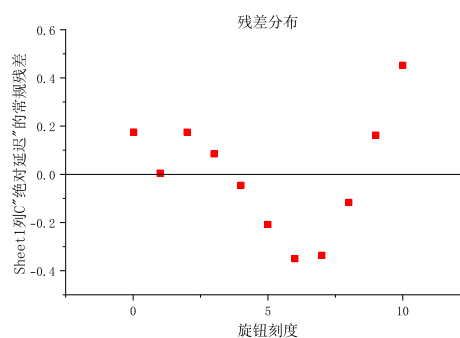
$$\text{斜率 } k = (0.99 \pm 0.03) \mu\text{s}$$

$$\text{截距 } b = (0.00 \pm 0.14) \mu\text{s}$$

从残差图中可以看出，线性拟合的误差不超过 $0.6 \mu\text{s}$ 。实际在测量电子学符合曲线时，是利用曲线上升沿和下降沿的差值，故误差只和斜率有关，相对误差约为 3%。



(a) 线性拟合效果



(b) 拟合的残差分布

图5 延迟刻度定标

6.3.2 符合分辨时间的测量

利用定标结果的斜率和实验数据，计算通过定标器测量的实际符合分辨时间并和用脉宽平均值计算的理论符合分辨时间比较，结果如下

表 3 符合分辨时间的测量结果

成型时间 (μs)	0.5	1	2	3	4
测量参数 (μs)					
理论符合分辨时间	0.516	1.027	1.965	3.020	4.010
实际符合分辨时间	0.57	1.15	2.11	3.10	3.99

结果表明，理论符合分辨时间和实际符合分辨时间接近，但是总是偏小。这可能是因为成型得到的脉冲信号的下降沿存在一定的尾部导致的。而最后一个数据不符合这个规律，这可能是因为此时实际符合分辨时间具有 3% 的误差导致的。

七、实验结论

- 利用示波器验证了 CAKE713 符（反符）合电路的工作原理
- 分别利用示波器和定标器测量理论符合分辨时间和实际符合分辨时间，发现二者总是接近的，但理论符合分辨实际总是偏小。