



PCB 封装命名规范



起草单位	立创商城
起草部门	工程部
起草人	肖国栋

2019-1-28

深圳市立创电子商务有限公司
深圳市福田区商报路 7 号天健创业大厦五楼

目录

1. 电阻、电容、电感类命名规范	2
1.1. 贴片电阻、电容、电感.....	2
1.2. 可调电阻器（插装电位器和 SMD 贴装电位器）	2
1.3. 轴向电阻、插装电容、插装电感或磁珠.....	3
2. 半导体类命名规范	5
2.1. 小外形晶体管封装 (Small Outline Transistor)	5
2.2. 小外形封装 (Small Outline Package)	6
2.3. 双列直插封装 (Dual-In-Line Components)	7
2.4. 四边扁平封装 (Quad Flat Pack).....	7
2.5. 栅格阵列（球形栅格阵列、针形栅格阵列、矩栅阵列、圆柱栅格阵列）	7
2.6. 无引脚芯片载体 (Leadless Chip carrier)	8
2.7. 四侧无引脚扁平封装 (Quad Flat No-lead)	8
2.8. 发光二极管 (LED)	9
3. 其它封装形式的半导体器件	9
3.1. 标准封装的半导体器件.....	9
3.2. 非标准封装的半导体器件.....	10
4. 晶体振荡器命名规范	10
5. 接插件类命名规范	10
6. 其它分立器件 PCB 封装命名规范	10
※PCB 封装命名规范注解	11

1. 电阻、电容、电感类命名规范

1.1. 贴片电阻、电容、电感

1.1.1. 标准贴片电阻类、电容类、电感类

命名方式见表 1-1:

表 1-1

器件类型	简称	命名方法
电阻类	RES	R_封装 (如: R_0402)
电容类	CAP	C_封装 (如: C_0603)
电感类/磁珠	IND	L/BEAD_封装 (如: L_0805)

1.1.2. 非标准贴片电阻类、电容类、电感类

命名方式见表 1-2:

表 1-2

器件类型	简称	命名方法 (单位缺省为 mm)
电阻类	RES	R_长 (BL) x 宽 (BW) x 高 (H)
电容类	CAP	C_长 (BL) x 宽 (BW) x 高 (H)
电感类/磁珠	IND	L/BEAD_长 (BL) x 宽 (BW) x 高 (H)

1.1.3. 标准封装的 SMD 排阻、电容排

命名格式: RESCA/CAPCA(Q)q(S)_(H)p(P)

说明:

(1) RESCA、CAPCA 分别为排阻 Resistors Chip Array 和电容排 Capacitors Chip Array 的缩写。

(2) 单位缺省为公制单位 mm。

(3) Q 表示排阻/电容排引脚总数。

(4) S 表示标准的尺寸, 例如 0402、0603、0805。

(5) H 表示排阻/电容排封装的最大高度。

(6) P 表示相邻引脚的间距。

例如: RESCA8q0603_0.5p0.8 表示引脚总数为 8, 尺寸为 0603, 高度为 0.5mm, 相邻引脚间距为 0.8mm 的排阻。

1.1.4. 非标准封装的 SMD 排阻、电容排

命名格式: RESCA/CAPCA(Q)q(BL)x(BW)x(H)p(P)

说明:

(1) 单位缺省为公制单位 mm。

(2) Q 表示排阻/电容排的引脚总数。

(3) BL 表示排阻/电容排封装长度。BL 取标称值; 若无标称值, 取平均值。

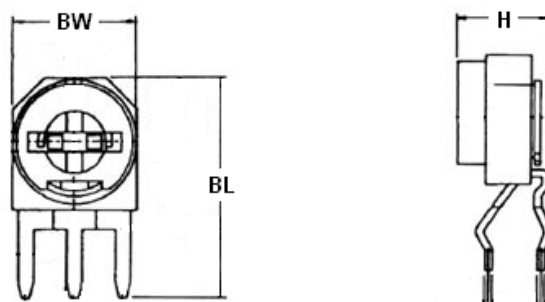
(4) BW 表示排阻/电容排封装宽度。BW 取标称值; 若无标称值, 取平均值。

(5) H 表示排阻/电容排封装的最大高度。

(6) P 表示相邻引脚之间的间距。

例如: CAPCA10q2.5x1.25x0.7p0.5 表示引脚总数为 10, 长×宽×高为 2.5mm×1.25mm×0.7mm, 相邻引脚间距为 0.5mm 的电容排。

1.2. 可调电阻器 (插装电位器和 SMD 贴装电位器)

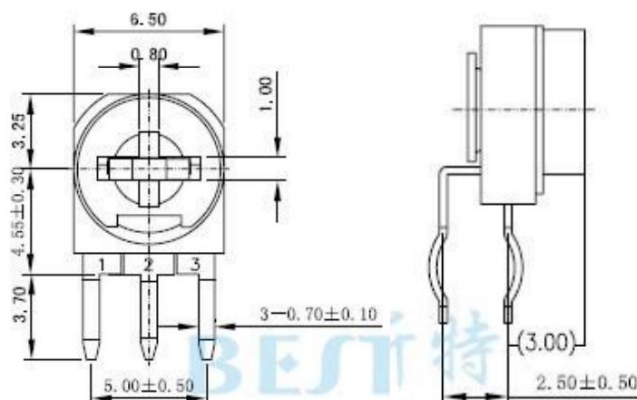


命名格式: RESV (Q) q (V/H) _ (BL) x (BW) x (H) p (P)

说明:

- (1) 单位缺省为公制单位mm。
- (2) Q 表示电位器的管脚数。
- (3) V 表示垂直PCB安装, H 表示平行于PCB安装。
- (4) BL 表示电位器封装长度尺寸。BL取标称值;若无标称值,取平均值。
- (5) BW 表示电位器封装宽度尺寸。BW取标称值;若无标称值,取平均值。
- (6) H 表示电位器封装的最大高度。
- (7) P 表示相邻引脚之间的间距。

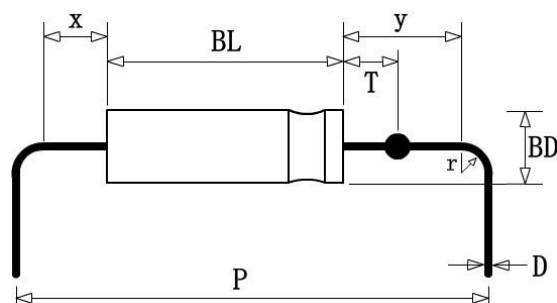
例如: RESV3qH_11.5x6.5x6p2.5表示脚距2.5mm, 长×宽×高为11.5mm×6.5mm×6mm含有3个pin平行安装的可调电阻器。



1.3. 轴向电阻、插装电容、插装电感或磁珠

1.3.1. 横向整形轴向电阻

轴向电阻有横向和纵向整形, 考虑到通用性, 只讨论横向整形, 如下图:



命名格式: RESA (D) d (BL) x (BD) x (BD) p (P)

说明:

- (1) 单位缺省为公制单位mm。
- (2) D 表示通孔焊盘的内径。

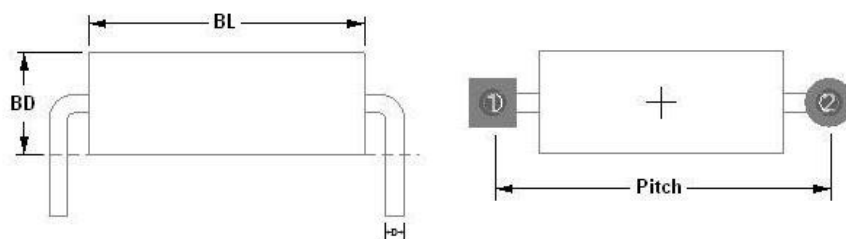
(3) BL 表示轴向电阻主体的长度。BL取标称值；若无标称值，取平均值。

(4) BD 表示轴向电阻主体的直径或宽度。BD取最大值。

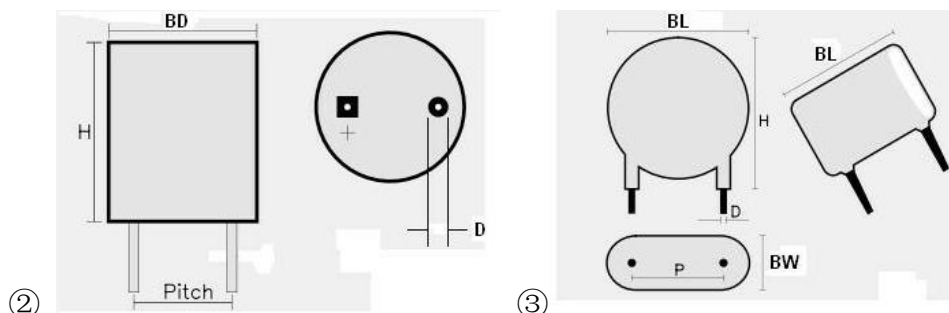
(5) P 表示整形后两个焊盘之间的间距。

例如：RESA2.3d3.7x2.2x2.2p12.5表示轴向电阻安装焊盘间距为12.5mm，焊盘内径为2.3mm，主体长度典型值为3.7mm，主体直径最大值为2.2mm的轴向电阻。

1.3.2. 插装电容



① 直插独石电容



命名格式：CAP (D) d (BL) x (BD) p (P) ——①

CAP (D) d (BD) x (H) p (P) ——②

CAP (D) d (BL) x (BW) x (H) p (P) ——③

说明：

(1) 单位缺省为公制单位mm。

(2) D 表示通孔焊盘的内径。

(3) BL 表示轴向电容主体长度。BL取标称值；若无标称值，取平均值。

(4) BD 表示轴向电容主体的直径或宽度。BD取最大值。

(5) BW 表示插装电容主体的厚度。BW取最大值。

(6) H 表示插装电容主体的高度。H取最大值。

(7) P 表示两个焊盘之间的间距。

例如：CAP0.42d3.3x2.2p7.5表示通孔焊盘内径为0.42mm，主体长度为3.3mm，主体直径为2.2mm，引脚间距为7.5mm的插装电容。

CAP0.5d6.8x12.5p2.5表示通孔焊盘内径为0.5mm，主体直径为6.8mm，高度为12.5mm，引脚间距为2.5mm的插装电容。

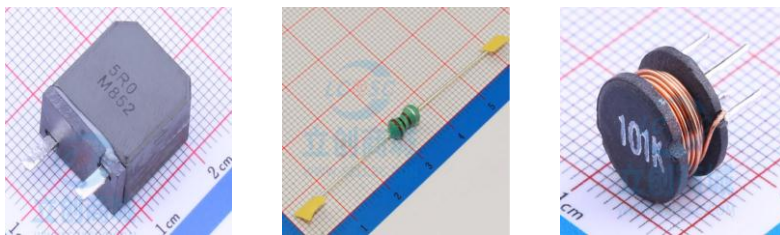
CAP0.5d4x2.5x5.5p2.5表示通孔焊盘内径为0.5mm，主体长度为4mm，主体厚度为2.5mm，高度为5.5mm，引脚间距为2.5mm的插装电容。

1.3.3. 插装电感或磁珠

命名格式：IND/BEAD (W) x (T) d (BL) x (BW) x (H)

IND/BEAD (D) d (BL) x (BW) x (H)

IND/BEAD (D) d (BD) x (H)



说明：

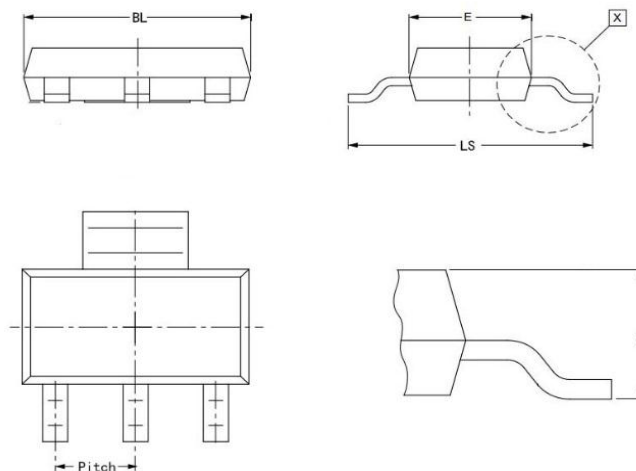
- (1) 单位缺省公制单位mm。
- (2) D 表示通孔焊盘的内径。
- (3) W 表示矩形通孔焊盘的宽度。W通常取标称值。
- (4) T 表示矩形通孔焊盘的厚度。T通常取标称值。
- (5) BL 表示电感或磁珠主体的长度。BL取最大值。
- (6) BW 表示电感或磁珠的宽度。BW通常取最大值。
- (7) BD 表示圆柱体插装电感或磁珠的直径。BD取最大值。
- (8) H 表示电感或磁珠的最大高度。对于封装体为圆柱体的轴向电感或轴向磁珠，H=BW。

例如：(C171617) IND1.75x0.6d14.5x10.1x16
 (C117734) IND0.6d15.3x7.4x17.6
 (C179640) IND0.6d10x6.5

※ 轴向二极管也适用此命名格式：DIO(D)d(BL)x(BW)x(H)p(P)

2. 半导体类命名规范

2.1. 小外形晶体管封装 (Small Outline Transistor)



命名格式：SOT(M)_(Q)q(BL)x(LS)x(H)

说明：

- (1) 单位缺省公制单位mm。
- (2) M 表示封装形式，例如SOT23-5、SOT223、SOT323等。
- (3) Q 表示引脚总数。此处的数量包括散热焊盘。
- (4) BL 表示封装体的长度。BL取标称值；若无标称值，取平均值。
- (5) LS 表示封装体左右两边引脚跨距。LS取标称值；若无标称值，取平均值。

(6) H 表示器件的最大高度。

(7) P 表示相邻引脚之间的间距。

例如：SOT-23-3_q2.9x2.43x1.05

2.2. 小外形封装 (Small Outline Package)

命名格式：

SOP/TSOP/TSSOP/SSOP/VSOP/SOIC/SOJ/SON(Q)_q(BW)x(H)p(P)_(L)

说明：

封装类型	英文	缩写
小外形封装	Small Outline Package	SOP
薄小外形封装	Thin Small Outline Package	TSOP
薄的缩小型小外形封装	Thin Shrink Small Outline Package	TSSOP
缩小型小外形封装	Shrink Small Outline Package	SSOP
甚小外形封装	Very Small Outline Package	VSOP
小外形集成电路	Small Outline Intergrated Circuit	SOIC
J 型引脚小外形集成电路	Small Outline IC, J-Leaded	SOJ
无引脚伸出小外形封装	Small Outline No - lead	SON

(1) 单位缺省为公制单位 mm。

(2) Q 表示引脚总数。

(3) BW 表示封装主体的长度。BW取标称值；若无标称值, 取平均值。

(4) H 表示封装体的最大高度。

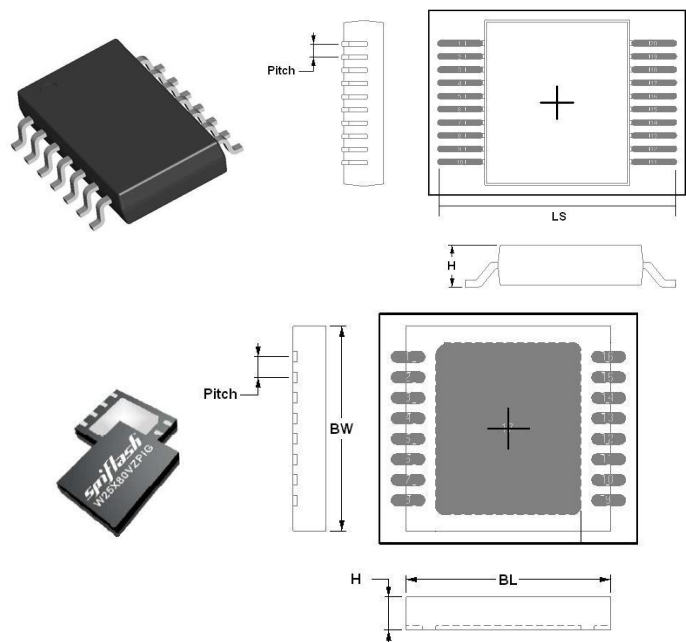
(5) P 表示相邻两个引脚之间的间距。

(6) L 表示有无焊盘。

(7) 实际制作 PCB 封装库时若遇到器件手册中有其它类小外形封装但此处未列出，则使用手册中的封装名。

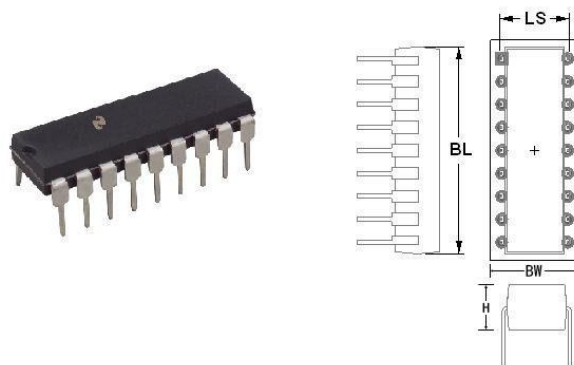
例如：SOP8_q4x1.75p1.27（无焊盘）

SOP8_q4x1.75p1.27_E（有焊盘）



2.3. 双列直插封装 (Dual-In-Line Components)

命名格式: DIP(Q) q (LS) _ (BL) x (BW) x (H) p (P)

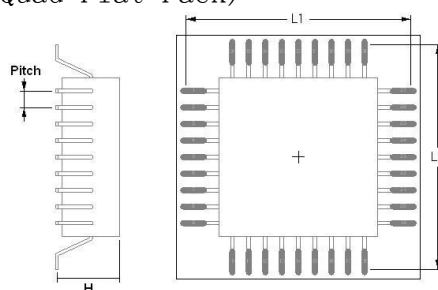


说明:

- (1) 单位缺省为公制单位mm。
- (2) Q 表示引脚总数。
- (3) LS 表示封装左右两边引脚的跨距。
- (4) BL 表示封装主体的长度。BL取标称值；若无标称值, 取平均值。
- (5) BW 表示封装主体的宽度。BW取标称值；若无标称值, 取平均值。
- (6) H 表示封装体的最大高度。
- (7) P 表示相邻两个引脚之间的间距。

例如: DIP16q7.62_19.25x6.4x4.45p2.54表示左右两边引脚跨距为7.62mm, 长×宽×高为19.25mm×6.4mm×4.45mm, 引脚间距为2.54mm的16脚dip元件

2.4. 四边扁平封装 (Quad Flat Pack)



命名格式: QFP(Q) q (L1) x (L2) x (H) p (P)

说明:

- (1) 单位缺省为公制mm。
- (2) Q 表示引脚的总数。
- (3) L1和L2分别表示左右两边引脚的跨距和上下两边引脚的跨距。
- (4) H 表示器件的最大高度。
- (5) P 表示相邻引脚之间的间距。

例如: QFP64q12x12x1.6p0.5

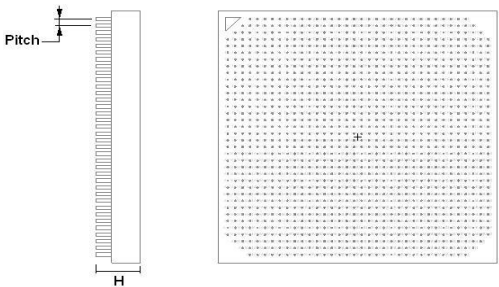
2.5. 栅格阵列 (球形栅格阵列、针形栅格阵列、矩栅阵列、圆柱栅格阵列)

命名格式: BGA/PGA/LGA/CGA(Q) q (BC) x (BR) x (H) p (P)

封装类型	英文	缩写
球形栅格阵列	Ball Grid Array	BGA
针形栅格阵列	Pin Grid Array	PGA
矩栅阵列	Land Grid Array	LGA
圆柱栅格阵列	Column Grid Array	CGA

说明:

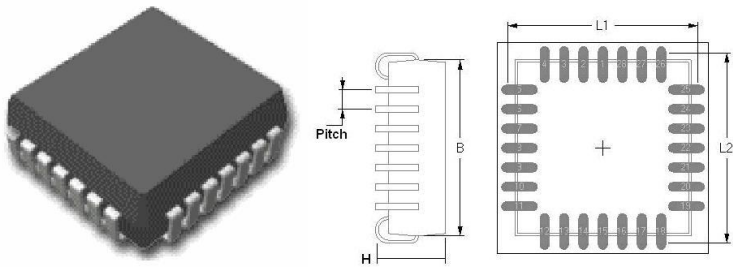
- (1) 单位缺省为公制mm。
- (2) Q 表示引脚的总数。
- (3) BC 表示封装的列数。
- (4) BR 表示封装的行数。
- (5) H 表示封装体的最大高度。
- (6) P 表示相邻引脚的间距。



例如:BGA256q16x16x1.56p1.56表示总引脚数为256,16行×16列,高度为1.56mm 引脚间距为1.56mm 的球形格栅阵列。

2.6. 无引脚芯片载体 (Leadless Chip carrier)

命名格式: LCC(Q)q(L1)x(L2)x(H)p(P)



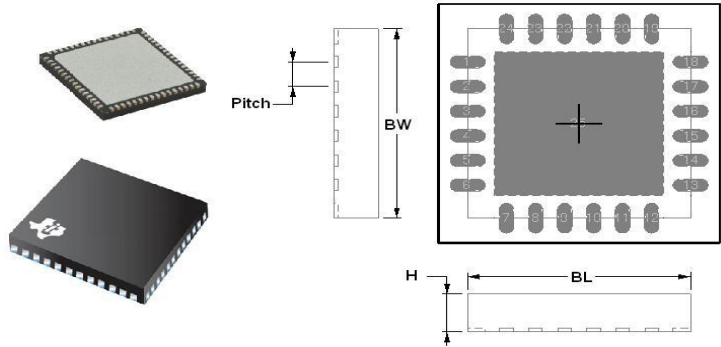
说明:

- (1) 单位缺省为公制为单位mm 。
- (2) Q 表示引脚总数。
- (3) L1和L2分别表示左右两边引脚的跨距和上下两边引脚的跨距。
- (4) H 表示器件的最大高度。
- (5) P 表示相邻引脚之间的间距。

例如: LCC44q0.69x0.69x0.18p0.61

2.7. 四侧无引脚扁平封装 (Quad Flat No-lead)

命名格式: QFN(Q)q(BL)x(BW)x(H)p(P)

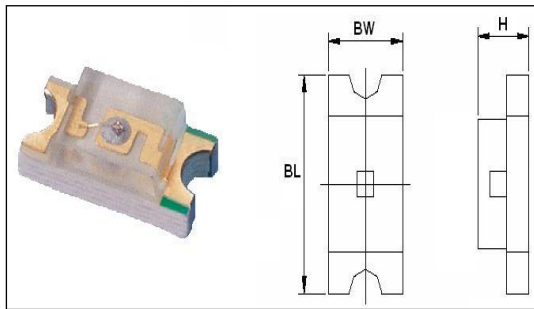


说明:

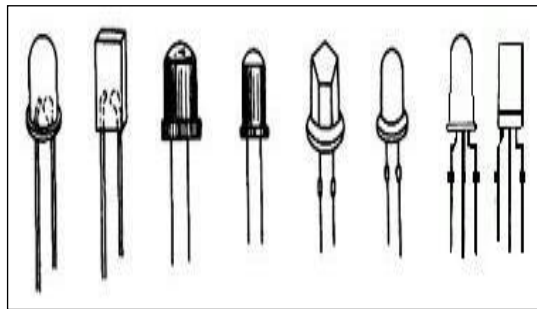
- (1) 单位缺省为公制单位mm。
- (2) Q 表示引脚的总数。
- (3) BL 表示封装体的长度。BL取标称值；若无标称值, 取平均值。
- (4) BW 表示封装体的宽度。BW取标称值；若无标称值, 取平均值。
- (5) H 表示器件的最大高度。
- (6) P 表示相邻引脚之间的间距。

例如：QFN16q4x4x0.9p0.65

2.8. 发光二极管 (LED)



片状LED



插装式LED

命名规范：片状LED命名：LEDC(Q)q(BL)x(BW)x(H)

直插LED命名：LEDTH(Q)p(P)_产品型号

其它LED命名：LED_产品型号

说明：

- (1) 单位缺省为公制单位mm。
- (2) Q 表示引脚的总数。
- (3) P 表示相邻引脚之间的间距。
- (4) BL 表示封装主体的长度。BL取标称值；若无标称值, 取平均值。
- (5) BW 表示封装主体的宽度。BW取标称值；若无标称值, 取平均值。
- (6) H 表示封装体的最大高度。

例如：LEDC4q1.6x1.5x1

LEDTH3p2.54_5ARG9HWB

LED_TJ-S2005SW9TGLC7K-A5

3. 其它封装形式的半导体器件

3.1. 标准封装的半导体器件

某些半导体器件如二极管、晶体管、集成电路或者其它半导体器件的封装符合国家标准或国际标准，例如MPT3、DPAK、TO-39等等。

命名格式：(M)_(Q)q(BL)x(BW)x(H)_厂商命名词条

说明：

- (1) 单位缺省为公制单位mm。
- (2) M 表示封装形式，例如MPT3、DPAK、TO-39等。
- (3) Q 表示引脚总数。此处的数量包括散热焊盘。
- (4) BL 表示封装体的长度。BL取标称值；若无标称值, 取平均值。
- (5) BW 表示封装体的宽度。BW取标称值；若无标称值, 取平均值。
- (6) H 表示器件的最大高度。

例如：SOT-89_3q4.55x2.55x1.6_MPT3

3.2. 非标准封装的半导体器件

命名格式：器件类型_产品型号

- a) 二极管：DIO_产品型号
- b) 晶体管：TR_产品型号
- c) 集成电路：IC_产品型号
- d) 其它半导体器件：SEMI_产品型号

4. 晶体振荡器命名规范

SMD 和 DIP 型晶体振荡器命名规范（相同）

命名格式：XTAL (Q) q (BL) x (BW) x (H)

说明：

- (1) 单位缺省为公制单位mm。
- (2) Q 表示引脚总数。
- (3) BL 表示封装体的长度。BL取标称值；若无标称值，取平均值。
- (4) BW 表示封装体的宽度。BW取标称值；若无标称值，取平均值。
- (5) H 表示器件的最大高度。

例如：XTAL4q11.3x3.8x3.3表示长×宽×高为11.3mm×3.8mm×3.3mm含有4pin的晶体振荡器。

5. 接插件类命名规范

器件类型	命名方法	举例
标准接插件	接插件类型_pitch_R/V_排x列 _TH/SMT_Pin	VH_3.96_1x8_V_TH_8P
非标接插件	J_产品型号	J_SS2
专用功能接插件	功能类型_Pin Number_产品型号	USB_5P_MC-101C

6. 其它分立器件 PCB 封装命名规范



※PCB 封装命名规范注解

- (1) 合法字符为：字母，数字，短横线“-”和下划线“_”。任何其他字符均为非法字符。首位为大写字母，不能为下划线“_”，数字和小写字母。
- (2) 命名中所涉及到的任何数据均由相应计算公式或Datasheet获得。
- (3) 所有数据采用公制，单位为mm，最多精确到小数点后2位（即0.01）。
- (4) 命名格式中字母含义解释：
 - (BC)：Ball Columns，B/PGA 封装的列数。
 - (BD)：Body diameter，(柱形)器件的直径。
 - (BL)：Body Length，器件 X 方向的长度。
 - (BW)：Body Width，器件 Y 方向的宽度。
 - (BR)：Ball Rows，B/PGA 封装的行数。
 - (D)：Drill，钻孔尺寸。
 - (H)：Height，器件高度，取最大值。
 - (P)：Pin Pitch，相邻管脚间距。
 - (Q)：Quantity，器件的管脚数，首位不能为“0”。
 - (S)：Specification，规格尺寸。
 - (L1)：Lead Span L1，X 方向两排管脚之间的间距。
 - (L2)：Lead Span L2，Y 方向两排管脚之间的间距。
 - d：钻孔大小的标识符。
 - q：引脚数量的标识符。
 - p：相邻管脚间距标识符。
- (5) 命名格式中的“/”，表示“或者”的意思。