スイッチング (30V, 7A)

RK9410

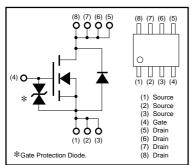
●特長

- 1) 低 Qg
- 2) 低オン抵抗
- 3) 静電破壊に強い

●構造

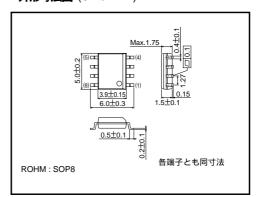
シリコンNチャネル MOS 型電界効果トランジスタ

●内部等価回路図



* 製品取り扱い時の静電気保護用にゲート・ソース 間に保護ダイオードを内蔵しています。 使用回路にて、定格電圧を超える場合には保護回路 をご使用ください。

●外形寸法図 (Units:mm)



●絶対最大定格 (Ta=25°C)

Parameter		Symbol	Limits	Unit
ドレイン・ソース電圧		Voss	30	V
ゲート・ソース電圧		Vgss	±20	V
ドレイン電流	直流	ΙD	7	А
	パルス	IDP*	28	А
ドレイン逆電流	直流	Idr	7	А
	パルス	IDRP*	28	А
ソース電流 (内部ダイオード)	直流	Is	1.3	А
	パルス	I _{sp} *	5.2	А
全許容損失(Tc=25°C)		PD	2	W
チャネル部温度		Tch	150	°C
保存温度		Tstg	-55~+150	°C

^{*} Pw≤10ms, Duty cycle≤1%

●熱抵抗 (Ta=25°C)

Parameter	Symbol	Limits	Unit	
チャネル・外気間	Rth(ch-A)	62.5	°C/W	

●電気的特性 (Ta=25°C)

Parameter	Symbol	Min.	Тур.	Max.	Unit	Test Conditions
ゲート漏れ電流	Igss	-	_	±10	μΑ	Vgs=±20V, Vds=0V
ドレイン・ソース降伏電圧	V (BR) DSS	30	_	_	V	In=1mA, Vgs=0V
ドレイン遮断電流	IDSS	_	-	1	μΑ	V _{DS} =30V, V _{GS} =0V
ゲートしきい値電圧	VGS (th)	1.0	-	2.5	V	V _{DS} =10V, I _D =1mA
		_	18	23		ID=7A, VGS=10V
ドレイン・ソース間オン抵抗	RDS (on)	-	28	37	mΩ	Ip=7A, Vgs=4.5V
		_	33	43		ID=7A, VGS=4V
順伝達アドミタンス	I Yfs I*	5	_	-	S	In=7A, Vns=10V
入力容量	Ciss	-	710	-	pF	V _{DS} =10V
出力容量	Coss	_	400	-	pF	Vgs=0V
帰還容量	Crss	_	200	-	pF	f=1MHz
ターンオン遅延時間	td (on)*	_	12	-	ns	ID=3.5A, VDD ≒15V
上昇時間	tr*	-	43	-	ns	Vgs=10V
ターンオフ遅延時間	td (off)*	-	48	-	ns	R _L =4.3Ω
下降時間	t _f *	_	30	-	ns	R _G s=10Ω
ゲート総電荷量	Q _g *	_	20.5	41	nC	V _{DD} =15V
ゲート・ソース間電荷量	Q _{gs} *	_	3.3	-	nC	V _{GS} =10V
ゲート・ドレイン間電荷量	Q _{gd} *	_	5.2	_	nC	In=7A

^{*} Pulsed

●内部ダイオード特性 (ソース・ドレイン間特性) (Ta=25°C)

Parameter	Symbol	Min.	Тур.	Max.	Unit	Test Conditions
順方向電圧	Vsp*	-	_	1.5	V	Is=5.2A, VGS=0V
逆回復時間	trr*	-	155	-	ns	IDR=5.2A, VGS=0V
逆回復電荷量	Qrr*	-	145	-	nC	di/dt=100A/μs

^{*} Pulsed

●電気的特性曲線

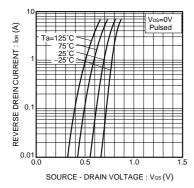


Fig.1 Reverse Drein Current vs. Source - Drain Voltage

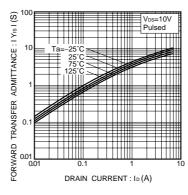


Fig.2 Forward Transfer Admittance vs. Drain Current

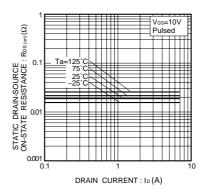


Fig.3 Static Drain-Source On-State Resistance vs. Drain Current (I)

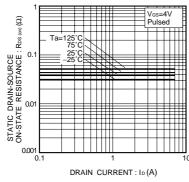


Fig.4 Static Drain-Source On-State Resistance vs. Drain Current (II)

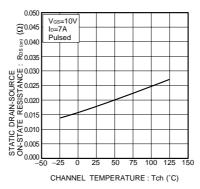


Fig.5 Static Drain-Source On-State Resistance vs. Channel Temperature

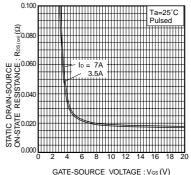


Fig.6 Static Drain-Source On-State Resistance vs. Gate-Source Voltage

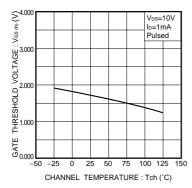


Fig.7 Gate Threshold Voltage vs. Channel Temperature

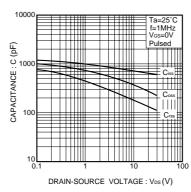


Fig.8 Typical Capacitance vs. Drain-Source Voltage

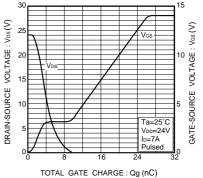
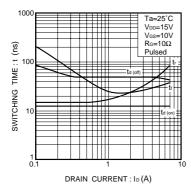


Fig.9 Dynamic Input Characteristics



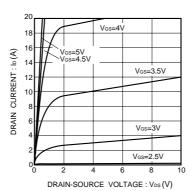


Fig.10 Switching Characteristics

Fig.11 Typical Output Characteristics

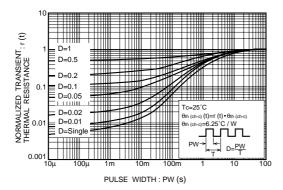


Fig.12 Normalized Transient Thermal Resistance vs. Pulse Width