

## 1K/2K/2K/4K/16 位 Microwire 串行 EEPROM——

### CAT93C46/56/57/66/86

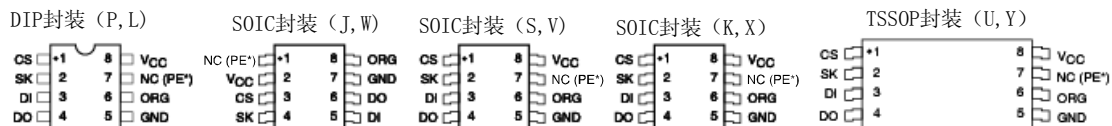
#### 特性

- 高速操作：
  - 93C56/57/66: 1MHz
  - 93C46/86: 3MHz
- 低功耗CMOS工艺
- 工作电压范围: 1.8V~6.0V
- 存储器可选择×8位或者×16位结构
- 写入时自动清除存储器内容
- 硬件和软件写保护
- 上电误写保护
- 1,000,000 个编程/擦除周期
- 100年数据保存寿命
- 商业级、工业级和汽车级温度范围
- 连续读操作（除CAT93C46以外）
- 编程使能(PE)管脚（CAT93C86）
- 可采用新的无铅封装

#### 描述

CAT93C46/56/57/66/86 是1K/2K/2K/4K/16K位的串行EEPROM存储器器件，它们可配置为16位(ORG管脚接Vcc)或者8位(ORG管脚接GND)的寄存器。每个寄存器都可通过DI（或DO管脚）串行写入（或读出）。CAT93C46/56/57/66/86采用Catalyst公司先进的CMOS EEPROM浮动闸（floating gate）技术制造而成。器件可经受1,000,000次的编程/擦除操作，片内数据保存寿命高达100年。器件可采用8脚DIP，8脚SOIC或8脚TSSOP的封装形式。

#### 管脚配置



\* 仅用于 93C86。

#### 管脚功能

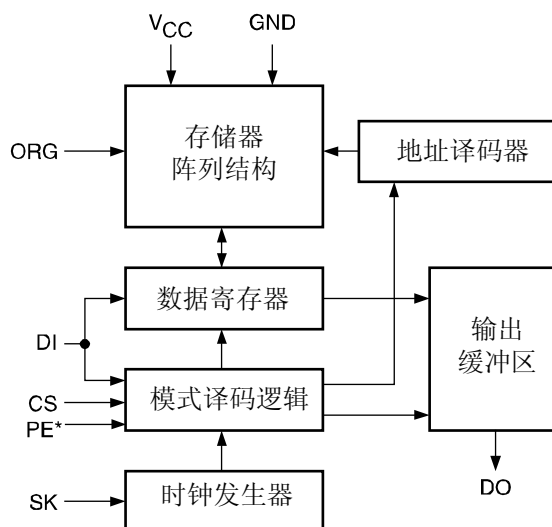
管脚名称	功能
CS	芯片选择
SK	时钟输入
DI	串行数据输入
DO	串行数据输出

续上表

管脚名称	功能
V <sub>CC</sub>	+1.8V~6.0V 电源电压
GND	地
ORG	存储器结构
NC	不连接
PE*	编程使能

**注释：**当ORG管脚连接到V<sub>CC</sub>时，选择×16的结构。当ORG管脚连接到地时，选择×8的结构。如果ORG管脚悬空，内部的上拉电阻将选择×16的存储器结构。

## 方框图



## 绝对最大额定值

工作温度.....	-55℃~+125℃
储存温度.....	-65℃~+150℃
管脚对地电压 <sup>(1)</sup> .....	-2.0V~+V <sub>CC</sub> +2.0V
V <sub>CC</sub> 对地电压.....	-2.0V~+7.0V
封装功耗(Ta=25℃) .....	1.0W
引脚焊接温度 (10 秒) .....	300℃
输出短路电流 <sup>(2)</sup> .....	100mA

### \*注释：

以上“绝对最大额定值”列出的是器件正常工作的额定值，并未涉及器件在这些条件或超出这些条件下的功能操作。器件不能长时间工作在绝对最大额定值条件下，否则会影响其可靠性。

## 可靠性

符号	参数	参考测试方法	最小	典型	最大	单位
N <sub>END</sub> <sup>(3)</sup>	耐久性	MIL-STD-883, 测试方法 1033	1,000,000			周期/字节
T <sub>DR</sub> <sup>(3)</sup>	数据保存时间	MIL-STD-883, 测试方法 1008	100			年
V <sub>ZAP</sub> <sup>(3)</sup>	ESD 敏感度	MIL-STD-883, 测试方法 3015	2000			V
I <sub>LTH</sub> <sup>(3)(4)</sup>	锁存	JEDEC 标准 17	100			mA

## D.C.工作特性

$V_{CC}=+1.8V\sim+6.0V$ ，除非特别说明。

符号	参数	测试条件	最小	典型	最大	单位
$I_{CC1}$	电源电流（写操作）	$f_{SK}=1MHz$ $V_{CC}=5.0V$			3	mA
$I_{CC2}$	电源电流（读操作）	$f_{SK}=1MHz$ $V_{CC}=5.0V$			500	uA
$I_{SB1}$	电源电流(待机) (×8模式)	CS=0V ORG=GND			10	uA
$I_{SB2}^{(5)}$	电源电流(待机) (×16模式)	CS=0V ORG=-悬浮或 $V_{CC}$			0	uA
$I_{LI}$	输入漏电流	$V_{IN}=0V\sim V_{CC}$			1	uA
$I_{LO}$	输出漏电流(包括ORG管脚)	$V_{OUT}=0V\sim V_{CC}$ , CS=0V			1	uA
$V_{IL1}$	输入低电压	$4.5V\leq V_{CC}<5.5V$	-0.1		0.8	V
$V_{IH1}$	输入高电压		2		$V_{CC}+1$	V
$V_{IL2}$	输入低电压	$1.8V\leq V_{CC}<2.7V$	0		$V_{CC}\times 0.2$	V
$V_{IH2}$	输入高电压		$V_{CC}\times 0.7$		$V_{CC}+1$	V
$V_{OL1}$	输出低电压	$4.5V\leq V_{CC}<5.5V$			0.4	V
$V_{OH1}$	输出高电压	$I_{OL}=2.1mA$ $I_{OH}= -400uA$	2.4			V
$V_{OL2}$	输出低电压	$1.8V\leq V_{CC}<2.7V$			0.2	V
$V_{OH2}$	输出高电压	$I_{OL}=1mA$ $I_{OH}= -100uA$	$V_{CC}-0.2$			V

注：

- (1) 最小的直流输入电压是 -0.5V。电压变化过程中，在小于20ns的时间内输入可能下冲到-2.0V。输出引脚的最大直流输出电压是 $V_{CC}+0.5V$ ，在小于20ns的时间内可能上冲到 $V_{CC}+2.0V$ 。
- (2) 输出短路的时间不能够超过1秒。一次只能有一个输出短路。
- (3) 这是最初测试的参数，设计或加工改变后可能会影响参数的值。
- (4) 锁存保护是在地址和数据引脚从-1V 到 $V_{CC}+1V$  的时候强行向上的100mA 电流。
- (5) 93C46/56/57/66的待机电流 ( $ISB_2$ ) =0 $\mu A$  (<900nA), 93C86 的待机电流 ( $ISB_2$ ) =2  $\mu A$ 。

## 管脚电容

符号	测试	条件	最小	典型	最大	单位
$C_{OUT}^{(3)}$	输出电容 (DO)	$V_{OUT}=0V$			5	pF
$C_{IN}^{(3)}$	输入电容(CS, SK, DI, ORG)	$V_{IN}=0V$			5	pF

## 指令集

指令	器件类型	起始位	操作码	地址		数据		命令	PE <sup>(2)</sup>
				X8	X16	X8	X16		
READ	93C46	1	10	A6-A0	A5-A0			读地址 AN-A0	X
	93C56 <sup>(1)</sup>	1	10	A8-A0	A7-A0				
	93C66	1	10	A8-A0	A7-A0				
	93C57	1	10	A7-A0	A6-A0				
	93C86	1	10	A10-A0	A9-A0				
ERASE	93C46	1	11	A6-A0	A5-A0			清除地址 AN-A0	I
	93C56 <sup>(1)</sup>	1	11	A8-A0	A7-A0				
	93C66	1	11	A8-A0	A7-A0				
	93C57	1	11	A7-A0	A6-A0				
	93C86	1	11	A10-A0	A9-A0				
WRITE	93C46	1	01	A6-A0	A5-A0	D7-D0	D15-D0	写地址 AN-A0	I
	93C56 <sup>(1)</sup>	1	01	A8-A0	A7-A0	D7-D0	D15-D0		
	93C66	1	01	A8-A0	A7-A0	D7-D0	D15-D0		
	93C57	1	01	A7-A0	A6-A0	D7-D0	D15-D0		
	93C86	1	01	A10-A0	A9-A0	D7-D0	D15-D0		
EWEN	93C46	1	00	11XXXXXX	11XXXX			写使能	X
	93C56	1	00	11XXXXXXXX	11XXXXXXXX				
	93C66	1	00	11XXXXXXXX	11XXXXXXXX				
	93C57	1	00	11XXXXXX	11XXXX				
	93C86	1	00	11XXXXXXXXXX	11XXXXXXXXXX				
EWDS	93C46	1	00	00XXXXXX	00XXXX			写禁止	X
	93C56	1	00	00XXXXXXXX	00XXXXXXXX				
	93C66	1	00	00XXXXXXXX	00XXXXXXXX				
	93C57	1	00	00XXXXXX	00XXXX				
	93C86	1	00	00XXXXXXXXXX	00XXXXXXXXXX				
ERAL	93C46	1	00	10XXXXXX	10XXXX			清除所有地址	I
	93C56	1	00	10XXXXXXXX	10XXXXXXXX				
	93C66	1	00	10XXXXXXXX	10XXXXXXXX				
	93C57	1	00	10XXXXXX	10XXXX				
	93C86	1	00	10XXXXXXXXXX	10XXXXXXXXXX				
WRAL	93C46	1	00	01XXXXXX	01XXXX	D7-D0	D15-D0	写所有地址	I
	93C56	1	00	01XXXXXXXX	01XXXXXXXX	D7-D0	D15-D0		
	93C66	1	00	01XXXXXXXX	01XXXXXXXX	D7-D0	D15-D0		
	93C57	1	00	01XXXXXX	01XXXX	D7-D0	D15-D0		
	93C86	1	00	01XXXXXXXXXX	01XXXXXXXXXX	D7-D0	D15-D0		

注:

(1) 256×8 ORG的地址位A8 和128×16 ORG的地址位A7为任意值, 但对于读、写和擦除命令必须置1或置0来实现操作。

(2) 仅适用于93C86。

(3) 这是最初测试的参数, 设计或加工改变后可能会影响参数的值。

### A.C.特性 (93C56/57/66)

符号	参数	极限						单 位	测试 条件
		V <sub>CC</sub> =1.8V-6V*		V <sub>CC</sub> =2.5V-6V		V <sub>CC</sub> =4.5V-5.5V			
		最小	最大	最小	最大	最小	最大		
t <sub>CSS</sub>	CS 建立时间	200		100		50		ns	C <sub>L</sub> =100 pF
t <sub>CSH</sub>	CS 保持时间	0		0		0		ns	
t <sub>DIS</sub>	DI 建立时间	400		200		100		ns	
t <sub>DIH</sub>	DI 保持时间	400		200		100		ns	
t <sub>PD1</sub>	输出延迟到 1		1		0.5		0.25	us	
t <sub>PD0</sub>	输出延迟到 0		1		0.5		0.25	us	
t <sub>HZ</sub> <sup>(1)</sup>	输出延迟到高阻态		400		200		100	ns	
t <sub>EW</sub>	编程/擦除脉冲		10		10		10	ms	
t <sub>CSSMIN</sub>	CS 低电平最短时间	1		0.5		0.25		us	
t <sub>SKHI</sub>	SK 高电平最短时间	1		0.5		0.25		us	
t <sub>SKLOW</sub>	SK 低电平最短时间	1		0.5		0.25		us	
t <sub>SV</sub>	输出有效状态延时		1		0.5		0.25	us	
SK <sub>MAX</sub>	最大时钟频率	DC	250	DC	500	DC	1000	kHz	

\* 93C56/57/66 的初步数据。

### A.C.特性 (93C46/86)

符号	参数	极限						单 位	测试 条件
		V <sub>CC</sub> =1.8V-6V*		V <sub>CC</sub> =2.5V-6V		V <sub>CC</sub> =4.5V-5.5V			
		最小	最大	最小	最大	最小	最大		
t <sub>CSS</sub>	CS 建立时间	200		100		50		ns	C <sub>L</sub> =100 pF
t <sub>CSH</sub>	CS 保持时间	0		0		0		ns	
t <sub>DIS</sub>	DI 建立时间	200		100		50		ns	
t <sub>DIH</sub>	DI 保持时间	200		100		50		ns	
t <sub>PD1</sub>	输出延迟到 1		1		0.5		0.15	us	
t <sub>PD0</sub>	输出延迟到 0		1		0.5		0.15	us	
t <sub>HZ</sub> <sup>(1)</sup>	输出延迟到高阻态		400		200		100	ns	
t <sub>EW</sub>	编程/擦除脉冲		5		5		5	ms	
t <sub>CSSMIN</sub>	CS 低电平最短时间	1		0.5		0.15		us	
t <sub>SKHI</sub>	SK 高电平最短时间	1		0.5		0.15		us	
t <sub>SKLOW</sub>	SK 低电平最短时间	1		0.5		0.15		us	
t <sub>SV</sub>	输出有效状态延时		1		0.5		0.1	us	
SK <sub>MAX</sub>	最大时钟频率	DC	500	DC	1000	DC	3000	kHz	

注释:

(1) 这是最初测试的参数, 设计或加工改变后可能会影响参数的值。

### 器件操作

CAT93C46/56(57)/66/86是一个1024/2048/4096/16,384位的非易失性存储器, 可与工业标准的微处理器一同使用。CAT93C46/56/57/66/86可以选择为16位或8位结构。当选择为×16位结构时, 93C46有7条9位的指令; 93C57有7条10位的指令; 93C56和93C66有7条11位的指令; 93C86有7条13位的指令; 这些指令用来

控制对器件的读、写和擦除操作。当选择×8位结构时，93C46有7条10位的指令；93C57有7条11位的指令；93C56和93C66有7条12位的指令；93C86有7条14位的指令；由它们来控制对器件的读、写和擦除操作。CAT93C46/56/57/66/86的所有操作都在单电源上进行，执行写操作时需要的高电压由芯片产生。

指令、地址和写入的数据在时钟信号（SK）的上升沿时由DI引脚输入。DO引脚通常都是高阻态，读取器件的数据或在写操作后查询器件的准备/繁忙工作状态的情况除外。

写操作开始后，可通过选择器件（CS高）和查询DO脚来确定准备/繁忙状态；DO为低电平时表示写操作还没有完成，而DO为高电平时则表示器件可以执行下一条指令。如果需要的话，可在芯片选择过程中通过向DI管脚移入一个虚“1”使DO管脚重新回到高阻态。DO管脚将在时钟（SK）的下降沿进入高阻态。建议在DI和DO管脚连接在一起形成一个共用的DI/O管脚的应用中使DO管脚进入高阻态。

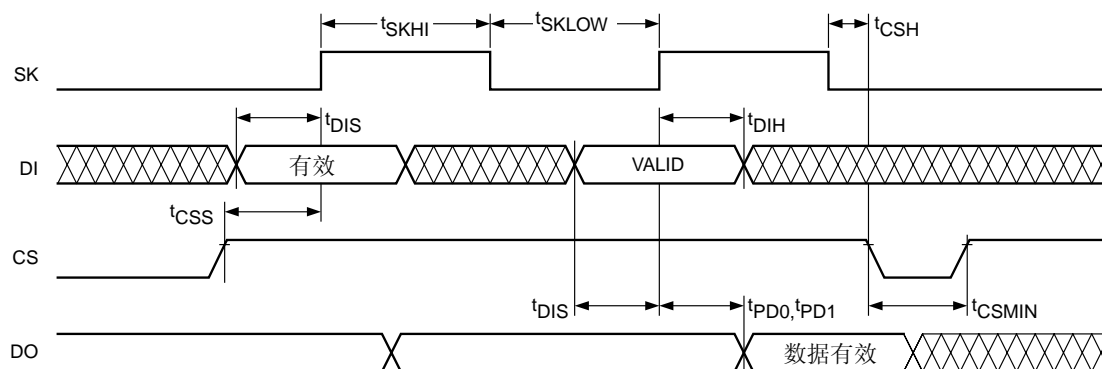


图1 数据传输同步时序

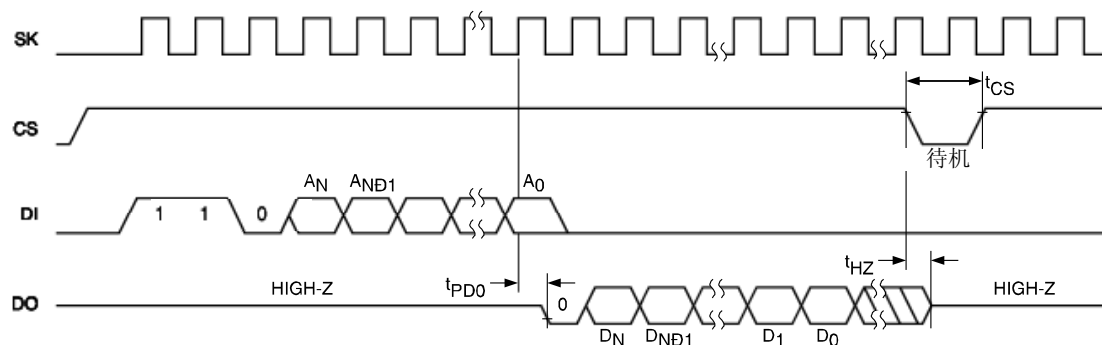


图2a 读指令时序（93C46）

发送到器件的所有指令的格式为：一个高电平“1”的起始位，一个2位（或4位）的操作码，6位（93C46）/7位（93C57）/8位（93C56或93C66）/10位（93C86）（当选择×8位结构时加一位）及写入数据时的16位数据域（选择8位结构时为×8位）。

注释：该注释仅适用于93C86。写、擦除、全写和全擦除指令要求 PE=1。如果PE引脚悬空，93C86进入编程使能模式。对于写使能和写禁止指令，PE 可以为任意值。

## 读操作

在接收到一个读命令和地址（在时钟作用下从DI 管脚输入）时，CAT93C46/56/57/66/86的DO管脚将退出高阻态，且在发送完一个初始的虚0位后，DO管脚将开始移出寻址的数据（高位在前）。输出数据位在时钟信号（SK）的上升沿触发，经过一定的延迟时间后才能稳定（ $t_{PD0}$  或  $t_{PD1}$ ）。

在第一个数据字移位输出后且保持CS有效和时钟信号SK连续触发时，CAT93C46/56/66/86将自动加1到下一地址，并且在连续读模式下移出下一个数据字。只要CS持续有效且SK连续触发，器件使地址不断地

增加直至到达器件的末地址，然后再返回到地址0。在连续读模式下，只有第一个数据字在虚拟0位的前面。所有后续的数据字将没有虚拟0位。

#### 写操作指令 (WRITE):

在接收到写指令、地址和数据以后，CS（芯片选择）管脚不选芯片的时间要必须大于 $t_{CSMIN}$ 。在CS的下降沿，器件将启动对指令指定的存储单元的自动时钟擦除和数据保存周期。器件进入自动时钟模式后无需使用SK管脚的时钟（注释1）。CAT93C46/56/57/66/86的准备/繁忙状态可通过选择器件和查询DO管脚来确定。由于该器件有在写入之前自动清除的特性，所以没有必要在写入之前擦除存储器单元的内容。

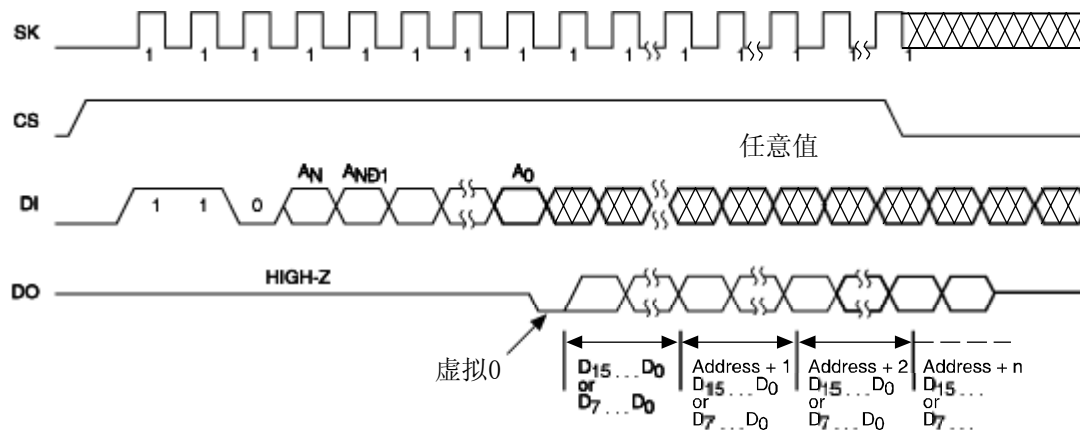


图 2b 读指令时序 (93C56/57/66/86)

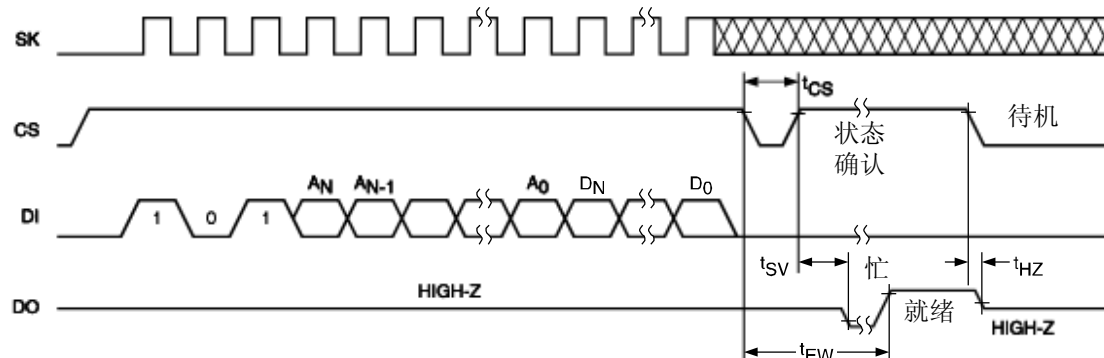


图 3 写指令时序

#### 擦除

接收到擦除指令和地址时，CS（芯片选择）管脚不选芯片的时间要必须大于 $t_{CSMIN}$ 。在CS的下降沿时，器件启动选择的存储器单元的自动时钟清除周期。器件进入自动时钟模式后无需使用SK管脚的时钟（注释1）。CAT93C46/56/57/66/86的准备/繁忙状态可通过选择器件和查询DO管脚来确定。一旦清除，已清除单元的内容返回到逻辑“1”状态。

#### 擦除/写使能和禁能

CAT93C46/56/57/66/86在写禁止状态下上电。上电或EWDS（写禁止）指令后的所有写操作都必须在EWEN（写使能）指令之后才能启动。一旦写指令被使能，它将保持使能直到器件的电源被移走或EWDS指令被发送。EWDS指令可用来禁止所有对CAT93C46/56/57/66/86的写入和擦除操作，并且将防止意外地对器件进行写入或擦除。无论写使能还是写禁止的状态，数据都可以照常从器件中读取。

## 全擦除

在接收到ERAL指令时，CS(芯片选择)管脚不选芯片的时间要必须大于 $t_{CSMIN}$ 。在CS的下降沿，器件将启动所有存储器单元的自动时钟清除周期。器件进入自动时钟模式后无需使用SK管脚的时钟（注释1）。CAT93C46/56/57/66/86的准备/繁忙状态可通过选择器件和查询DO管脚来确定。一旦清除，所有存储器位的内容返回到逻辑“1”状态。

## 全写

接收到WRAL指令和数据时，CS(芯片选择)管脚不选芯片的时间要必须大于 $t_{CSMIN}$ 。在CS的下降沿，器件将启动自动时钟把数据内容写满器件的所有存储器。器件进入自动时钟模式后无需使用SK管脚的时钟（注释1）。CAT93C46/56/57/66/86的准备/繁忙状态可通过选择器件和查询DO管脚来确定。没有必要在WRAL命令执行之前将所有存储器内容清除。

注释1：该注释仅适用于CAT93C46。最后一个数据位采样后，必须在时钟（SK）的下一个上升沿之前拉低片选信号（CS）来启动自定时的高电压周期。这一点是很重要的，因为如果CS在该指定的框架窗口之前或之后拉低，寻址单元将不会被编程或擦除。

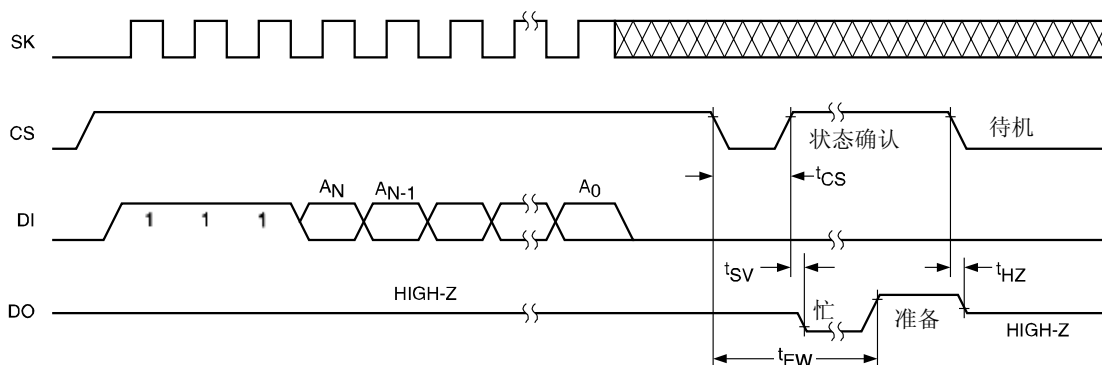


图4 擦除指令时序

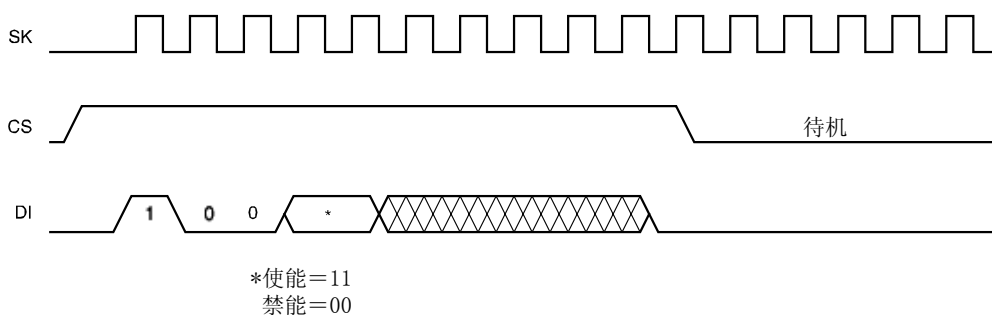


图5 EWEN/EWDS指令时序



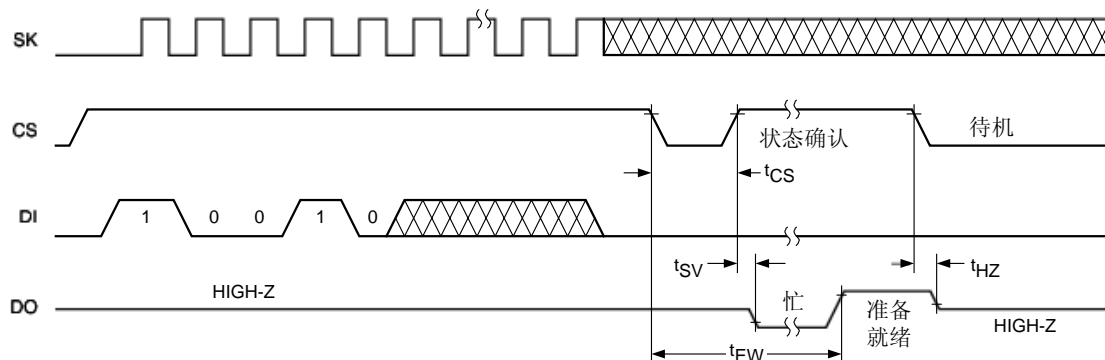


图6 ERAL指令时序

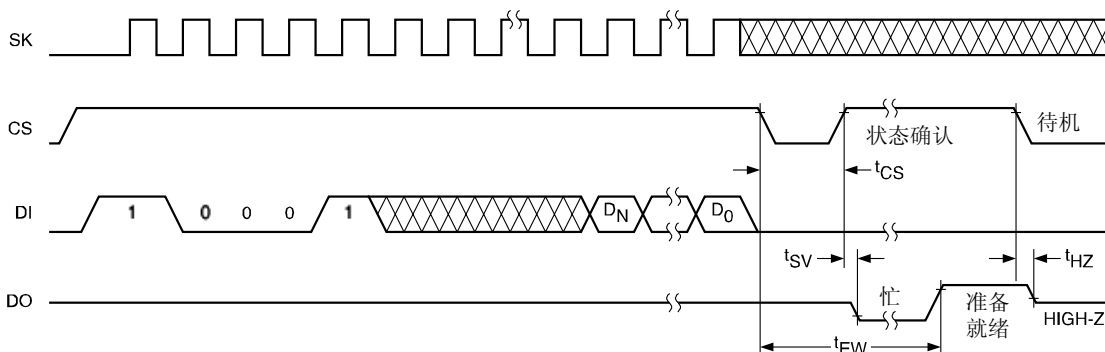
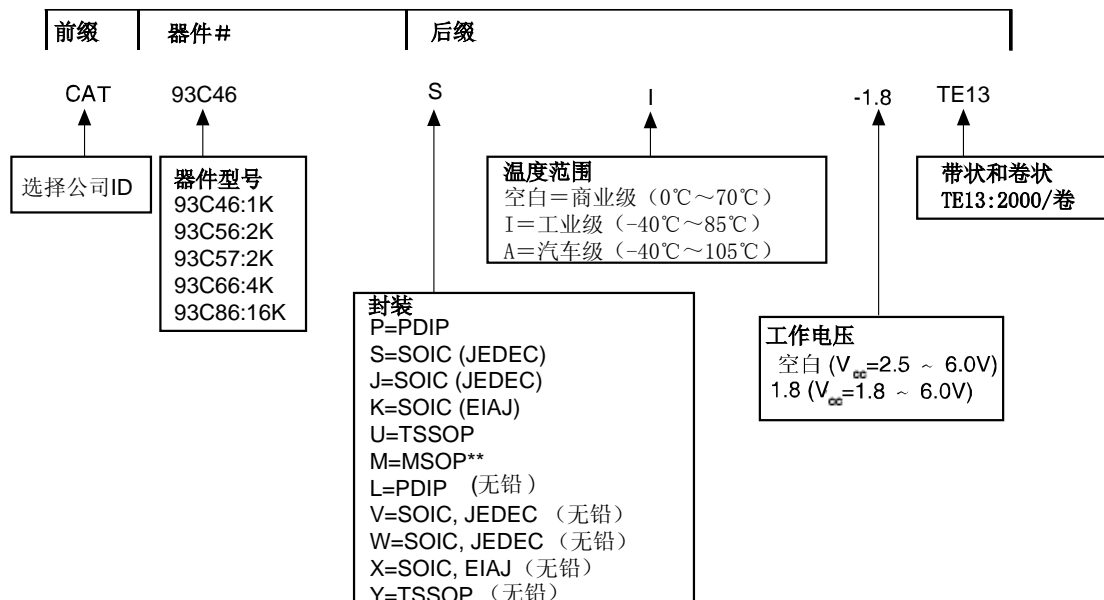


图7 WRAL指令时序

## 订购信息



\* -40℃~+125℃需要订做。

注释:

(1) 以上是一个 93C46SI-1.8TE13 的例子 (SOIC, 工业级温度, 工作电压在1.8V~6V, 带状和卷状)。