

SmartLink xx100 series

硬件使用说明

Version: 2.1

2019-10-14

Revision History

Version	Date	Author	Reviewer	Description
V0.1	2018-11-20	Golden		Initial
V0.2	2018-11-23	ZQC		1、补充 audio 相关描述
V0.3	2018-11-30	Golden		1、更正 ADKEY 方案二描述 2、增加电源系统中 ePAD 连接说明，增加 VCCVCO 板级连接说明
V0.4	2018-11-30	Golden		1、更正笔误
V0.5	2018-12-03	Golden		1、补充 DCDC 外部接法描述 2、补充 PCB GND 连通性设计说明
V0.6	2018-12-04	Golden		1、补充 PB9 引脚用法描述
V0.7	2019-02-14	Golden		1、根据试产情况修正
V0.8	2019-02-18	Golden		1、增加 VBUS 引脚供电的关机功耗信息
V0.9	2019-02-21	ZQC		1、增加耳机佐贝尔网络
V1.0	2019-03-30	Golden		1、补充 USB DM 信号与其他外设引脚共用说明 2、更新天线部分设计说明
V1.1	2019-04-04	Golden		1、更新 PB9 引脚应用描述
V1.2	2019-04-12	Golden		1、补充开机模式描述，增加图形呈现
V1.3	2019-04-12	Golden		1、修正 PB9 等值电阻按键描述笔误 2、更新“开关模式”章节电路图及烧录器界面 3、“开关模式”增加 VBUS 供电方案简单描述
V1.4	2019-04-12	Golden		1、更新“开关模式”板上软开关电路图，消除关机漏电
V1.5	2019-06-01	Golden		1、增加 PC3/4 的上电状态描述，以及 PC4 的建议功能使用 2、增加关于单端 MIC 输入的说明
V1.6	2019-06-03	Golden		1、板级软开关电路阻值修改
V1.7	2019-06-10	Golden		1、外部开关控制供电增加 VBAT 上电时间要求
V1.8	2019-06-11	Golden		1、更新“模拟旋钮与按键共用”电阻说明以及阻值参考配置
V1.9	2019-10-10	Golden		1、补充外扩 NOR 的 3 线方案，并优先推荐 3 线方案。删除原有的 SPI0 外扩 NOR 说明 2、ADKey 引脚复用描述中，增加 102 滤波小电容推荐
V2.0	2019-10-12	Golden		1、更新 ADKey 功能复用中，“按键与插入检测共用”电路图，增加弱下拉 200K 说明
V2.1	2019-10-14	Golden		1、更新 ADKey 功能复用中，“按键与插入检测共用”电路图，上拉改成 10K 2、更新外设插入的信号命名以及电平说明

Table of Contents

Revision History	2
Table of Contents	3
1. IO功能复用说明	5
1. 低功耗耳机方案不使用PB3/4 引脚	5
2. 7 线LED数码显示屏	5
3. U盘与SD卡共用(USB DP不可共用)	6
4. SD卡/FM芯片控制共用	7
5. U盘DM/SD卡/FM芯片控制共用(FM时序软件实现)	7
6. 外部NORF扩展	8
1. 3 线外扩数据应用(推荐)	8
2. 4 线外扩数据应用(有较高速率要求)	8
7. 特别IO介绍(PB9/PC口/mute脚/PA/DIO)	8
1. PB9 优先作为按键引脚(不建议用作亮灯控制)	8
2. PC口(1.8V电压域)	9
3. 专用MUTE引脚(PD1)	9
4. PA4/5 与DIO0/1	9
2. ADKEY引脚复用方案	9
1. 方案一(模拟旋钮与按键共用):	10
2. 方案二(单KADC支持多旋钮):	10
3. 方案三(按键与插入检测共用)-软件查询方式:	11
3. 音频接口应用	11
1. 单端MIC输入接MICINP	12
2. 耳机类产品预留佐贝尔网络	12
4. 音频IO特殊应用(mute控制)	12
5. 开关模式	12
1. 外部开关控制供电(VBAT上电时间要<32mS)	12
2. Onoff引脚控制开机(SoC供电常在)	13
1. “onoff接高开机” 模式	14
2. “onoff引脚按键开机” 模式	14
6. 电源系统	16
1. DC-DC元器件	16
3. 无电池应用方案	16
4. SD卡供电隔离电阻	17
5. 充电	17
6. ePAD	17
7. VCC-VCO与VCC-IO	17
7. PCB设计建议	17
1. GND连通性(信号回流路径设计)	17
8. 布局	18
9. 高速信号走线设计	18
10. 音频输出走线设计	18
8. 天线设计参考	19

SLT xx100 系列接口使用说明

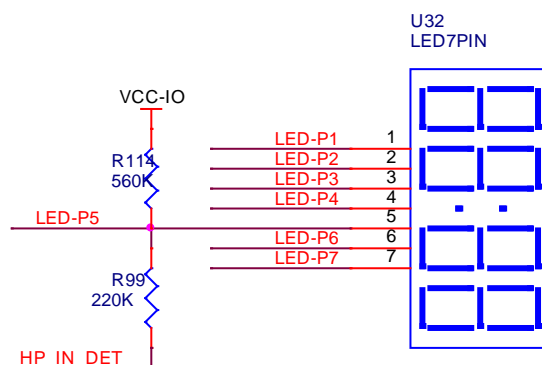
1. 推荐天线方案(空间允许)	19
2. 天线区域受限(需要PCB改版)	19
3. 空间严重受限	19
9. 其他注意事项	19

1. IO 功能复用说明

1. 低功耗耳机方案不使用 PB3/4 引脚

TWS、面条机等低功耗少外设的耳机方案，不使用 PB3/4 做按键/状态灯控制信号。

2. 7 线 LED 数码显示屏

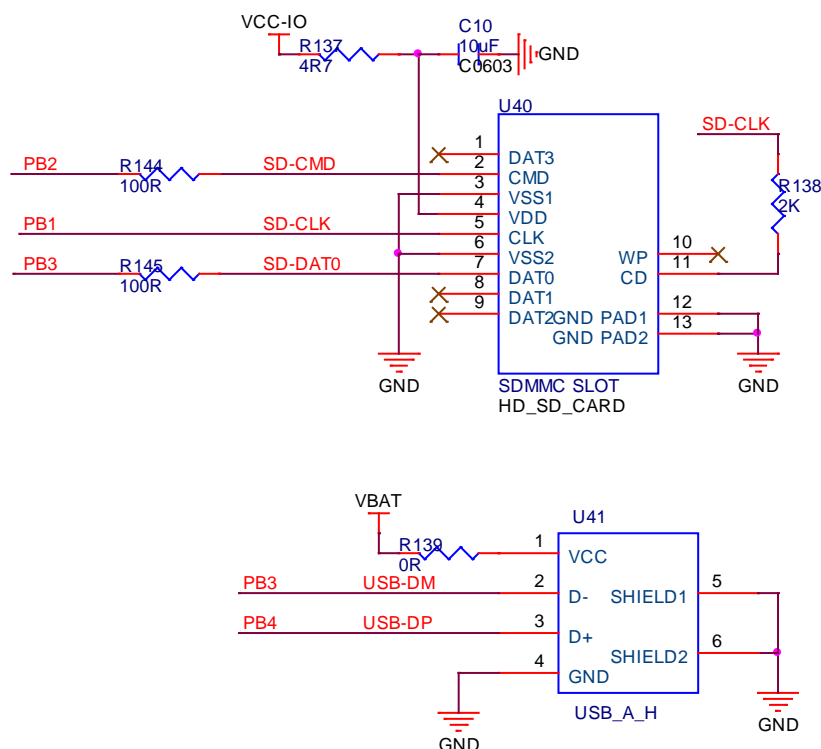


xx100 系列芯片，内部集成数码显示屏控制器，可以直接驱动 7 线数码显示屏，数码显示屏相关控制引脚为 LED_Dx。xx100 系列，有多个 pin 脚复用 LED_Dx 功能，硬件设计者只需要选择任意 7 个“x”不同的 LED_Dx 信号，即可实现显示屏直驱。

在使用 7 线数码屏时，相应的 LED_Dx 引脚可同时作为外部信号状态检测。如上图所示，HP_IN_DET 是外部信号输入(接地或悬空)，在正常显示过程中，xx100 可以获取 HP_IN_DET 的信号状态。

注意：为了避免外部输入状态对数码屏显示效果的影响，R99 阻值不能小于 150K。

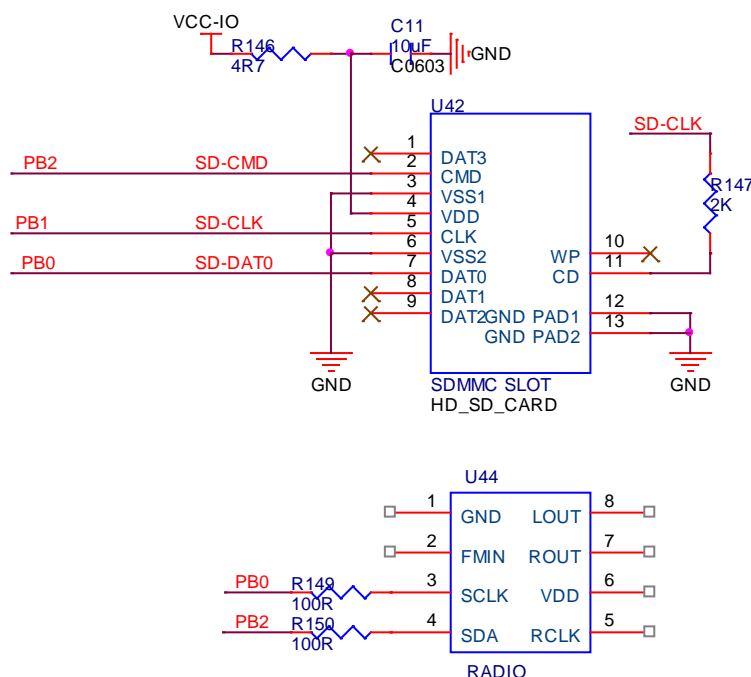
3. U 盘与 SD 卡共用(USB DP 不可共用)



在 **PC USB 连接与 SD 卡不同时** 使用的方案中，在 IO 引脚资源紧张情况下，可把 **PB3(USB-DM)** 引脚与 SD 的 SD-DAT0 功能共用。硬件设计采用该方案时，需要保证 U 盘和 SD 卡的位置尽量靠近，避免 PCB 走线分叉过长。

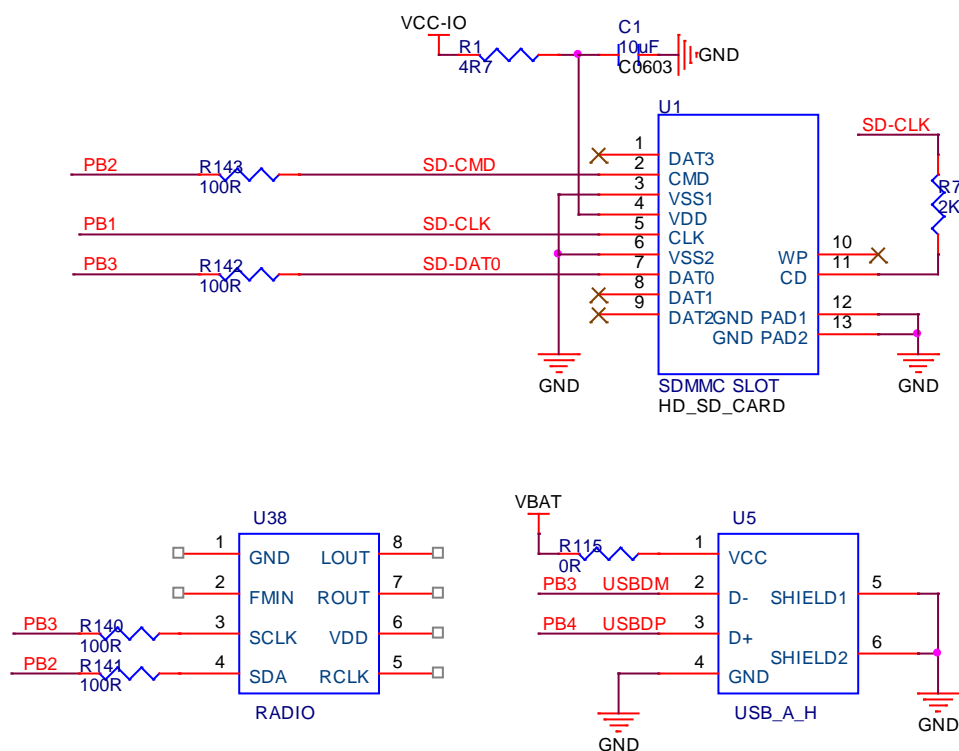
NOTE: USB-DP(PB4)引脚不能共用!!!

4. SD 卡/FM 芯片控制共用



xx100 支持 SD 卡与 FM 控制信号引脚共用，具体接法如上图所示。在 PCB 设计时，优先保证 SD 信号质量，SD 的信号不能出现过长的走线分支到达 FM 芯片，避免 SD 信号反射过强。

5. U 盘 DM/SD 卡/FM 芯片控制共用(FM 时序软件实现)

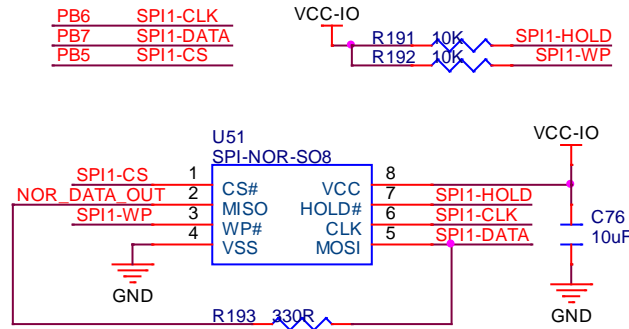


SLT xx100 系列接口使用说明

在 **PC USB 连接与 SD 卡不同时** 使用的方案中，IO 资源紧张时，xx100 支持 U 盘的 **DM 信号**、SD 卡、FM 控制引脚共用，具体的接法如上图。原理图设计时，FM 控制信号不能有 50K 欧以下的上拉电阻，直接使用 xx100 芯片内部上拉即可。在 PCB 布局设计中，U 盘、SD 卡和 FM 芯片需要尽量靠近。

6. 外部 NORF 扩展

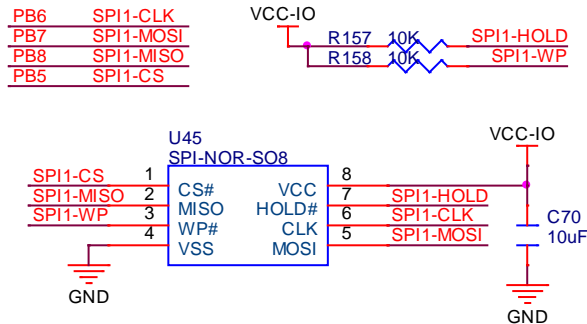
1. 3 线外扩数据应用(推荐)



PB5/6/7(SPI1 接口)专用于外部 NOR 扩展，适用于普通的音频数据扩展 NOR 应用。这个接法的外扩 NOR 建议运行速度在 3MHz 左右。对于对 NOR 时钟有高速要求的，需要使用 4 线外扩电路。

2. 4 线外扩数据应用(有较高速率要求)

外接 PB5/6/7/8 的 SPI1 接口。有较高速的实时写入需求的应用(如数据率较高的录音)，要求外扩 NOR 运行时钟在 6MHz 以上的，需要使用下图电路进行 NOR 扩展。



7. 特别 IO 介绍(PB9/PC 口/mute 脚/PA/DIO)

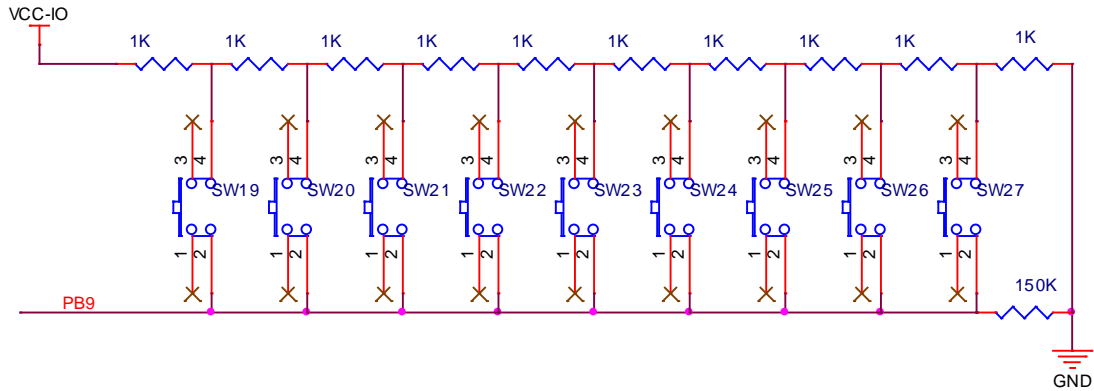
1. PB9 优先作为按键引脚(不建议用作亮灯控制)

PB9 作为固件升级控制引脚，方案应用中优先作为按键输入引脚。在芯片开机上电初期，PB9 内部存在 2K 上拉电阻将信号拉高，如外部存在按键行为将信号拉低，则可以进入固件升级流程。可用于整机的固件升级。

对于等阻值的多按键方案，如下图，需要保证最低电压按键的对地电阻不大于 1K(如下图的 SW27 按键)，PB9 对地电阻优选 150K。按住 SW27 做 SoC 上电，可以将 PB9 拉低到 1V 左右，SoC 即可进入升级模式。

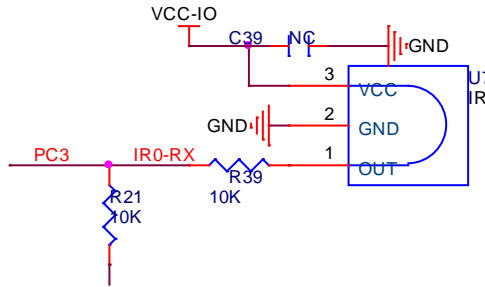
SLT xx100 系列接口使用说明

无按键行为的上电，PB9 保持高电平，SoC 直接进入正常的系统启动流程。



对于 PB9 用于非按键应用，不建议用于亮灯控制，以免上电开机瞬间出现短时间的亮灯。用于其他电路控制时，PB9 外部电路的连接，在上电时不能存在小于 3K 欧的下拉电阻 (或者等效小于 3K 欧)，导致 PB9 引脚在上电瞬间出现低电平，进入固件升级流程。

2. PC 口(1.8V 电压域)



xx100 的 PC3/4 信号，工作在 1.8V 电源域，不能直接用于 3.3V 的信号输入。如需跟外部 3.3V 输入信号对接，需要通过电阻做分压设计，保证输入信号不超过 1.8V。

PC3/4 上电默认功能是外部低频晶振功能，在上电瞬间存在短时间的输出状态不确定，不建议用作状态指示灯

PC3/4 建议用作基本输入输出控制(状态灯除外)。

3. 专用 MUTE 引脚(PD1)

xx100 的 PD1 信号为部分功耗的 mute 操作作特别设计，内部设置有常开的 100K 弱下拉电阻，在某些特定的功放应用时，板级不需要为 mute 脚设置额外的下拉电阻。

在做外部输入状态检测时，需要注意 PD1 引脚内部存在长开的 100K 下拉，在硬件方案设计时需要考虑该下拉是否影响外部信号状态。

除此之外，PD1 具备正常的 GPIO 特点。

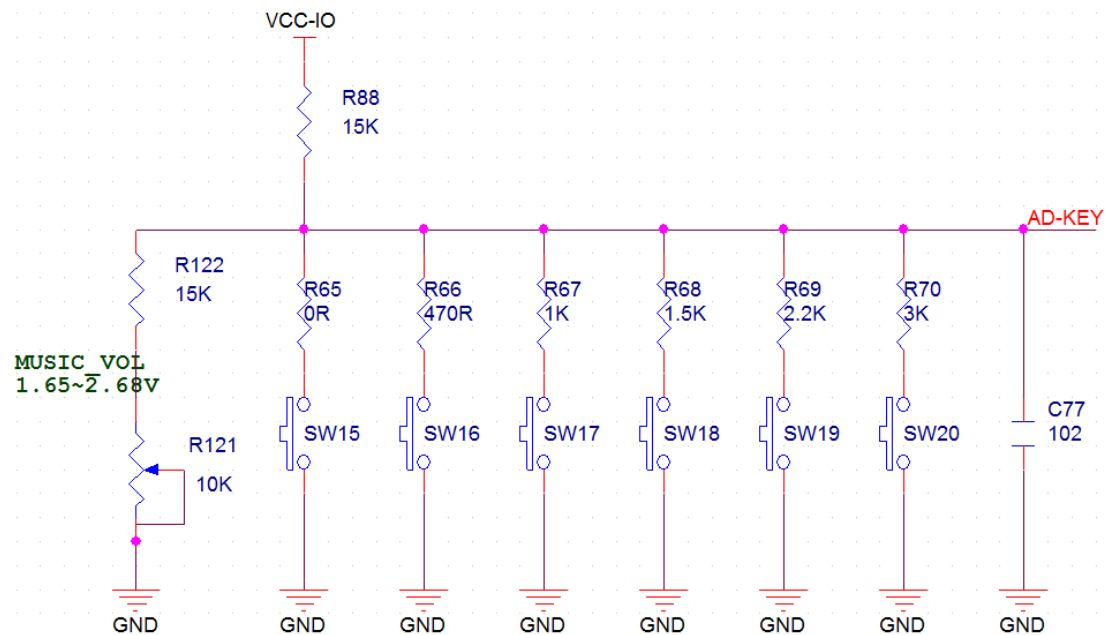
4. PA4/5 与 DIO0/1

PA4/5 和 DIO0/1 具备基本的 IO 功能，但不支持外部中断功能。

2. ADKEY 引脚复用方案

ADKEY 网络上，推荐使用 102 小电容进行高频干扰滤波。

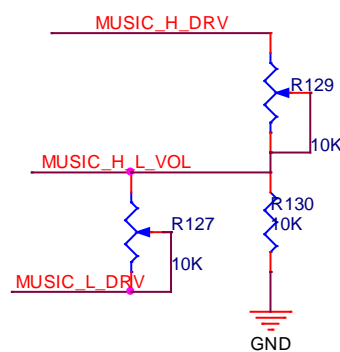
1. 方案一(模拟旋钮与按键共用):



对于引脚资源紧张，或者检测 ADC 不够用的时候，可以使用上图中的复用，实现一个 KADC 引脚支持 1 个旋钮和 6 个以内的按键识别。电阻设置直接参考上图。

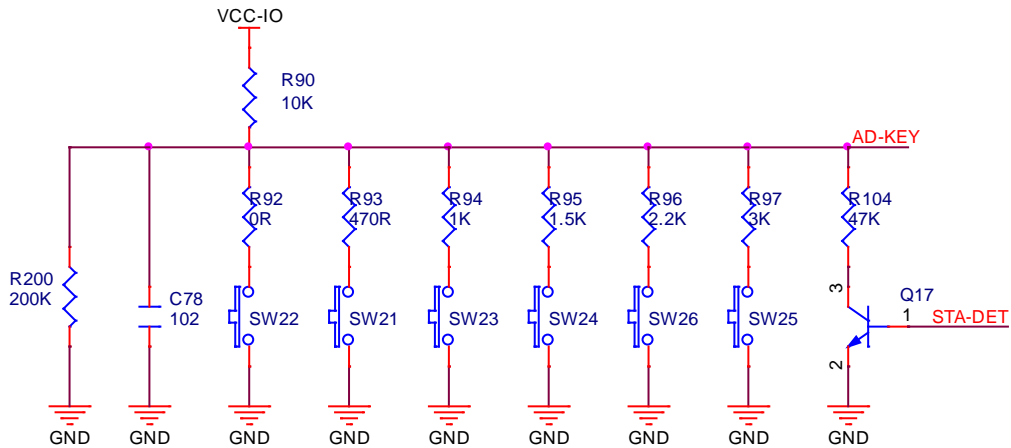
NOTE: 上图中 R122 电阻需要比按键最大阻值 R70 大 4 倍以上

2. 方案二(单 KADC 支持多旋钮):



上图 (需要的普通 IO 数量与旋钮相同)，MUSIC_L_DRV/ MUSIC_H_DRV 是普通的 GPIO 信号，MUSIC_H_L_VOL 是一个 KADC 输入信号。

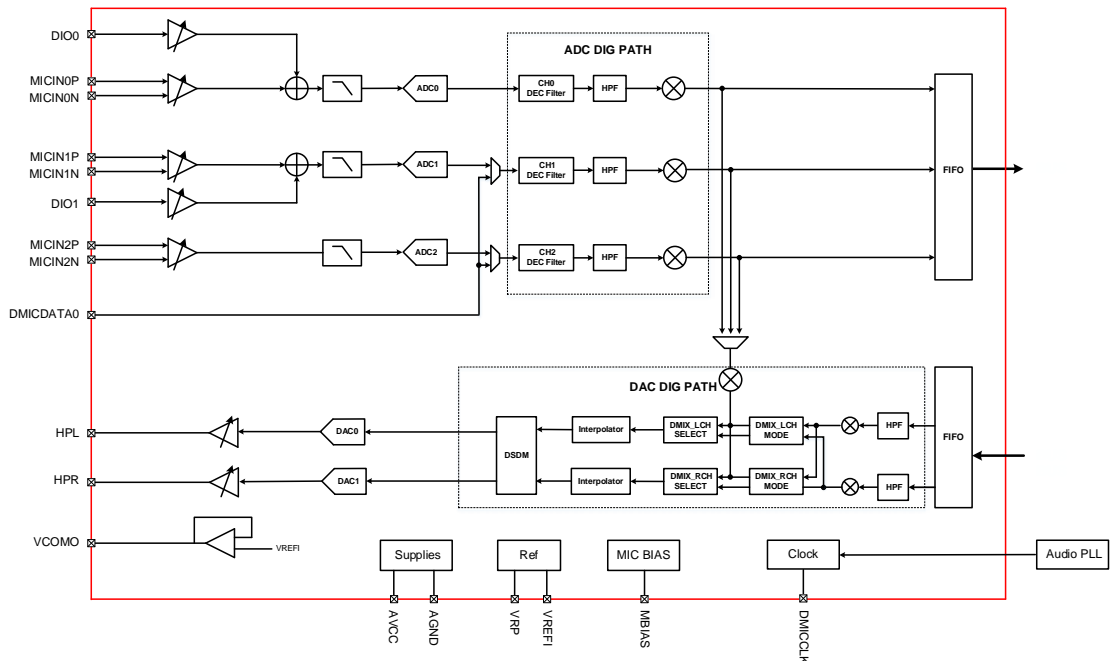
3. 方案三(按键与插入检测共用)-软件查询方式:



如上图, STA-DET 是一个外设插入检测信号, 该信号为高或者悬空(如外设插入时该信号接地, 则不需要三极管)。具体电阻设置, 可直接参考上图具体配置。外部插入对应的阻值, 要求是按键的最大电阻值的 10 倍以上。

注意:这种复用采用软件按键查询 ADKey, 硬件需要保证不出现最高的 VCCIO 电压, 如上图中的弱下拉 200K 电阻 R200(可根据实际物料选择接近阻值的电阻)。

3. 音频接口应用



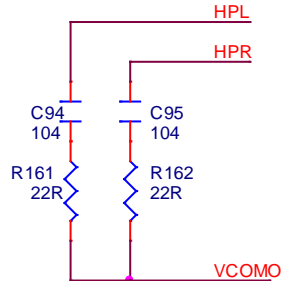
xx100 系列芯片用于 3 通道 ADC 和 2 通道 DAC。MICIN0/1/2 和 DIO0/DIO1 均可作为 linein 使用。MICIN0 与 DIO0 共用一路 ADC, MICIN1 与 DIO1 共用一路 ADC, MIC 信号和 DIO 信号在芯片内部 MIXER。耳机支持直驱输出, VCOMO 输出参考电压为 1/2 AVCC, 当接耳机时 VCOMO 与耳机的 GND 相连。

1. 单端 MIC 输入接 MICINP

对于非差分 MIC 输入，必须接 MICxINP 信号，不能接 MICxINN 引脚。

2. 耳机类产品预留佐贝尔网络

耳机类的产品，HPL/HPR 对 VCOMO 预留佐贝尔网络，防止部分耳机单元大音量破音。



4. 音频 IO 特殊应用(mute 控制)

xx100 系列芯片部分支持 MICBIAS 输出，当芯片 IO 资源紧张且对功耗不敏感的场景下 MIC 的偏置电压可连接 AVCC, MICBIAS 可作为 PA 的 MUTE 控制。

5. 开关模式

根据不同的客户方案电路要求，xx10x 支持开关模式的 OTP 烧码配置。详细开机方案配置信息参考《xx10x 开关机方案说明》。采用 SoC VBUS 引脚供电的方案，烧码配置与电路连接与 VBAT 相同(推荐 SoC VBAT 供电)。

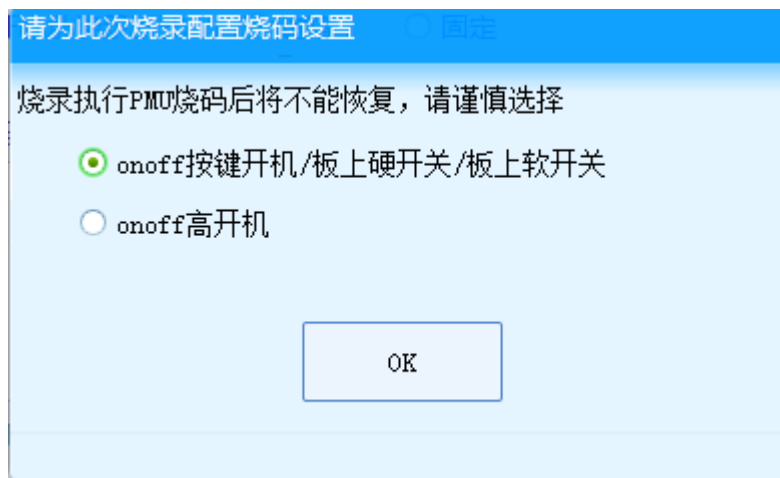
NOTE: 烧码配置必须正确选择，选错可能会造成机器无法上电工作。

1. 外部开关控制供电(VBAT 上电时间要<32ms)

NOTE: 板级开关控制 VBAT 上下电，VBUS 和 onoff 引脚悬空的方案中，VBAT 的上电时间需要在 32mS 以内。

通过外部开关控制 SoC 的 VBAT 供电的方案，烧录器配置时都可选择

“onoff 按键开机/板上硬开关/板上软开关” 模式(即不做 OTP 烧码操作)。如下图：



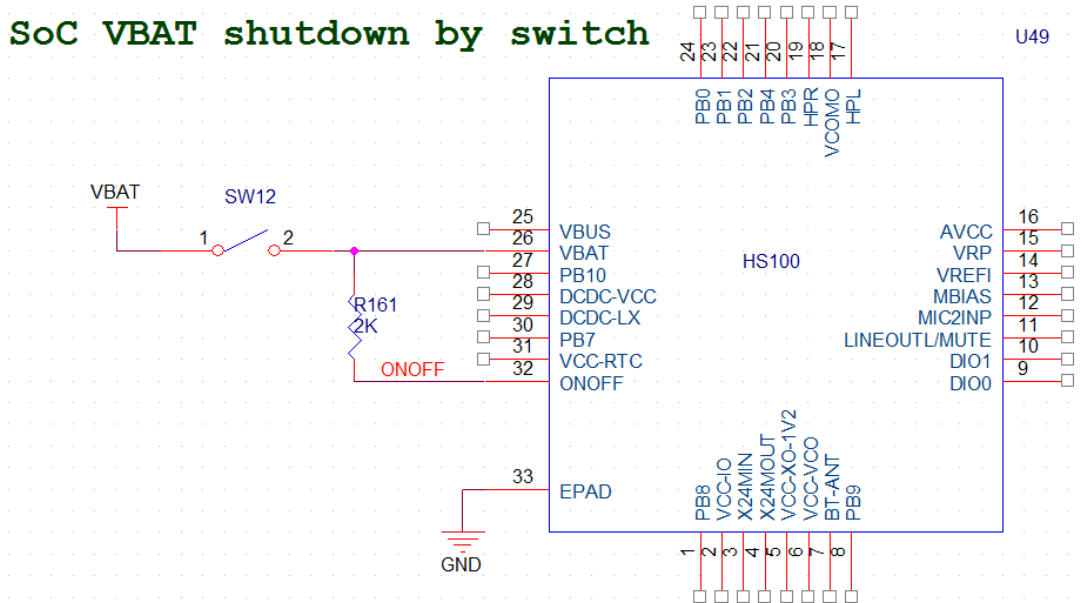


Figure 1 外部开关控制 SoC VBAT 供电

上述方案设计中，只需要接通 SW12，SoC 的 BAT 引脚上电后，SoC 的各路电源即可上电。

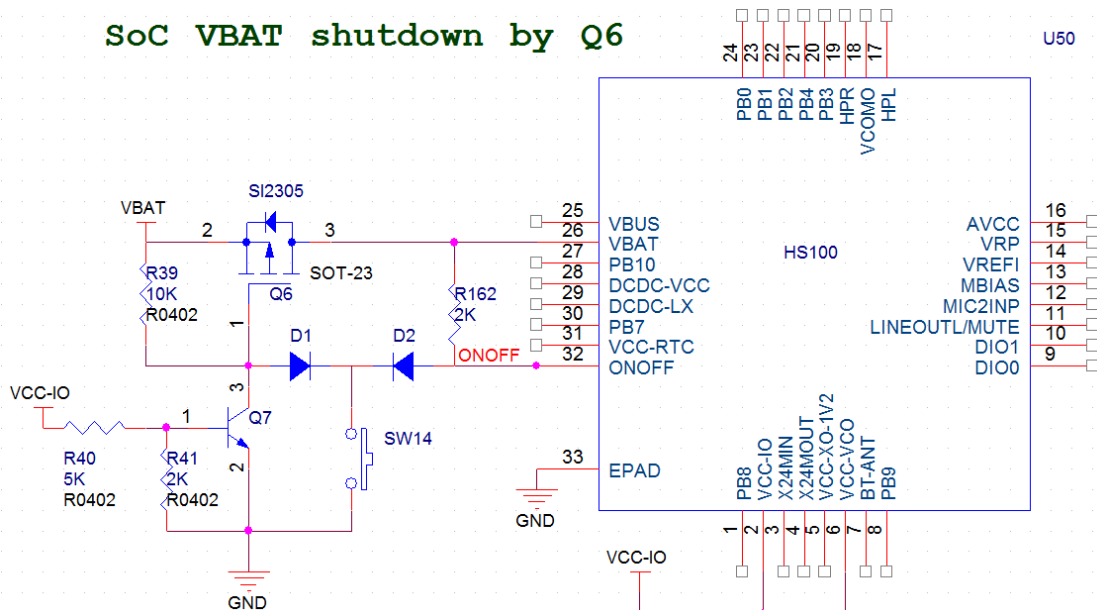


Figure 2 外部场管控制 SoC VBAT 供电

上述方案中，只需要 SW14 按键按下，SoC 的 BAT 引脚上电后，SoC 的各路电源即可上电。在 VCCIO 上电后，会让 Q7 导通，Q6 控制脚保持为低，从而保持 Q6 导通供电。

NOTE: R40 和 R41 的阻值比例，根据 Q7 的导通电压决定。节点电压略高于 Q7 导通电压最优。

2. Onoff 引脚控制开机(SoC 供电常在)

对于 SoC 的 BAT 引脚供电常在的方案，通过 onoff 引脚实现开关机。xx100 支持按键开机(接低开机)和高开机(接高开机，接低关机)两种模式。

1. “onoff 接高开机” 模式

“高开机”模式需要特别的 OTP 烧码配置，在烧录器配置时选择“onoff 高开机”模式。具体如下图：

NOTE：芯片一旦执行 OTP 烧码为“高开机”模式，OTP 值不能重新烧回“按键开机”模式。只有在这种电路方案设计时，需要选择“高开机”模式。

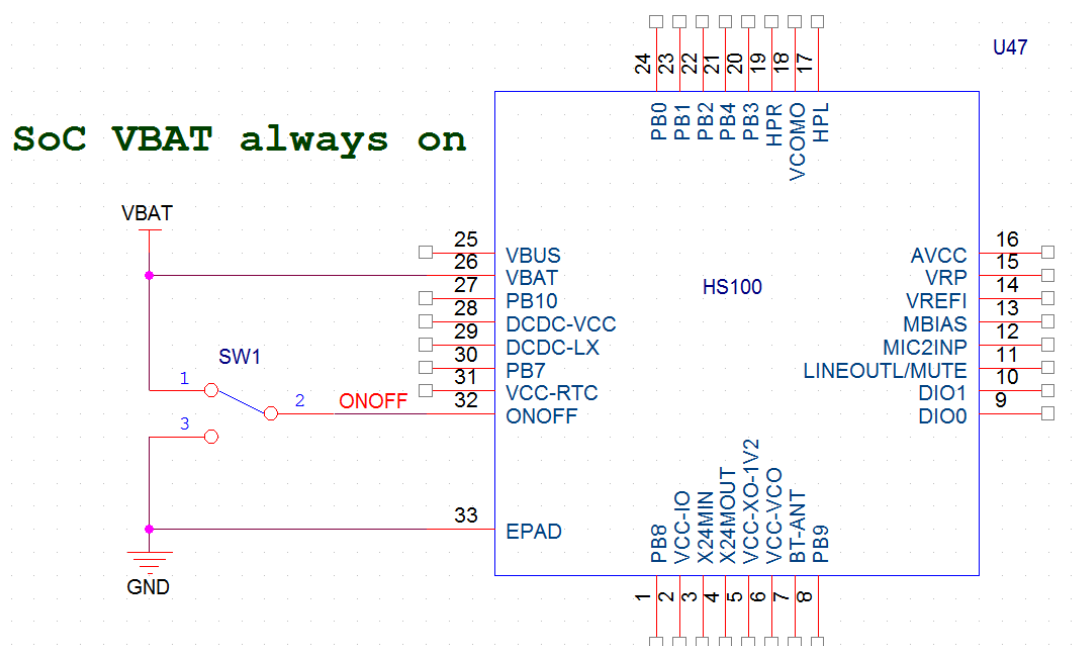
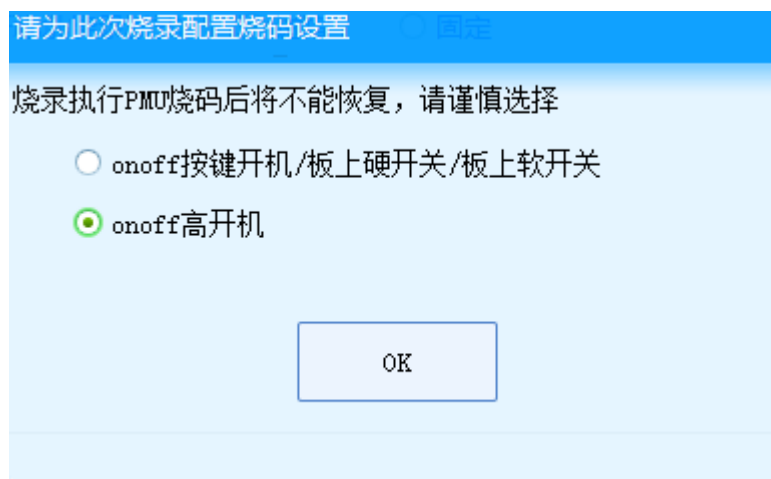


Figure 3 ONOFF 引脚接高开机上电(SoC 供电常在)

Onoff 引脚接到 VBAT 开机，接到 GND 关机。

2. “onoff 引脚按键开机” 模式

在按键开机模式中，按下按键，将 onoff 引脚信号拉低，SoC 上电开机。

烧录器配置时选择“onoff 按键开机/板上硬开关/板上软开关”模式(即不做 OTP 烧码操作)。如下图：

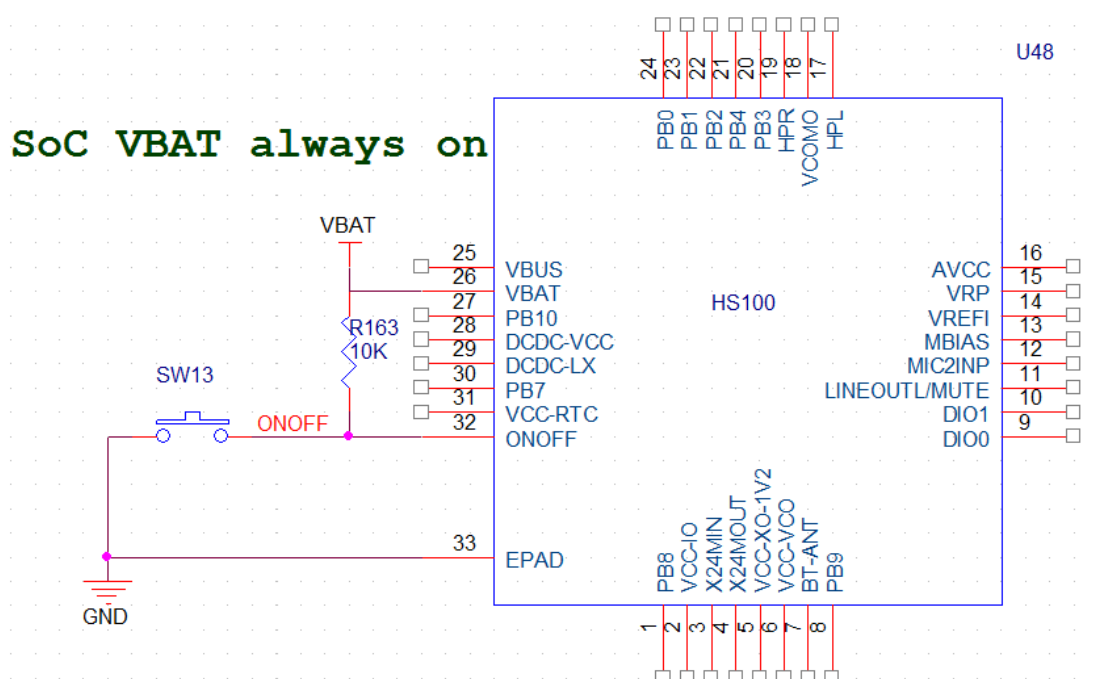
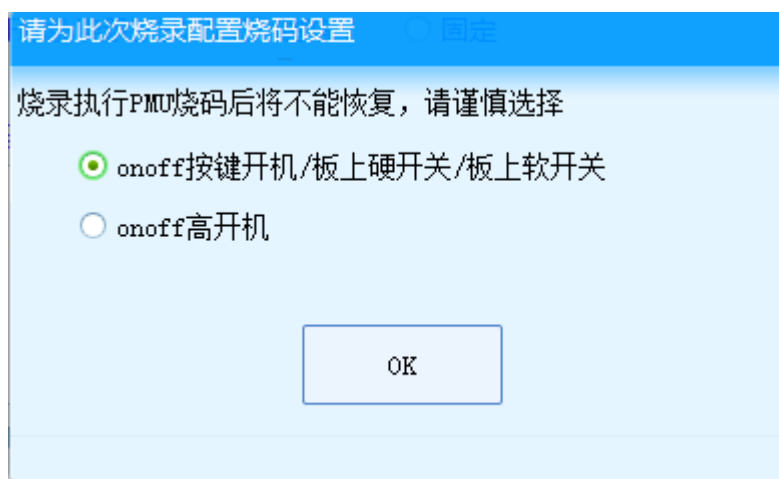
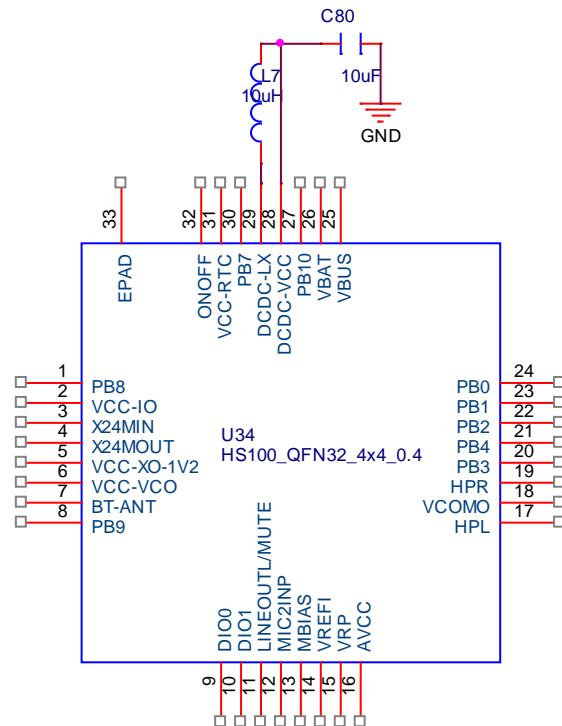


Figure 4 ONOFF 接低开机上电(SoC 供电常在)

上图中，R163 推荐保留。PCB 设计困难时，可删除。

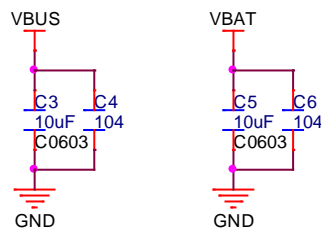
6. 电源系统

1. DC-DC 元器件



DCDC 外围的电感电容值不可随意更换, 电感为 10uH, 电容为 10uF(也可选择 4.7uF)。

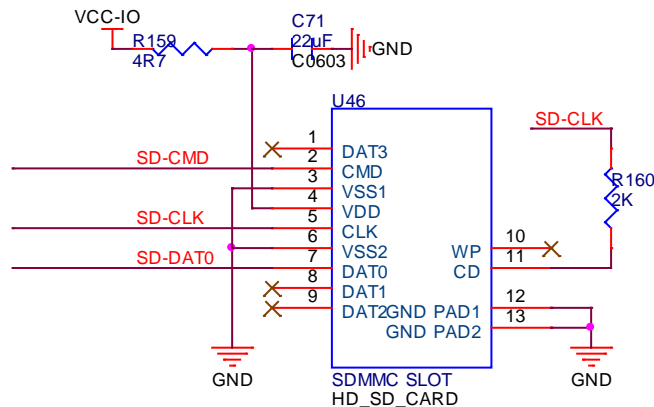
3. 无电池应用方案



在无电池方案中，外部输入 5V 电源需要接到 VBUS 引脚，VBAT 引脚需要接入 10uF 或以上的电容，如上图所示。

NOTE: 采用 VBUS 引脚供电输入的无电池方案中, SoC 关机时 VBUS 功耗约 600uA。

4. SD 卡供电隔离电阻



如上图所示，电源隔离电阻为 4.7 欧；滤波电容建议 22uF，不能低于 10uF。

5. 充电

xx100 内部集成充电功能，正常应用中不需要在板级额外增加充电芯片。

6. ePAD

ePAD 脚是 GND，必须与 PCB GND 完整连接。

7. VCC-VCO 与 VCC-IO

这两个引脚必须在板级原理图和 PCB 中短接。

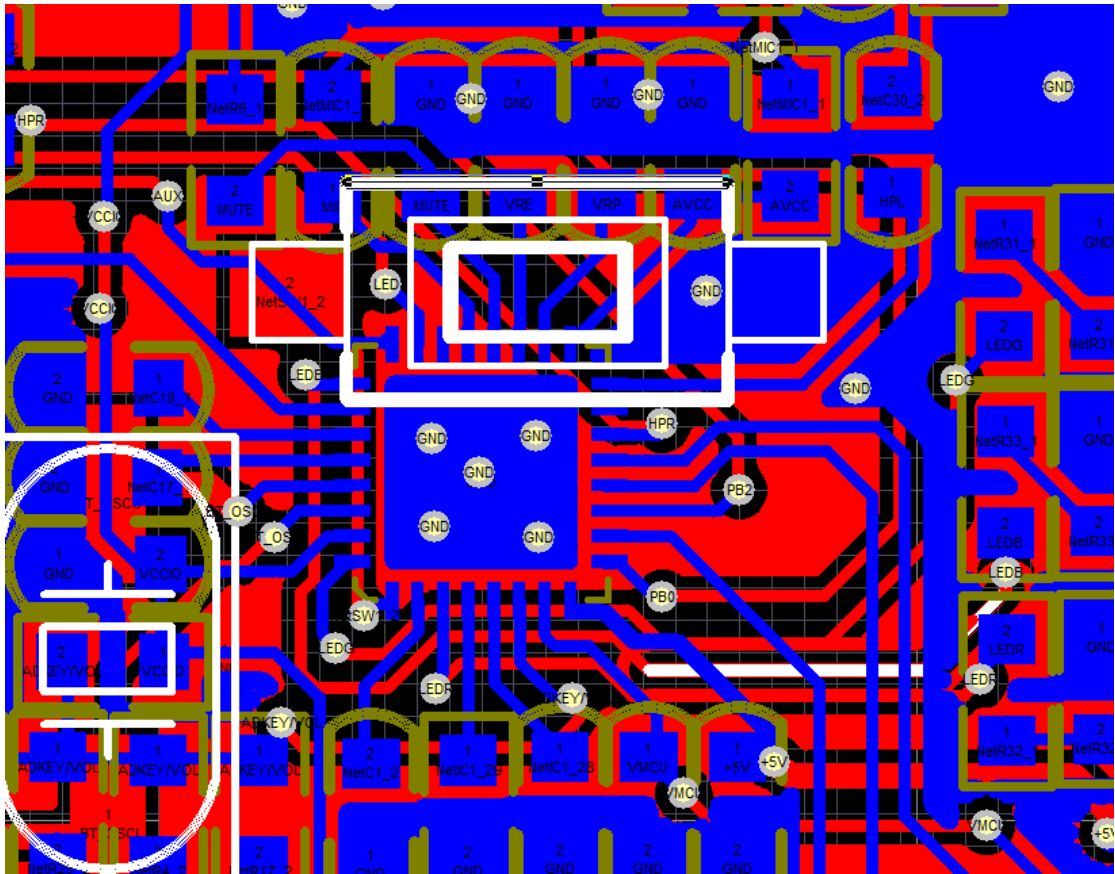
7. PCB 设计建议

1. GND 连通性(信号回流路径设计)

PCB layout 的 GND 为信号提供回流路径，强连接的 GND(如完整参考地、过孔位置合理)可以降低电源抖动、信号串扰等影响系统稳定性的现象。

对于 xx100 系列芯片，采用肚皮地的设计，有利于高性能产品设计时的电路设计，可以针对性的优化关键信号的 PCB GND 连接。在 xx100 系列芯片中，24MHz 时钟电路对系统的高性能运行比较关键，因此在 PCB GND 设计时，需要重点保证。也就是说，24MHz 时钟方向的 GND，必须与芯片的肚皮地有强连接，不能通过一个很长的路径，才跟肚皮地实现连接。

具体如下图，芯片左侧为时钟电路信号和电源，且方案为 2 层 PCB 设计。可以看到芯片的左侧和下侧，虽然各路电源的滤波电容都比较靠近 SoC，但由于相应的电容 GND 与 SoC 的肚皮并没有直接连接，因此回流路径实际上需要绕道外围更远的 GND 过孔，最终通过芯片的上侧或右侧实现跟肚皮的连接，这样就失去了电容靠近芯片引脚的滤波效果：



改进方法比较简单，只要让芯片左上角的红色 GND 与外围红色 GND 连通，整个时钟系统的电源稳定性可以有很大提高。

8. 布局

- RF 电路尽量远离高速信号(SD 卡/USB 等)
- RF 电路旁边避免有大块金属片
- 电源滤波电容尽量靠近 SoC 引脚
- SD 卡与 U 盘共用引脚的方案中，SD 卡座与 U 盘插口尽量紧挨摆放

9. 高速信号走线设计

- 高速信号，特别是高速的 CLK 信号，避免主路径的分差走线过长，一般 5cm 以上就可以形成明显的反射回勾
- 高速信号旁边，尽量有完整的包地设计

10. 音频输出走线设计

- VCOMO 分叉点:

对于立体声方案，VCOMO 存在分叉。分叉点尽量靠近 SoC 引脚，不能在远离 SoC 的位置再做分叉设计。

- VCOMO/HPL-R 包地:

对于 4 层 PCB 电路板设计时，上述信号需要有较完整的 GND 参考平面；对于 2 层 PCB 电路板设计时，则需要在这两组信号旁增加 GND 走线。

8. 天线设计参考

1. 推荐天线方案(空间允许)

直接调用慧联科技提供的天线模板，在 PCB 空间允许的情况下，优先采用尺寸较大的天线模板(性能最优)。

慧联科技提供的天线模板，经过严格仿真验证，在制板参数和生产工艺偏差不大的情况，可以获取良好的 RF 性能。

2. 天线区域受限(需要 PCB 改版)

在慧联科技提供的天线模板(尺寸较小)的基础上，预留更长的天线尺寸作为初版 PCB，打样时通过手动割线获取最优 PCB 长度，作为下一版改版 PCB 的天线长度。

NOTE: 预留的割线调试长度，目的是覆盖不同板厂的参数偏差

3. 空间严重受限

建议采用贴片形式天线

9. 其他注意事项

为方便前期应用软件开发和调试：

- 1、PB9 需要引出并预留按键(按下为低)；
- 2、USB DP/DM 信号引出；