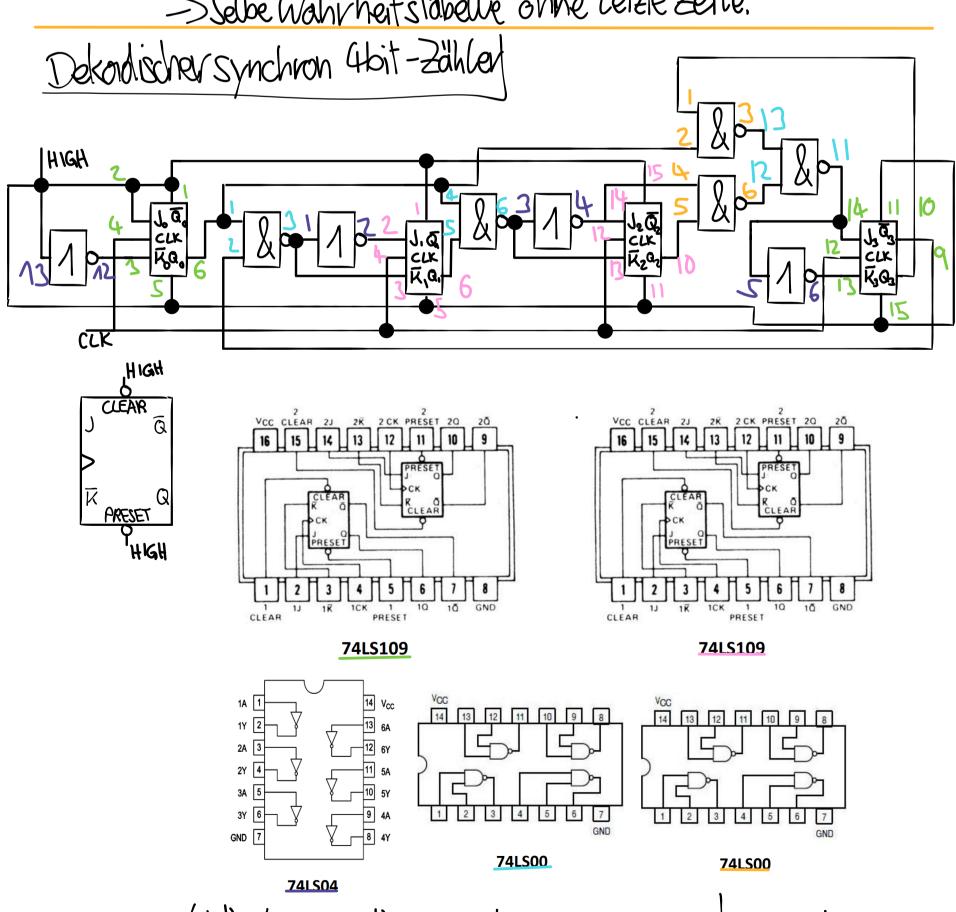


Natürlich müssen die Komponenten noch mit VCC gespeilt & mit Ground verbunden Werden.

1.2) Wahrheitstobelle vom Zeitpunkt n zu n+1 wobei Qn, Qn die Zustände von Q, Q zam Zeitpunkt n ist.

•						
Cow to High oderno Transition High to Low	CLK	7	K	Qnn	Qn+I	
	× /	1	1	Q	Ιά	NOP
	لم ر	O	0	Q ^s	\overline{Q}_{ν}	NOP
	لم ا	0		0	١	RESET
	ا ا	_	0	1	0	SET
	الم	1	١	Q	Qv	TO66LE

Bein RS-MS-FF dürfendie Eingange R,S nicht beide HIGH sonst verhalten Sie sich gleich -> Selbe wahrheifstabelle ohne Letzte Zeile.



Natürlich müssen die Komponenten noch mit VCC gespeilt & mit Ground verbunden Werden.