

上海大学 计算机学院

《数字逻辑实验》报告 4

姓名 严昕宇 学号 20121802

时间 周四 10-12 机位 24 指导教师 刘学民

实验名称: 组合电路（三）

一、实验目的

1. 熟悉组合电路的分析方法，测试组合逻辑电路的功能；
2. 使用 Quartus II 软件掌握 74LS151 芯片和 74LS138 芯片的原理和作用；
3. 在 Quartus II 中选用 74LS151 芯片（多路选择器）和 74LS138 芯片（译码器），实现逻辑函数，并下载到 FPGA 中测试。

二、实验原理

依据《数字逻辑》理论课教材——第六章 第二节 数值比较器、第三节 译码器的相关内容与《数字逻辑实验指导书》3-P 实验-25 “实验五 编码器、译码器、数据选择器和数值比较器”的相关内容。

三、实验内容

1. 实验任务一（用多路选择器实现逻辑函数）

(1) 实验步骤

- ① 根据逻辑函数建立真值表，可得表 1；

逻辑函数 $Y(A,B,C)=\sum m(0,2,3,4,5,7)$

表 1 逻辑函数理论真值表

输入			输出
<i>A</i>	<i>B</i>	<i>C</i>	<i>Y</i>
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

② 在 Quartus II 中创建文件夹与工程文件，创建一个图形文件，选用 74LS151 设计函数的逻辑电路图并画出，如图 2；

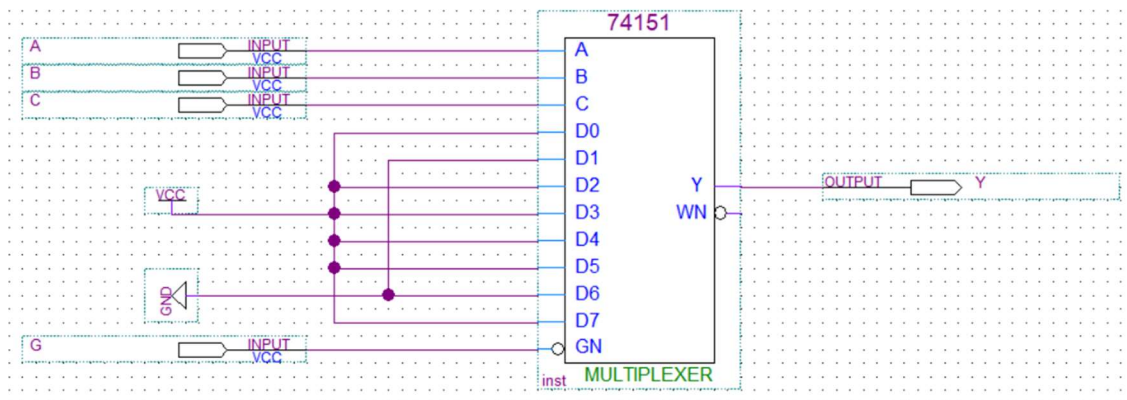


图 1 用 Quartus II 画出的逻辑电路图-1

③ 选择器件型号，定义 FPGA 的 IO 管脚功能，如定义输入端 C、B、A 为 17、18、19，输出端 Y 为 21；

④ 用模拟软件对步骤 1 创建的图像文件进行模拟测试，并用编译工具编译；

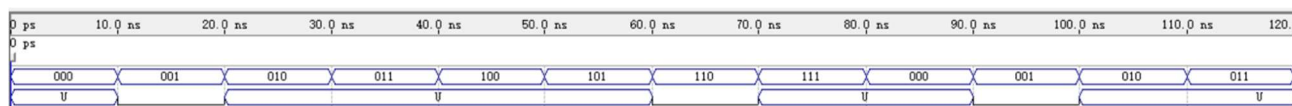


图 2 用 Quartus II 进行的波形时序仿真-1

⑤ 连接数据线，下载设计的电路到 FPGA；

⑥ 根据附录 B 中的 DICE-SEM II 实验箱与 EP1K10、EP1K30 引脚对照表，输入端 C、B、A 依次对应 17、18、19，将输入端连接开关；输出端 Y 对应 21，将输出端发光二极管。用开关和发光二极管测试 FPGA 的功能；

⑦ 拨动开关，观察二极管的变化，填写表 2；

(2) 实验现象

表 2 实验现象记录表（上灯为绿灯，下灯为红灯）

输入			输出(二极管变化)
C	B	A	
0	0	0	红
0	0	1	绿
0	1	0	红
0	1	1	红
1	0	0	红
1	0	1	红
1	1	0	绿
1	1	1	红

(3) 数据记录、分析与处理

表 3 电路输出实际真值表

输入			输出
<i>C</i>	<i>B</i>	<i>A</i>	<i>Y</i>
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

(4) 实验结论

根据实验数据可知，实验一所得到的真值表和理论真值表一致，说明该逻辑电路接线正确，且在 Quartus II 中成功利用 74LS151 芯片模拟了函数的功能。

2. 实验任务二（用译码器实现逻辑函数）

(1) 实验步骤

① 根据逻辑函数建立真值表，可得表 4；

$$\text{逻辑函数 } Y(A,B,C,D)=\sum m(2,4,6,8,10,12,14)$$

表 4 逻辑函数理论真值表

输入				输出
<i>A</i>	<i>B</i>	<i>C</i>	<i>D</i>	
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

② 在 Quartus II 中创建文件夹与工程文件，创建一个图形文件，选用 74LS138 设计函数的逻辑电路图并画出，如图 3；

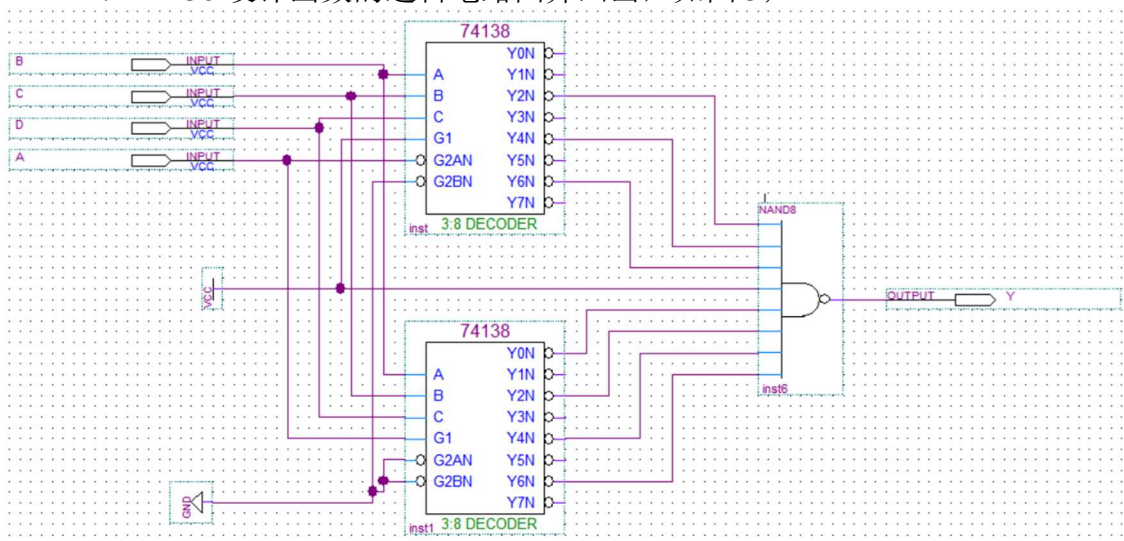


图 3 用 Quartus II 画出的逻辑电路图-2

③ 选择器件型号，定义 FPGA 的 IO 管脚功能，如定义输入端 A、B、C、D 为 17、18、19、21，输出端 Y 为 23；

④ 用模拟软件对步骤 1 创建的图像文件进行模拟测试，并用编译工具编译；

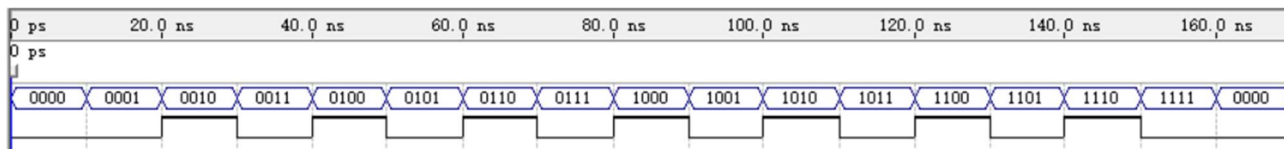


图 4 用 Quartus II 进行的波形时序仿真-2

⑤ 连接数据线，下载设计的电路到 FPGA；

⑥ 根据附录 B 中的 DICE-SEM II 实验箱与 EP1K10、EP1K30 引脚对照表，输入端 A、B、C、D 依次对应 17、18、19、21，将输入端连接开关；输出端 Y 对应 23，将输出端发光二极管。用开关和发光二极管测试 FPGA 的功能；

⑦ 拨动开关，观察二极管的变化，填写表 5；

(2) 实验现象

表 5 实验现象记录表（上灯为绿灯，下灯为红灯）

输入				输出(二极管变化)
A	B	C	D	
0	0	0	0	绿
0	0	0	1	绿
0	0	1	0	红
0	0	1	1	绿
0	1	0	0	红
0	1	0	1	绿

0	1	1	0	红
0	1	1	1	绿
1	0	0	0	绿
1	0	0	1	绿
1	0	1	0	红
1	0	1	1	绿
1	1	0	0	红
1	1	0	1	绿
1	1	1	0	红
1	1	1	1	绿

(3) 数据记录、分析与处理

表 6 电路输出实际真值表

输入				输出
<i>A</i>	<i>B</i>	<i>C</i>	<i>D</i>	
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

(4) 实验结论

根据实验数据可知，实验一所得到的真值表和理论真值表一致，说明该逻辑电路接线正确，且在 Quartus II 中成功利用 74LS138 芯片模拟了函数的功能。

四、建议和体会

这一次课程，我再次明白了预习的重要性。这次实验是做多路选择器和译码器，我在做实验的前一天用了大量的时间做准备。预习期间发现，虽然按照 ABC 对应接入逻辑元件上的 ABC 端口，但是在波形模拟的过程中发现，我的波形和预习得到的真值表不同。在经过上网查阅资料后发现，原来是逻辑元件的输入端高低位与平时的记录方式相反。在改正后，我原封不动地在第二天的实验课上做了编译。但是，问题又出现了。

在 74LS151 和 74LS138 逻辑元件中，有使能 GN 端，其中输入 1 和 0 是不受个人控制的，我在设计的时候把他们和输入端相连接，但是在最后接引脚的过程中没有下载到芯片中。我向其他同学请求帮助，最后我发现这里有两种解决方法。一是接引脚，然后在实验板上分别输入高电平和低电平；二是将使能端加上地线和电源线，即 GND 和 VCC，GND 接入直接输入 0，VCC 接入直接输入 1，这样就解决了问题。

在我做完实验后，我帮助了其他同学，期间也发现了问题。有位同学在设计好电路图后，不能够成功编译，这导致了他不能够波形仿真。最后他换了一台电脑，用同样的操作完成了任务。分析原因，我发现，这有可能是之前的操作者误把工程文件放在默认的路径中，在删除过程中，可能不小心把一些软件的文件删去。

这次的实验出现了很多问题，我也出现了极其不冷静的过程。但是感谢有老师的帮助，使我能够冷静下来思考问题。并且我总结出以下两个结论：

1. 预习过程中，需要仔细阅读实验用器件的功能。
2. 并非所有的问题都能够在预习过程中出现，临场应变能力很重要。