上海大学 计算机学院 《数字逻辑实验》报告 5

姓名 ___严昕宇___ 学号 __20121802

时间 周四 10-12 机位 24 指导教师 刘学民

实验名称: 记忆元件测试

一、实验目的

- 1. 使用 74LS00 芯片构成钟控 RS 触发器, 并测试其功能。;
- 2. 设计用 D 触发器实现 JK 触发器的原理图,在 Quartus II 中根据逻辑图接线并仿真测试后,下载到 FPGA 上进行硬件测试。
- 3. 测试集成 J-K 触发器 74LS112 逻辑功能

二、实验原理

依据《数字逻辑实验指导书》P.实验-42 、P.实验-48 的相关内容

三、实验内容

1. 实验任务一(钟控 RS 触发器测试)

- (1) 实验步骤
 - ① 根据逻辑图接线,选用 74LS00 的四个与非门按图 1 接成钟控 RS 触 发器(同步 RS 触发器)。R、S 接输入信号的开关;CP 接时钟信号;Q 和/Q 接输出信号的发光二极管。

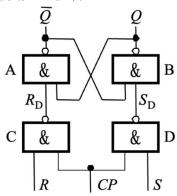


图 1 钟控 R-S 触发器逻辑图

② 逻辑功能测试 按表 1 改变输入电平,填表验证其逻辑功能。

(2) 实验现象

表 1 实验现象记录表(上灯为绿灯,下灯为红灯)

输入		现态	次态
R	S	Q^n	次态
0	0	0	红
0	0	1	绿
0	1	0	绿
0	1	1	绿
1	0	0	红
1	0	1	红
1	1	0	随机
1	1	1	随机

(3) 数据记录、分析与处理

表 2 钟控 R-S 触发器状态表

输	i入	现态	次态	功能说明
R	S	Q^n	Q^{n+1}	为形成 奶
0	0	0	0	保持
0	0	1	1	$Q^{n+1}=Q^n$
0	1	0	1	置1
0	1	1	1	$Q^{n+1}=1$
1	0	0	0	置 0
1	0	1	0	$Q^{n+1}=0$
1	1	0	d	禁止 (不定)
1	1	1	d	(不定)

(4) 实验结论

根据实验数据可知,成功使用 74LS00 芯片的四个与非门以及脉冲信号的输出完成了钟控 RS 的搭建与测试。当脉冲信号 CP 没有到来的时候,现态不出现改变;当脉冲信号 CP 到来后,现态根据一定规律发生变化。特别注意的是,当出现 RS 输入都为 1 时,现态变化不确定。

2. 实验任务二 (用 D 触发器实现 JK 触发器的功能)

(1) 实验步骤

① 根据 JK 触发器和 D 触发器的状态 (特征) 方程, 建立方程; 并运用逻辑代数的性质与定律化简,可得用 D 触发器实现 JK 触发器的表达式;

$$Q^{n+1} = D, \quad Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$$

即 $D = J\overline{Q^n} + \overline{K}Q^n$

$$D = \overline{J\overline{Q^n} + \overline{K}Q^n}$$

得 $D = \overline{J\overline{Q^n}}\overline{\overline{K}Q^n}$

② 根据表达式,选择器件类型(选用与门、非门、与非门和 D 触发器),设计函数的逻辑电路图;

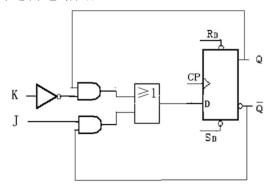


图 2 D 触发器转 JK 触发器的逻辑电路图

③ 在 Quartus II 中创建文件夹与工程文件,创建一个图形文件,根据逻辑电路图并画出图 3;

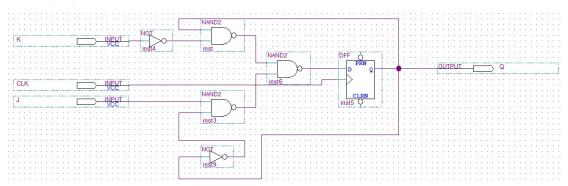


图 3 用 Quartus II 画出的逻辑电路图

- ④ 选择器件型号,定义 FPGA 的 IO 管脚功能,如定义输入端 J、K 为 17、18,时钟 CP 端为 19,输出端 Q 为 21;
- ⑤ 用模拟软件对步骤 1 创建的图像文件进行模拟测试,并用编译工具编译:

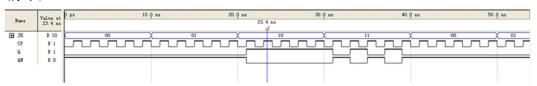


图 4 用 Quartus II 进行的波形时序仿真

- ⑥ 连接数据线,下载设计的电路到 FPGA;
- ⑦ 根据附录 B 中的 DICE-SEM II 实验箱与 EP1K10、EP1K30 引脚对照表,输入端 J、K 依次对应 17、18,将输入端连接开关;时钟 CP 对应 19;输出端 Q 对应 21,将输出端发光二极管。用开关和发光二极管测试 FPGA 的功能;
- ⑧ 拨动开关,观察二极管的变化,填写表 3;

(2) 实验现象

表 3 实验现象记录表(上灯为绿灯,下灯为红灯)

输入		现态	次态
J	K	Q^n	Q^{n+1}
0	0	0	红
0	0	1	绿
0	1	0	红
0	1	1	红
1	0	0	绿
1	0	1	绿
1	1	0	次态 Q *** ¹ 红绿红红绿绿绿红
1	1	1	红

(3) 数据记录、分析与处理

表 4 用 D 触发器实现 JK 触发器状态表

输	入	现态	次态	功能说明
J	K	Q^n	Q^{n+1}	为形成的
0	0	0	0	保持
0	0	1	1	$Q^{n+1}=Q^n$
0	1	0	0	置 0
0	1	1	0	$Q^{n+1}=0$
1	0	0	1	置1
1	0	1	1	$Q^{n+1}=1$
1	1	0	1	翻转
1	1	1	0	$Q^{n+1}=\overline{Q^{n}}$

(4) 实验结论

根据实验数据可知,成功使用触发器实现 JK 触发器的功能。

四、建议和体会

这一次实验课程之前,我做了充足的准备。对每一个触发器都进行了了解,通过数字逻辑实验理论书和实验书明白了触发器的原理和功能。我也能够通过比较各个芯片的功能,用真值表来完成触发器之间的转化。

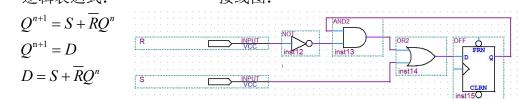
在实验过程中,开始做的时钟控 RS 模拟器,因为没有接触过钟控信号的原因,开始误认为时钟信号是通过开关来控制的。经过老师的讲解后发现,时钟信号有特殊的接口。在了解脉冲信号之后,我快速地实现了钟控 RS 模拟器的功能,并且能够帮助同排的其他同学解决问题。

在实验过程中,我隔壁实验台的同学因为误将集成芯片的电压输入端与接地端接反,导致集成芯片烧毁,这间接也警醒了我。接地的时候可以通过不同的颜色区分功能,比如统一用红色的线接电源,黑色的线接地等,并在打开电源前重复检查,以保证芯片安全,方便之后的调试。

在这次实验中,我不仅学习了触发器的功能,而且也发现,实验箱上会存在 许多芯片或者按钮出现故障或者失灵的问题。实践中没有出现问题是不可能的, 我们必须有随机应变的能力,通过不断的试错,才能够完成目标。

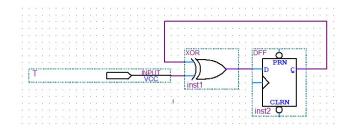
五、思考题

1. 用 D 触发器实现 RS 触发器的功能 逻辑表达式: 接线图:



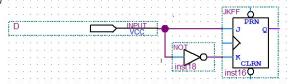
2. 用 D 触发器实现 T 触发器的功能 逻辑表达式: 接线图:





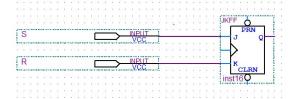
3. 用 JK 触发器实现 D 触发器的功能 逻辑表达式: 接线图:

$$Q^{n+1} = D(\overline{Q^n} + Q^n) = D\overline{Q^n} + DQ^n$$



4. 用 JK 触发器实现 RS 触发器的功能 逻辑表达式:

$$Q^{n+1} = S + \overline{R}Q^n = S(Q^n + \overline{Q^n}) + RQ^n = S\overline{Q^n} + \overline{SR}Q^n$$
 $Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$
 $J = S, K = \overline{S}R = \overline{S}R + RS = R$
接线图:



5. 用 JK 触发器实现 T 触发器的功能 逻辑表达式: 接线图:

$$Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n = T\overline{Q^n} + \overline{T}Q^n$$

