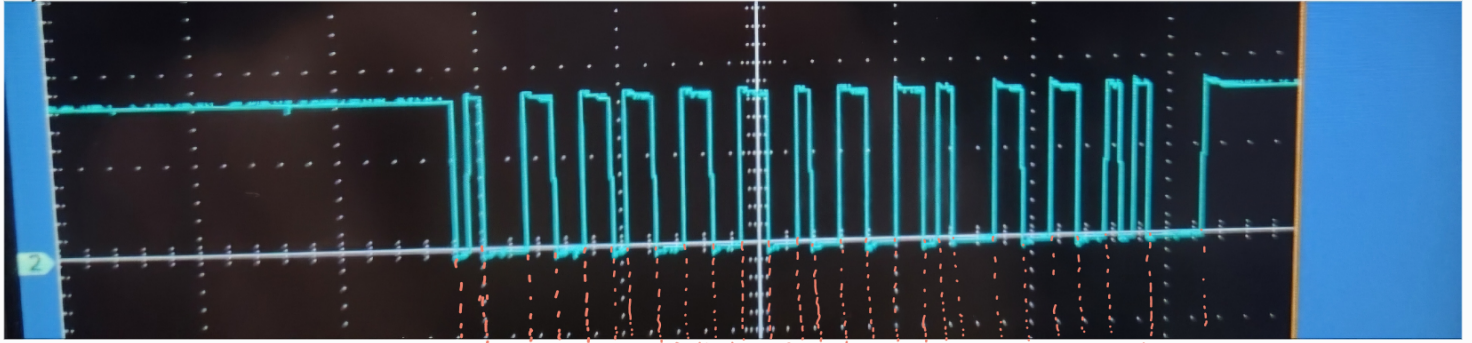


성명: 유종민 인텔 8기

VART 프로토콜 분석

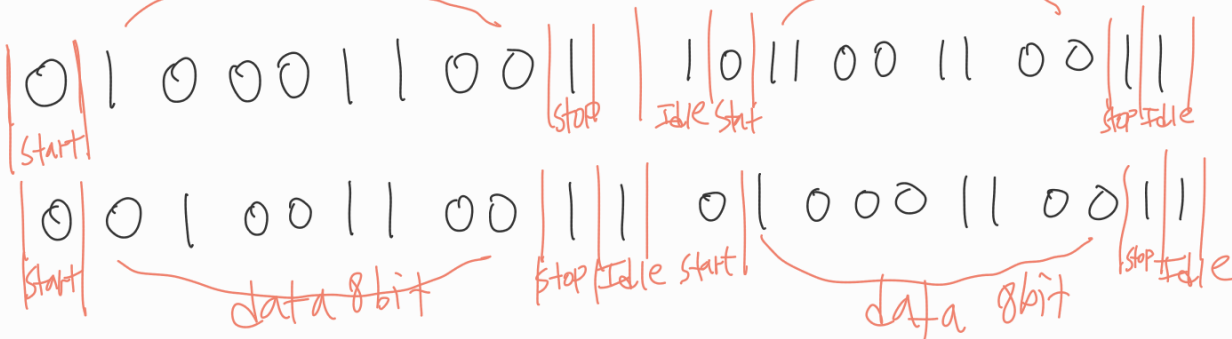
1) 스코프파형



0100011001101100110011001001100110100011001100101000

data 8bit

data 8bit



전환번호 뒤번호 : $\frac{1}{\downarrow}$ $\frac{3}{\downarrow}$ $\frac{2}{\downarrow}$ $\frac{1}{\downarrow}$

00110001 00110011 00110010 00110001

ASIC

설명: VART 프로토콜은 스타트비트 0 스탑비트 1 Idle(배치받은상태) 1로 구성되고 data는 cubeMX에서 8비트로 구성됐기 때문에 8비트이고 Idle은 Hal-delay(500)이 있기 때문에 발생관것으로 파악됨, LSB부터 전송됨

2) 빅엔디안과 리틀 엔디안 차이점

엔디안은 데이터의 메모리에 저장하는 규칙이고

빅엔디안은 0x123 데이터가 있으면 메모리의 작은 주소부터 데이터의 MSB부터 저장하는 방법이다

리틀엔디안은 데이터는 메모리에 저장할때 메모리의 작은 주소부터 데이터의 LSB부터 저장하는 방식이다

3) 인터럽트와 폴링의 차이점

폴링은 이벤트가 발생할때 까지 계속 CPU가 강제하는 것
이어서 프로세서가 다른 프로세스를 처리할수있다
인터럽트는 프로세서가 다른 프로세스를 실행하다가
이벤트가 발생할때만 특정 루틴을 실행하도록 하는 것

4) 동기식 방식과 비동기식 방식 차이

동기식 방식은 클럭신호가 온리될때만 데이터가 전송되는데
거고 비동기식 방식은 클럭없이 정해진 프로토콜에 따라
전송됨