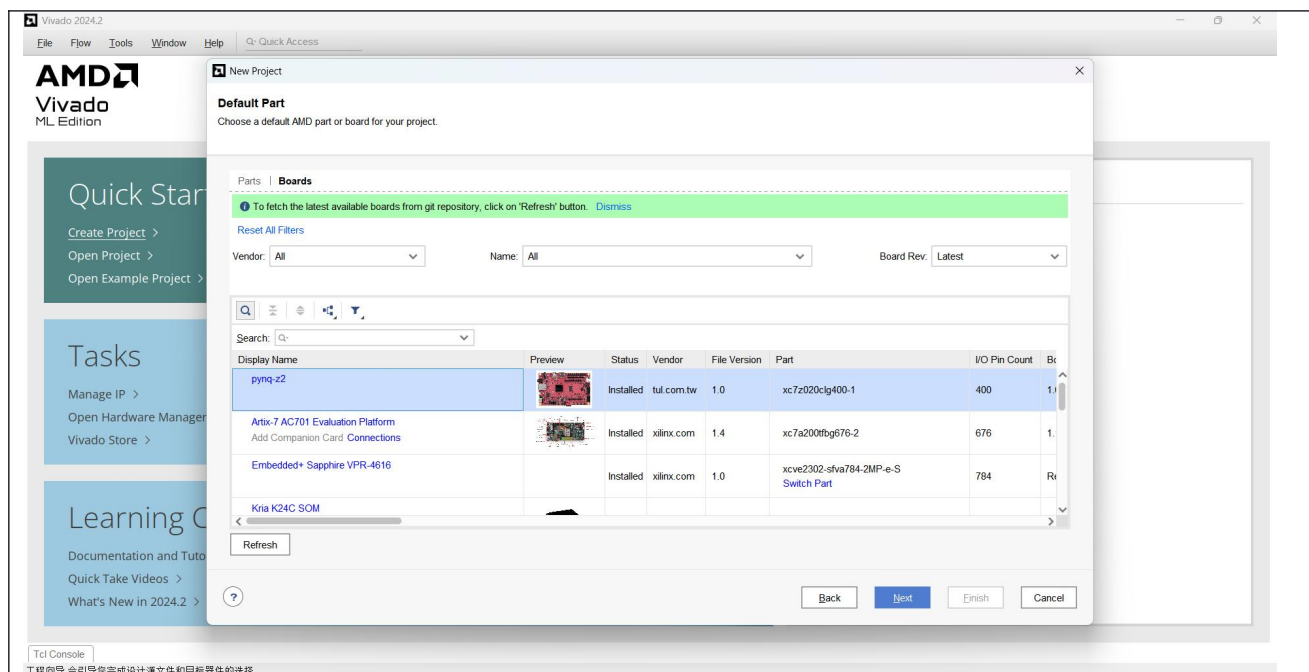


计算机组成与设计 课程实验报告

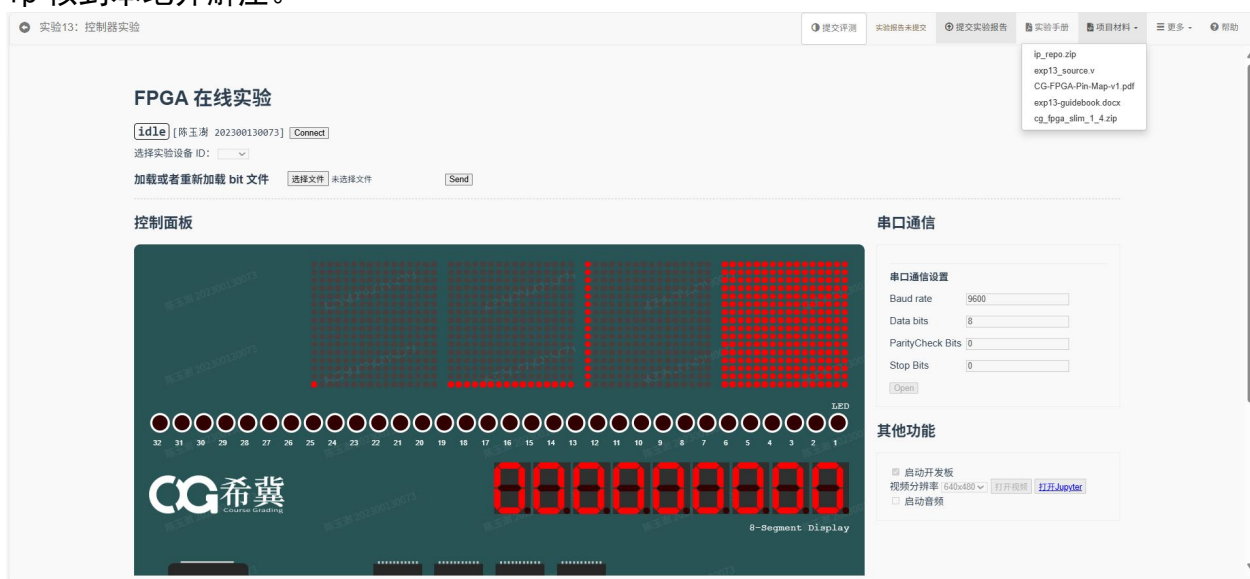
学号：202300130073	姓名：陈玉澍	班级：计科 23 级 1 班
实验题目： 实验 13 控制器实验		
实验学时：2	实验日期：2025. 5. 6	
实验目的： 学会并掌握采用微程序控制器的工作原理及各部件协同机制。		
实验软件和硬件环境： 软件环境： Vivado 软件、FPGA 实验平台 硬件环境： 1. 实验室台式机 2. FPGA 服务器，PYNQ-Z2 开发板		
实验原理和方法： <p>本次实验基于微程序设计方法构建控制器。微程序控制器主要由控制存储器 CROM、微程序 <math>\mu PC</math> 计数器和微指令寄存器 <math>\mu IR</math> 构成。微程序计数器 <math>\mu PC</math> 产生 8 位微地址，在控存读信号 <math>\mu RD</math> 作用下，从控制存储器 CROM 中读取 24 位的微指令代码，随后在打入命令 <math>CP \mu IR</math> 的操作下，将微指令代码送入微指令寄存器 <math>\mu IR</math>。每按一次脉冲键，脉冲上升沿会触发一系列关键操作：作为读控存的命令，将读出的微指令打入 <math>\mu IR</math>，同时使 <math>\mu PC</math> 自动加 1，从而为读取下一条微指令做好准备，实现指令的有序执行，进而实现二进制数的移位控制功能。</p>		
实验步骤： (1) 创建工程：打开本地安装的 Vivado 2024. 2，新建项目，选择 pynq-z2 器件。		



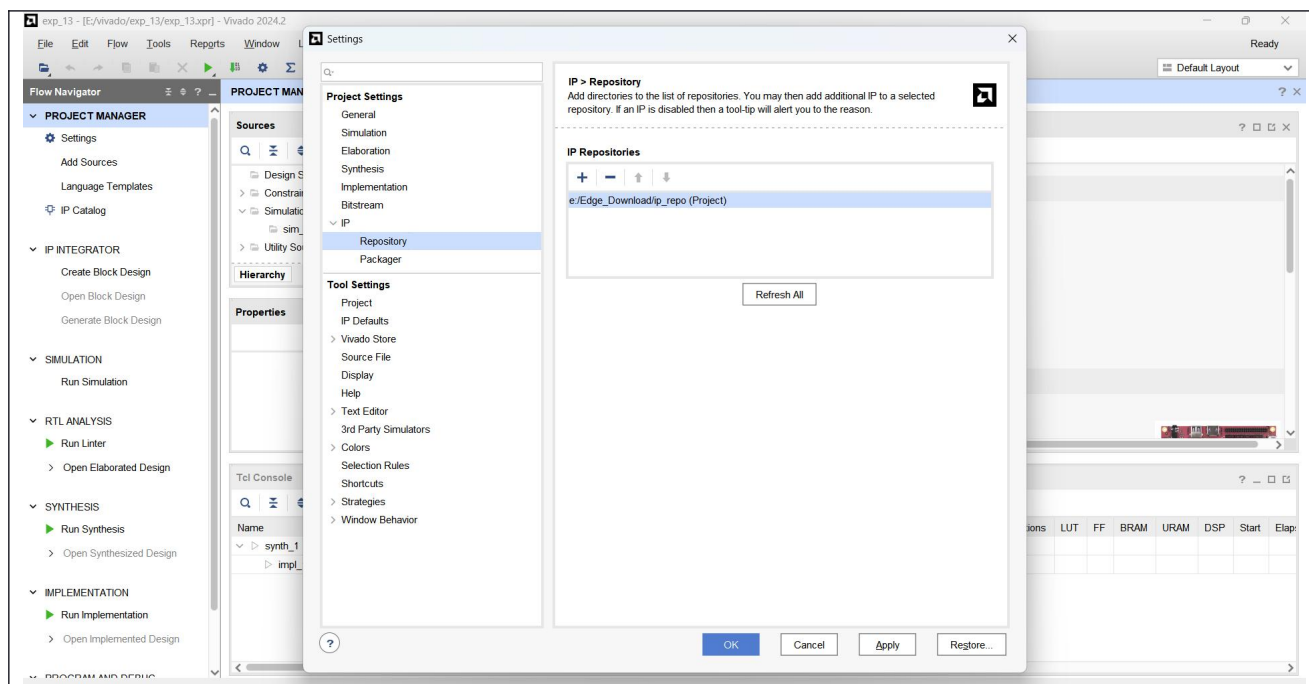
Tcl Console

工程向导 会引导您完成设计源文件和目标器件的选择

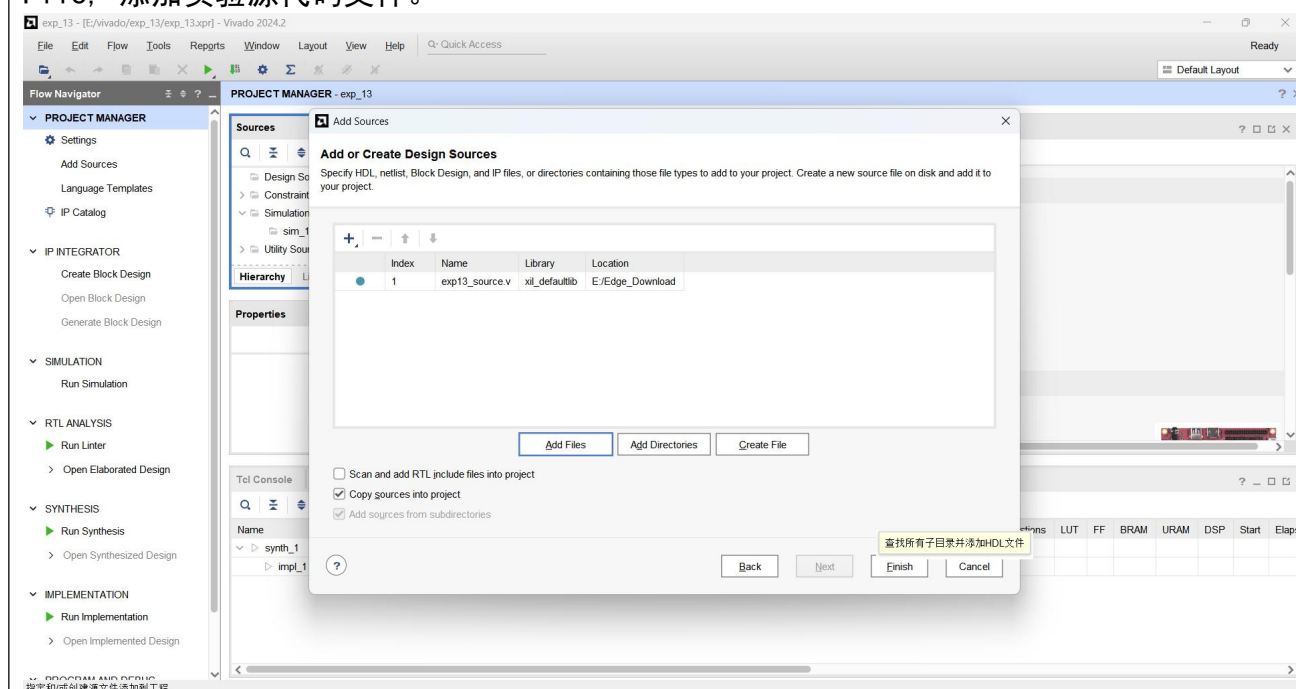
(2) 添加实验环境：进入 FPGA 在线实验环境，点击右上角项目材料下载实验源代码和希冀 ip 核到本地并解压。



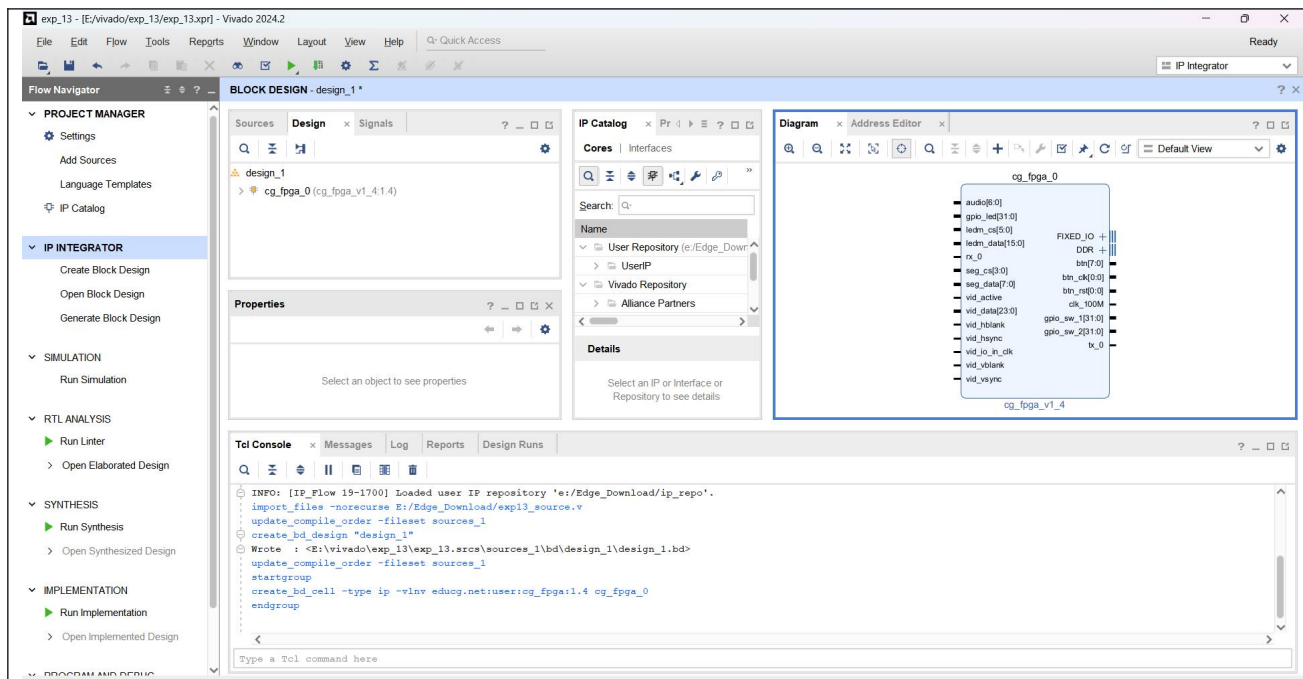
(3) 在 Vivado 项目中，点击 Settings→IP→Repository，将上一步解压后的 ip\_repo 文件夹的位置添加进 IP 搜索目录。



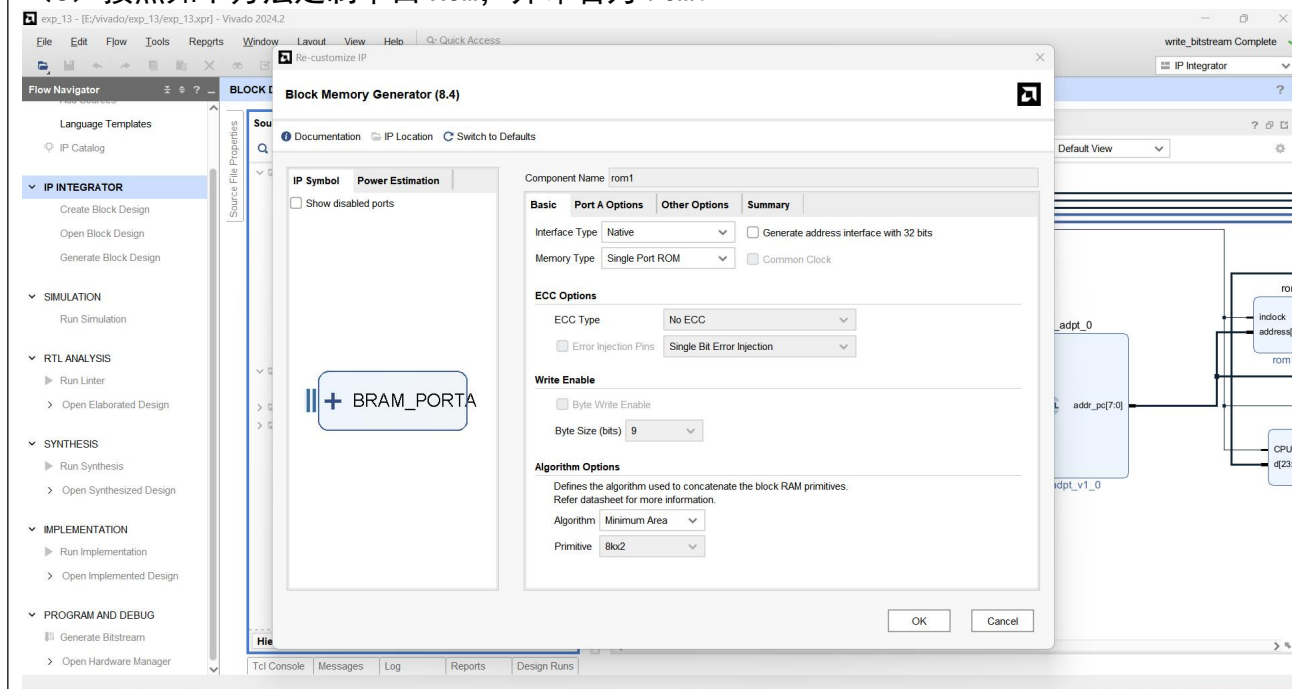
(4) 点击 Sources 窗口中的+, 选择 Add or create design sources → Next → Add File, 添加实验源代码文件。

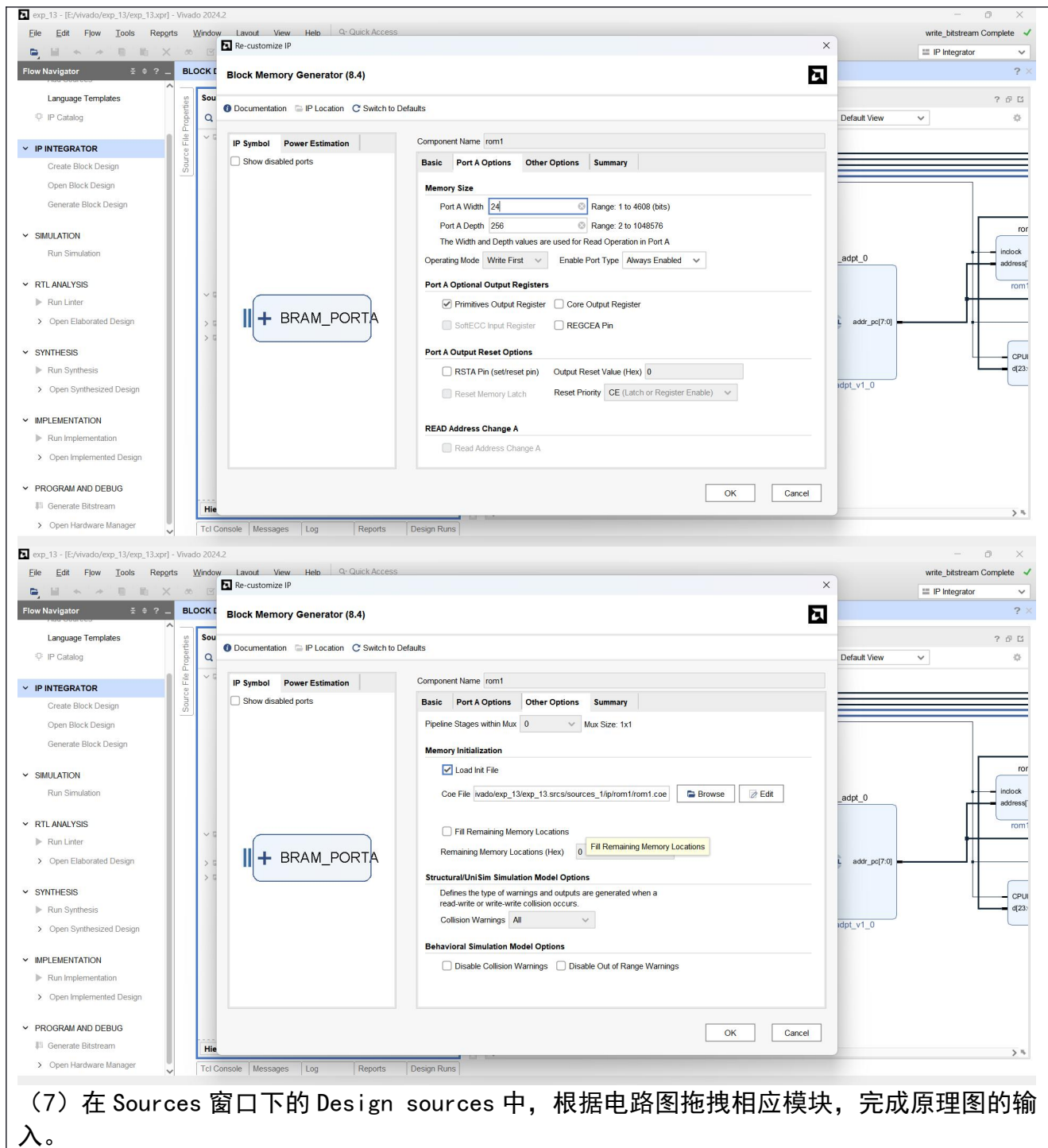


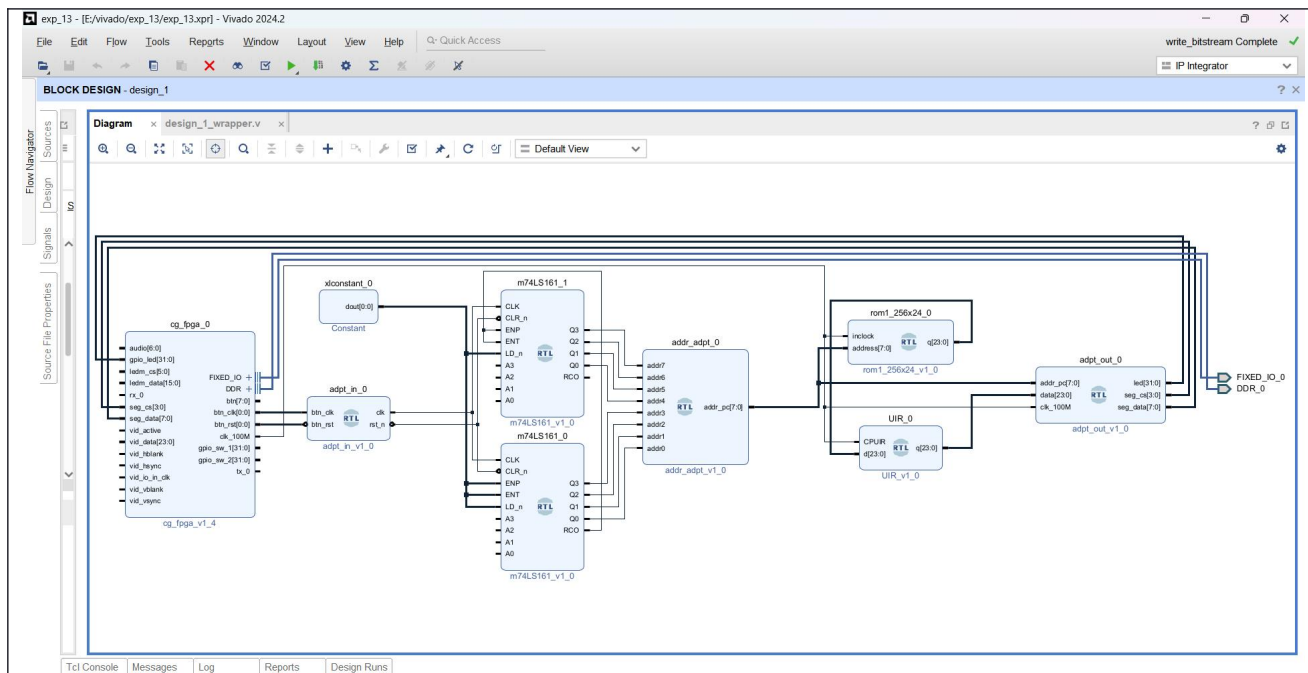
(5) 点击 Create Block Design 创建一个新的顶层设计, 随后点击添加 IP 核按钮, 添加 cg\_fpga IP.



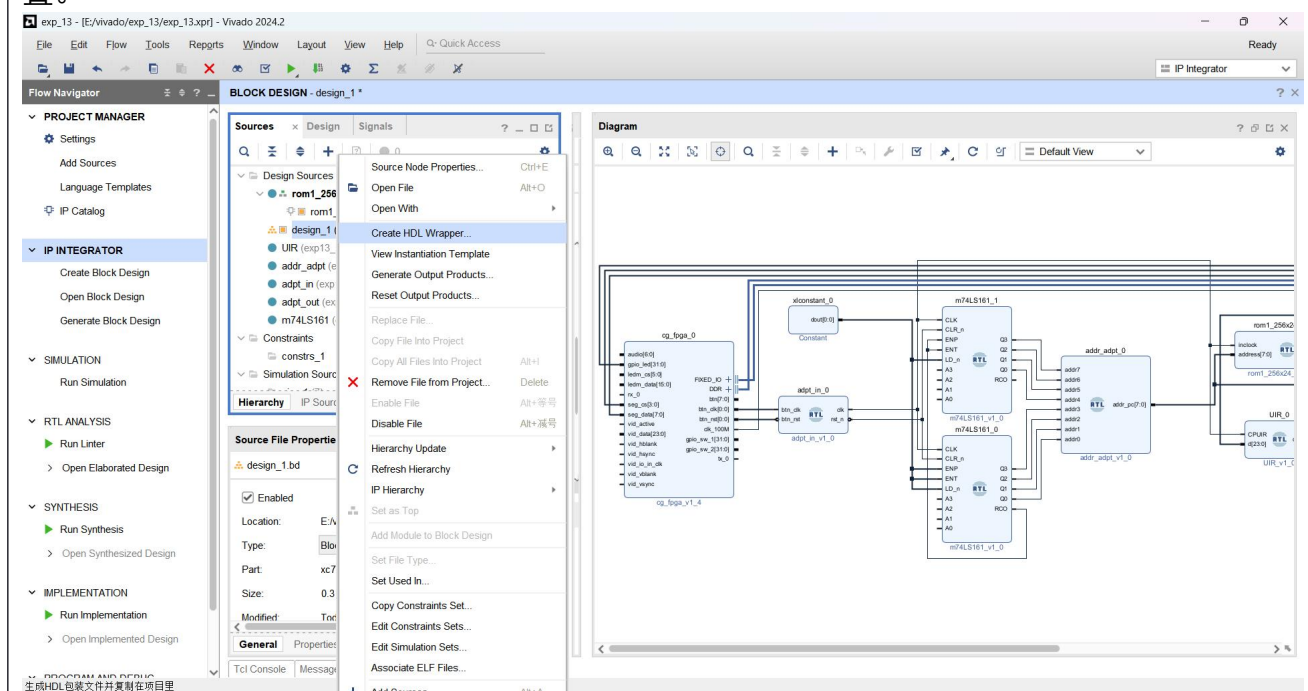
## (6) 按照如下方法定制单口 ROM，并命名为 rom1



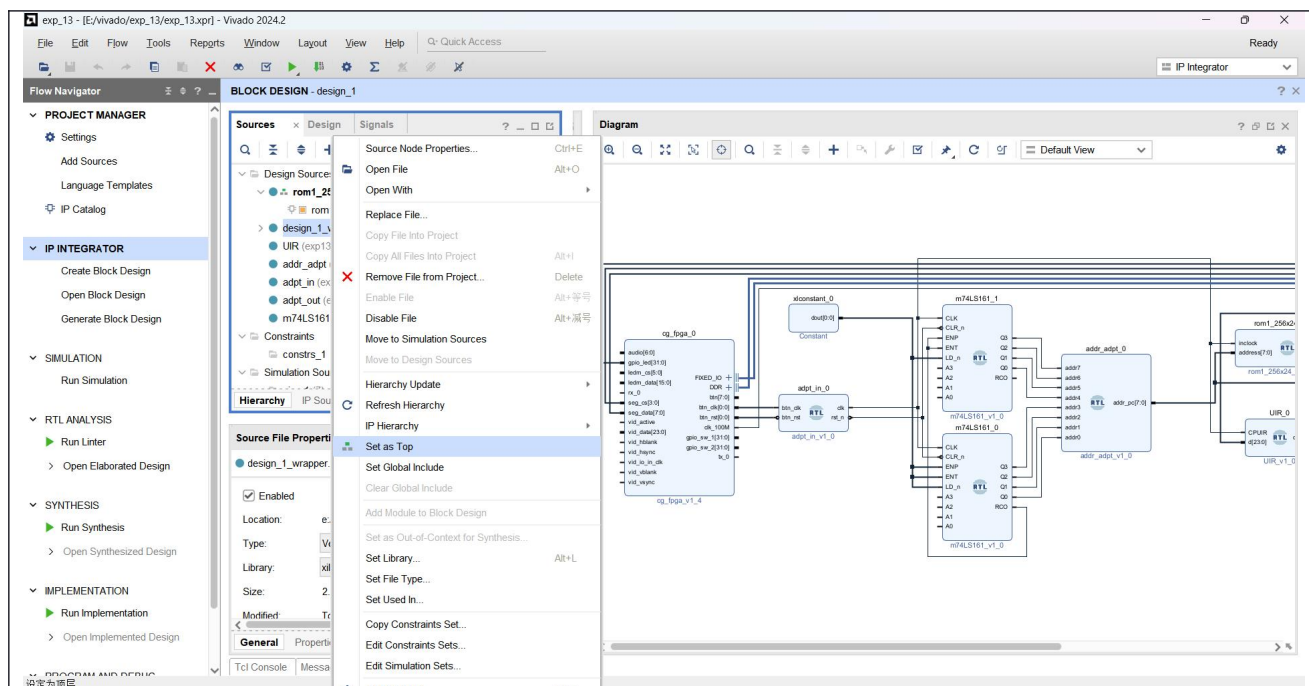




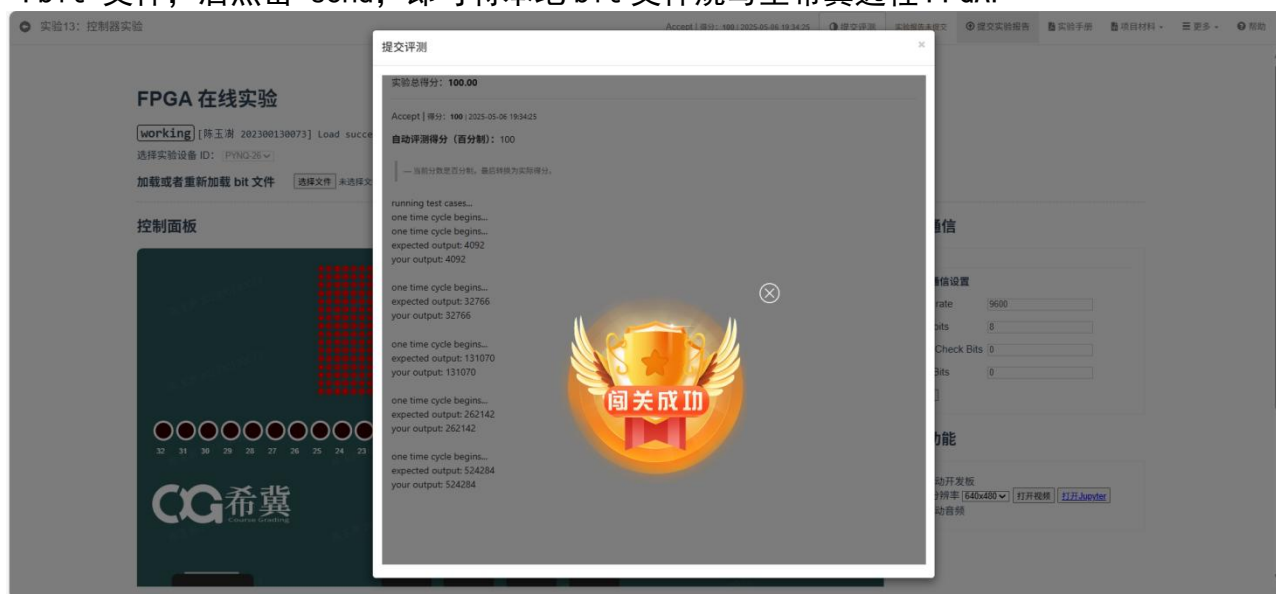
(8) 右击 Sources 下顶层设计图标→Create HDL Wrapper，待 Wrapper 正确生成后，点击左下方 Generate Bitstream，开始综合并生成 bit 文件。注意：综合前 wrapper 模块应被设置为顶层（加粗表示），若自动设置错误，需右击 wrapper 图标点击 Set as Top 手动设置。





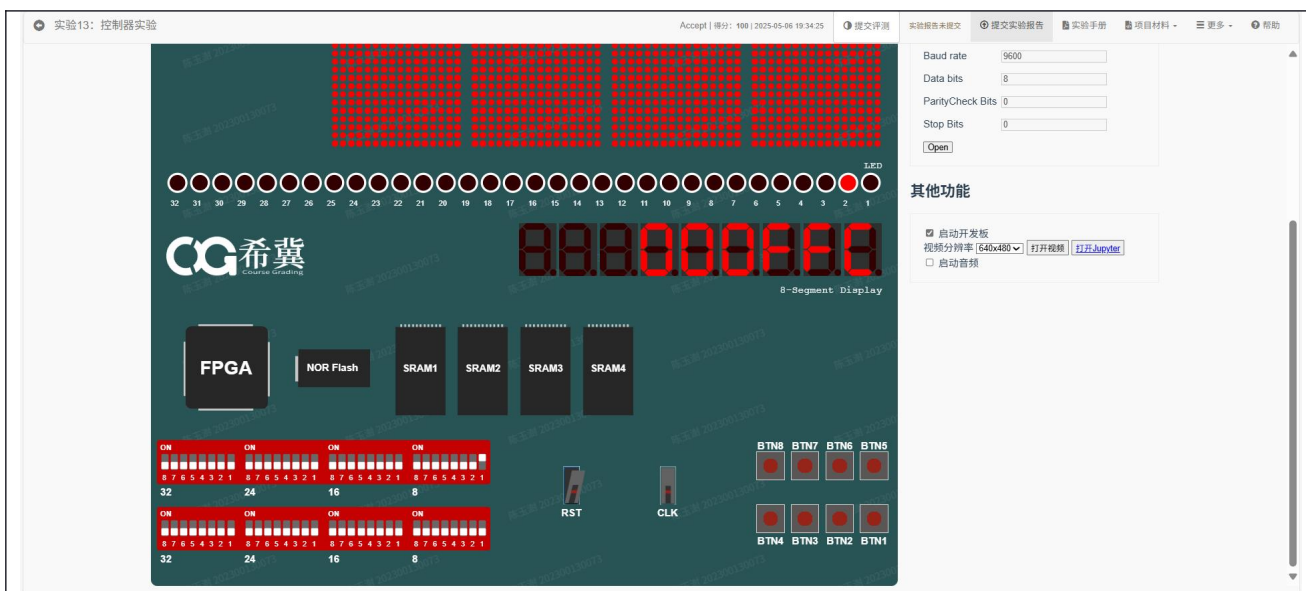


(9) 通过 FPGA 云实验平台，可在线分配远程 FPGA 硬件开发板。首先点击 connect 按钮，然后在下拉菜单中选择任意空闲的开发板，并点击 Choose File 中选择上一步生成的 \*.bit 文件，后点击 send，即可将本地 bit 文件烧写至希冀远程 FPGA。

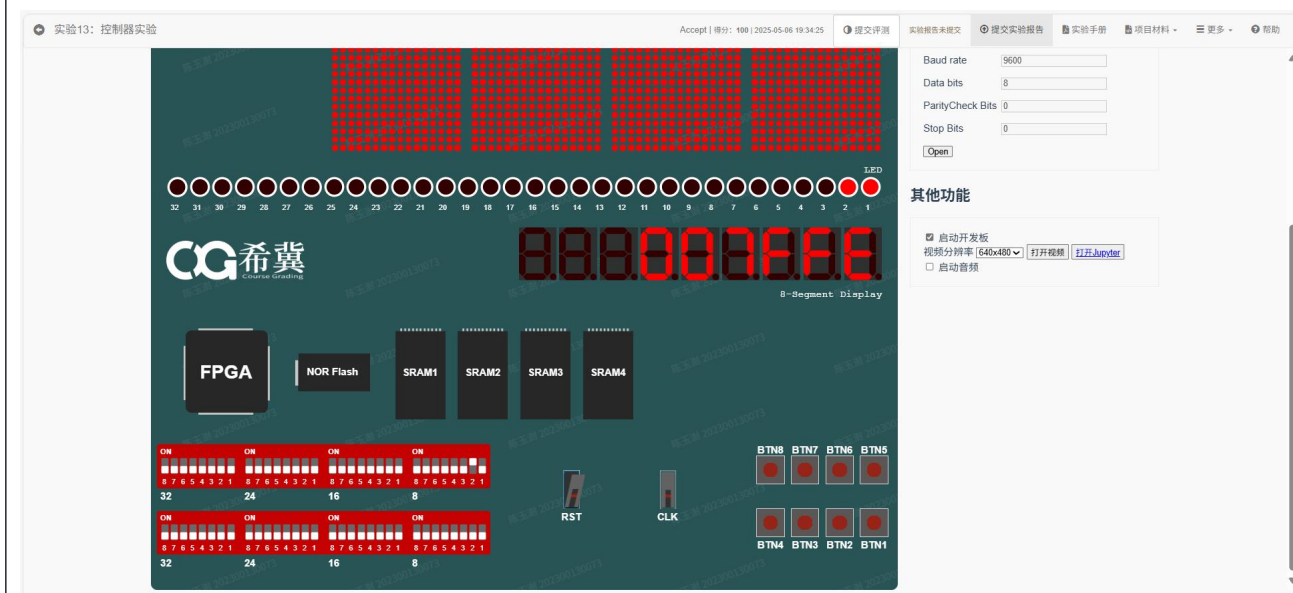


clk 信号的管脚绑定在 btn\_clk 上，rst\_n 信号的管脚绑定在上排拨码开关 btn\_rst 上，addr\_pc 信号的管脚绑定在 LED8-1 上，data 信号的管脚绑定在数码管 6-1 上。

首先，将 addr\_pc 信号置为 00000001，此时在数码管上显示 000FFC，与我们在 rom1 中存储的第一个元素值匹配。

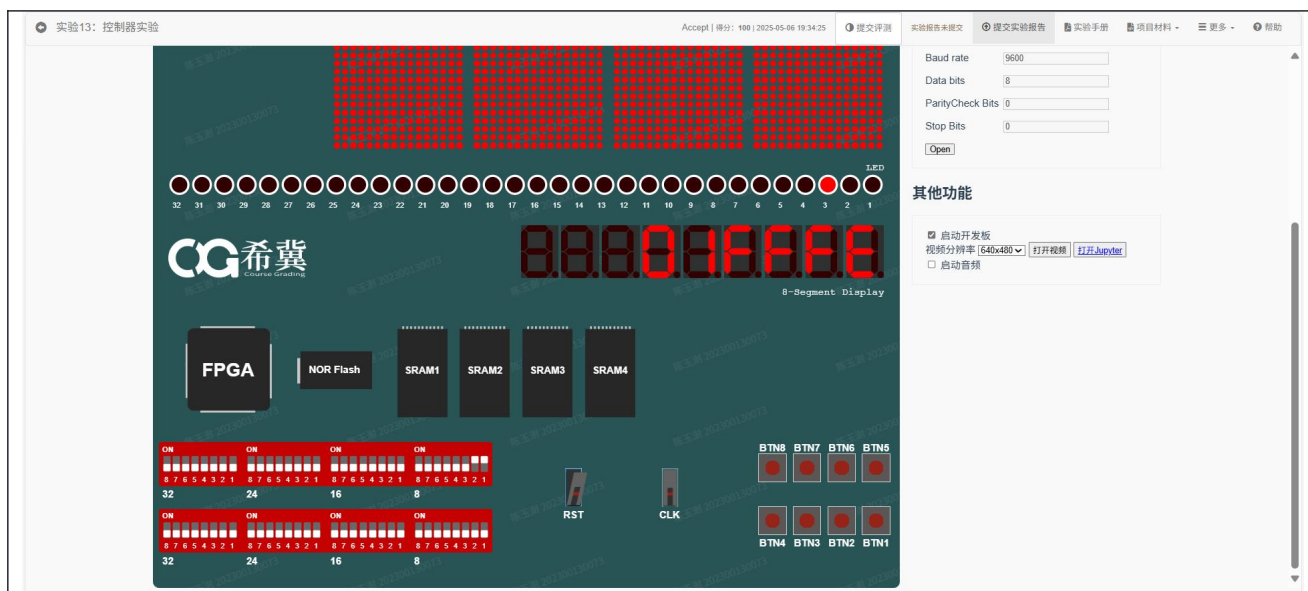


其次，将 `addr_pc` 信号置为 `00000010`，此时在数码管上显示 `007FFE`，与我们在 `rom1` 中存储的第二个元素值匹配。

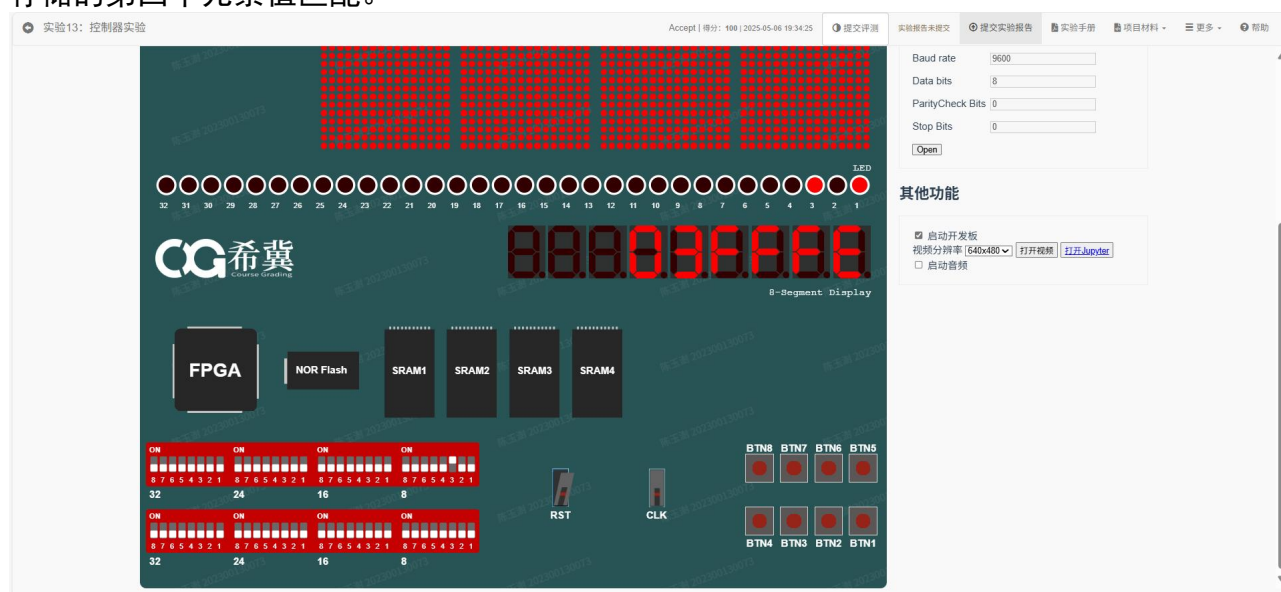


其次，将 `addr_pc` 信号置为 `00000011`，此时在数码管上显示 `01FFFE`，与我们在 `rom1` 中存储的第三个元素值匹配。





最后，将 `addr_pc` 信号置为 `00000100`，此时在数码管上显示 `03FFFE`，与我们在 `rom1` 中存储的第四个元素值匹配。



可以发现，数码管中可以随着地址的变化正确输出我们在 `rom1` 中存储的数据，符合实验预期结果。

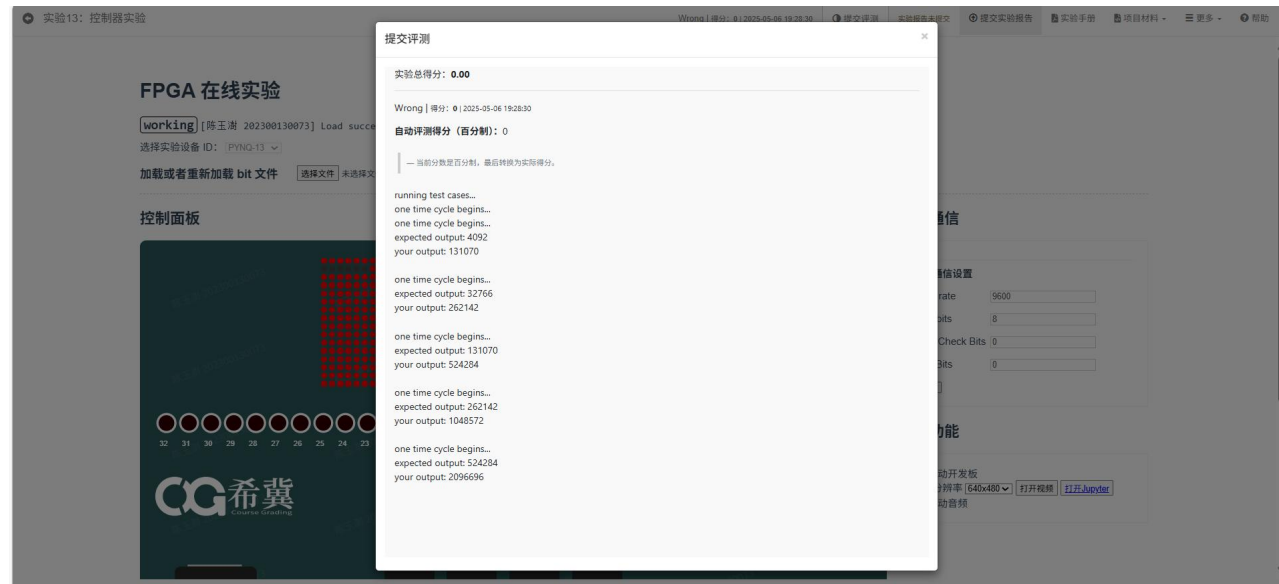
### 结论分析与体会：

通过本次实验，成功搭建了基于微程序设计方法的控制器电路。在硬件验证环节，按实验步骤操作，如按 CPU 复位按键清除微指令计数器，再按单脉冲键，微指令能够从 ROM 中正确读出并显示在数码管上。连续按单脉冲键时，微指令持续读出且显示结果与预先写入的代码一致，表明微程序计数器、控制存储器和微指令寄存器等部件协同工作正常，电路能够准确地按照设计要求实现二进制数的移位功能，达到了实验预期目标，验证了设计的正确性和可行性。

就评测输出与预期输出存在时序差异问题处理的：

如图，可以发现电路输出领先于预期输出两个时钟周期：预期输出为 4092 时，实际输出却是 131070；预期输出为 32766 时，实际输出为 262142。

这可能是由于电路中数据处理和传输的时序设计与预期不一致。如图中所示，在第一次输出前已经存在了两次时钟周期，这使得电路在接收和处理数据的时间点上与预期的评测标准不匹配。



解决：在输入的数据中先加入两个 000000。具体操作是在 Vivado 软件中，找到 rom1 的 COE 文件编辑器，将 memory\_initialization\_vector 的值修改为 “000000 000000...” 这样做相当于在数据开始传输前，先填充两个空值，使得后续数据的输出在时序上与预期输出相匹配，最终成功解决了时序差异问题。

