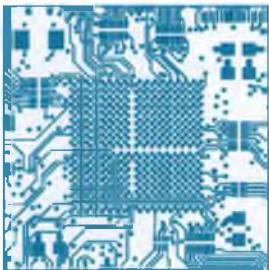


радиоэлектроники

Танг Т. Чан

Высокоскоростная
цифровая обработка
сигналов и проектирование
аналоговых систем



ТЕХНОСФЕРА

РЕДАКЦИОННЫЙ СОВЕТ СЕРИИ КНИГ «МИР РАДИОЭЛЕКТРОНИКИ»

Якунин Александр Сергеевич, директор Департамента радиоэлектронной промышленности Минпромторга РФ – председатель редсовета

Члены совета:

Авдонин Борис Николаевич, ген. директор ОАО ЦНИИ «Электроника», д.т.н., профессор, г. Москва

Акопян Иосиф Григорьевич, ОАО «МНИИ «Агат», д.т.н., профессор, г. Москва
Анцев Георгий Владимирович, ген. директор ОАО «НПП «Радар ММС», г. Санкт-Петербург
Белый Юрий Иванович, ген. директор НИИП им. В.В. Тихомирова МО, г. Жуковский
Беккиев Азрет Юсупович, ген.директор ОАО «Концерн «Созвездие», д.т.н., профессор, г. Воронеж

Боев Сергей Федотович, ген. директор ОАО «РТИ», д.э.н., профессор, г. Москва

Борисов Юрий Иванович, заместитель Министра обороны РФ, д.т.н., профессор, г. Москва
Букашкін Сергей Анатольевич, ген. директор ОАО «Концерн «Автоматика», д.т.н., профессор, г. Москва

Бушуев Николай Александрович, ген. директор ОАО «НПП «Алмаз», д.э.н., профессор, к.ф.-м.н., г. Саратов

Васильев Андрей Георгиевич, д.ф.-м.н., профессор, г. Москва

Верба Владимир Степанович, ген. директор ОАО «Концерн радиостроения «Вега», д.т.н., профессор, г. Москва

Верник Петр Аркадьевич, ген. директор компании «Золотой Шар», г. Москва

Вилкова Надежда Николаевна, ген. директор ЗАО «МНИИТи», к.т.н., д.э.н., профессор, г. Москва
Гуляев Юрий Васильевич, директор института радиотехники и электроники им. В.А. Котельникова, академик РАН, г. Москва

Козлов Геннадий Викторович, ОАО «Концерн ПВО «Алмаз-Антей», д.т.н., профессор, г. Москва

Комяков Алексей Владимирович, ген. директор ОАО «НПП «Полет» г. Нижний Новгород

Красников Геннадий Яковлевич, ген. директор ОАО «НИИМЭ», академик РАН, г. Зеленоград

Мальцев Петр Павлович, директор Института СВЧ полупроводниковой электроники РАН, д.т.н., профессор, г. Москва

Меньщиков Владислав Владимирович, ген. директор ОАО «Концерн ПВО «Алмаз-Антей», г. Москва

Минаев Владимир Николаевич, ген. директор ОАО «Системы управления», д.т.н., профессор, г. Москва

Муравьев Сергей Алексеевич, советник директора Департамента Радиоэлектронной промышленности Минпромторга России, к.т.н., с.н.с., г. Москва

Немудров Владимир Георгиевич, директор ФГУП «НИИ микроэлектронной аппаратуры «Прогресс», д.т.н., профессор, г. Москва

Попов Владимир Васильевич, ген. директор ОАО «Светлана», к.т.н., г. Санкт-Петербург

Сигов Александр Сергеевич, ректор Московского государственного института радиотехники, электроники и автоматики (технического университета), академик РАН, г. Москва

Турилов Валерий Александрович, ген. директор ОАО «КНИИТМУ», к.т.н., доцент, г. Калуга

Федоров Игорь Борисович, президент Московского государственного технического университета имени Н.Э. Баумана, академик РАН, г. Москва

Чаплыгин Юрий Александрович, ректор Московского государственного института электронной техники (ТУ МИЭТ), чл.-корр. РАН, г. Зеленоград

Шахнович Илья Владимирович, шеф-редактор РИЦ «Техносфера», г. Москва

Шубарев Валерий Антонович, ген. директор ОАО «Авангард», д.т.н., профессор, г. Санкт-Петербург



М И Р радиоэлектроники

Танг Т. Чан

Высокоскоростная
цифровая обработка
сигналов
и проектирование
аналоговых систем

Перевод с английского
К.В. Юдинцева

под редакцией
Г.А. Егорочкина

ТЕХНОСФЕРА
Москва
2013



ННИИРТ

*Издание осуществлено при поддержке
ОАО «ФНПЦ «ННИИРТ»*

УДК 621.391 + 004.383.3
ББК 32.811

Ч-18 Танг Т. Чан

**Высокоскоростная цифровая обработка сигналов и проектирование
аналоговых систем**

Москва: Техносфера, 2013. – 192 с., ISBN 978-5-94836-340-0

Книга основана на 25-летнем опыте работы Танг Т. Чан в области высокоскоростной цифровой обработки сигналов и компьютерных систем, а также на его курсах по проектированию цифровых и аналоговых систем в Университете Райса (Техас, США). Издание содержит практические советы для инженеров по экономическому конструированию, системному моделированию и эффективной практике проектирования цифровых и аналоговых систем. В книге приведены примеры проектирования аудио-, видео- и аналоговых фильтров, памяти DDR и блоков питания. Книга предназначена для студентов старших курсов и аспирантов, исследователей и профессионалов в области обработки сигналов и системного проектирования.

**УДК 621.391 + 004.383.3
ББК 32.811**

Thanh T. Tran

High-Speed DSP and Analog
System Design

Springer

Translation from English language edition:
High-Speed DSP and Analog System Design
by Thanh T. Tran
Copyright © 2010 Springer US
Springer US is a part of Springer Science+Business Media
All Rights Reserved

© 2013, ЗАО «РИЦ «Техносфера», перевод на русский язык,
оригинал-макет, оформление
Качество печати иллюстраций соответствует качеству
файлов, предоставленных издательством Springer

**ISBN 978-5-94836-340-0
ISBN 978-1-4419-6308-6 (англ.)**

Содержание

Предисловие научного редактора перевода	8
Вступление	10
Благодарности	12
Об авторе	13
Глава 1. Проблемы проектирования систем ЦОС	14
1.1. Обзор высокоскоростных систем ЦОС	15
1.2. Проблемы систем цифровой обработки аудиосигнала	17
1.3. Проблемы систем цифровой обработки видеосигнала	19
1.4. Проблемы ЦОС в системах связи	20
Литература	22
Глава 2. Эффекты линий передачи	23
2.1. Теория линий передачи	23
2.2. Моделирование параллельных нагрузок	28
2.3. Практические соображения по линиям передачи	30
2.4. Результаты моделюрований и экспериментальных исследований линий передачи	31
2.4.1. ЛП без подключения нагрузки или сопротивления источника	31
2.4.2. ЛП с последовательным подключением источника	33
2.5. Влияние контура заземления на линию передачи	34
2.6. Минимизация влияния эффектов линии передачи	36
Литература	37
Глава 3. Влияние перекрестных помех	38
3.1. Цепи обратных токов	38
3.2. Перекрестные помехи, вызванные излучением	43
3.3. Выводы	47
Литература	48
Глава 4. Вопросы проектирования источников питания	49
4.1. Архитектуры источников питания (ИП)	49
4.2. Об архитектуре источников питания систем ЦОС	57
4.2.1. Вопросы последовательности подачи питания	62
4.3. Выводы	64
Литература	65
Глава 5. Развязка источника питания	66
5.1. Способы развязки источника электропитания	66
5.1.1. Характеристики конденсаторов	68
5.1.2. Характеристики катушки индуктивности	71
5.1.3. Характеристики ферритовых бусинок	72
5.1.4. Главный эмпирический метод развязки	73

5.1.5. Аналитический метод развязки	75
5.1.6. Размещение развязывающих конденсаторов	86
5.2. Подавление высокочастотных помех	87
5.2.1. Проектирование Pi-фильтра	88
5.2.2. Проектирование Т-фильтра	92
5.3. Выводы	95
Литература	96
Глава 6. Системы фазовой автоподстройки частоты (ФАПЧ)	97
6.1. Аналоговые ФАПЧ (АФАПЧ)	97
6.1.1. Дрожание фазы системы ФАПЧ	99
6.2. Цифровая система ФАПЧ	101
6.3. Методы развязки системы ФАПЧ	104
6.3.1. Pi- и T-фильтры	104
6.3.2. Стабилизатор линейного напряжения	107
6.4. Заключение	109
Литература	109
Глава 7. Обзор преобразователей данных	110
7.1. Системы цифровой обработки сигнала	110
7.2. Аналого-цифровой преобразователь (АЦП)	111
7.2.1. Дискретизация (осуществление выборок)	113
7.2.2. Шум квантования	114
7.3. Цифро-аналоговый преобразователь (ЦАП)	118
7.4. Практические рекомендации по проектированию преобразователей данных	120
7.4.1. Разрешающая способность и отношение сигнал – шум	120
7.4.2. Частота выборки (дискретизации)	120
7.4.3. Диапазон входных и выходных напряжений	121
7.4.4. Дифференциальная нелинейность (ДНЛ)	122
7.4.5. Интегральная нелинейность (ИНЛ)	123
7.5. Заключение	124
Литература	125
Глава 8. Проектирование аналогового фильтра	126
8.1. Фильтры защиты от наложения спектров	126
8.1.1. Характеристики пассивных и активных фильтров	126
8.1.2. Проектирование пассивного фильтра	127
8.1.3. Проектирование активного фильтра	130
8.1.4. Основы теории работы операционного усилителя	130
8.1.5. Связь по постоянному и переменному току	137
8.1.6. Проектирование активного фильтра первого порядка	144
8.1.7. Проектирование активного фильтра второго порядка	150
8.2. Заключение	154
Литература	155

Глава 9. Вопросы проектирования подсистем памяти	156
9.1. Обзор динамической DDR-памяти	156
9.1.1. Цикл записи динамической памяти	157
9.1.2. Цикл считывания динамической памяти	157
9.2. Целостность сигнала динамической памяти	158
9.3. Пример проектирования системы динамической памяти	160
Литература	162
Глава 10. Планировка топологии печатной платы	163
10.1. Наложение слоев печатных плат	163
10.2. Микрополосковая и полосковая линии передачи	165
10.3. Плоскость изображения	166
10.4. Заключение	167
Литература	168
Глава 11. Электромагнитные помехи (ЭМИ)	169
11.1. Обзор части 15B правил Федеральной комиссии связи (ФКС)	169
11.2. Основы теории ЭМИ	170
11.3. Цифровые сигналы	172
11.4. Токовые контуры	173
11.5. Источник питания	175
11.6. Линия передачи	176
11.7. Плоскости питания и заземления	178
11.8. Заключение: правила по снижению уровня ЭМИ	179
Литература	180
Список сокращений	182
Предметный указатель	184

Предисловие научного редактора перевода

В последние годы дисциплина «Цифровая обработка сигналов» (ЦОС) и ее модификации все чаще включаются в учебные планы образовательных программ многих российских высших учебных заведений (вуз). Семинары и презентации ведущих фирм, работающих в сфере цифровых технологий обработки сигналов, традиционно собирают значительное число заинтересованных специалистов. По всему миру проводятся научно-технические конференции в целях консолидации и поддержки ученых, работающих в области передовых информационных технологий реального времени.

Столь высокий интерес к данной области неслучайен. Основополагающим стимулом развития цифровых технологий является то, что стоимость аппаратуры ЦОС продолжает неуклонно снижаться при растущей при этом производительности вычислительных операций. Также нельзя не отметить высокую гибкость и универсальность систем ЦОС, что позволяет оперативно перепрограммировать их на выполнение новых задач без изменения аппаратной части. Именно благодаря интенсивному развитию и широкому внедрению цифровых технологий на рубеже тысячелетий стал возможен качественный скачок в сфере телекоммуникаций и информатизации общества. При этом научно-технический потенциал методов ЦОС отнюдь не исчерпан и перспективы их применения простираются далеко за пределы сегодняшнего дня.

В настоящее время как в России, так и за рубежом издается немало специализированной литературы, посвященной вопросам ЦОС. При этом важно понимать, что обширность темы (и сопутствующих ей приложений) практически не позволяет целиком охватить ее в одной работе. Поэтому книг, посвященных данной тематике, должно быть как можно больше – как отечественных, так и переводных.

Ввиду сказанного актуальность и практическая значимость монографии доктора Танг Чана не вызывает сомнений. Книга «Проектирование быстродействующих аналоговых и цифровых систем обработки сигналов» основана на более чем 25-летнем опыте работы автора в области конструирования высокоскоростных систем ЦОС, компьютеров и аналоговых систем. Особую ценность монография приобретает в силу того, что доктор Чан является не только обладателем богатого практического опыта в данной отрасли, но и ведет преподавательскую деятельность по проектированию цифровых и аналоговых систем в Университете Райса (Хьюстон, США), что является основанием для высокой оценки книги с методической точки зрения.

Содержание книги тематически разделено на 11 глав, в заключение которых автор обобщает написанное и приводит список соответствующей литературы, что, безусловно, способствует лучшему усвоению материала и повышает его информативность. Пожалуй, главной особенностью монографии является ее подчеркнуто практическая направленность. Буквально с первых страниц доктор Чан отмечает, что его книга содержит практические советы и методические указания для инженеров – разработчиков быстродействующих систем аналоговой и цифровой обработки сигналов. И на протяжении всей книги автор неизменно следует принятой методике изложения, увязывая теоретические вопросы с конкретными инженерными задачами, стоящими перед проектировщиками.

Кроме того, в отличие от подавляющего большинства публикаций, в настоящей монографии значительное внимание уделено не только сугубо научно-техническим вопросам, но и экономическим факторам. Описание предлагаемых автором методов проектирования систем ЦОС включает в себя конкретные рекомендации по их конструированию, направленные на повышение экономической эффективности за счет снижения затрат на поздней стадии разработки, связанных с какими-либо доработками.

Предложенный доктором Чаном подход с акцентом на минимизацию уровня шума на первоначальном этапе разработки обладает несомненной новизной по отношению к традиционной методологии проектирования устройств, в рамках которой во главу угла ставятся в первую очередь вопросы функциональности и быстродействия, а проблемы, связанные с шумом и паразитными сигналами, принимаются во внимание только на завершающих этапах проектирования. Перспективность применения подхода доктора Чана очевидна в условиях возрастающей негативной роли шума, результатом которой в настоящее время становится немалое число новых конструкций, не удовлетворяющих требованиям по электромагнитной совместимости.

Благодаря знанию автором «подводных камней» проектирования систем ЦОС удается не только избежать наиболее распространенных ошибок, но и одновременно повысить качество и надежность конечного продукта. Кроме того, следует особо отметить, что в книгу наряду с ЦОС включено описание аналоговых систем, что является нехарактерным для подобного рода литературы. Несомненно, что столь обстоятельный подход к делу значительно повышает ценность монографии и существенно расширяет область знания читателя по рассматриваемым вопросам.

Приведенные в книге примеры проектирования касаются аудио- и видеосистем, а также систем связи, аналоговых активных и пассивных фильтров, DDR-памяти и источников питания. Отдельная глава (десятая) посвящена вопросам проектирования топологии печатной платы.

Вне всяких сомнений, монография доктора Чана является важным информационным ресурсом для инженеров-разработчиков, деятельность которых связана с конструированием высокоскоростных систем обработки сигналов как в аналоговой, так и в цифровой области. Книга также может оказаться полезной студентам старших курсов вузов и аспирантам, специализирующимся на обработке сигналов и проектировании систем. Надеюсь, что это издание долгое время будет оставаться востребованным отечественными разработчиками и исследователями.

В заключение хотелось бы выразить благодарность всему коллективу РИЦ «Техносфера» и в частности директору книгоиздательских программ С.А. Орлову за качественный перевод произведения и внесение ключевых примечаний (там, где это необходимо), способствующих правильному пониманию текста за счет подробного пояснения русскоязычному читателю используемой автором терминологии.

Заместитель генерального директора
ОАО «ФНПЦ «ННИИРТ» по научной работе, д.т.н. Бляхман А.Б.

Вступление

Данная книга описывает методы проектирования быстродействующих систем аналоговой и цифровой обработки сигналов (ЦОС) и показывает общие причины возникновения проблем с шумами и электромагнитными помехами, с которыми постоянно сталкиваются инженеры. Материал книги построен на основе моего спра-вочника по проектированию высокоскоростных систем ЦОС (Texas Instruments SPRU 889), моих курсов лекций по проектированию в университете Райса и моего собственного более чем 25-летнего опыта проектирования компьютеров и систем ЦОС. Книга дает практические советы инженерам и содержит:

- подсказки по экономически эффективному проектированию и моделиро-ванию систем, обеспечивающие минимизацию издержек на переработку проектов на следующих этапах и задержек с поставками продукции;
- 11 легкодоступных глав на 210 страницах;
- информацию об использовании правильных методик проектирования бы-стродействующих систем ЦОС и аналоговых систем, минимизирующих шумы компонентов и системы в целом;
- методические указания, применимые на любой стадии проектирования для уменьшения шума и паразитного излучения и предотвращения общих причин их возникновения с одновременным улучшением качества и надежности;
- конкретные примеры проектирования аудио- и видеоустройств, аналого-вых фильтров, устройств с удвоенной скоростью передачи данных (DDR) и источников питания.

Включение в книгу описания аналоговых систем и связанных с ними вопросов не характерно для других книг по проектированию быстродействующих систем.

Эта книга предназначена для инженеров-практиков и составлена следующим образом.

- **Глава 1** рассматривает проблемы проектирования видео- и аудиосистем, а также систем связи.
- **Глава 2** содержит теорию линий передачи. С помощью моделирования це-лостного сигнала и лабораторных измерений демонстрируются результи-рующие виды различных сигналов.
- **Глава 3** показывает влияние перекрестных помех и способ уменьшения ра-диопомех.
- **Глава 4** дает обзор импульсных и линейных источников питания с акцен-том на важности обеспечения последовательности схем включения пита-ния и развязки источника питания.
- **Глава 5** содержит аналитические и общие методики развязки по питанию.
- **Глава 6** содержит обзор проектных решений для аналоговых и цифровых систем фазовой автоподстройки частоты (APLL и DPLL соответственно) и рекомендации по устранению шума из-за джиттера (дрожания фазы) APLL и DPLL.

- Глава 7 представляет обзор преобразователей данных, методов дискретизации и квантования шума.
- Глава 8 описывает проектирование аналоговых активных и пассивных фильтров, включая проектирование операционного усилителя с одно- и двухполлярными источниками питания.
- Глава 9 раскрывает конструкторские решения подсистем памяти. Включает обзор DDR, вопросов целостности сигнала и дает пример проектирования.
- Глава 10 рассматривает вопросы пакетирования печатных плат и маршрутизации сигнала.
- Глава 11 описывает источники электромагнитных помех (ЭМИ) и способы их уменьшения.

Благодарности

Я хотел бы выразить благодарность многим моим коллегам по работе в компании Texas Instruments Inc., подвигнувшим меня на написание этой книги, а именно Кевину Джонсу – за выполнение лабораторных измерений, необходимых для проверки некоторых теоретических принципов, и моделирование, а также Кэти Уикс – за ее огромную поддержку по многим вопросам. Выражаю особую благодарность Дженифер Маурер и Дженифер Эванс из издательства «Спрингер» за то, что предоставили мне возможность написать данную книгу, за рецензирование и отличные советы. Без помощи и поддержки всех этих людей данная книга никогда бы не увидела свет.

У меня не хватает слов для выражения благодарности моему брату – Нхут Чану за неутомимый труд по рецензированию и редактированию каждой главы данной книги. Что касается моей дочери, Лили Чан, то она, вместо того чтобы отдохнуть на Рождество после месяцев тяжелейшей работы в Массачусетском технологическом институте, добровольно взялась за редактирование всей рукописи, оказав мне неоценимую помощь.

Еще раз выражаю искреннюю благодарность Нхуту и Лили за их помощь! Наконец, я не перестаю поражаться своей жене, Нга, которая, работая на полной ставке в Hewlett Pakard, умудрялась оказывать мне огромную поддержку и заботиться о детях. Она воистину великолепный друг и замечательная мама.

*Танг Т. Чан
Хьюстон, Техас, 2010*

Об авторе

Доктор Танг Т. Чан, являясь техническим руководителем в компании Texas Instruments Inc., имеет 25-летний опыт в области конструирования быстродействующих систем ЦОС, компьютеров и аналоговых систем. В настоящее время он является обладателем 22 патентов и автором более 20 опубликованных статей. Также он по совместительству преподаёт в Университете Райса, где ведет курсы конструирования встроенных аналоговых и цифровых систем. В 1984 году Чан получил степень бакалавра точных наук и электротехники (BSEE – Bachelor of Science, Electrical Engineering) в университете Иллинойса в г. Урбан-Шампейн, штат Иллинойс. Степени магистра и доктора философии по электротехнике он получил в университете Хьюстона, г. Хьюстон, Техас в 1995 и 2001 годах соответственно.

ГЛАВА I

ПРОБЛЕМЫ ПРОЕКТИРОВАНИЯ СИСТЕМ ЦОС

В связи с постоянным увеличением (причем с высокой скоростью) производительности систем ЦОС и их тактовых частот особое значение приобретает борьба с шумом и паразитным излучением, а также потребляемая мощность. При работе на высоких частотах дорожки печатных плат как проводники сигналов выступают в качестве линий передачи и антенн¹, которые могут генерировать и переизлучать сигналы, что вызывает искажения и создает проблемы обеспечения электромагнитной совместимости (ЭМС). Это зачастую создает трудности для выполнения требований класса А и В [1], предъявляемых Федеральной комиссией по связи (США). Проблемы ЭМС могут усугубляться из-за необходимости теплоотвода и охлаждения для решения температурных проблем в проектах высокой значимости. Многие современные системы имеют встроенные беспроводные интерфейсы для локальных вычислительных сетей (ЛВС) и систем Bluetooth, что создает дополнительные трудности конструирования, обусловленные необходимостью установки радиаторов.

В связи с упомянутыми трудностями традиционный процесс проектирования быстродействующих систем ЦОС подлежит переосмыслинию. При традиционном подходе инженеры сосредоточены на аспектах функциональности и быстродействия разрабатываемых устройств. Шум и излучение как таковые рассматриваются только на более поздних этапах процесса проектирования, причем только в случае обнаружения проблем при тестировании прототипа. Однако в настоящее время проблема шума становится все более актуальной, так как более 70% новых конструкций не проходят первичный тест по ЭМС. Таким образом, эти вопросы необходимо начинать решать уже на первом этапе процесса проектирования. Потратив небольшое время на использование методов проектирования, обеспечивающих более низкие уровни шумов и излучения на начальном цикле разработки, мы сделаем проект гораздо более рентабельным за счет минимизации издержек на завершающих этапах при переработке проекта и предотвращения задержек поставок продукции.

¹ В отечественной литературе термин «антенна» в большей степени относится к специализированному устройству, предназначенному для излучения или приема электромагнитных волн. В этой книге автор называет антennами любые излучатели и приемные устройства электромагнитной энергии, которые ответственны за паразитные излучения от участков печатной платы и других проводников. – Примеч. ред.

1.1. Обзор высокоскоростных систем ЦОС

Типичные системы ЦОС, как например система, показанная на рис. 1.1, состоят из большого числа внешних устройств: звукового кодека, видео, жидкокристаллического (ЖК) дисплея, модуля беспроводной связи (типа, например, Bluetooth, GPS, UWB и IEEE 802.11), контроллера Ethernet, USB, источника питания, генераторов, запоминающих устройств, ОЗУ и вспомогательных цепей. Каждый из этих компонентов может быть источником шума, или подвергаться воздействию помех, создаваемых соседними компонентами. Следовательно, для минимизации шумов компонент и системы в целом и, соответственно, для удачной реализации проектного решения необходимо, чтобы разработчик имел хороший опыт проектирования быстродействующих систем.

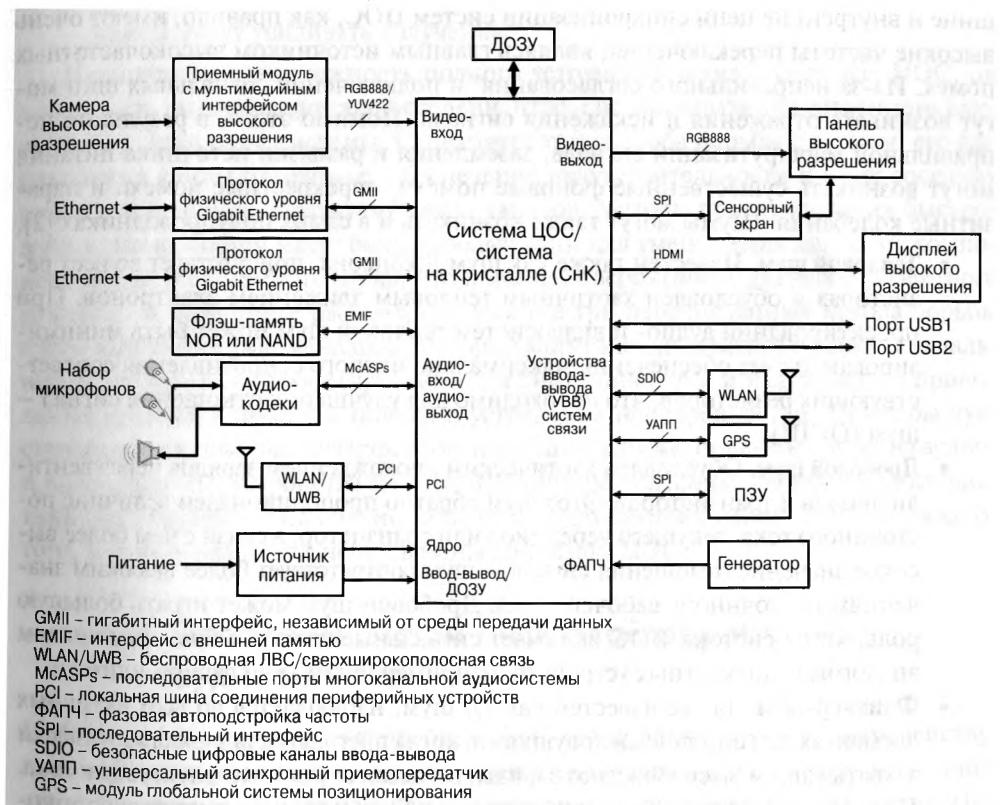


Рис. 1.1. Типичная система ЦОС

Связь между источником шума и его «жертвой» вызывает электрический шум. Рис. 1.2 показывает типичный путь распространения шумов. Источником шума, как правило, является быстро коммутируемый сигнал, а объектом воздействия шума – компонент, несущий сигнал. Шум будет влиять на рабочую характеристику компоненты, подверженной воздействию шума. Связь обеспечивается через паразитные емкости и взаимные индуктивности соседних сигнальных це-

пей. Электромагнитное взаимодействие возникает, когда сигнальные тракты выступают в роли эффективных антенн, излучения которых создают помехи смежным цепям.



Рис. 1.2. Типичный путь прохождения шума

В электронной системе существует много механизмов генерации шума. Внешние и внутренние цепи синхронизации систем ЦОС, как правило, имеют очень высокие частоты переключения, являясь главным источником высокочастотных помех. Из-за неправильного согласования¹ и подключения сигнальных шин могут возникать отражения и искажения сигнала. Помимо этого, в результате неправильной маршрутизации сигнала, заземления и развязки источника питания могут возникать существенные фоновые помехи, перекрестные помехи и паразитные колебания. Шумы могут также возникать и в самих полупроводниках [2].

- **Тепловой шум.** Известен также как шум Джонсона, присутствует во всех резисторах и обусловлен хаотичным тепловым движением электронов. При проектировании аудио- и видеосистем тепловой шум может быть минимизирован за счет обеспечения максимально низкого сопротивления соответствующих резисторов, что необходимо для улучшения отношения сигнал – шум (ОСШ).
- **Дробовой шум.** Обусловлен хаотическим прохождением зарядов через вентили диодов и транзисторов. Этот шум обратно пропорционален величине постоянного тока, текущего через диод или транзистор, в связи с чем более высокое значение отношения сигнал – шум соответствует более высоким значениям постоянного рабочего тока. Дробовой шум может играть большую роль, когда система ЦОС включает сигнальные тракты с большим числом аналоговых дискретных устройств, например видео- или аудиоусилители.
- **Фликкер-шум.** Так же известен как $1/f$ шум, наблюдается во всех активных элементах. Он обусловлен ловушками, когда препядды для заряда хаотически захватывают и высвобождают заряды, вызывая случайные флюктуации тока. Поскольку фликкер-шум сопутствует любому процессу полупроводниковой технологии, методы проектирования систем ЦОС не располагают возможностями полного его устранения и должны фокусироваться на снижении его воздействия.

¹ Автор использует здесь термин «согласование» в более широком смысле, чем это принято в отечественной технической литературе. В России под этим обычно понимается согласование комплексных импедансов по входу и выходу. Автор называет согласованием и выбор правильной нагрузки линий передачи. – Примеч. ред.

- **Импульсный и лавинный шум.** Импульсный шум также известен как «попкорн»-шум, и он вызван наличием ионных примесей. Лавинный шум наблюдается в режиме пробоя. Следует еще раз отметить, что эти типы шума связаны с технологией процесса обработки полупроводников, а не с методами проектирования систем. Так как мощность излучаемой в пространство электромагнитной энергии регламентируется, разработчики систем ЦОС должны быть озабочены потенциальной возможностью излучения помех в окружающее пространство. Главными источниками излучения являются цифровые сигналы, проходящие по соответствующим трактам, наличие областей контуров обратного тока, недостаточная фильтрация или развязка источника питания, воздействие со стороны линий передачи и отсутствие возвратных и заземляющих слоев печатной платы. Важно отметить, что на гигагерцевых частотах теплоотводы и конструктивные резонансы могут усиливать излучение.

Несмотря на невозможность полного устранения шума в системах ЦОС, он может быть уменьшен до такой степени, чтобы не оказывать существенного влияния на другие цепи системы. Существует три способа борьбы с шумом: его давление в самом источнике, обеспечение нечувствительности к нему соседних цепей и устранение паразитной связи каналов. Методы проектирования быстродействующих систем могут быть использованы для уменьшения как шума компонентов, так и системного шума, что повышает вероятность удачного проектного решения. В этой книге рассматриваются все три перечисленных метода борьбы путем выработки рекомендаций, которые могут использоваться на самом начальном этапе процесса проектирования для снижения шума и излучения до приемлемых уровней в процессе поиска и устранения неисправностей. Примеры чувствительных к помехам интерфейсов, показанные ниже, ориентированы на аудио- и видеосистемы, устройства памяти и источники питания. Рабочие характеристики этих систем очень сильно зависят от окружающих цепей ЦОС, а также от того, каким образом эти цепи связаны со схемой ЦОС.

1.2. Проблемы систем цифровой обработки аудиосигнала

Одной из наиболее значимых проблем ЦОС при проектировании быстродействующих аудиосистем является то, что относительно небольшие уровни шума в нижней частотной области заметно влияют на рабочие характеристики конечного устройства. При осуществлении звукозаписи и ее воспроизведении качество звучания зависит от качества используемого аудиокодека, шума источника питания, компоновки аудиоплаты и уровня перекрестных помех между соседними цепями. Кроме того, во избежание нежелательных звуковых потресканий и пощелканий при звукозаписи и воспроизведении должна быть обеспечена очень хорошая стабильность частоты дискретизации. На рис. 1.3 показана типичная сигнальная цепь системы ЦОС для аудиотракта. В большинстве систем ЦОС для интерфейса с внешними аудиокодеками используется многоканальный последовательный порт

буферизацией данных (McBSP [3]). Несмотря на то, что данный интерфейс является специализированным, он легко конфигурируется для работы с аудиокодеками промышленного стандарта I²S.

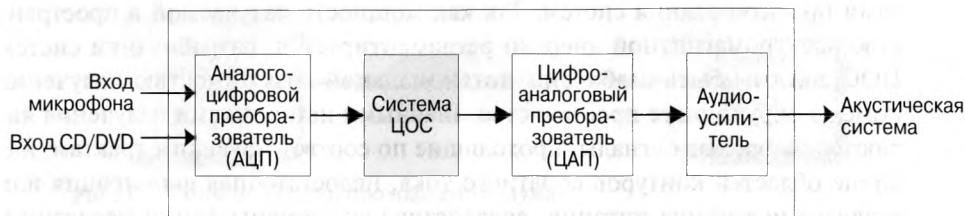


Рис. 1.3. Аудио система ЦОС

Так как все показанные на рис. 1.3 блоки в направлении от АЦП к усилительному каскаду очень чувствительны к помехам, то распространение любой помехи, связанной с любым из блоков, приведет к нежелательных звуковым эффектам. Типичными при проектировании аудиосистем являются проблемы из-за:

- шума, связанного с микрофонным входом. Так как вход микрофона, как правило, характеризуется очень высокой чувствительностью (+20 дБ), то даже небольшой уровень шума может привести к появлению акустических эффектов;
- отсутствия на аудиовыходах фильтрации от наложения спектров;
- чрезмерного искажения, обусловленного каскадом усиления и амплитудным рассогласованием;
- чрезмерного джиттера (неустойчивости) звуковых синхроимпульсов, разрядных синхронизирующих и главных тактовых импульсов;
- отсутствия хорошей развязки и шумовой изоляции;
- отсутствия стабилизации напряжения источника питания с высокой режекцией помех, создаваемых аудиокодеком;
- отсутствия хороших развязывающих конденсаторов по опорному напряжению, используемых для АЦП и ЦАП;
- шума переключения импульсного источника питания, связанного с аудиоцепями;
- размещения аудиотрактов с высоким импедансом в непосредственной близости от шумящих переключающих схем и отсутствия в разводке печатной платы кратчайшего пути для обратного тока с целью минимизации обратной связи по току между системой ЦОС и кодеком;
- отсутствия изолированного заземления для аналоговых и цифровых цепей.

В конечном счете для звука хорошего качества необходимо правильное проектирование всех АЦП, ЦАП, интерфейсов систем ЦОС, тактовых генераторов, входных/выходных фильтров, источников питания и схем выходных усилителей. Рабочие характеристики всех этих устройств зависят не только от качества проектирования цепей, но также от развязки по земле и питанию, а также от маршрутизации дорожек печатной платы.

1.3. Проблемы систем цифровой обработки видеосигнала

Обработка видеоинформации является другой важной областью применения систем ЦОС, которые очень чувствительны к помехам и излучению. Одна из главных проблем проектирования видеосистем состоит в необходимости обеспечения устранения таких недостатков видеозображения, как искажение цвета, фоновый шум сетевой частоты, видимые высокочастотные помехи, обусловленных работой быстродействующих шин, биением звука и т.д. Все они обычно связаны с неправильным проектированием видеоплаты и с неправильной ее разводкой. Например, помехи от источника питания могут попасть на видеовыход ЦАП, звуковоспроизведение может привести к возникновению переходных процессов в источнике питания, а высокочастотное излучение может навести в тюнере помехи по цепям обратной связи. Ниже приведены характерные проблемы, связанные с помехами по видеосигналу:

- нарушение целостности сигнала, наличие резких перепадов (вверх и вниз) по цепям горизонтальной и вертикальной синхронизации, частоты пикселизации, вызванные неправильным подключением сигнальной нагрузки;
- чрезмерный уровень излучения от таких быстродействующих шин, как PCI, параллельных видеопортов (ВТ.1120, ВТ.656) и устройств DDR;
- сильный джиттер в кодере, декодере и в каскадах тактовой частоты пикселизации вызывает проблемы детектирования цветовой информации, например формирование только черно-белого изображения на цветном экране;
- недостаточное сопротивление нагрузки видеосистемы вызывает искажение видеозображения. На входе видеодекодера и на выходе видеокодера должен использоваться 75-омный согласующий резистор;
- воспроизведение звука может привести к мерцанию видеозображения на экране. Это может быть исправлено за счет дополнительного экранирования видео- и аудиоцепей. Наилучшим методом является использование линейных стабилизаторов, обеспечивающих подавление пульсаций источников питания высокой мощности аудиокодека и видеокодера/декодера. Кроме того, для уменьшения перекрестных и других помех можно вручную трассировать критические цепи с любыми коммутируемыми сигналами;
- изолированное заземление для аналоговых сигналов без специализированной цепи возврата сигнала. Важно помнить, что для низкоскоростного сигнала, то есть на частоте ниже 10 МГц, ток возвращается через наименьшее сопротивление, что, как правило, соответствует самому короткому пути. С другой стороны, высокоскоростной ток возвращается через наименьшую индуктивность, обычно под сигнальной дорожкой.

На рис. 1.4 показана типичная цифровая видеосистема высокого разрешения, обеспечивающая захват, обработку и затем воспроизведение изображения на основе аналоговых и цифровых видеосигналов высокого и стандартного разрешения. Качество «картинки» дисплея определяется качеством тракта прохождения этого видеосигнала, что в особенности касается входных и выходных видеокаскадов.

В связи с тем, что методы проектирования и разводки систем имеют очень важное значение для методов проектирования и разводки систем для уменьшения негативного воздействия коммутационных и взаимных помех, а также переходных процессов в источниках питания, обеспечивающих уменьшение или устранение недостатков видеоизображения, необходимо руководствоваться правилами проектирования быстродействующих систем, рассматриваемых в этой книге. В этой системе такие цифровые видеовходы и выходы, как мультимедийный интерфейс высокого разрешения (HDMI), цифровой видеоинтерфейс (DVI) и порт дисплея (DP), очень чувствительны к помехам системы, обусловленным эффектом джиттера, увеличивающим частоту двоичных ошибок. Хорошие методы проектирования уменьшают риск ухудшения рабочих характеристик любой электронной системы, хотя полное устранение помех невозможно в принципе. Любая цифровая видеосистема высокого разрешения насчитывает множество быстродействующих шин, работающих на частоте 66 МГц или выше, которые создают широкополосные помехи и гармоники, вызывающие паразитное электромагнитное излучение в гигагерцевом диапазоне. С помехами такого типа очень сложно бороться ввиду наличия в плате большого количества шин, и задача согласования каждого сигнального тракта, трассируемого от одной точки к другой, является очень непрактичной. Хорошо, что существуют правильные методы проектирования для минимизации помех.

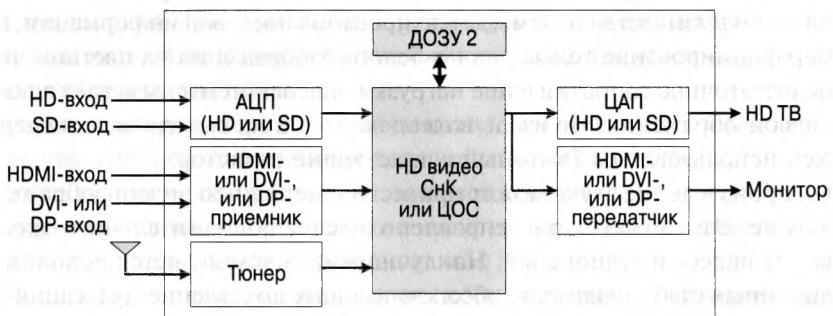


Рис. 1.4. Видеосистема ЦОС высокого разрешения

1.4. Проблемы ЦОС в системах связи

Как и в случае с видео- и аудиосистемами, к воздействию шумов и паразитного излучения также крайне чувствительны системы связи, являющиеся еще одной важной областью применения ЦОС. В данном случае одной из многих проблем является создание систем на основе большого числа мощных и высокointегрированных цифровых устройств, обеспечивающих высокую производительность с очень низкой частотой двоичных ошибок и низким уровнем помех. В этих системах интерференция не только приводит к проблемам ЭМИ, но и блокирует работу других каналов связи, вызывая детектирование ложного канала. Эти проблемы могут быть минимизированы с помощью правильного использования соответствующих методов проектирования плат, экранирования, развязки высокочастот-

ных и смешанных аналого-цифровых сигналов. В некоторых случаях для дальнейшего уменьшения взаимных помех и улучшения ОСШ может оказаться необходимым применение задающего генератора сигнала с расширенным спектром. Несмотря на то, что задающий генератор сигнала с расширенным спектром обеспечивает снижение пикового уровня электромагнитного излучения, гармоники такого сигнала попадают в более широкую полосу пропускания, и это может вызвать межканальные помехи, в связи с чем инженеры должны с осторожностью использовать этот тип задающего генератора. В табл. 1.1 приведены типы высокоскоростных шин, которые создают гармоники, вносящие помехи во встроенные беспроводные ЛВС. На рис. 1.5 показан пример системы связи на основе протоколов Bluetooth и IEEE802.11, реализованных на одной и той же системной плате и использующих один и тот же ВЧ-спектр с несущей частотой 2,4 ГГц. Наиболее сложными являются задачи предотвращения помех в обеих системах, излучаемых высокоскоростными шинами (PCI Express, DDR2 и дисплей) и создающих помехи для встроенных антенн. С помощью правил проектирования, предлагаемых в данной книге, разработчики смогут увеличить вероятность получения хорошего проектного решения.

Таблица 1.1. Помехи в системах беспроводной передачи данных [4]

Стандарты	Типы беспроводных ЛВС	Устройства тактовых частот и шины, создающие помехи
Bluetooth	Сети персонального уровня (2,4 ГГц)	Гигагерцевые ЛВС, PCI Express, гармоники тактовой частоты дисплея
IEEE 802.11b/g	Беспроводная ЛВС (2,4 ГГц)	Гигагерцевые ЛВС, PCI Express, гармоники тактовой частоты дисплея
IEEE 802.11n	Высокоскоростная беспроводная ЛВС (5 ГГц)	Гигагерцевые ЛВС, PCI Express, гармоники тактовой частоты дисплея
IEEE 802.16e	Широкополосная сеть мобильной связи (Wi-Max, 10–66 ГГц)	PCI Express, гармоники тактовой частоты дисплея
IEEE 802.11a	Беспроводная ЛВС (5 ГГц)	PCI Express, гармоники тактовой частоты дисплея

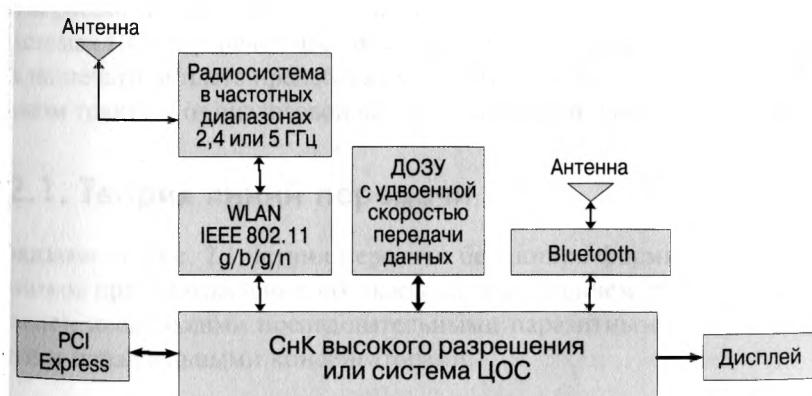


Рис. 1.5. Система связи с ЦОС

Литература

1. Federal Communication Commission (2005) Unintentional Radiators Title 47 (47CFR), Part 15 B. <http://www.fcc.gov/oet/info/rules/part15/part15-91905.pdf>.
2. Hiers T. and Ma R. (1999) TMS320C6000 McBSP: I2S Interface. Texas Instruments Inc's Application Report, SPRA595.
3. Franco S. (2002) Design with Operational Amplifiers and Analog Integrated Circuits. McGraw-Hill, New York.
4. Nassar M., Gulati K., DeYoung M., Evans B., and Tinsley K. (2008) Mitigating Near-field Interference in Laptop Embedded Wireless Transceivers. IEEE Journal of Signal Processing Systems.

ГЛАВА 2

ЭФФЕКТЫ ЛИНИЙ ПЕРЕДАЧИ

Наиболее распространенными причинами возникновения помех в быстродействующих системах ЦОС являются физические явления в линиях передачи (ЛП) сигнала. Когда трассы прохождения сигнала становятся ЛП и как они влияют на рабочие характеристики системы? Метод проб и ошибок показывает, что трассы прохождения сигнала становятся ЛП, когда время нарастания сигнала ($T_{\text{нап}}$) короче, чем двукратная величина задержки его распространения ($T_{\text{распр}}$). Например, если задержка сигнала от источника к нагрузке составляет 2 нс, то любой из сигналов с временем нарастания менее 4 нс формирует ЛП. В этом случае необходимо согласование (нагрузка) для обеспечения минимального верхнего и нижнего отклонений, обусловленных отражениями сигнала в ЛП. Избыточные отражения сигнала в ЛП могут привести к возникновению электромагнитных помех (ЭМИ) и к ложным срабатываниям в нерегулярных логических схемах и в системах ЦОС. В результате этих явлений проектное решение может не пройти сертификацию Федеральной комиссии по связи (США) или оказаться не полностью готовым к эксплуатации во всех условиях работы, таких как высокие температуры или превышение номинального значения напряжения. Существуют два типа ЛП: с потерями и без них. Сопротивление идеальной линии передачи без потерь равно нулю, в то время как ЛП с потерями характеризуется наличием небольших последовательных резисторов с малым сопротивлением, искажающих сигнал и ослабляющих его распространение. На практике все ЛП имеют потери. Моделирование ЛП с потерями представляется трудной проблемой и выходит за рамки данной книги¹. Поскольку акцент в этой книге сделан только на практической проблеме — описание методов решения проблем, она предполагает, что ЛП не имеет потерь, чтобы упростить рассмотрение. Это предположение является оправданным в связи с тем, что в системах ЦОС с рабочей частотой менее 1 ГГц потери в трассах прохождения сигнала на печатной плате пренебрежимо малы по сравнению с потерями во всем сигнальном тракте — от аналоговой части до цифровой и обратно до аналоговой.

2.1. Теория линий передачи

Как показано на рис. 2.1, линия передачи без потерь формируется из обычных проводников при прохождении по тракту сигнала, причем этот тракт может быть представлен несколькими последовательными паразитными катушками индуктивности и параллельными конденсаторами.

¹ Этот тезис вызывает сейчас определенные сомнения. Дело в том, что существует много пакетов моделирования, которые без труда решают подобные задачи. — Примеч. ред.

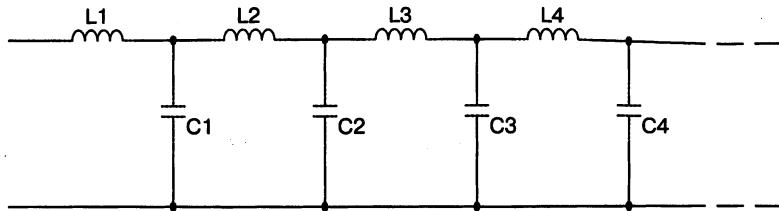


Рис. 2.1. Модель линии передачи без потерь

Скорость распространения сигнала V_p зависит от таких свойств, как характеристический импеданс Z_o , определяемый как частное от деления величины амплитуды начального переменного напряжения V^+ на амплитуду начального значения силы тока I^+ , полученное для некоторого момента времени. Ниже приведены уравнения (2.1) и (2.2) для V_p и Z_o соответственно:

$$V_p = \frac{1}{\sqrt{LC}}, \quad (2.1)$$

$$Z_o = \sqrt{\frac{L}{C}}, \quad (2.2)$$

где L – погонная индуктивность и C – погонная емкость.

Еще одним важным параметром ЛП является задержка распространения сигнала – T_p , выражаемая с помощью уравнения (2.3):

$$T_p = \frac{1}{V_p} = \sqrt{LC}. \quad (2.3)$$

Отражение сигнала от источника и от нагрузки в ЛП зависит от того, насколько хорошо согласован входной импеданс и импеданс нагрузки соответственно с характеристическим импедансом. Коэффициенты отражения от источника и от нагрузки представлены уравнениями (2.4) и (2.5):

$$\Gamma_s = source_reflection = \frac{Z_s - Z_o}{Z_s + Z_o}, \quad (2.4)$$

$$\Gamma_L = load_reflection = \frac{Z_L - Z_o}{Z_L + Z_o}, \quad (2.5)$$

где Z_s и Z_L – импедансы источника и нагрузки соответственно.

На следующем примере показаны характеристики ЛП без нагрузки и при наличии 3-вольтового источника возбуждающего сигнала.

Пример 2.1. Рассчитайте напряжение линии передачи с разомкнутым концом, показанной ниже.



Рис. 2.2. Линия передачи с разомкнутым концом

$$V_{initial} = V_{clk} \frac{Z_o}{Z_s + Z_o} = 3 \frac{50}{25+50} = 2V;$$

$$\rho_s = \frac{Z_s - Z_o}{Z_s + Z_o} = \frac{25 - 50}{25 + 50} = -0,333;$$

$$\rho_L = \frac{Z_L - Z_o}{Z_L + Z_o} = 1.$$

На рис. 2.3 превышение номинального значения напряжения может быть рассчитано с помощью ступенчатой диаграммы [1], как показано ниже.

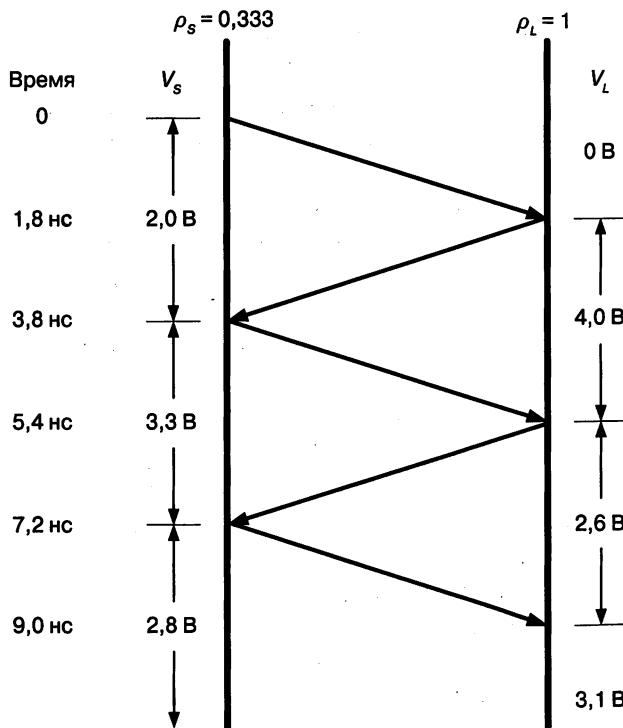


Рис. 2.3. Ступенчатая диаграмма ЛП с разомкнутым концом

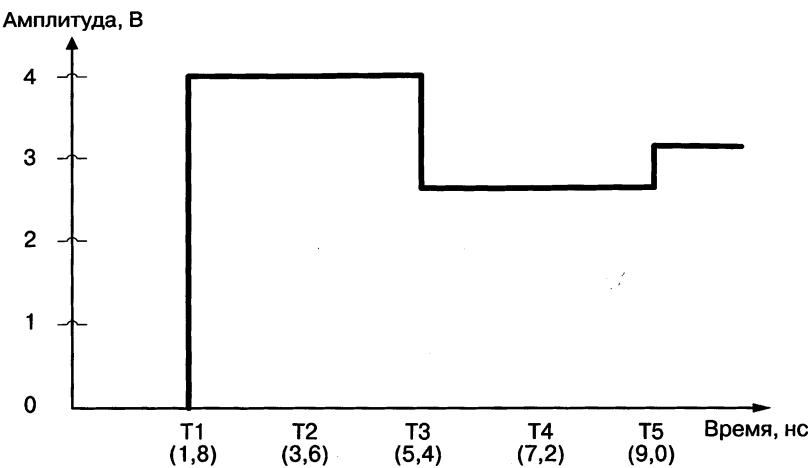


Рис. 2.4. Эпюра напряжения на нагрузке ЛП с разомкнутым концом

В моменты времени

$$T1 = 1,8 \text{ нс: } V_L = V_i + \rho_L V_i = 2 + 2 = 4,0 \text{ В,}$$

$$T2 = 3,6 \text{ нс: } V_s = 4,0 \text{ В} + \rho_s V_i = 4,0 - 0,67 = 3,33 \text{ В,}$$

$$T3 = 5,4 \text{ нс: } V_L = 3,33 \text{ В} + \rho_L (\rho_s V_i) = 3,33 - 0,67 = 2,66 \text{ В,}$$

$$T4 = 7,2 \text{ нс: } V_s = 2,66 \text{ В} + \rho_s [\rho_L (\rho_s V_i)] = 2,66 + 0,22 = 2,88 \text{ В,}$$

$$T5 = 9,0 \text{ нс: } V_L = 2,88 + \rho_L (0,22) = 3,1 \text{ В.}$$

Как показано на рис. 2.4, отражения от источника 3 В привели к превышению сигнала на нагрузке вплоть до 4 В, что объясняется ниже.

- Исходный уровень напряжения на нагрузке в момент времени $T1$ зависит от импеданса нагрузки, равного бесконечности на разомкнутом конце, и от характеристического импеданса ЛП.
- Уровень напряжения в момент времени $T2$, когда отраженный сигнал попадает в источник, зависит от импеданса источника и характеристического импеданса ЛП.
- Уровень напряжения в момент времени $T3$, когда отраженный сигнал снова попадает в источник, зависит от отраженного напряжения в момент времени $T2$ плюс отраженное напряжение в момент времени $T3$.
- Этот процесс продолжается до наступления установившегося состояния. В данном примере установившееся состояние наступает в момент времени $T5$, отстоящий на 9 нс от момента $T1$, что видно из рис. 2.3.

На рис. 2.5 показаны эпюры напряжений на нагрузке как для нагруженных, так и для ненагруженных схем. Как было показано в предыдущем примере, согласованная ЛП имеет нулевой коэффициент отражения, и, следовательно, как видно из верхнего графика рис. 2.5, форма сигнала характеризуется отсутствием звона (попутных колебаний). Проблема заключается в том, что добавление 50-омного сопротивления на землю у нагрузки при проектировании быстродействующих систем ЦОС не оправдывает себя, так как требует использования буферного каскада для возбуждения слишком большого тока в каждой линии.

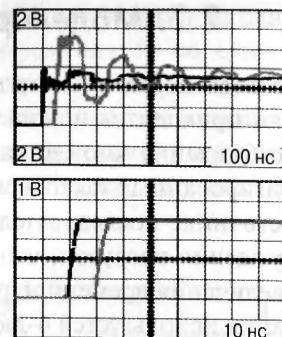
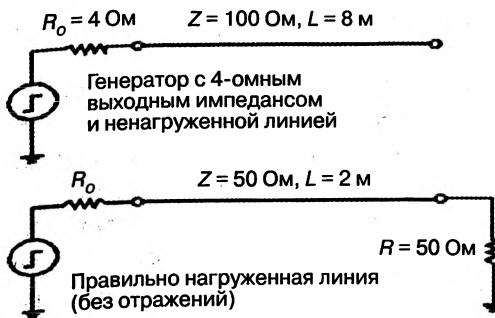


Рис. 2.5. Эпюры напряжений при подключенной и при неподключенной нагрузках

Сила тока в этом случае составила бы $3,3 \text{ В}/50 = 66 \text{ мА}$. Эта проблема может быть решена с помощью так называемого метода параллельного подключения. Он заключается в последовательном подключении к сопротивлению нагрузки конденсатора небольшой емкости для развязки по постоянному току. Постоянная времени резистивно-емкостной цепи должна быть гораздо меньше, чем время нарастания и спадания проходящего по трассе сигнала.

На рис. 2.6 изображен метод параллельного подключения. Этот метод может использоваться в случае, когда один выход возбуждает несколько нагрузок, до тех пор, пока длина тракта, ведущего к нагрузкам, обозначенная L_2 , гораздо короче, чем длина главного тракта L_1 .

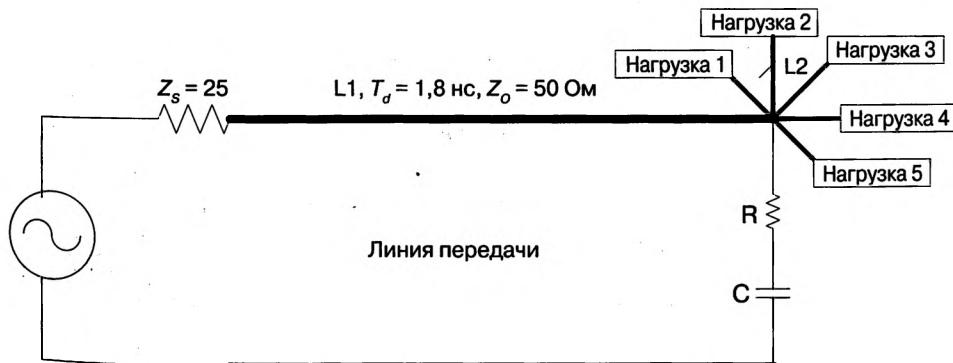


Рис. 2.6. Параллельное согласование с несколькими нагрузками

Для использования метода параллельного подключения необходимо рассчитать максимально допустимое значение L_2 с помощью приведенной ниже формулы (2.6), исходя из известных величин длины главного тракта L_1 и времени нарастания T_r :

$$L_2, \max = L_1^{\frac{T_r}{10}} \quad (2.6)$$

2.2. Моделирование параллельных нагрузок

Методы параллельного подключения становятся полезными, когда разработчикам приходится использовать один синхронизирующий выходной сигнал для возбуждения множества нагрузок с целью минимизации расфазировки синхронизированных тактовых импульсов между нагрузками. В этом случае наличие в источнике последовательного сопротивления ограничивает величину тока возбуждения нагрузок, что может привести к нарушениям синхронизации путем увеличения времени нарастания и времени спада. В данном примере моделирования используется 6-дюймовая линия (L_1) и два 2-дюймовых шлейфа. Система ЦОС [2] возбуждает главную линию L_1 и одно устройство памяти, подсоединенное к каждому концу 2-дюймовой дорожки. Влиянием шлейфов разумно пренебречь, так как они короткие и удовлетворяют критериям, показанным на рис. 2.7.

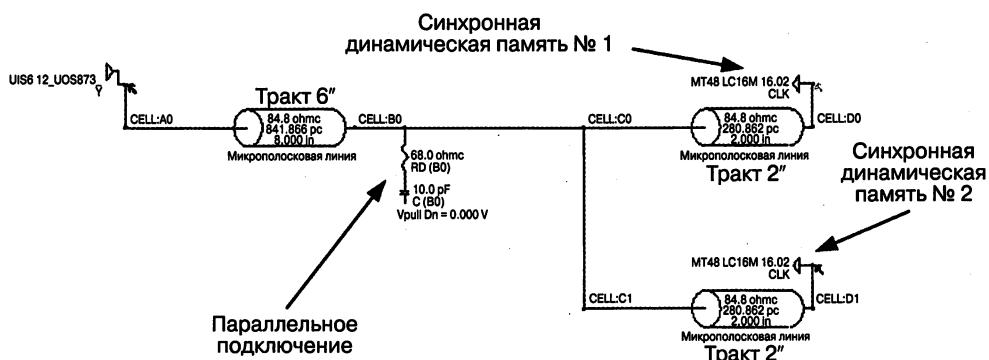
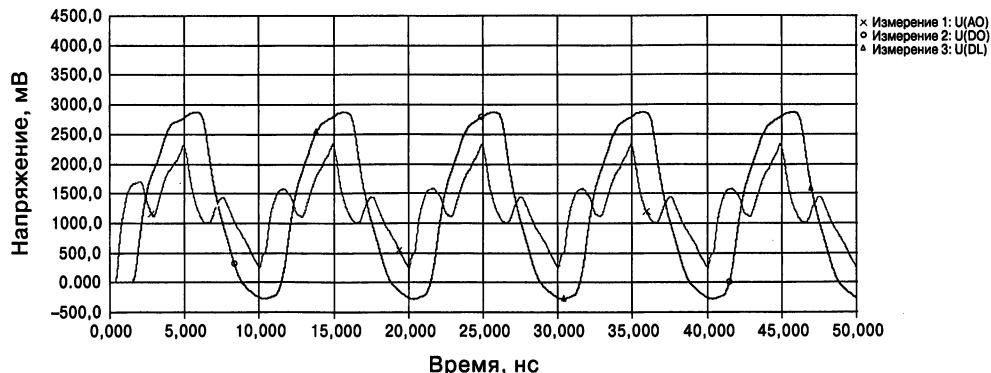


Рис. 2.7. Конфигурация параллельного подключения нагрузок

ОСЦИЛЛОГРАФ
Файл проектных данных: 5912CLK.TLN
Разработчик: TI

Примечание: сигналы, записанные на выходных нагрузках, идентичны, в связи с чем показан только сигнал пурпурного цвета



Дата: вторник, 18 мая 2004 г. Время: 17:06:26
Показать форму последнего сигнала – да. Показать форму предыдущего сигнала – да

Рис. 2.8. Результаты моделирования параллельного подключения нагрузки

В этом случае только одна выходная цепь (68 Ом и 10 пФ) необходима на одно расщепление главного тракта и нагрузки. Возвращаясь к результатам моделирования, приведенным на рис. 2.8, видим, что эпюры напряжений на нагрузках имеют хороший вид и удовлетворяют всем временным требованиям для устройств памяти. Как и ожидалось, в случае применения «непоследовательной» нагрузки сигнал в источнике имеет плохую форму, но это не влияет на систему под нагрузкой.

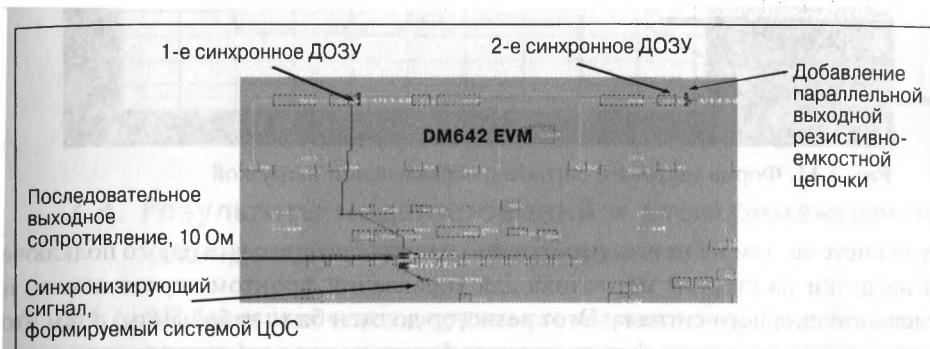


Рис. 2.9. Синхронизирующий сигнал системы ЦОС, возбуждающий две нагрузки

На рис. 2.9 приведен пример одного выходного синхросигнала, возбуждающего две нагрузки, последовательно соединенные с использованием топологии шины с последовательным опросом. Расстояние от источника до первой нагрузки (1-е синхронное ДОЗУ) равно расстоянию между первой и второй нагрузкой (2-е синхронное ДОЗУ). В этом случае отражения сигнала от второй нагрузки искажают сигнал синхронизации на первой нагрузке. Как показано на рис. 2.10 и 2.11, наилучший способ минимизации этого искажения заключается в использовании параллельного подключения нагрузок на второй нагрузке с целью уменьшения расогласования полного сопротивления и, следовательно, уменьшения отражения.



Рис. 2.10. Искажение формы синхронизирующего импульса из-за отражений

Результаты моделирования на частоте 133 МГц как при последовательной, так и при параллельной нагрузке
(последовательная – 10 Ом, параллельная – 68 Ом плюс 68 пФ)

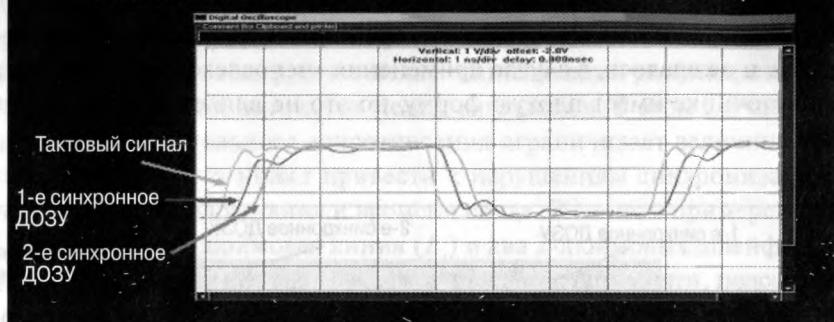


Рис. 2.11. Форма тактового сигнала с параллельной нагрузкой

В этой системе, тем не менее, необходимо наличие последовательного подключения нагрузки на стороне источника для управления фронтом передаваемого на предельной скорости сигнала. Этот резистор должен быть небольшим, с тем чтобы ток источника и стока был достаточно большим для возбуждения двух нагрузок. Величина последовательного сопротивления нагрузки в данном случае составляет 10 Ом.

2.3. Практические соображения по линиям передачи

В целом быстродействующие системы ЦОС состоят из большого числа КМОП-приборов с очень высоким входным сопротивлением (порядка мегаом) и относительно малой входной емкостью – менее 20 пФ. В этом случае в отсутствие окончной нагрузки линия передачи более похожа на линию передачи с емкостной нагрузкой, а не на разомкнутую линию. Емкостная нагрузка позволяет разработчикам уменьшить время нарастания сигнала и использовать только последовательное подключение на стороне источника. Этот подход все чаще применяется в быстродействующих системах.

На рис. 2.12 напряжение на нагрузке медленно нарастает до максимального значения амплитуды тактового сигнала. Изначально нагрузка выглядит как цепь короткого замыкания. После полного заряда емкости нагрузка становится разомкнутой схемой. Время нарастания и спада управляет сопротивлением источника – Z_s . Чем выше сопротивление источника, тем медленнее нарастание сигнала. Напряжение на нагрузке в любой момент времени t , превышающий время задержки распространения, может быть рассчитано с помощью следующего уравнения:

$$V_L = V_{clk} \left(1 - e^{-(t-Td)/\tau}\right), \quad (2.7)$$

где t – значение некоторого момента времени, большего, чем задержка распространения, и $t = C_L Z_o$, где C_L и Z_o – емкость нагрузки и характеристический импеданс соответственно.

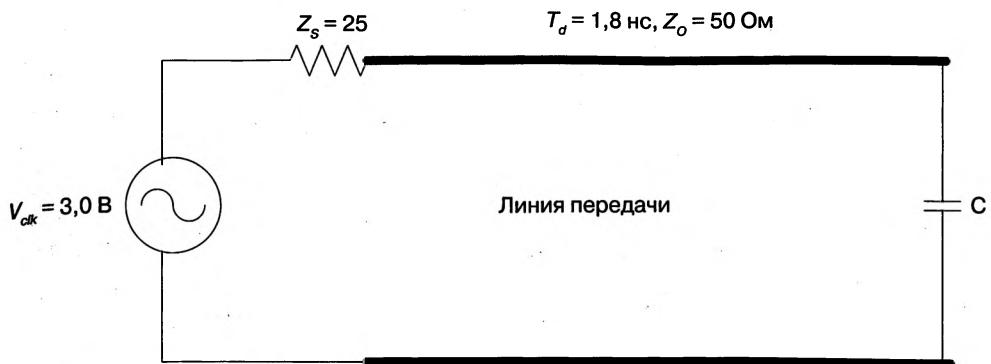


Рис. 2.12. Практическая модель ЛП

2.4. Результаты моделирований и экспериментальных исследований линий передачи

2.4.1. ЛП без подключения нагрузки или сопротивления источника

Одним из известных способов анализа печатных плат состоит в использовании программного обеспечения (ПО) для оценки целостности сигнала [3] при моделировании ЛП. На рис. 2.13 показаны используемые при моделировании установочные параметры.

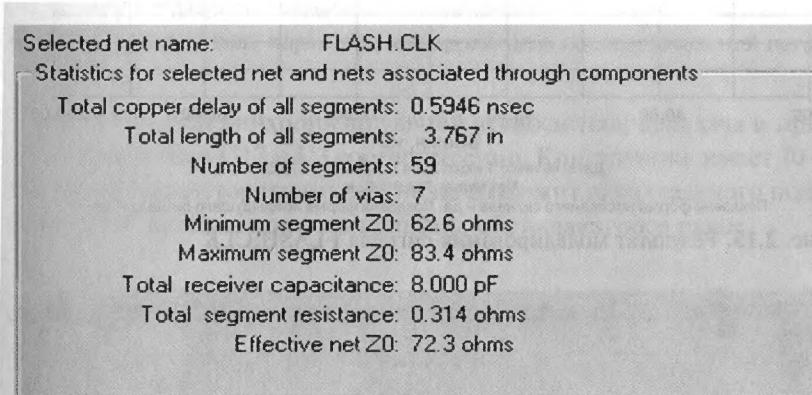


Рис. 2.13. Установочные параметры

Выбранный сигнал FLASH.CLK – это сигнал синхронизации, генерируемый системой ЦОС. На рис. 2.14 показана реальная печатная плата, разработанная с системой ЦОС, синхронизирующий сигнал которой задается U3 и измеряется на U2.

На рис. 2.15 показан результат моделирования на U2, а на рис. 2.16 – фактические измерения в лаборатории.

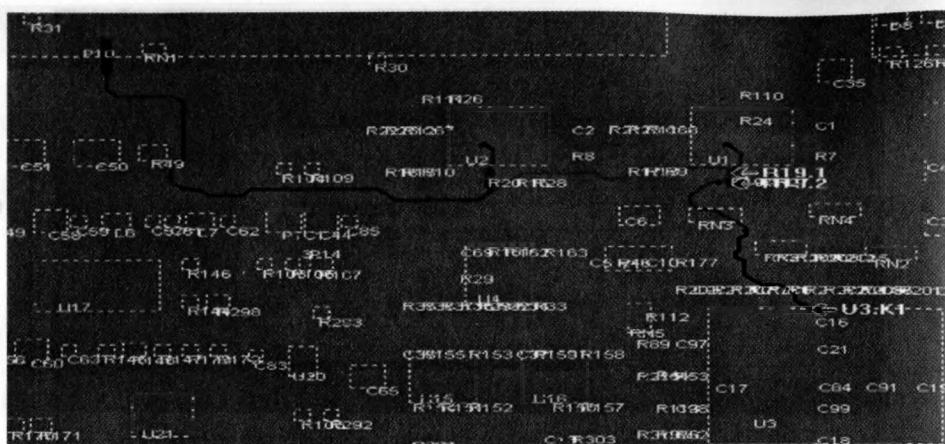


Рис. 2.14. Трасса прохождения сигнала FLAH.CLK в печатной плате

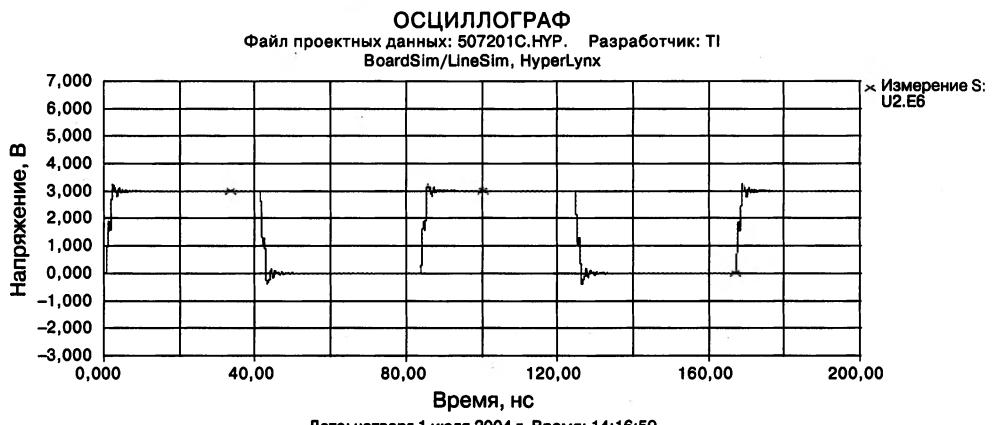


Рис. 2.15. Результат моделирования сигнала FLASH.CLK

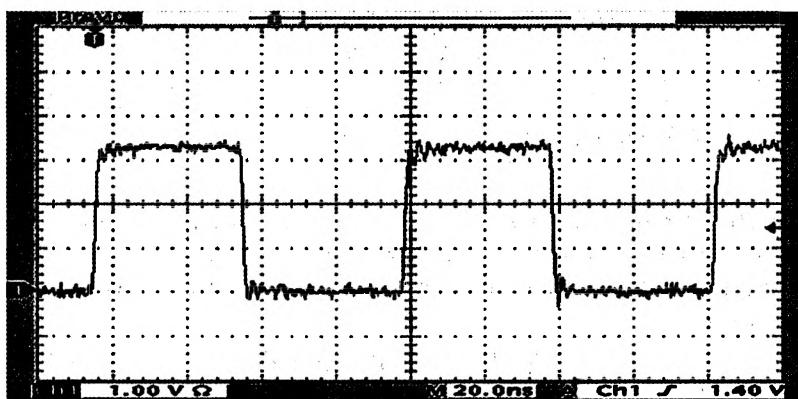


Рис. 2.16. Лабораторное измерение сигнала FLASH.CLK

2.4.2. ЛП с последовательным подключением источника

Как уже обсуждалось ранее, этот метод используется при проектировании большинства быстродействующих систем. Это объясняется возможностью оптимизации формы сигнала в нагрузке путем простой настройки последовательных подключенных сопротивлений. Этот способ также помогает снизить динамическое рассеяние мощности, так как значение начального тока возбуждения ограничивается результатом деления максимального напряжения источника на характеристический импеданс. На рис. 2.17 приведены установочные параметры моделирования синхронизирующего аудиоимпульса, возбуждаемого внешним по отношению к системе ЦОС аудиокодеком.

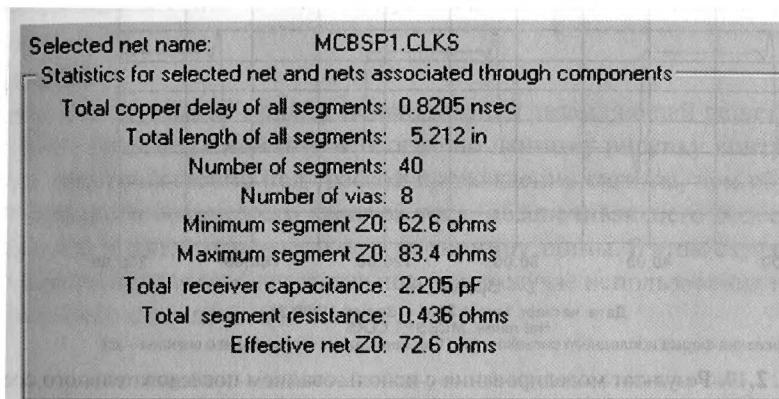
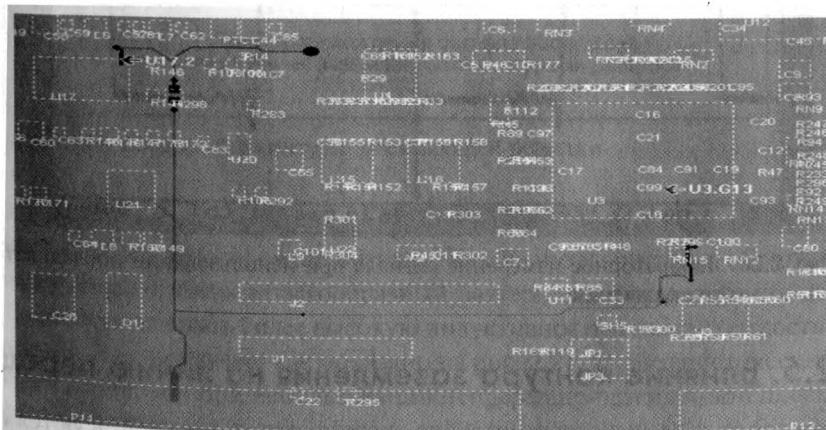


Рис. 2.17. Установочные параметры синхросигнала последовательной нагрузки

На рис. 2.18 показан синхронизирующий аудиосигнал, передача и прием которого осуществляется в U17 и U3 соответственно. Конструкция имеет 20-омный последовательный резистор на выходе, но не содержит параллельного подключения нагрузки. Это иллюстрирует концепцию, обсуждавшуюся ранее.



Результат моделирования показан на рис. 2.19.

Результат лабораторного измерения, показанный на рис. 2.20, очень хорошо согласуется с результатом моделирования. Уменьшить порог верхнего и нижнего выброса напряжения можно с помощью модификации последовательного резистора величиной 22 Ом. Но так как верхние выбросы составляют менее 0,5 В, то в данном случае они являются приемлемыми.



Рис. 2.19. Результат моделирования с использованием последовательного соединения

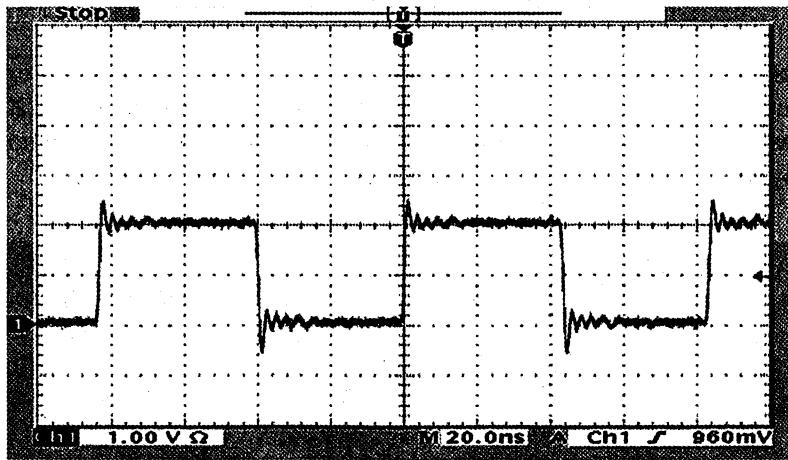


Рис. 2.20. Лабораторное измерение сигнала при использовании последовательного включения

2.5. Влияние контура заземления на линию передачи

Как было показано выше, результаты моделирования хорошо согласуются с фактическими лабораторными измерениями. Разработчикам необходимо понимать

значение характеристик ЛП и обеспечивать подключение трасс прохождения сигналов с целью минимизации отражений, которые могут привести к появлению случайных сбоев в схеме, и чрезмерных шумов, наводимых в источники питания, в плоскостях заземления и электромагнитного излучения (ЭМИ).

В качестве завершающего комментария о ЛП следует отметить, что рассмотренные выше примеры были основаны на модели, в которой трасса прохождения сигналов находится над плоскостью заземления, известной как микрополосковая модель. Имеют широкое распространение и другие способы, например использование сетки заземления. Пример 2.2 иллюстрирует результаты использования заземляющей решетки. При использовании подобной конфигурации разработчикам необходимо понимать, каким образом осуществляется протекание электрических токов и как эти процессы влияют на характеристический импеданс.

Пример 2.2

На рис. 2.21 приведен пример использования заземляющей решетки вместо заземленного слоя печатной платы. Согласно данному рисунку контур тока не находится непосредственно под трассой прохождения сигнала, чем обусловлено наличие большого возвратного контура тока, обеспечивающего более высокую индуктивность и более низкую емкость на единицу длины. В этом случае характеристический импеданс оказывается выше, чем в случае использования непрерывно-заземленного слоя печатной платы.

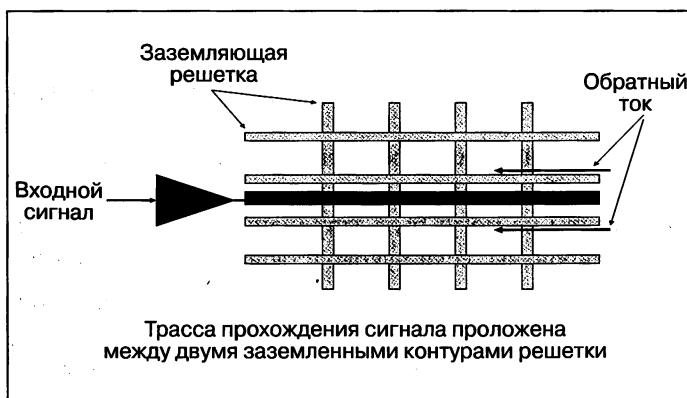


Рис. 2.21. Возвратные контуры заземляющей решетки

На рис. 2.22 приведен еще один пример использования заземляющей решетки с диагональной трассировкой сигнала. Как видно из рисунка, обратный ток от источнику должен иметь зигзагообразный паттерн для формирования цепи, которая будет обеспечивать более высокую индуктивность и низкую емкость на единицу длины. В этом случае, как показано на рис. 2.21, характеристический импеданс будет выше, чем при использовании непрерывно-заземленной плоскости, и выше, чем в случае, когда трассировка сигнала прокладывается параллельно заземляющей решетке.

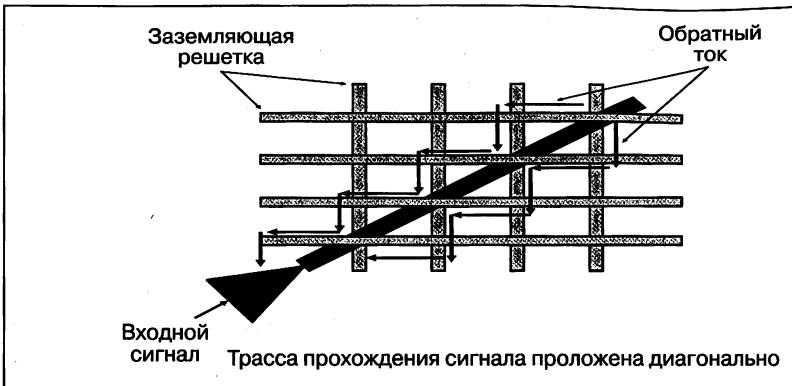


Рис. 2.22. Пути передачи обратного тока на диагональной решетке

Таким образом, если при конструировании необходимо использование заземляющей решетки, то лучше всего прокладывать трассировку высокоскоростных сигналов непосредственно выше сети и параллельно ей для обеспечения наименьших обратных токов. Это снижает величину характеристического импеданса до уровня, эквивалентного импедансу непрерывной заземленной плоскости. Это трудно реализуется, так как сложная печатная плата имеет очень много высокоскоростных трасс прохождения сигналов. Поэтому непрерывно-заземленная плоскость все еще является наилучшим способом обеспечения низкой величины ЭМИ и характеристического импеданса.

2.6. Минимизация влияния эффектов линии передачи

Как было показано в этой главе, определенные явления в ЛП искажают сигнал, что может привести к сбоям цифровых логических схем и электромагнитным излучениям. Эти эффекты не могут быть устранены полностью. Тем не менее они могут быть минимизированы, если руководствоваться следующими правилами.

- Уменьшить скорость фронта сигнала за счет снижения токовой нагрузки на выходные буферы сигнальных линий, если это не влияет на границы синхронизации. Помнить, что трасса становится ЛП, если время нарастания проходящего по ней сигнала меньше величины задержки его двустороннего распространения.
- Если скорость фронта сигнала в буфере не удается определить, то необходимо добавить последовательный нагрузочный резистор как можно ближе к источнику. Значение сопротивления этого резистора равно характеристическому импедансу (Z_0) трассы прохождения сигнала минус выходной импеданс буфера.
- В случае если, как показано на рис. 2.9, синхронизирующий сигнал возбуждает несколько нагрузок, необходимо добавить последовательное подключение на стороне источника и параллельное подключение на стороне нагрузки.

- Для уменьшения контуров обратного тока в случае необходимости использования заземляющих сетей должна обеспечиваться параллельная сетям маршрутизация высокоскоростных сигналов. Заземляющая плоскость всегда предпочтительнее заземляющей решетки.

Литература

1. Hall S., et al (2000) High Speed Digital System Design. John Wiley & Sons, New York.
2. Texas Instruments Inc (2003) OMAP5912 Applications Processor Data Manual. <http://focus.ti.com/lit/ds/symlink/omap5912.pdf>.
3. Mentor Graphics (2004) Hyperlynx Signal Integrity Simulation software. <http://www.mentor.com/products/pcb-system-design/circuitsimulation/hyperlynx-signal-integrity/>.

ГЛАВА 3

ВЛИЯНИЕ ПЕРЕКРЕСТНЫХ ПОМЕХ

Полное удаление шума в любой электронной системе и непрактично, и не является необходимым. Дело в том, что шум будет представлять собой проблему только в случае, когда он взаимодействует с окружающими цепями, или при превышении ограничений, накладываемых ФКС на уровень допустимого электромагнитного излучения, или когда эксплуатационные характеристики системы ухудшаются. Вследствие взаимодействия шума с другими цепями, также являющимися источниками шумов, возникают перекрестные помехи. Эти помехи могут передаваться через электромагнитное излучение или в результате взаимодействия электрических полей, как, например, в случае распространения нежелательных сигналов по шинам питания и плоскостям заземления или при паразитном взаимодействии с соседними цепями. Одна из самых трудных проблем, с которыми приходится сталкиваться разработчикам современных электронных систем, состоит в определении источника перекрестных помех, особенно в случае, когда перекрестные помехи приводят к случайным отказам в работе системы в связи с очень плотным размещением компонентов на очень малом участке печатной платы (ПП).

3.1. Цепи обратных токов

При проектировании системы для инженера важно понимать механизм прохождения обратных токов, так как эти токи сами по себе являются главными источниками паразитных взаимодействий электромагнитного и электрического характера. Например, прохождение обратного тока цифрового сигнала через аналоговую часть конструкции приводит к шумам аналогового сигнала, или в результате воздействия обратного тока формируется большой контур обратного тока, излучающего в сторону расположенных рядом с ним цепей. В зависимости от величины собственных частот обратные токи следуют разными путями. Главным образом, высокоскоростные токи проходят вдоль поверхности проводника, в отличие от токов низких частот, которые распределены равномерно по сечению проводника. Это явление, получившее название поверхностного эффекта, отвечает за изменение распределения тока в проводнике и меняет его сопротивление. Благодаря поверхностному эффекту, при частоте выше 10 МГц сигналы имеют один путь возврата, в то время как при частоте ниже 10 МГц путь возврата будет другим. Как показано на рис. 3.2, обратный ток низкоскоростного сигнала проходит по пути наименьшего сопротивления, как правило, наикратчайшему обратному расстоянию до источника. С другой стороны, как показано на рис. 3.1, обратный ток высокоскоростного сигнала проходит по пути с наименьшей индуктивностью, как правило, под сигнальной дорожкой. Для уменьшения перекрестных наводок и соответствующей оптимизации системы разработчику должна быть известна картина прохождения обратных токов.

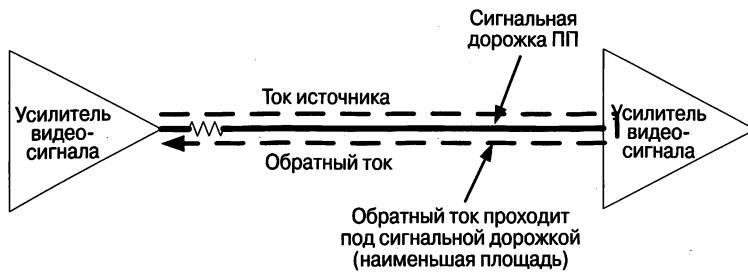


Рис. 3.1. Цепь замыкания высокочастотных обратных токов (> 10 МГц)

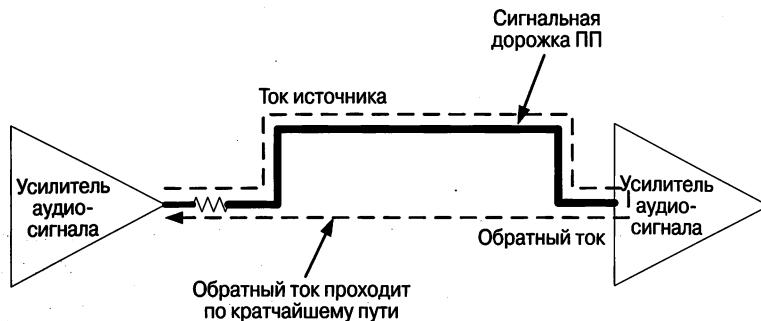


Рис. 3.2. Цепь замыкания низкочастотных обратных токов (< 10 МГц)



Рис. 3.3. Плотность обратного тока

Плотность обратного тока и величина перекрестных наводок могут быть оценены, как показано на рис. 3.3 и 3.4. Величина перекрестных помех может быть определена с помощью приведенных на рисунках формул по расстоянию между дорожками и по расстоянию, на котором они параллельны. Очевидно, величина перекрестных помех тем меньше, чем больше расстояние между параллельными дорожками.

Плотность обратного тока I_D на рис. 3.3 [1] определяется формулой

$$I_D = \frac{I}{\pi H} \frac{1}{\left(\frac{D}{H}\right)^2}, \quad (3.1)$$

где I – ток передаваемого сигнала.

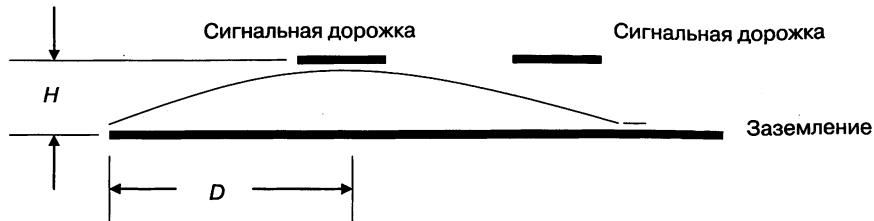


Рис. 3.4. Оценка уровня перекрестных помех

Перекрестную помеху, показанную на рис. 3.4 [1], можно оценить с помощью следующей формулы:

$$\text{Перекрестная помеха} = \frac{K}{1 + \left[\frac{D}{H} \right]^2}, \quad (3.2)$$

где D – расстояние между дорожками, H – высота сигнальной дорожки относительно опорной плоскости и K – коэффициент связи величиной менее 1.

Существует два типа перекрестных помех: прямая и обратная. Прямая перекрестная помеха известна также как перекрестная помеха при емкостной связи. Она имеет место, когда направление протекания тока совпадает с направлением на источник. В случае обратной перекрестной помехи, которая также известна как перекрестная помеха при индуктивной связи, передающий электрический ток направлен от источника.

Принцип уменьшения прямой и обратной перекрестной помехи за счет изменения расстояния между воздействующей и подлежащей воздействию дорожками демонстрируется с помощью следующего моделирования [2]. Модель имитирует поведение двух параллельных дорожек шириной 5 мил (1 мил = 0,001 дюйма) и длиной 12 дюймов. Источник дорожки соединен с системой цифровой обработки сигнала, а нагрузкой является ДОЗУ. Как показано на рис. 3.5, D_0 и D_1 – это воздействующая и подлежащая воздействию линии соответственно.

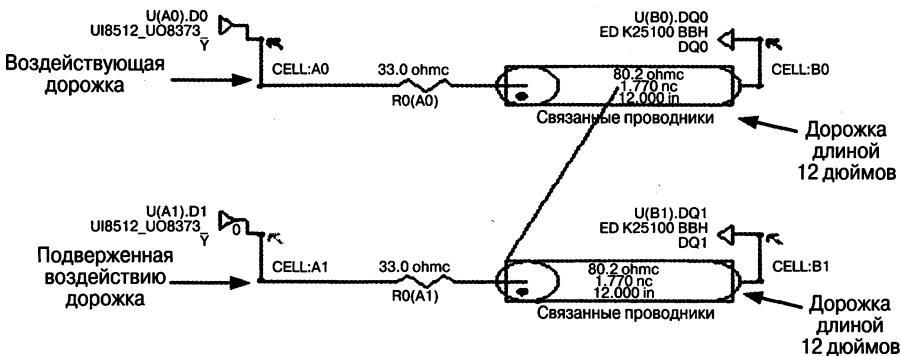


Рис. 3.5. Схема моделирования перекрестных помех

ОСЦИЛЛОГРАФ
 Файл проектных данных: UNNAMED0.TLN. Разработчик: TI
 BoardSim/LineSim, HyperLynx

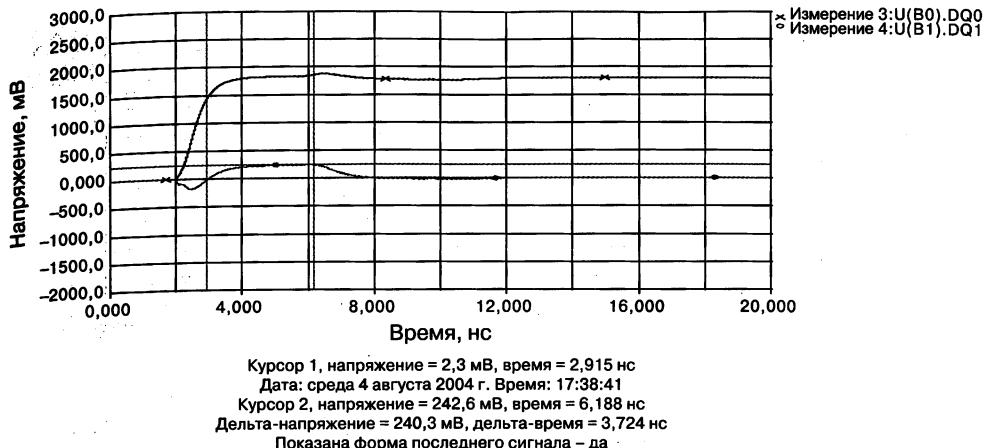


Рис. 3.6. Результаты моделирования перекрестных помех при расстоянии между дорожками в 5 мил

Результаты моделирования приведены на рис. 3.6. Первый спадающий импульс величиной -200 мВ в пике, проходящий по подлежащей воздействию дорожке, и есть прямая перекрестная помеха. Нарастающий импульс величиной 240 мВ является обратной перекрестной помехой. Ширина импульса обратной перекрестной помехи в два раза больше ширины области взаимной связи. В этом случае ширина области взаимной связи составляет 3,54 нс и практически совпадает с результатом моделирования – 4 нс, полученным для обратной перекрестной помехи.

Тогда уравнение для перекрестной помехи имеет следующий вид (3.2):

$$\frac{K}{1 + \left[\frac{D}{H} \right]^2}$$

При моделировании были приняты следующие значения параметров: $K = 1$, $D = 5$ мил и $H = 10$ мил. Тогда максимальная величина перекрестной помехи будет рассчитываться по формуле:

$$\text{Максимальная перекрестная помеха} = \frac{K}{1 + \left[\frac{D}{H} \right]^2} = \frac{1}{1 + \left[\frac{5}{10} \right]^2} = 0,8 \text{ В.}$$

Как и ожидалось, результаты моделирования, приведенные на рис. 3.6, свидетельствуют о том, что полный размах перекрестной помехи (от пика до пика) составляет 440 мВ, что значительно меньше оцененного максимального значения перекрестной помехи.

ОСЦИЛЛОГРАФ

Файл проектных данных: UNNAMED0.TLN. Разработчик: TI
BoardSim/LineSim, HyperLynx

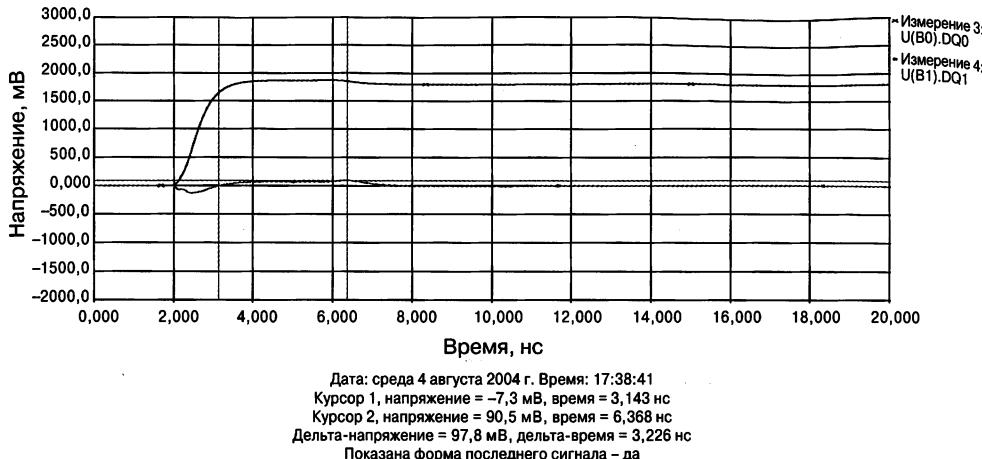


Рис. 3.7. Результаты моделирования перекрестных помех при расстоянии между дорожками в 15 мил

Теперь давайте увеличим расстояние между дорожками до $D = 15$ мил. Максимальное значение перекрестной помехи теперь составляет 0,3 В, в то время как значения прямой и обратной перекрестной помех, полученные в ходе моделирования, составили -100 мВ и 90 мВ соответственно. Полный размах (от пика до пика) перекрестной помехи составляет приблизительно 190 мВ, что в очередной раз меньше, чем расчетный максимум в 300 мВ. Данные моделирования свидетельствуют, что приближенный подсчет дает повышенное значение величины перекрестной помехи.

Таким образом, в связи с наличием сложных путей взаимной связи емкостного и индуктивного характера точный расчет и моделирование перекрестных помех в системе представляются невозможными. Приводимые примеры свидетельствуют о большой сложности задачи оценки и моделирования эффектов влияния перекрестных помех на полезный сигнал с учетом расстояния между соседними проводниками. В конечном проектном решении должны учитываться следующие соображения.

- При проектировании ПП необходимо минимизировать высоту H между слоем высокоскоростной маршрутизации сигнала и заземляющей плоскостью. Меньшее значение H соответствует меньшему уровню перекрестных помех.
- Необходимо увеличивать расстояние D между сигнальными дорожками. Чем оно больше, тем меньше перекрестные помехи.
- Для минимизации областей взаимной связи при разработке ПП необходим анализ критических сигналов.
- Необходимо по возможности обеспечивать уменьшение скорости фронта сигнала, потому что это уменьшает уровень перекрестных помех.

3.2. Перекрестные помехи, вызванные излучением

Перекрестные помехи могут вызываться высокоскоростными сигналами, которые направляются по дорожкам, которые формируют эффективные антенны. Первый шаг в определении того, действует ли дорожка как антenna, состоит в том, чтобы рассчитать длину волны сигнала, используя следующее уравнение:

$$\lambda = \frac{C}{f}, \quad (3.3)$$

где C – скорость света или 3×10^8 м/сек, а f – частота в герцах.

Из уравнения следует, что при частоте 100 МГц длина волны тактового сигнала составляет 3 метра. Существует хорошее правило, обеспечивающее минимизацию влияния электромагнитного излучения, – длина дорожки не должна превышать $1/20$ длины волны. Следовательно, при тактовой частоте 100 МГц длина дорожки должна удерживаться в пределах 0,15 м. Удерживать дорожки длиной менее 0,15 м достаточно легко, но тактовый сигнал прямоугольной формы состоит из множества гармоник, причем каждая из гармоник может излучать даже в случае использования очень коротких дорожек. Пример предлагается ниже.

Пример 3.1

Пусть $f = 500$ МГц есть 5-я гармоника тактовой частоты 100 МГц.

$$\lambda = \frac{C}{f} = \frac{3 \times 10^8}{500 \times 10^6} = 0,6 \text{ м.}$$

В случае когда дорожка прохождения тактового сигнала превращается в антенну, необходимо руководствоваться правилом приблизительной оценки, заключающимся в том, что антenna будет эффективной в случае, когда длина волны делится на 20. Максимальная длина волны при тактовой частоте 500 МГц есть

$$\lambda = \frac{C}{20f} = \frac{3 \times 10^8}{20(500 \times 10^6)} = 0,03 \text{ м, или } 3 \text{ см.}$$

Это означает: в зависимости от времени нарастания и спада 100-мегагерцевового сигнала может иметь место излучение его 5-й гармоники с соответствующим возникновением наводок в соседних цепях, когда длина сигнальной дорожки больше чем 3 см. Как показано на рис. 3.8, энергия гармоник зависит от времен нарастания и спада сигнала. Согласно этому рисунку предполагается, что тактовый сигнал имеет 50%-й коэффициент заполнения и время нарастания и спада сигнала равны. Согласно этим допущениям присутствуют только нечетные гармоники тактовой частоты. Амплитуда гармоник начинает затухать на первой полюсной частоте f_1 со скоростью порядка 20 дБ/дек с последующим увеличением до 40 дБ/дек на второй полюсной частоте f_2 . Уравнения для частот f_1 и f_2 имеют следующий вид:

$$f_1 = \frac{1}{P_w}, \quad (3.4)$$

где P_w – длительность вершины сигнала, и

$$f_2 = \frac{1}{\pi T_r}, \quad (3.5)$$

где T_r – время нарастания сигнала.

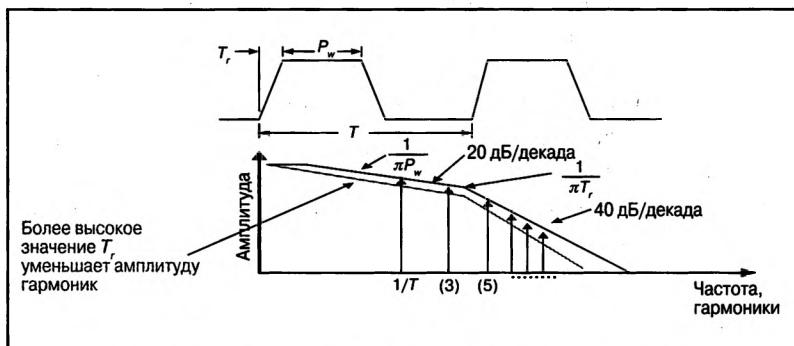


Рис. 3.8. Излучение, создаваемое сигналом синхронизации

Чтобы проиллюстрировать, как форма цифрового тактового сигнала может генерировать перекрестные искажения, которые ухудшают качество видеосигнала системы временного сдвига [3], давайте взглянем на диаграмму системы, показанную на рис. 3.9, где многие критические компоненты размещены на одной и той же печатной плате. В этой конструкции тактовые сигналы с частотой от 18,4 МГц до 100 МГц направляются ко всем подсистемам (модем, звуковой кодек, видеокодер/декодер, блок центрального процессора, кодер MPEG и декодер MPEG-2).

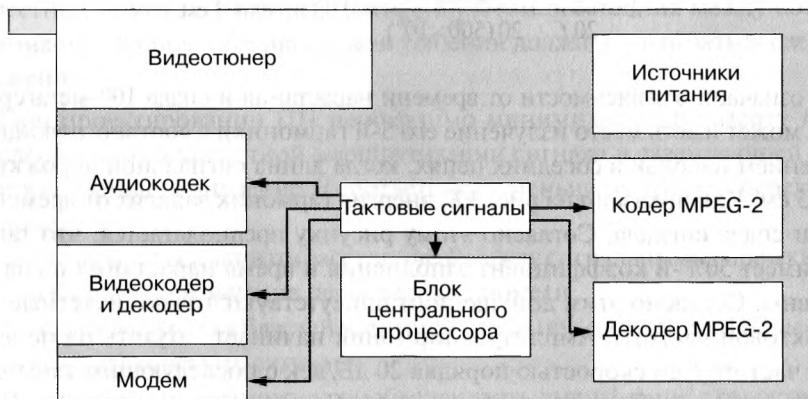


Рис. 3.9. Система временного сдвига

Показанная на рис. 3.9 система временного сдвига работает следующим образом.

- Как показано на рис. 3.10, видеотюнер принимает высокочастотный сигнал от антенны, демодулирует его, конвертируя вниз в диапазон базовой полосы частот.
- Видеодекодер принимает сигнал базовой полосы частот от тюнера, оцифровывает его, подготавливая сжатие цифрового сигнала. Скорость передачи видеоданных для аналогового телевизионного канала с разрешением 640×480 , 30 кадров/с составляет около 147 Мбит/с (скорость передачи данных = $640 \times 480 \times 16$ бит/пиксель \times 30 кадров/с = 147 Мбит/с).
- Блок центрального процессора отвечает за работу операционной системы высокого уровня, управляя всеми видео- и аудиоданными. Цифровые видеоданные собираются ЦПУ и хранятся во внешней памяти, такой как DDR. ЦПУ осуществляет передачу цифровых видеоданных, хранящихся в памяти, в кодер MPEG-2 [4]. Кодер сжимает поток данных с битовой скорости 147 Мбит/с до 2 Мбит/с и передает сжатые битовые данные обратно во внешнюю память. Затем происходит запоминание сжатых данных на жестком диске для хранения.
- Затем ЦПУ считывает сжатые данные с жесткого диска и передает их в декодер MPEG-2 [4]. Декодер восстанавливает скорость передачи (отменяет сжатие) до 147 Мбит/с из потока в 2 Мбит/с и передает данные видеокодеру. Кодер конвертирует декодированные цифровые данные в аналоговый сигнал и выводит его на телевизионный экран.
- В системе временного сдвига модем обеспечивает связь с сервером поставщика услуги, обеспечивая возможность запроса ТВ-программ и обновления ПО.
- Аудиокодек обеспечивает оцифровку аналогового звукового сигнала, получаемого от тюнера или внешнего аудиоустройства. Цифровые аудио- и видеоданные передаются по одному тракту, в котором происходит их сжатие, запись и воспроизведение одним и тем же способом. Кодек также принимает цифровые звуковые данные от ЦПУ, конвертирует их в аналоговые сигналы для воспроизведения акустической системой.

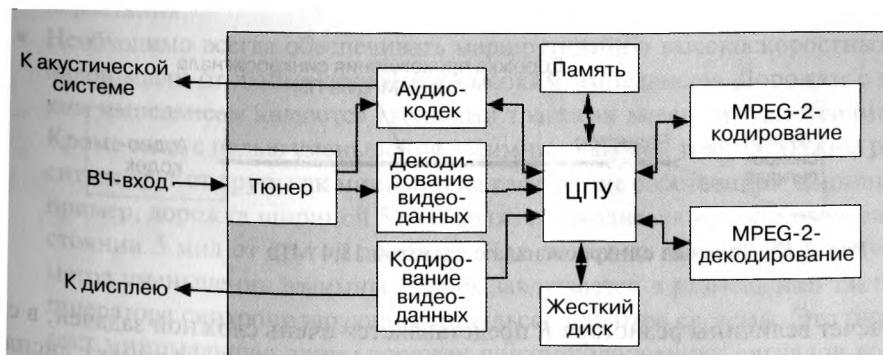


Рис. 3.10. Потоки данных в системе временных сдвигов

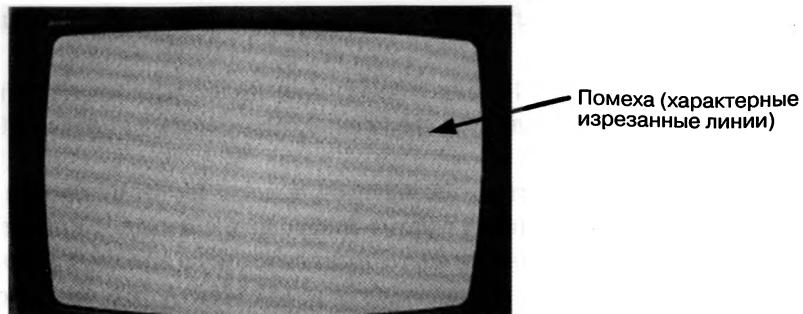


Рис. 3.11. Гармоника синхросигнала, интерферирующая с видеосигналом

Даже полностью сертифицированная Федеральной комиссией по связи система с временными сдвигами не гарантирована от появления в каком-либо ее месте перекрестных помех, в связи с чем локализация принципиальных проблем представляется очень сложной задачей. Например, любой синхросигнал может привести к появлению гармоник, попадающих на вход антенны, что ведет к помехам телевизионного канала. Для наглядности этого влияния на рис. 3.11 показан видеэкран, на котором видны горизонтальные линии, генерируемые в результате попадания на вход антennы третьей гармоники (55,2 МГц) тактового сигнала с частотой 18,4 МГц. Гармоника с частотой 55,2 МГц, возможно, попадает на второй канал (54–60 МГц) спектра NTSC-системы [5] и вызывает помехи, которые тюнер не в состоянии устраниить в связи с его неспособностью отличать внутриполосные помехи от фактического телевизионного сигнала.

В этом случае наилучший способ избавления от помех заключается в уменьшении энергии, излучаемой 3-й гармоникой синхросигнала с частотой 18,4 МГц. Как видно из рис. 3.8, увеличение времени нарастания сигнала при условии, что это не нарушает его время удержания и время установления, обеспечивает ослабление амплитуды гармоники и уменьшает уровень излучения. Как показано на рис. 3.12, существует два способа уменьшения времени нарастания сигнала: по возможности снижение скорости нарастания выходного напряжения буфера синхросигнала или добавление последовательного резистора нагрузки на выходе буфера синхросигнала.

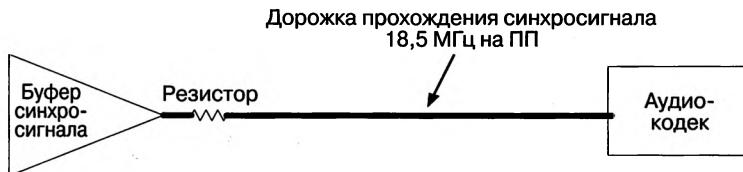


Рис. 3.12. Дорожка синхросигнала с частотой 18,4 МГц

Расчет величины резистора R представляется очень сложной задачей, в связи с чем лучше всего изменять сопротивление до исчезновения помех с дисплея. В таком случае следует измерять время нарастания и спада синхросигналов с частот-

той 18,4 МГц, с тем чтобы убедиться, что их уменьшение не ведет к нарушению синхронизации. На рис. 3.13 приведен пример конструкции с 75-омным последовательным резистором, который снижает время нарастания сигнала и устраняет искажения, показанные на рис. 3.11.

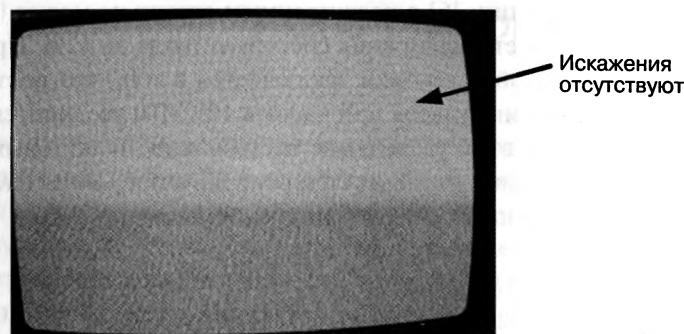


Рис. 3.13. Уменьшение искажений за счет увеличения времени нарастания

3.3. Выводы

Как было подчеркнуто в разд. 3.1 и 3.2, ключевую роль в формировании перекрестных помех, вносящих искажения в соседние схемы и ведущих к случайным отказам и/или ухудшению рабочих характеристик системы, играют пути прохождения обратных токов и время нарастания сигнала.

- Необходимо по возможности замедление времени нарастания и спада сигналов. Как показано на рис. 3.8, увеличение времени нарастания ведет к уменьшению спектральной плотности мощности гармоник.
- Необходимо обеспечивать как можно меньшую продолжительность высокоскоростных сигналов, причем длина волны третьей и пятой гармоник сигнала должна быть намного короче значения $\lambda/20$.
- Необходимо всегда, как показано на рис. 3.12, обеспечивать последовательное включение источника синхросигнала. Это поможет снизить влияние вредоносных эффектов в ЛП, а также при необходимости уменьшить время нарастания.
- Необходимо всегда обеспечивать маршрутизацию высокоскоростных сигналов вдали от любых дорожек с высоким импедансом. Дорожки с высоким импедансом являются входными трактами видео- и аудиоусилителей. Кроме того, с целью уменьшения взаимных наводок тракты должны различаться друг от друга как минимум на расстояние собственной ширины; например, дорожка шириной 5 мил должна находиться как минимум на расстоянии 5 мил от другой дорожки. Как показано на рис. 3.9, наилучший метод уменьшения взаимных помех заключается в размещении тактового генератора синхронизирующих импульсов в центре системы. Это гарантирует минимальную длину дорожек синхронизирующих сигналов ко всем прочим частям системы.

- Другой способ уменьшения пиковой излучаемой мощности заключается в применении генератора синхросигналов с разнесенным спектром, но в данном случае надо осторожно относиться к возможности нарушения синхронизации (джиттер), генерируемой этими буферными синхронизирующими устройствами. Например, амплитуда 7-й гармоники одного буферного устройства синхронизации [6] с расширенным спектром может быть уменьшена на -13 дБ за счет расширения спектра сигнала на $\pm 2\%$. Проблема при использовании такой установки заключается в том, что нестабильность (джиттер) тактовых импульсов при частоте 100 МГц увеличится на 529 пикосекунд. Если при этом увеличение нестабильности тактовых импульсов находится в допустимых пределах синхронизируемого входа системы ЦОС, то данное решение может считаться приемлемым.

Литература

1. Johnson H., Graham M. (1993). High-Speed Digital System Design. Prentice Hall, New Jersey.
2. Mentor Graphics (2004). Hyperlynx Signal Integrity Simulation software. <http://www.mentor.com/products/pcb-system-design/circuitsimulation/hyperlynx-signal-integrity/>.
3. TIVO DVR. <http://www.tivo.com/dvr-products/tivo-hddvr/index.html>.
4. International Organization for Standardization (2000). Information Technology – Generic Coding of Moving Pictures and Associated Audio Information: Video. ISO/IEC 13818-2: 2000.
5. Standard NTSC Channels & Frequencies. <http://radiotechnicalservices.com/tvchannels.pdf>.
6. Texas Instruments Inc (2009). Spread Spectrum Clocking Using the CDCS502/503 Application Report, SCAA103. <http://focus.ti.com/lit/an/scaa103/scaa103.pdf>.

ГЛАВА 4

ВОПРОСЫ ПРОЕКТИРОВАНИЯ ИСТОЧНИКОВ ПИТАНИЯ

Проектирование источника питания является, возможно, наиболее сложным аспектом всего процесса борьбы с помехами и излучением при создании быстро действующих систем ЦОС. Оно в большой степени объясняется сложностью условий коммутации динамической нагрузки и включает переходы системы ЦОС в режимы потребления низкой мощности (туда и обратно), сильные броски тока, обусловленные наличием конфликтов на шине и зарядом развязывающих конденсаторов, большое падение напряжения с неудовлетворительной развязкой и разводкой ПП, колебания, ведущие к перегрузке на выходе линейного стабилизатора, и коммутационные помехи, генерируемые стабилизаторами напряжения при больших переключаемых токах. Стабильность всех систем ЦОС будет гарантироваться источником чистого и стабильного питания. В данной главе подчеркивается важность правильного проектирования источника питания и методов снижения нежелательных помех.

4.1. Архитектуры источников питания (ИП)

В системах ЦОС обычно используются источники питания двух типов – линейные и коммутационные источники. Для конструкций с пониженными шумами, таких как схемы преобразования и обработки аналоговых аудио- и видеоданных, лучше всего подходит линейный источник питания (ЛИП). К недостаткам архитектуры этих конструкций можно отнести их КПД и рассеиваемую мощность. Как показано на рис. 4.1, ЛИП состоит из двух основных каскадов, входного/выходного транзистора и усилителя сигнала ошибки. В данном случае входное напряжение постоянного тока должно быть выше выходного напряжения, причем минимальное значение входного напряжения варьируется в зависимости от выбранного компонента. Следовательно, для установки правильных уровней входного и выходного напряжения при разработке важно руководствоваться техническими условиями для источника питания.

Схема, приведенная на рис. 4.1, работает следующим образом.

- Транзистор T1 работает в линейной области, в которой ток эмиттера I_e (выходной ток) управляет током базы I_b и коэффициентом усиления транзистора β .

$$I_e = I_c + I_b; \quad (4.1)$$

$$I_c = I_b \beta. \quad (4.2)$$

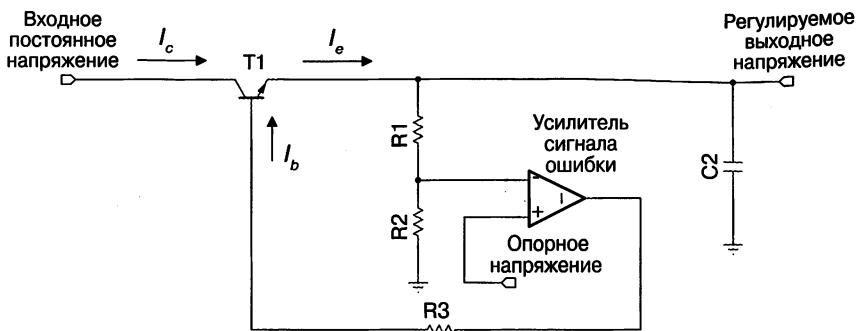


Рис. 4.1. Архитектура линейного источника питания

Подстановка уравнения (4.2) в уравнение (4.1) дает

$$I_e = I_b \beta + I_b. \quad (4.3)$$

- При падении выходного напряжения в связи с более высокой токовой нагрузкой усилитель сигнала ошибки, сконфигурированный как схема с отрицательной обратной связью (ОС), осуществляет сравнение величины регулируемого выходного напряжения, делящегося на сопротивления R_1 и R_2 до значения опорного напряжения, и задает более высокое значение тока базы I_b с целью поддержания стабилизации. Как видно из уравнения (4.3), с увеличением базового тока I_b наблюдается рост выходного тока I_e .
- Если наблюдается рост выходного напряжения в связи с более слабой токовой нагрузкой, усилитель сигнала ошибки фиксирует на входе наличие более отрицательного напряжения и уменьшает значение базового тока. Это ведет к уменьшению выходного тока, за счет чего и обеспечивается стабилизация системы.

Как и в любой системе с обратной связью, при изменении величины входного напряжения и тока нагрузки системе для стабилизации необходимо некоторое время, как правило, указываемое в технических характеристиках изделия и называемое переходным откликом. Главная проблема линейного регулятора заключается в рассеянии мощности на транзисторе T_1 при использовании высокого выходного тока. Рассеяние мощности определим как

$$P_{T1} = (V_{in} - V_{out}) \times I_e. \quad (4.4)$$

Например, схема конструкции 4.1 соответствует случаю, когда входное напряжение составляет 12 В, а выходное напряжение поддерживается на уровне 5 В. При выходном токе 1 А рассеяние мощности на транзисторе определяется по формуле

$$P_{T1} = (12 - 5) \times 1 = 7 \text{ Вт.}$$

Такое рассеяние мощности сопровождается большим количеством тепла и увеличением рабочей температуры прибора до такой степени, что для удержания ее не

выше максимально допустимых пределов необходимо обеспечивать теплоотвод с помощью радиаторов. По мере ужесточения требований к величине тока при использовании более быстродействующих и постоянно уменьшающихся в размерах систем ЦОС применение линейных стабилизаторов, обеспечивающих необходимые напряжения всех источников питания, становится непрактичным. В этом случае, как показано на рис. 4.2, лучше всего использовать импульсные источники питания для главной сети вкупе с линейными стабилизаторами, чтобы обеспечивать чистые источники с низким уровнем помех для чувствительных к помехам аналоговых схем и схем для смешанной аналоговой/цифровой обработки сигнала.

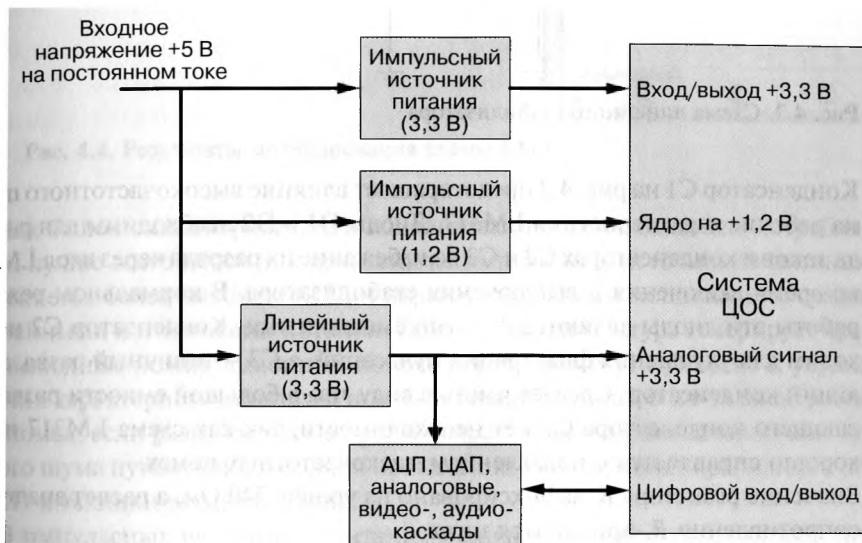


Рис. 4.2. Архитектура источника питания системы цифровой обработки сигнала

Пример проектирования 4.1

Давайте спроектируем малошумящий линейный стабилизатор с высокой режекцией пульсаций, обеспечивающий напряжение +5 В на звуковые цепи, при наличии на плате напряжения питания +12 В.

Этапы проектирования

- Так как звуковые микросхемы очень чувствительны к низкочастотным помехам, лучше всего выбрать стабилизатор с высоким коэффициентом фильтрации пульсаций питания и с внешним регулировочным выводом для возможности осуществления дополнительной развязки. Поэтому будем использовать LM317.
- Как видно из технических характеристик LM317 [1], уровень фильтрации пульсаций этого прибора составляет минимум 62 дБ при использовании конденсатора емкостью 10 мкФ, необходимого для развязки с регулировочным выводом.
- В соответствии с рекомендациями технических характеристик на рис. 4.3 приведена полная схема LM317.

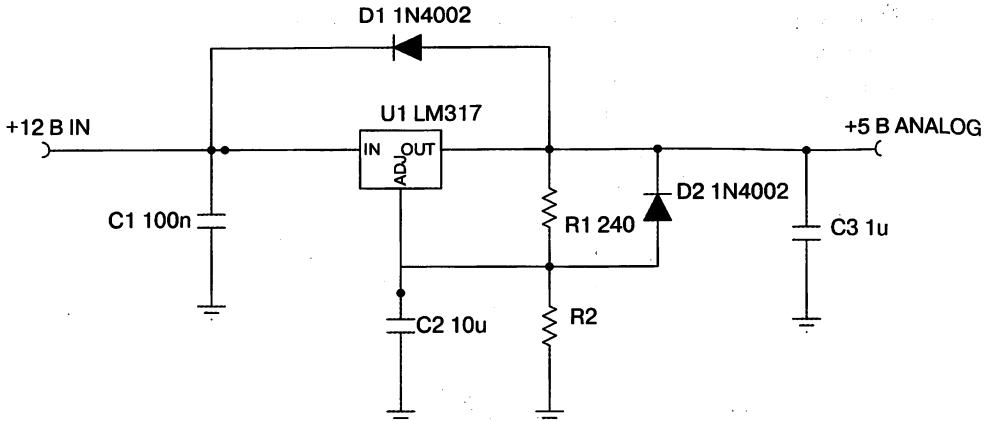


Рис. 4.3. Схема линейного стабилизатора

- Конденсатор С1 на рис. 4.3 предотвращает влияние высокочастотного шума на рабочие характеристики LM317. Диоды D1 и D2 необходимы для разряда токов в конденсаторах С2 и С3 во избежание их разряда через вход LM317 во время включения и выключения стабилизатора. В нормальном режиме работы эти диоды являются обратно смещенными. Конденсатор С2 необходим для улучшения фильтрации пульсаций, а С3 – типичный развязывающий конденсатор. Следует иметь в виду, что в большой емкости развязывающего конденсатора С3 нет необходимости, так как схема LM317 и так хорошо справляется с подавлением низкочастотных помех.
- Значение резистора R_1 зафиксировано на уровне 240 Ом, а расчет значения сопротивления R_2 приводится ниже.

Из технических характеристик схемы LM317

$$V_{out} = V_{ref} \left(1 + \frac{R_2}{R_1} \right) + (I_{adj} R_2), \quad (4.5)$$

где I_{adj} составляет 50 мкА, $V_{ref} = 1,25$ В, $V_{out} = 5$ В, $R_1 = 240$ Ом,

$$5 = 1,25 \left(1 + \frac{R_2}{240} \right) + (50 \times 10^{-6} \times R_2).$$

Пренебрегая малой добавкой в 50 мкА, получим:

$$5 = 1,25 \left(1 + \frac{R_2}{240} \right),$$

$R_2 = 720$ Ом. Результаты встраивания линейного стабилизатора (изображенного на рис. 4.3) в симулятор [2] приведены на рис. 4.4, где при входном напряжении +12 В обеспечивается выходное напряжение на уровне +5 В.

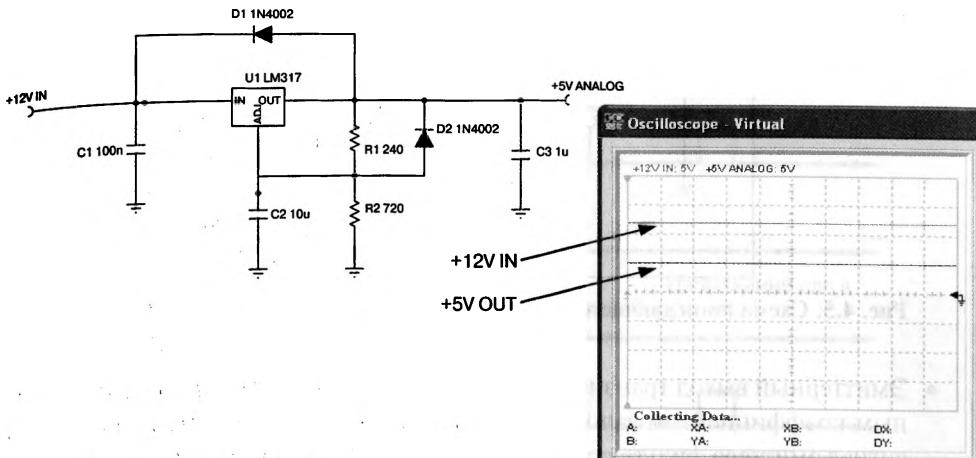


Рис. 4.4. Результаты моделирования схемы LM317

Как было показано ранее, при использовании схем с большим потребляемым током лучше всего перейти к архитектуре импульсных источников питания. Это объясняется более высоким КПД и низким рассеянием мощности по сравнению с линейными источниками питания. Однако эта архитектура генерирует чрезмерные выходные коммутационные помехи, которые могут привести к ухудшению рабочих характеристик системы и возникновению отказов из-за электромагнитных помех, если разработчик не предусмотрел меры по уменьшению коммутационного шума путем использования правильной конструкции, правильной разводки ПП и техники экранирования.

В импульсных источниках питания используются преобразователи двух типов: компенсирующие и форсирующие. Входное напряжение в случае использования компенсирующего (понижающего) преобразователя должно быть выше выходного напряжения; также он называется преобразователем с пошаговым понижением. В случае использования форсирующего (повышающего) преобразователя значение выходного напряжения выше входного; это преобразователь с пошаговым повышением. Так как системы ЦОС характеризуются большим разнообразием рабочих напряжений, которые можно легко и недорого получить из самого высокого входного напряжения, то предпочтение отдается понижающему преобразователю. Как показано на рис. 4.5, понижающий преобразователь состоит из трех главных ступеней: 1) ступень силового транзистора; 2) ступень усилителя сигнала ошибки; 3) ступень широтно-импульсного модулятора (ШИМ). Принцип действия преобразователя заключается в следующем.

- Мощный транзистор T2 работает в режиме насыщения, в котором транзистор возбуждается полностью, переключаясь между режимом полного возбуждения и выключения. Во включенном состоянии сопротивление транзистора $R_{ds(on)}$ очень мало – порядка нескольких мОм, причем он включен последовательно со входным и выходным LC-фильтром. Это ведет к очень низкому рассеянию мощности и к высокому КПД.

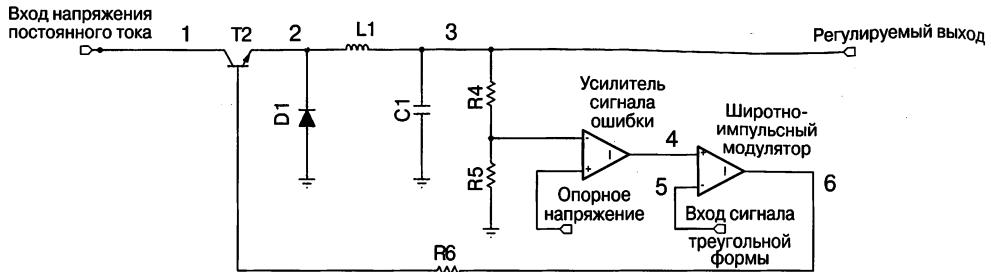


Рис. 4.5. Схема понижающего преобразователя [3]

- Эмиттерный выход транзистора T_2 – это сигнал рабочего цикла с переменным коэффициентом заполнения, управляемый схемой ШИМ. Выходной сигнал эмиттера фильтруется с помощью L_1 и C_1 , а выход фильтра представляет собой стабилизированное DC-напряжение с наложенными на него импульсными помехами.
- Регулируемый DC-выходной сигнал подается обратно на схему усилителя сигнала ошибки через резисторные делители напряжения R_4 и R_5 . Так как это контур отрицательной обратной связи, то при росте DC-напряжения выход усилителя сигнала ошибки будет возбуждаться более отрицательным значением. При уменьшении постоянного напряжения выходной сигнал ошибки будет более положительным.
- Выходной сигнал усилителя ошибки является входным сигналом ШИМ-каскада. Он сравнивает напряжение усилителя сигнала ошибки с напряжением пилообразного сигнала. Если напряжение в усилителе ошибки возрастает, выходное DC-напряжение стабилизируется на более низком уровне, ШИМ-каскад формирует сигнал с более высоким коэффициентом заполнения для возбуждения мощного транзистора. Это ведет к соответствующему росту величины стабилизируемого выходного напряжения для поддержания стабилизации. Если напряжение усилителя сигнала ошибки уменьшается, при большем выходном DC-напряжении ШИМ-каскад формирует сигнал с более низким коэффициентом заполнения для возбуждения мощного транзистора. Это ведет к соответствующему уменьшению стабилизированного выходного значения напряжения.
- Стабилизированное выходное напряжение определяется по формуле

$$V_{out} = V_{dc} \left(\frac{T_{on}}{T} \right),$$

где T_{on} – длина импульса включения, а T – период.

На рис. 4.6 показано, как система компенсирует более высокое входное напряжение. Более высокое выходное напряжение ведет к уменьшению коэффициента заполнения сигнала и, следовательно, понижению величины выходного напряжения до стабилизированного уровня.

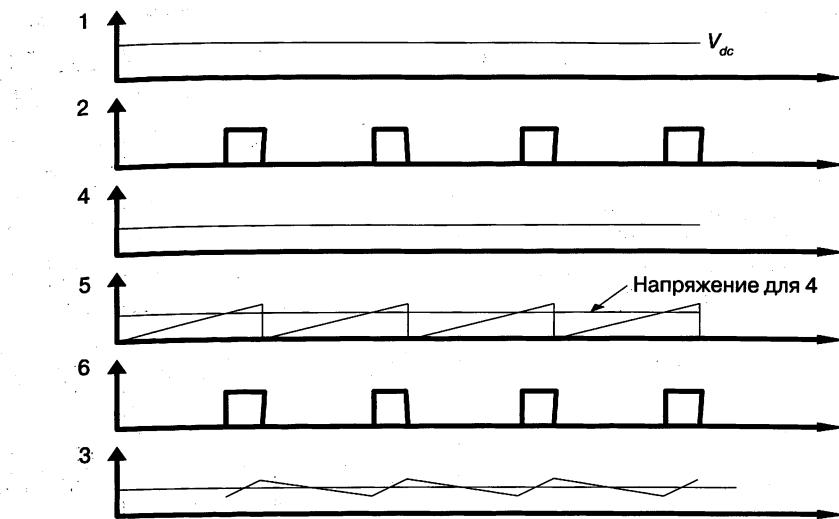


Рис. 4.6. Временные диаграммы для более высокого уровня напряжения ошибки

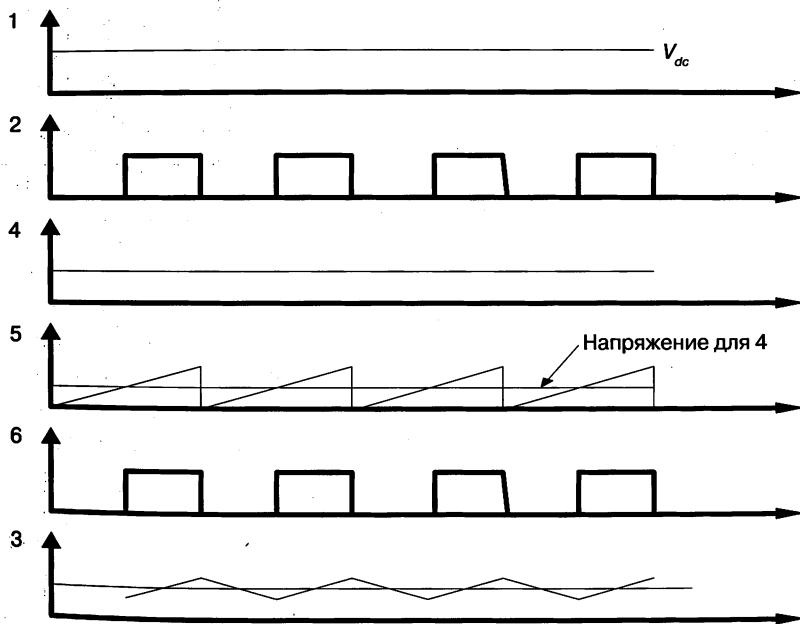


Рис. 4.7. Временные диаграммы при более низком уровне напряжения ошибки

На рис. 4.7 видно, что коэффициент заполнения сигнала увеличивается при падении уровня выходного напряжения. Это выводит систему обратно в режим стабилизации.

Пример проектирования 4.2
Давайте спроектируем источник питания с понижающим преобразователем для системы ЦОС с проектными спецификациями, приведенными в табл. 4.1 [4].

Таблица 4.1. Технические требования для проектирования понижающего преобразователя

Параметр	Условия испытаний	Мин.	Тип. знач.	Макс.	Ед. изм.
ВХОД:					
Напряжение на входе, V_{in}		10,8	12,0	13,2	B
Ток на входе, I_{in}	$V_{in} = 12 \text{ B}, I_{out} = 10 \text{ A}$		1,7	1,8	A
UVLO_OFF (отключение при пониженном выходном напряжении)	$0 \text{ A} \leq V_{out} \leq 10 \text{ A}$	5,4	6,0	6,6	B
UVLO_ON (VIN-включение при пониженном входном напряжении)	$0 \text{ A} \leq V_{out} \leq 10 \text{ A}$	6,6	7,0	7,6	B
ВЫХОД:					
V_{out} (величина входного напряжения)	$V_{in} = 12 \text{ B}, I_{out} = 5 \text{ A}$	3,1	3,3	3,5	B
Нестабильность выходного напряжения	$10,8 \leq V_{in} \leq 13,2$			0,5	%
Нестабильность тока по нагрузке	$0 \text{ A} \leq I_{out} \leq 10 \text{ A}$			0,5	%
V_{ripple} (пульсация выходного напряжения)	$V_{in} = 12 \text{ B}, I_{out} = 10 \text{ A}$			100	mVpp
I_{out} (ток на выходе)	$10,8 \leq V_{in} \leq 13,2 \text{ B}$	0	5,0	10	A
I_{over} (начальное значение тока перегрузки)	$V_{in} = 12 \text{ B}, V_{out} = (V_{out} - 5)$	14	20	43	A
Шаг нагрузки переходной характеристики	$10 \text{ A} \leq I_{out} (\text{max}) \leq 0,2 \times (I_{out} (\text{max}))$		8		A
Частота коммутации		240	300	360	кГц
Максимальный КПД	$V_{in} = 12 \text{ B}$		90%		
КПД при полной нагрузке	$V_{in} = 12 \text{ B}, I_{out} = 10 \text{ A}$		87%		
Рабочая температура	$10,8 \leq V_{in} \leq 13,2 \text{ B}$ $0 \leq I_{out} \leq 10 \text{ A}$	-40	25	85	°C

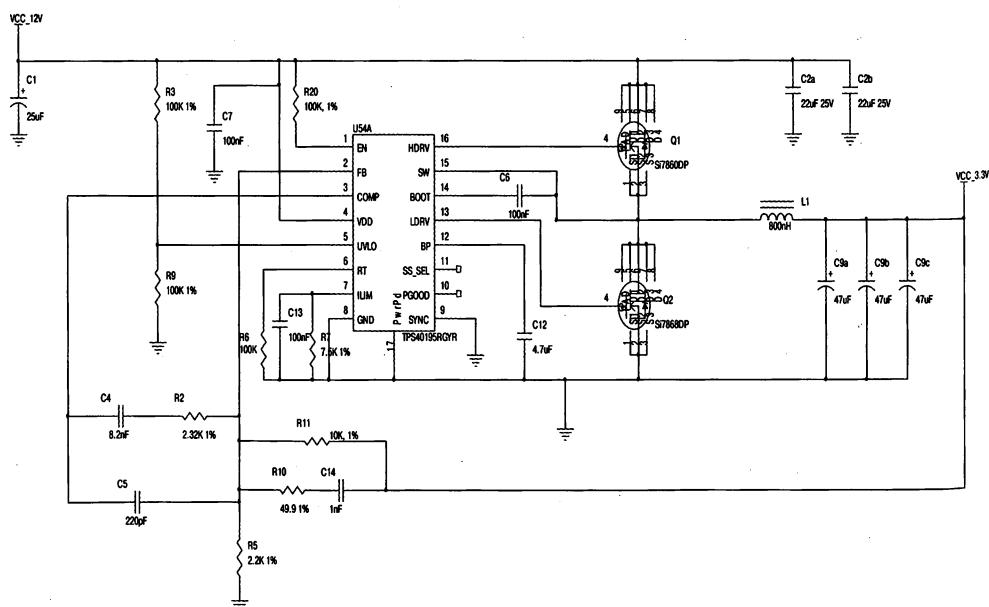


Рис. 4.8. Схема понижающего преобразователя с выходным напряжением 3,3 В

С расчетом всех параметров рис. 4.8 можно ознакомиться в работе [4]. Рабочая характеристика этого понижающего преобразователя зависит от значений параметров компонентов, их размещения и разводки. Необходимо помнить ряд важных правил.

- Всегда придерживайтесь правил проектирования и разводки, ориентированных на производство.
- Размещайте схему импульсного источника питания в углу ПП при удалении от остальных компонентов системы.
- Необходимо, чтобы размеры токовых контуров, указываемые производителем в своих технических характеристиках, были как можно меньшими.
- В общем случае импульсный источник питания, коим является понижающий преобразователь, имеет очень высокие коммутационные токовые характеристики, чем обусловлено возникновение гармоник, превышающих основную частоту в 10–100 раз. Для увеличения вероятности получения успешного проектного решения, намеченного в характеристиках производителя и в данной книге, необходимо принимать во внимание методы правильного экранирования, развязки и изоляции.

4.2. Об архитектуре источников питания систем ЦОС

Проектирование системы ЦОС заключается не только в разработке собственно источника питания, но оно также необходимо для получения системы питания ЦОС с гарантированным минимальным уровнем помех и излучения, ведущим к более высокой производительности, надежности и низкой стоимости. Система с низким уровнем помех обходится дешевле, так как более «шумящие» системы имеют более высокий процент производственного брака. Во многих случаях вместо того, чтобы идти на замену электрической схемы, проектировщикам для решения проблем, связанных с наличием помех и ЭМИ, приходится принимать более дорогостоящее решение – необоснованное перепроектирование механического шасси с целью обеспечения лучшего экранирования излучения.

Это можно понять, так как перепроектирование электрической системы с целью уменьшения электромагнитных помех и излучения представляется очень сложной задачей для инженеров, которые не знакомы с передовыми методами проектирования быстродействующих систем, предлагаемых в данной книге.

Если источник питания системы ЦОС спроектирован в соответствии с рекомендациями, предложенными в предыдущих разделах данной книги, качество питания будет зависеть от качества развязки системы ЦОС и от расстояния, на которое она удалена от блока питания.

На рис. 4.9 и 4.10 показаны две схемы; на рис. 4.10 рядом со схемой ЦОС размещен развязывающий конденсатор.

Исходя из такой же индуктивности дорожки источника питания, схему на рис. 4.9 можно охарактеризовать большей длиной обратного контура динамической составляющей тока, ведущей к большему падению напряжения источника питания и к более сильному электромагнитному излучению. Это может привести к возникновению случайных отказов, которые очень сложно обнаружить и устранить.

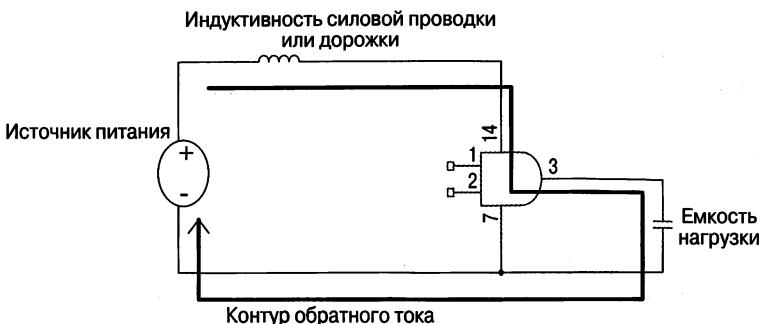


Рис. 4.9. Пример 1 контура обратного тока в источнике питания

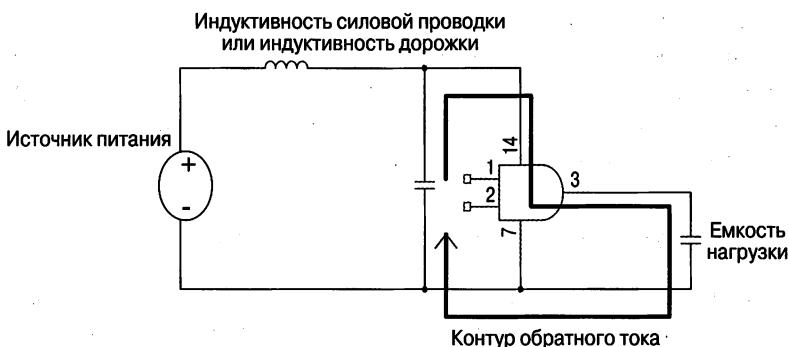


Рис. 4.10. Пример 2 контура обратного тока в источнике питания

Одна из сложнейших проблемных задач, которую необходимо решить разработчикам, состоит в определении приемлемого уровня помех для системы ЦОС в конкретной области применения. Несмотря на то, что условия эксплуатации систем ЦОС четко прописаны в руководствах, в них не может быть учтена динамическая природа быстродействующих систем. Это обусловлено тем, что динамические характеристики переключения очень сильно зависят от реальной конструкции и разводки конкретной системы. Ниже приведены некоторые из наиболее важных проблем, подлежащих решению в процессе проектирования источника питания:

- переходная характеристика источника питания, как например стабильность нагрузки, стабильность линии, пульсации источника питания, подавление шумов источника питания и последовательность подачи питания на различные тракты и компоненты цепей;
- развязка источника питания в целях обеспечения минимальной величины падения напряжения на выводах системы ЦОС;
- выбор линейного или импульсного стабилизатора напряжения;
- плоскости источника питания в зависимости от дорожек источника питания;
- скачки тока в системе ЦОС при нарастании напряжения источника питания и в установившемся режиме;
- периодическое включение и выключение: отсутствие остаточного напряжения в системе ЦОС в момент включения;

- последовательность подачи питания на тракты: на ядро до схем ввода/вывода или на схему ввода/вывода перед ядром;
- осторожность при использовании импульсного стабилизатора для подачи питания на устройства фазовой автоподстройки частоты, аудиокодеки и видеокодеры и видеодекодеры;
- для уменьшения вероятности возникновения конфликта на внутреннейшине системы ЦОС обеспечение сброса при нарастании напряжения питания.

Чрезмерные помехи, создаваемые источником питания, могут привести к следующим негативным последствиям.

- Падение напряжения, неудовлетворительные характеристики связывающих конденсаторов или зависание величины тока могут привести к случайным отказам логических цепей. Это очень сложно локализовывать и исправлять, так как для избежания помех может даже потребоваться перепроектирование системы.
- Неудовлетворительная стабилизация напряжения может привести к возникновению проблем с надежностью или к несанкционированному отключению системы.
- Избыточные кратковременные изменения параметров синхросигнала (джиттер), особенно в схемах фазовой автоподстройки частоты.
- Повышение излучения до уровня, который может затруднить проведение тестирования на электромагнитную совместимость.
- Появление заметных искажений (звуковых артефактов) в звуковых и видеосистемах.

Разработчики располагают тремя основными методами преодоления этих проблем: проектирование стабилизатора напряжения (выбор между линейным или импульсным стабилизаторами), техника обеспечения связки и правильная разводка ПП. Одно из наиболее важных решений, которое предстоит принять разработчику, состоит в выборе либо линейного, либо импульсного стабилизатора. Принятие правильного решения требует хорошего понимания характеристик источника питания и его влияния на уровень помех в системе. Вопросы проектирования самого источника питания были рассмотрены в предыдущих разделах. Далее рассмотрим отличия между линейным и импульсным стабилизатором.

Табл. 4.2 помогает определиться с решением задачи выбора наиболее подходящего источника питания для соответствующего применения. Следующий шаг состоит в определении потребляемых токов, а также того, является ли необходимым задание последовательности питания. В целом минимальное число трактов источника питания в системах ЦОС равно двум – для ядра и устройства ввода/вывода. Последовательность нарастания напряжения на ядре и на схеме ввода/вывода может влиять на пусковое потребление тока, в связи с чем для получения надежного источника питания для конкретной системы ЦОС необходимо руководствоваться техническими спецификациями на изделие. Далее рекомендуются правила по выбору/проектированию источника питания для систем ЦОС.

Таблица 4.2. Сравнение линейного стабилизатора с малым падением напряжения и импульсного стабилизатора

Линейные стабилизаторы с малым падением напряжения	Импульсные стабилизаторы
Малые помехи с высоким коэффициентом подавления помех источника питания	Импульсные помехи могут привести к возникновению проблем электромагнитной совместимости или искажениям видео и звуковых данных
Быстрое срабатывание на изменение нагрузки, как правило, в течение 1 мкс	Медленное срабатывание на изменение нагрузки
Низкий КПД. Возможны большие диссипативные потери мощности (рассеяние мощности) – обычно в районе 56%, в связи с чем возможна необходимость использования мер для отвода тепла	Высокий КПД – 92%. Низкое рассеяние мощности
Нестабильны, если полное значение развязывающей емкости превышает максимально допустимое	Развязывающий конденсатор системы ЦОС практически не влияет на стабильность питания. С другой стороны, в данном случае очень важна правильная разводка ПП
Отлично подходят для ФАПЧ, аналоговых, звуковых и видеосхем	Отлично подходят для питания ядра ЦПУ и устройств ввода/вывода
Низкая стоимость	Более высокая стоимость обусловлена необходимостью таких внешних компонентов, как индуктивно-емкостной фильтр на входе переключателя

Проектирование стабилизатора напряжения для ядра системы

- Для определения максимального тока потребления ядра обратитесь к технической спецификации изделия. Многие системы ЦОС поставляются с таблицей параметров питания, которая может быть использована для оценки потребляемого тока при работе центрального процессора в заданном режиме.
- Следует выбирать регулятор с как минимум двукратным превышением по максимальному значению тока в ядре. Это дает адекватный запас по рабочим динамическим токам.
- При включении ток перегрузки может превысить максимально допустимое значение стабилизатора на короткий промежуток времени. Во избежание возникновения условий, ведущих к отключению системы при тепловой или токовой перегрузке, выбранный стабилизатор должен иметь возможность мягкого включения.
- Заключительный шаг проектирования стабилизатора напряжения на ядре состоит в определении необходимости использования мер по отводу тепла.

Проектирование стабилизатора напряжения для устройств ввода/вывода

Конструкция стабилизатора напряжения для устройств ввода/вывода зависит от значения внешних нагрузок для каждого применения. В случае быстрой коммутации сигналов токи устройств ввода/вывода обеспечиваются развязывающими конденсаторами, а не собственно стабилизатором в связи с наличием паразитной индуктивности, связанной с дорожками или с плоскостью источника питания. Расчет динамического тока будет показан в разделе по развязке. Приводимые ниже

рекомендации представляют собой консервативный метод проектирования стабилизатора напряжения устройств входа/выхода для самой системы ЦОС. Следует подчеркнуть, что данный метод применяется только к системе питания цифрового сигнального процессора, а не ко всей системе.

- Определить число выходов системы ЦОС. Все универсальные вводы/выводы должны рассматриваться в качестве выводов.
- Число выходов необходимо умножить на величину выходного тока, указанного в технической документации.
- Просуммируйте полный ток питания с использованием максимального значения потребляемого тока устройствами ввода/вывода, приведенного в технической документации.
- Затем полученный результат умножьте на 2 для получения 100%-го запаса.
- В связи с наличием эффектов в ЛП при коммутации может произойти скачкообразный рост значения силы тока устройств ввода/вывода, но это состояние ликвидируется связывающими конденсаторами системы ЦОС.
- Заключительный шаг состоит в определении необходимости принятия мер по отводу тепла.

Следующий шаг по завершению работ по разработке архитектуры источника питания для конкретной системы ЦОС заключается в определении целесообразности установления последовательности подачи питания. Может использоваться различная последовательность включения шин питания, например, для подачи питания сначала на ядро до схемы ввода/вывода или наоборот. Во избежание возникновения внутреннего конфликта (нашине) необходимо следующее правильное задание последовательности питания.

- Неправильный сброс при включении питания. Должна быть обеспечена большая длительность времени сброса по сравнению с минимальной длительностью импульса сброса, указанного в технической документации.
- Не указаны временные допуски для напряжения ядра и схемы ввода/вывода. Как правило, для системы ЦОС не требуется установление последовательности работы шин питания, но для них предусмотрено временное разделение (одна шина работает, пока другая выключена).
- Неправильный сброс порта JTAG при эмуляции. Например, сигнал TRST должен быть стабильно низким. Наложение сильных помех на этот сигнал может привести к проблеме с включением или к конфликту нашине.
- Выводы для конфигурации загрузочного режима не переводятся в соответствующее состояние перед началом сброса. Обратитесь к технической документации, чтобы убедиться в том, что выводы для конфигурации имеют соответствующие нагрузочные и разгрузочные резисторы, с тем чтобы эти выводы обеспечивали стабильный логический уровень до начала сброса.

На рис. 4.11 и 4.12 показаны две архитектуры ЦОС [5], причем на рис. 4.11 шины питания ядра и схем ввода/вывода запитываются синхронно, а на рис. 4.12 шина ядра запитывается до схемы ввода/вывода. С дополнительной информацией по архитектуре управления питанием можно ознакомиться в работе [6].

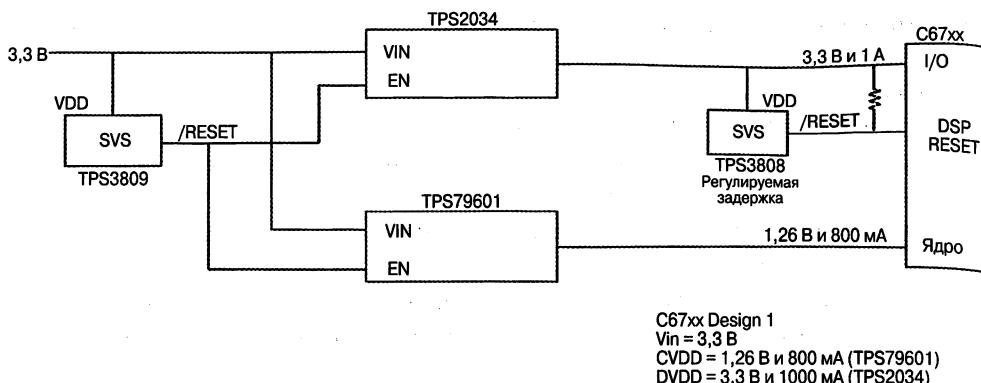


Рис. 4.11. Пример шин синхронного питания ядра и схемы ввода/вывода

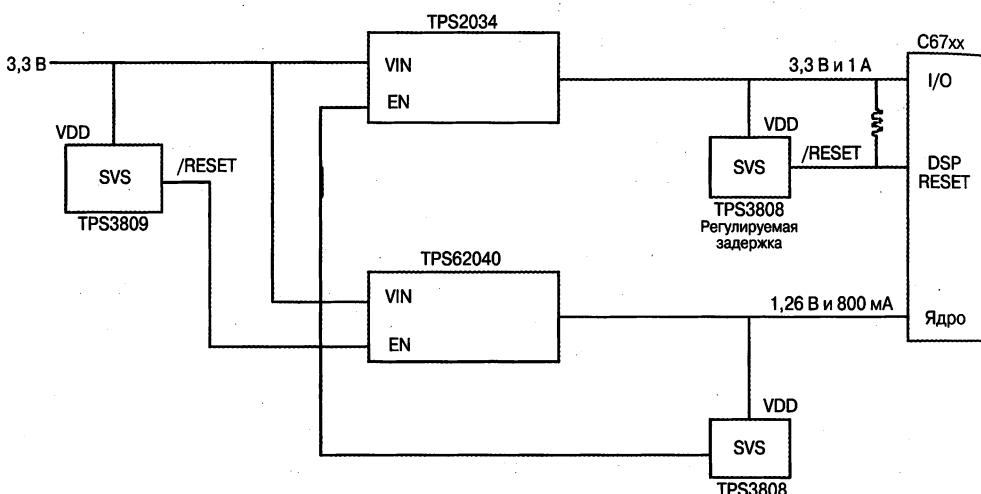


Рис. 4.12. Пример подачи питания до схемы ввода/вывода

4.2.1. Вопросы последовательности подачи питания

С увеличением количества периферийных компонентов в системе ЦОС или в системе на кристалле непрерывно растет и число шин питания. Управление этими шинами при включении или выключении системы ЦОС предстаетится очень сложной задачей. Как правило, в высокопроизводительной системе ЦОС или в системе на кристалле имеется как минимум 3 шины питания : +1,8 В для DDR2, +3,3 В для преобразователей данных и +1,2 В для ядра. Для обеспечения межблочной связи внутренние логические устройства снабжены многими преобразователями напряжения. Если при включении одна из шин питания задействуется перед другой в течение некоторого времени, то внутренняя логика может перейти в неопределенное состояние, что чревато возникновением конфликта нашине и нестабильности всей системы. Разработчикам следует обратиться к технической документации и при необходимости предусмотреть наличие соответствующей последовательности подачи питания. Проблема заключается в том, что показанные на рис. 4.11 и 4.12

схемы могут гарантировать только последовательность подачи питания лишь для источника питания, а не для всей системы. Это обусловлено тем, что показанные на рис. 4.10 развязывающие конденсаторы системы ЦОС влияют на время, необходимое источнику питания для формирования конечного рабочего напряжения. Это время может быть рассчитано следующим образом:

$$I_{power} = C_{decoupling} \left(\frac{dV}{dt} \right),$$

$$dt = C_{decoupling} \left(\frac{dV}{I_{power}} \right), \quad (4.6)$$

где $C_{decoupling}$ – полная емкость развязывающего конденсатора, I_{power} – сила тока, обеспечиваемая источником питания, dV – величина изменения напряжения; dt – время, за которое происходит изменение величины напряжения dV .

Для заданного источника питания, как видно из уравнения (4.6), время, необходимое для обеспечения конечного уровня напряжения, зависит от общей развязывающей емкости. Таким образом, для того чтобы обеспечить ту или иную последовательность питания, разработчикам очень важно придерживаться следующих рекомендаций.

- Для выяснения необходимости использования очередности питания следует обратиться к технической документации системы ЦОС.
- В случае если в системе ЦОС должна использоваться определенная последовательность подачи питания, то при разработке источника питания необходимо использовать топологию, показанную на рис. 4.12.
- Для расчета времени выхода в номинальный режим каждой шины питания и подтверждения того, что была задействована последовательность запитки на системном уровне с учетом всех установленных на плате развязывающих конденсаторов, воспользуйтесь уравнением (4.6).
- Для того чтобы убедиться в отсутствии конфликтов на шине питания, необходимо измерить токи в режиме включения питания (ядра и системы ввода/вывода) с помощью токового зонда. Следует иметь в виду, что характеристика всех конденсаторов, срабатывавших с нулевого уровня напряжения, напоминает короткое замыкание на землю, в связи с чем значение тока перегрузки может во время включения оказаться выше ожидаемого. Во избежание ложного срабатывания схем защиты от перегрузки по току при проектировании необходимо закладывать адекватный запас по перегрузке источника питания. При проектировании принято увеличивать на 50% максимальное значение потребляемого тока.
- Если при выходе в номинальный режим наблюдается избыточное потребление по току, то необходимо проверить ряд предположений:
 1. Является ли активной функция сброса системы? В течение этого времени должна обеспечиваться подача сигнала сброса.
 2. Правильна ли последовательность подачи питания?

- Остались ли какие-то входы плавающими? Необходимо, чтобы все входы были обеспечены либо высоким, либо низким состояниями, и они не могут оставаться плавающими. В некоторых (но не во всех) системах ЦОС имеются внутренние цепи обеспечения высокого или низкого состояний, в связи с чем необходима сверка с технической документацией для правильного использования систем с высоким и низким состояниями.
- Заработал ли генератор синхросигнала системы ЦОС сразу после выхода источника питания на номинальный режим работы? Если нет, то для того чтобы убедиться в правильной подаче питания на данный вход, необходимо проверить эмуляцию сигнала сброса. Если этого нет, то на вход могут попасть помехи и привести к случайному переключению прибора в один из режимов тестирования.

На рис. 4.13 приведены все возможные меры по проверке последовательности подачи питания и устранению причин возникновения перегрузок по току, возникающих при включении системы.

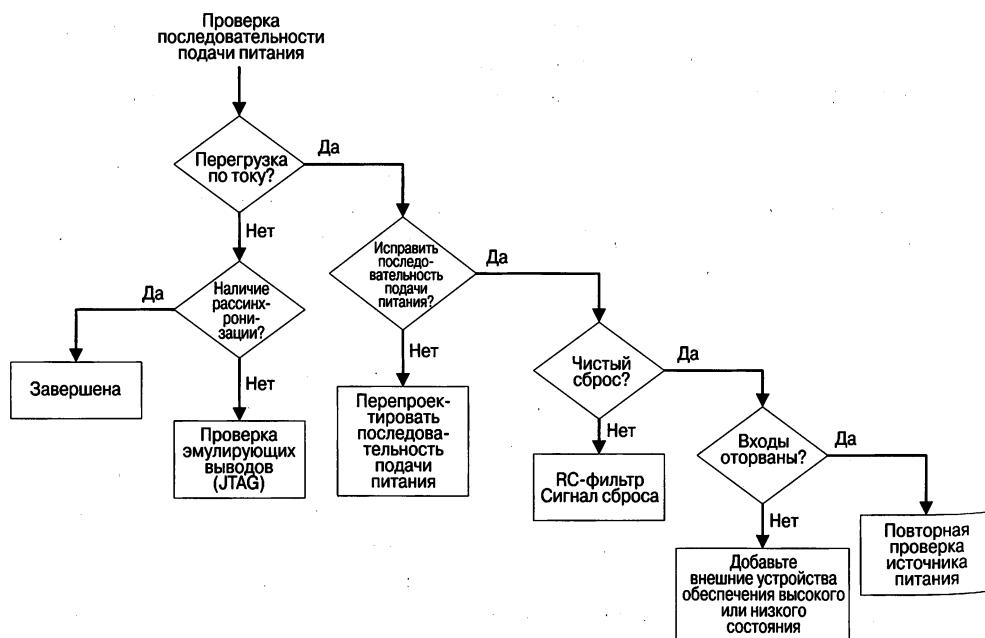


Рис. 4.13. Проверка последовательности подачи питания

4.3. Выводы

Как было показано в этой главе, выбор правильной архитектуры источника питания для системы ЦОС, включая соседние аналоговые/цифровые цепи, и проектирование общей топологической структуры являются двумя наиболее важными вопросами, которые разработчики должны рассмотреть в первую очередь до того, как приступить к непосредственному выполнению работ. Хорошая целостная си-

стема питания является залогом получения низкого уровня помех и электромагнитного излучения в проектируемой системе, и далее приводится перечень рекомендаций по повышению вероятности удачного проектного решения.

- Выполнить детальную разработку блок-схемы системы, показывающую все требования, предъявляемые к источнику питания, для всех компонентов (ЦОС, АЦП, ЦАП, видео- и звуковые устройства, ФАПЧ-устройства, ДОЗУ и т.д.).
- Применить описанные в этой главе методы и рассчитать требования по току для всех блоков.
- Рекомендуется увеличение полного потребляемого тока на 50%, так как это помогает системе легче обслуживать динамическую ситуацию.
- Выделить чувствительные к помехам цепи (АЦП, ЦАП, аналоговые видео- и звуковые устройства, ФАПЧ-цепи) и изолировать их с помощью линейных стабилизаторов с высокой режекцией помех источника питания, если это представляется возможным. Не использовать импульсные стабилизаторы для электропитания этих схем.
- Спроектировать общую топологическую структуру проекта. Разместить импульсные источники питания вдали от аналоговых и быстродействующих цепей. Лучше всего размещать шумящие источники питания в углу ПП.
- Выбрать топологию источника питания и приступить к реализации и разводке схемы. Вопросы последовательности электропитания рассмотрены в разд. 4.2.1.

Литература

1. Texas Instruments Inc (2008). LM317 3-Terminal Adjustable Regulator. <http://focus.ti.com/lit/ds/symlink/lm317.pdf>.
2. Texas Instruments Inc (2008). Spice-Based Analog Simulation Program. <http://focus.ti.com/docs/toolsw/folders/print/tina-ti.html>.
3. Pressman Abraham (1991). Switching Power Supply Design. McGraw-Hill, New York.
4. Texas Instruments Inc (2008). TPS40195 4.5-V to 20-V Synchronous Buck Controller with Synchronization and Power Good. <http://focus.ti.com/lit/ds/symlink/tps40195.pdf>.
5. Texas Instruments Inc (2009). SM320C6713-EP Floating Point Digital Signal Processors. <http://focus.ti.com/lit/ds/symlink/sm320c6713bep.pdf>.
6. Texas Instruments Inc (2008). Power Management Guide. <http://focus.ti.com/lit/sg/slvt145h/slvt145h.pdf>.

ГЛАВА 5

РАЗВЯЗКА ИСТОЧНИКА ПИТАНИЯ

Ключевая первопричина всех системных проблем обусловлена неподходящей развязкой источника электропитания по системе ЦОС и другими размещенными рядом цепями синхронизации, аналого-цифровых и цифро-аналоговых преобразователей, DDR и т.д. Наиболее сложной инженерной проблемой для разработчика является выбор наилучших методов развязки, необходимых для обеспечения низкого уровня помех и высоких эксплуатационных характеристик. Обычно производители компонентов дают консервативные рекомендации по развязке с источником электропитания, которые во многих случаях являются непрактичными из-за недостаточного места на печатной плате, потребляемой мощности и требований, предъявляемых к уровню ЭМИ и безопасности. Кроме того, производители компонентов всегда предоставляют разработчику свои базовые платформы для разработки, размер которых намного больше разрабатываемого проектного решения, и как таковые они не нуждаются в сертификации Федеральной комиссии связи (ФКС), в связи с чем прямое копирование базовой платформы не является гарантией того, что разработка окажется удачной.

В этой главе уделяется внимание трем важным вопросам проектирования: 1) общий эмпирический метод развязки; 2) аналитический метод развязки и 3) как наилучшим образом воспользоваться компромиссными решениями для обеспечения наименьшего уровня помех.

5.1. Способы развязки источника электропитания

Следующий шаг после определения типа источника питания для системы ЦОС и его проектирования состоит в выборе таких развязывающих конденсаторов, которые в заданном диапазоне с учетом всех динамических условий работы обеспечивали бы наиболее низкое падение напряжения на источнике питания. Например, при 5%-м допуске для 3,3 В источника питания цепей ввода/вывода значение пульсации должно быть меньше 165 мВ. Давайте для начала рассмотрим ситуацию без использования развязывающего конденсатора, как показано на рис. 5.1.

Бытродействующая система ЦОС, обозначенная на рис. 5.1 символом U19A, возбуждает емкостную нагрузку и переключается с большой скоростью. Теперь давайте предположим, что стабилизатор размещен на расстоянии 5 дюймов от системы ЦОС и соединен с ней дорожкой шириной в 5 мил. При быстрой коммутации дорожка источника питания становится разомкнутой цепью из-за собственной паразитной индуктивности. Это приводит к большому падению напряжения

на выводе системы ЦОС, величину которого можно определить следующим образом [1]:

$$Droop = L \left(\text{Max} \frac{dI}{dt} \right), \quad (5.1)$$

где L – паразитная индуктивность.

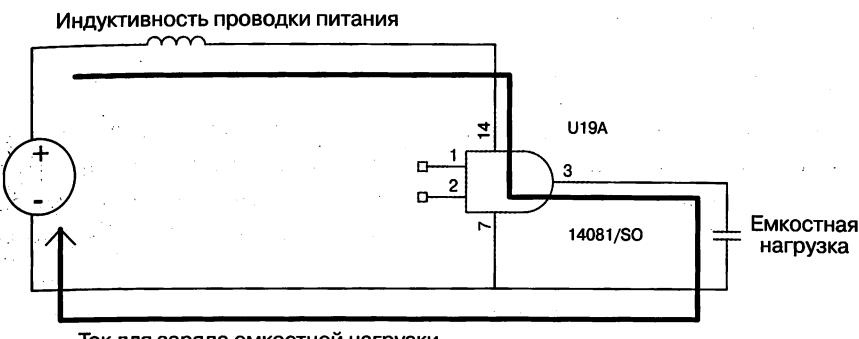


Рис. 5.1. Электропитание системы ЦОС без развязывающего конденсатора

$$\text{Max} \frac{dI}{dt} = \frac{1,52\Delta V}{(T_r)^2} C, \quad (5.2)$$

где ΔV – переключающееся напряжение, C – конденсатор нагрузки и T_r – время нарастания напряжения.

Для 5-дюймовой дорожки значение индуктивности, оцениваемое с помощью моделирования целостности сигнала [2], составляет 600 нГн/м. Значение паразитной индуктивности равно

$$L = 5 \text{ дюймов} \times 2,5 \text{ см/дюйм} \times 1 \text{ м}/100 \text{ см} \times 600 \text{ нГн/м} = 75 \text{ нГн.}$$

Пусть $T_r = 2$ нс, $C = 50$ пФ (емкость нагрузки) и $\Delta V = 80\%$ от 3,3 В или 2,64 В. Максимальное расчетное значение падения напряжения равно

$$Droop = L \left(\text{Max} \frac{dI}{dt} \right) = L \left[\frac{1,52\Delta V}{(T_r)^2} C \right] = 75 \times 10^{-9} \left[\frac{1,52(2,64)}{2 \times 10^{-9}} \times 50 \times 10^{-12} \right] = 3,76 \text{ В.}$$

Из данного примера следует, что максимальное падение напряжения для 5-дюймовой дорожки сигнала длительностью 2 нс, для нагрузки 50 пФ и напряжения питания входных/выходных устройств 3,3 В составляет 3,76 В. Такой уровень падения обязательно приведет к возникновению случайных сбоев системы. Чтобы компенсировать это, нужно разместить развязывающие конденсаторы, обеспечивающие необходимую величину заряда во время коммутации, рядом с системой ЦОС. Какой метод лучше всего подходит для фильтрации помех в системе

ЦОС? Характеристики помех настолько сильно различаются от системы к системе, что ни один метод не может гарантировать во всех случаях низкий уровень помех и электромагнитного излучения. Однако для минимизации уровня помех и увеличения вероятности удачного проектного решения разработчики могут воспользоваться приведенными здесь правилами.

Перед тем как приступить к обсуждению методов развязки, необходимо разобраться с характеристиками обычных компонентов (конденсаторы, катушки индуктивности и ферритовые фильтры), которые используются для подавления помех, генерируемых источником питания.

5.1.1. Характеристики конденсаторов

Основной характеристикой конденсатора, используемого для развязки, является частота его собственного резонанса. Конденсатор сохраняет емкостной характер ниже этой частоты, а выше – приобретает индуктивную характеристику. На рис. 5.2 это представлено последовательной эквивалентной схемой, заменяющей конденсатор.

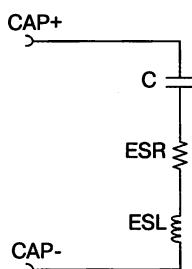


Рис. 5.2. Эквивалентная схема конденсатора

Последовательная эквивалентная схема конденсатора состоит из трех различных компонентов: эквивалентного последовательного сопротивления (ESR), эквивалентной последовательной катушки индуктивности (ESL) и собственно самой емкости. Условием возникновения собственной частоты резонанса в точке является равенство полных сопротивлений конденсатора C и катушки индуктивности L .

$$Z_C, \text{ конденсатора} = \frac{1}{\omega C},$$

где C – емкость и $\omega = 2\pi f$ – круговая частота в радианах.

$$Z_L, \text{ индуктора} = \omega L,$$

где L – индуктивность.

При резонансе значение $Z_L = Z_C$, то есть

$$\frac{1}{\omega C} = \omega L,$$

$$\omega^2 = \frac{1}{LC},$$

$$\omega = \frac{1}{\sqrt{LC}},$$

где $\omega = 2\pi f$.

Следовательно, частота собственного резонанса определяется по следующей формуле:

$$f_r = \frac{1}{2\pi\sqrt{LC}}. \quad (5.3)$$

Как видно из уравнения собственного резонанса, более высокая резонансная частота будет при более низких значениях емкости и индуктивности. При заданном значении емкости более высокую резонансную частоту можно получить за счет уменьшения монтажной поверхности монтируемого компонента, так как меньший компонент для поверхностного монтажа обычно имеет меньшую паразитную индуктивность и индуктивности выводов. Весь принцип развязки как таковой заключается в том, чтобы обеспечить наличие тракта с низким импедансом от источника питания к земле и шунтирование нежелательной ВЧ-энергии. Это означает, что очень важно выбирать конденсатор с высокой емкостью, но с низкой индуктивностью. Проблема здесь заключается в том, что более высокую емкость можно поместить только в увеличенный корпус, что приводит к увеличению паразитной индуктивности. Во многих случаях для развязки системы ЦОС представляется лучшим использование большого количества конденсаторов различных емкостей.

На рис. 5.3 приведена частотная характеристика конденсатора. Полное сопротивление конкретного конденсатора¹ уменьшается с частотой и достигает наименьшего импеданса в точке резонансной частоты f_r . Полное сопротивление конденсатора для частот выше резонансной зависит главным образом от паразитной индуктивности ESL . В связи с этим полное сопротивление в этой зоне растет с частотой. Рекомендуется работать в емкостной области кривой, так как в ней гарантируется близкая к идеальной характеристика полного сопротивления конденсатора.



Рис. 5.3. Частотная характеристика полного сопротивления конденсатора

¹ С точки зрения правил электротехники здесь (и далее для индуктивности) правильнее говорить о зависимости от частоты не полного сопротивления (импеданса), а о модуле полного сопротивления. – Примеч. ред.

Существует большое количество конденсаторов разного типа, и выбор типа при проектировании зависит от таких параметров, как напряжение, температура и частота конструкции. Например, для низкочастотной фильтрации требуется большой электролитический конденсатор из алюминия или tantalа с емкостью от 10 мкФ или выше, в то время как для высокочастотной фильтрации необходимы пленочные или керамические с емкостью менее 10 мкФ. Так как выбор несоответствующего конденсатора может оказаться негативное воздействие на работу системы, разработчикам, прежде чем сделать выбор, необходимо установить технические параметры компонентов и возможности их применения. В табл. 5.1 приведены электрические характеристики широко применяемых типов конденсаторов.

Таблица 5.1. Характеристики конденсаторов [6]

Тип конденсатора	Диапазон изменения емкости	Свойства	Типичное значение эквивалентного последовательного сопротивления
Керамические			
NPO/COG	0,5 пКФ – 0,1 мкФ	Хорошая температурная стабильность	0,12 Ом на частоте 1 МГц для 0,1 мкФ конденсатора с поверхностным монтажом
X7R/Y5R	1 пФ – 3,3 мкФ	Нелинейная температурная зависимость	0,12 Ом на частоте 1 МГц для 0,1 мкФ конденсатора с поверхностным монтажом
Z5U/Y5U	0,001 пФ – 10 мкФ	Плохая температурная стабильность и стабильность напряжения	
Пленка			
полипропилен	0,5 пФ – 0,1 мкФ	Хорошая температурная стабильность	0,11 Ом при частоте 1 МГц для конденсатора с поверхностным монтажом емкостью 1 мкФ
полистирол	100 пФ – 0,1 мкФ	Наилучшие предельные характеристики	
поликарбонат		Средняя температурная стабильность	
полиэстер	100 пФ – 10 мкФ	Высокий температурный коэффициент, самая низкая стоимость	
Электролитические			
алюминий	0,1 мкФ – 2Ф	Хорошие общие характеристики, большое значение ESR и тока утечки	0,6 Ом при частоте 100 кГц для конденсатора емкостью 100 мкФ
тантал	0,001 мкФ – 8000 мкФ	Наилучшие характеристики, низкое значение ESR и тока утечки, меньшая термо-чувствительность по сравнению с алюминием	0,12 Ом при частоте 100 кГц для конденсатора емкостью 100 мкФ

5.1.2. Характеристики катушки индуктивности

У катушки индуктивности также есть частота собственного резонанса. Ниже значения этой частоты характеристика катушки остается индуктивной, а выше – начинает приобретать емкостной характер. Ниже приводится эквивалентная схема катушки индуктивности.

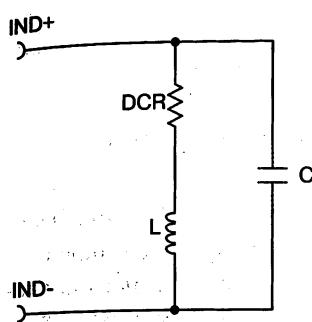


Рис. 5.4. Эквивалентная схема катушки индуктивности

Формула для расчета резонансной частоты индуктивности такая же, как и для конденсатора:

$$f_R = \frac{1}{2\pi\sqrt{LC}}.$$

На рис. 5.5 приведена частотная характеристика индуктивности. Полное сопротивление конкретной катушки индуктивности растет с частотой и достигает максимального значения на резонансной частоте f_R . Полное сопротивление индуктивности для частот выше резонансной полностью зависит от паразитного конденсатора C , что ведет к уменьшению полного сопротивления с частотой. Рекомендуется работать в индуктивной области кривой, так как в ней гарантируется близкая к идеальной импедансная характеристика индуктивности. По аналогии с конденсаторами различают разные типы индуктивностей, причем основными являются два главных типа: с воздушным сердечником и с магнитным. Воздушный сердечник характерен для катушки с воздушным или изолирующим сердечником, а магнитный представляет собой сердечник из магнитного материала, такой как ферритовый или стальной сердечник с намотанной на него обмоткой. Катушки индуктивности широко используются в силовых и радиоэлектронных цепях, но редко применяются в быстродействующих системах ЦОС, так как для изоляции и фильтрации помех в системах ЦОС лучше и дешевле использовать фильтрующие шум ферритовые шарики (бусины, кольца).

Ниже приведены общие правила применения индуктивностей для подавления помех в системе ЦОС:

- Катушки индуктивности дороги и чувствительны к помехам. Уровень помех, создаваемых и излучаемых индуктивностью, зависит от скорости коммутации проходящих через нее сигналов.



Рис. 5.5. Частотная характеристика полного сопротивления индуктивности

- Катушки индуктивности широко используются для фильтрации низкочастотных помех в системах с большими токами. В этом случае для подавления высокочастотных помех катушка индуктивности должна быть последовательно соединена с фильтром высоких частот, так как для помех с частотой выше частоты собственного резонанса катушки индуктивности последняя ведет себя как короткозамкнутая цепь.

5.1.3. Характеристики ферритовых бусинок

Ферритовые бусинки имеют электрические характеристики, подобные идеальным катушкам индуктивности. Как показано на рис. 5.7, ключевое отличие заключается в том, что ферритовые бусинки характеризуются незначительной паразитной емкостью вплоть до ГГц диапазона. Таким образом, ферритовые бусинки ведут себя как индуктивность в очень широком диапазоне частот. Как показано на рис. 5.6, ферритовая бусинка имеет малое сопротивление для постоянного тока, чем обусловлена необходимость тщательного изучения технических спецификаций для выбора компонента с соответствующим импедансом по переменному току и с низкой величиной падения напряжения на внутреннем активном сопротивлении. Обычно ферритовые бусинки очень хорошо работают на частотах выше 30 МГц. Они широко используются для развязки источников питания и чувствительных к помехам схем, таких как генераторы тактовой частоты, видео и звуковые кодеки.

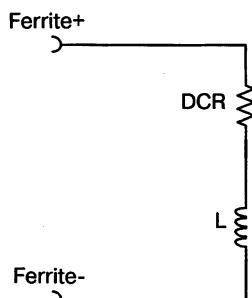


Рис. 5.6. Эквивалентная схема ферритовой бусины

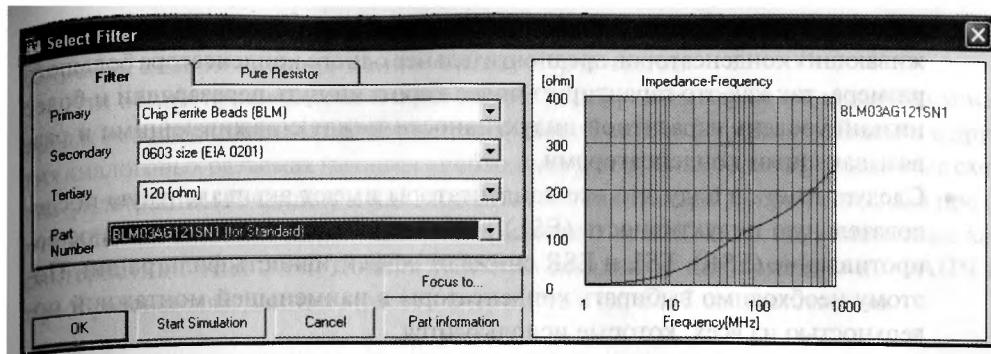


Рис. 5.7. Электрические характеристики ферритовой бусины

Некоторые производители предоставляют инженерам бесплатные средства разработки, облегчающие выбор и моделирование схем с ферритовыми бусинами. На рис. 5.7 приведена характеристика полного сопротивления, полученная с помощью одного из средств проектирования ферритовых бусинок [3].

При выборе ферритовой бусины для заданной частоты необходимо руководствоваться двумя важными параметрами: сопротивлением для постоянного тока и полным сопротивлением (импедансом) для переменного тока.

В общем случае при наличии достаточного места на печатной плате лучшим выбором будет устройство с наименьшим сопротивлением по постоянному току и наивысшим полным сопротивлением на рабочей частоте. Это приводит к наименьшему падению напряжения на ферритовой бусине, обеспечивая наилучшее подавление помех.

5.1.4. Главный эмпирический метод развязки

Идеальный способ развязки помех от источника питания состоит в размещении одного конденсатора между каждым выводом питания и выводом земли системы ЦОС. Как правило, это непрактично с физической точки зрения, потому что корпус системы ЦОС занимает слишком малую площадь. Следовательно, для того чтобы разработчикам хватило места под или над системой ЦОС, им приходится искать компромисс за счет уменьшения количества развязывающих конденсаторов. По вопросам использования рекомендуемого метода обращайтесь к технической документации. Однако, в общем, существуют следующие важные соображения по развязке.

- Добавляйте так много развязывающих конденсаторов, как это позволяет имеющееся пространство, но не используйте больше конденсаторов, чем штырей питания системы ЦОС.
- Добавляйте 8 больших конденсаторов: 4 для ядра и 4 для питания устройств ввода/вывода.
- Разместите каждый сглаживающий конденсатор в соответствующей области системы ЦОС, причем область должна соответствовать углу или кромке системы ЦОС. Сглаживающие конденсаторы большой емкости выступают в роли фильтров низкой частоты и устройств накопления заряда для развяз-

зывающих конденсаторов меньшей емкости. Использование четырех сглаживающих конденсаторов предпочтительнее одного конденсатора большого размера, так как это гарантирует более короткий путь перезарядки и более низкий уровень паразитной индуктивности между сглаживающими и развязывающими конденсаторами.

- Следует иметь в виду, что все конденсаторы имеют эквивалентную последовательную индуктивность (ESL) и эквивалентное последовательное сопротивление (ESR). ESL и ESR снижают эффективность фильтрации. Поэтому необходимо выбирать конденсаторы с наименьшей монтажной поверхностью из всех, которые используются.

На рис. 5.8 приведена схема развязки конкретной системы ЦОС. Более детальную информацию можно найти в технической документации на устройство. Как видно из этого рисунка, для развязки используются керамические конденсаторы емкостью 0,01 мкФ и для низкочастотной фильтрации – tantalевые конденсаторы емкостью 10 мкФ.

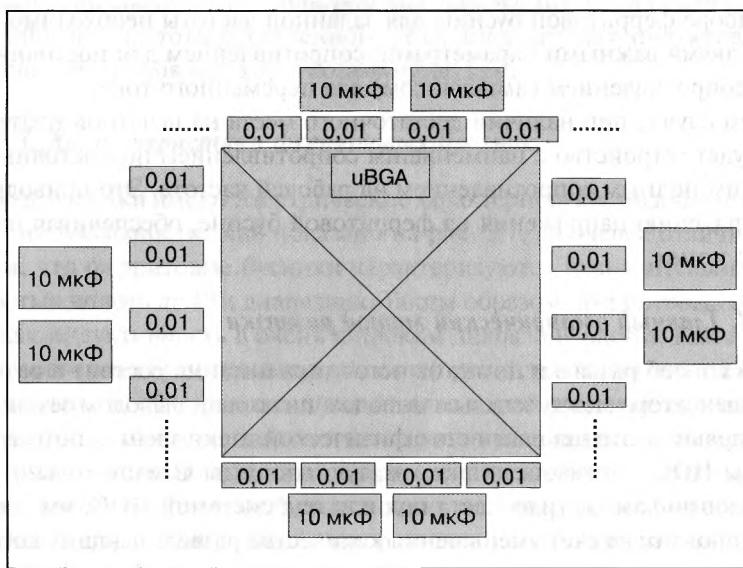


Рис. 5.8. Общие правила развязки

Как правило, разработчикам приходится возвращаться назад и изменять значения параметров для соответствующей оптимизации под конкретное применение. Правильный подход заключается в выборе конденсаторов с такой емкостью, чтобы всплески напряжения в шинах питания системы ввода-вывода и ядра составляли менее 50 мВ и 20 мВ соответственно. Еще одно хорошее правило состоит в использовании керамических конденсаторов для обеспечения высокочастотной развязки и tantalовых конденсаторов для низкочастотной фильтрации. Это обусловлено тем, что значения емкости tantalовых конденсаторов выше, чем керамических. Конденсаторы обоих типов обеспечивают низкие значения ESR и

ESL, что необходимо для схем с низким уровнем помех и ЭМИ, работающих в широком диапазоне напряжений, температур и частот.

Эти общие правила применимы только к цифровым ядрам и к штырям схемы ввода/вывода системы ЦОС. В системе фазовой автоподстройки частоты и в других аналоговых разъемах питания необходимо установить более эффективные схемы фильтрации (Pi-фильтры или линейные стабилизаторы напряжения) для предотвращения влияния низко- и высокочастотных помех на эксплуатационные характеристики этих схем. Дополнительную детальную информацию по ФАПЧ и преобразователям данных можно почерпнуть в гл. 6 и 7 соответственно.

5.1.5. Аналитический метод развязки

Еще один метод помеховой развязки системы ЦОС с источником питания заключается в расчете полной емкости, необходимой для обеспечения определенного уровня защиты от всплесков напряжения источника питания. Данный метод аналогично общим правилам развязки обеспечивает начальное значение, как правило, подлежащее оптимизации. Большой корпус BGA (Ball Grid Array), обычно используемый для систем ЦОС, ведет себя как печатная плата с длинными дорожками от кристалла до бусинок. Эти дорожки могут генерировать перекрестные помехи и чувствительны к перекрестным помехам, к падению напряжения источника питания и к прочим помехам электрической природы. Ассиметричный метод аналитической развязки начинается с разбиения системы ЦОС на 4 области с последующей независимой развязкой каждой из них. Использование меньшего числа конденсаторов для более низкоскоростной области способствует равномерному снижению помех и электромагнитного излучения. Ниже приведены принятые в данном методе правила развязки.

A. Этапы развязки напряжения ядра

- Разделите корпус центрального процессора (ЦП) на четыре части, проведя две диагональные линии через четыре угла микросхемы, как показано на рис. 5.1. Убедитесь, что сигналы удерживаются в общей группе, например все сигналы ДОЗУ находятся в одной области. Границы не обязательно должны иметь диагональное разделение, как показано на рис. 5.10.
- Проведите консервативную оценку потребляемого тока $I_{CRegion}$ ядра для заданной области, как показано ниже в уравнении, взяв максимальную величину тока устройства $I_{CoreMax}$ умноженную на 2 (добавляя 100%-е увеличение запаса), разделенную на полное число выводов питания ядра N и умноженную на число выводов питания ядра M внутри заданной области.

$$I_{CRegion} = \frac{2 \times I_{CoreMax}}{N} \times M. \quad (5.4)$$

Если в технической документации не указана величина максимального тока, то его можно найти, умножив типовое значение тока на 2 в уравнении (5.5):

$$I_{CoreRegion} = \frac{4 \times I_{CoreTyp}}{N} \times M. \quad (5.5)$$

- Рассчитайте полную развязывающую емкость для этой области, применяя уравнение (5.7), приведенное ниже:

$$I_{CoreRegion} = C_{Core} \frac{dV_{Core}}{dt}, \quad (5.6)$$

$$C_{Core} = I_{CoreRegion} \frac{dt}{dV_{Core}}, \quad (5.7)$$

где dt – самое быстрое время нарастания для заданной области; dV – максимально допустимое значение пульсаций напряжения ядра, разрешенное для напряжения ядра, причем пульсации предполагаются равными 10 мВ.

- Теперь рассчитайте полную емкость сглаживающего конденсатора для заданной области путем умножения значения полной развязывающей емкости на 40. Правило, рекомендуемое для сглаживающего конденсатора, такое: его рекомендуемая емкость должна как минимум в 10 раз превышать полную емкость для развязывающей емкости [4]. Используйте только один сглаживающий конденсатор на область для минимизации паразитной индуктивности между сглаживающим и развязывающими конденсаторами.
- Чтобы определить число развязывающих конденсаторов, внимательно осмотрите область печатной платы на предмет того, сколько конденсаторов может уместиться на ней на расстоянии 1,93 см от выводов источника питания. Желательно использовать конденсаторы меньшего размера, так как в таком случае в заданной области можно разместить большее их количество. Если, как показано на рис. 5.9, ЦП размещается в корпусе с полной матрицей шариковых выводов (FBGA), то для создания в нем двух соседних дорожек все сигнальные дорожки должны равномерно разводиться в четырех разных направлениях (на северо-запад, северо-восток, юго-запад и юго-восток). Теперь используйте две данные шины для размещения конденсаторов рядом с ядром цифрового процессора и с системой ввода-вывода питания. Для определения величины развязывающего конденсатора необходимо разделить полную емкость на число умещающихся в заданной области конденсаторов. Лучше всего выбрать конденсатор с частотой собственного резонанса для максимальной частоты работы заданной области. Например, если порт синхронно-динамического ОЗУ работает на частоте 100 МГц, то в соответствующей области необходимо разместить по крайней мере один конденсатор с собственной резонансной частотой 100 МГц. Другие конденсаторы, размещаемые в каждой области, должны иметь максимально возможное значение резонансной частоты. Это обеспечивает снижение уровня ЭМИ в широком частотном диапазоне.

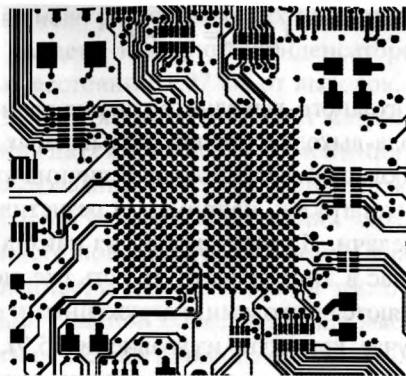


Рис. 5.9. Разводка сигналов микросхемы в полноразмерном BGA-корпусе (FBGA-корпусе)

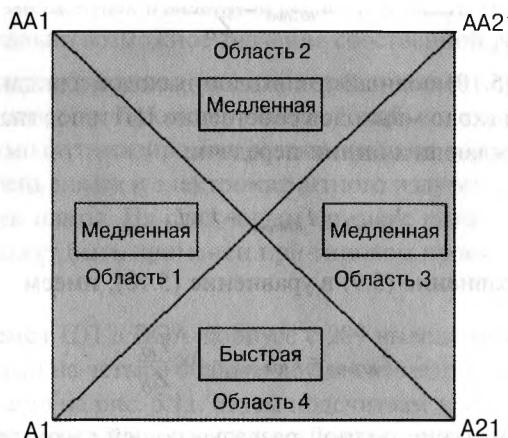


Рис. 5.10. Способ аналитической развязки

Б. Этапы развязки между входным и выходным напряжением

- Разделите корпус ЦП на четыре части, нарисовав две диагональные линии через четыре угла ЦП, как показано рис. 5.10. Убедитесь в том, что сигнальные группы объединены вместе согласно указаниям в разделе по развязке напряжения ядра.
- Подсчитайте число напряжений системы вводов/выводов и число вводов и выводов в каждой области.
- Осуществите консервативную оценку (с запасом) потребляемого цифровым сигнальным процессором тока для каждой области – $I_{IORegion}$, согласно приведенному ниже уравнению (5.8). Для этого возьмите максимальное значение тока, указанное в технической документации I_{IO} , поделите на общее число штырей питания K и умножьте на число штырей питания J в пределах каждой области. Здесь нет необходимости в добавлении запаса по потребляемому входному-выходному току, так как пределы будут добавлены на следующем этапе.

$$I_{IORegion} = \frac{I_{IO}}{K} \times J. \quad (5.8)$$

- Полная величина входного-выходного тока не равна сумме тока источника питания цепей входа-выхода и утечки, указываемых в технической документации на ЦП. По большей части полная величина входного-выходного тока зависит от внешних нагрузок, например от резистивной, емкостной или нагрузки линии передачи. Давайте исходя из наихудшего сценария сделаем очень большой запас в этом проекте, то есть рассмотрим случай, когда все вводы-выводы являются выходами, нагруженными с помощью линий передачи. В данном случае, как видно из уравнения (5.9), значение тока, отдаваемого в каждую нагрузку $I_{IOTrans}$, равно величине выходного напряжения, деленного на характеристический импеданс линии передачи Z_o :

$$I_{IOTrans} = \frac{V_{IO}}{Z_o}. \quad (5.9)$$

- В уравнении (5.10) полный ток входов-выходов для данной области равен величине тока входов-выходов собственно ЦП плюс значения токов входа-выхода, возбуждающих линии передачи:

$$I_{IOTotal} = I_{IORegion} + J \times I_{IOTrans}. \quad (5.10)$$

Подставляя уравнение (5.9) в уравнение (5.10), имеем

$$I_{IOTotal} = I_{IORegion} + J \times \frac{I_{IO}}{Z_o}. \quad (5.11)$$

- Рассчитайте значение полной развязывающей емкости для области с помощью приведенного ниже уравнения (5.13):

$$I_{IOTotal} = C_{IO} \frac{dV_{IO}}{dt}, \quad (5.12)$$

$$C_{IO} = I_{IOTotal} \frac{dt}{dV_{IO}}, \quad (5.13)$$

где dt – самое быстрое время нарастания в области, а dV – максимальная величина допустимых пульсаций входного-выходного напряжения, предполагаемая равной 50 мВ.

- Теперь рассчитайте полное значение сглаживающей емкости для данной области путем умножения полной развязывающей емкости на 40. Правило, рекомендуемое к применению для величины сглаживающей емкости, состоит в том, чтобы выбирать ее как минимум в 10 раз больше полной развязывающей емкости [4]. Для уменьшения паразитной индуктивности между сглаживающими и развязывающими конденсаторами используйте один сглаживающий конденсатор на каждую область.

- Чтобы определить число развязывающих конденсаторов, осмотрите печатную плату, чтобы увидеть, как много конденсаторов можно разместить на печатной плате на расстоянии 1,27 см от выводов. При использовании для сигнального процессора корпуса с полной матрицей шариковых выводов (FBGA) для создания двух шин в целях размещения развязывающих конденсаторов рядом с выводами необходимо применить методику, аналогичную описанной в разделе по развязке напряжения ядра. Для определения величины развязывающего конденсатора возьмите значение полной емкости, только что вычисленное, и разделите его на число конденсаторов, которые можно разместить в заданной области. Лучше выбирать конденсатор, собственная резонансная частота которого совпадает с максимальной частотой заданной области. Например, если видеопорт входов-выходов работает на частоте 100 МГц, то в заданной области необходимо разместить как минимум один конденсатор с собственной резонансной частотой 100 МГц. Для остальных размещенных в заданной области конденсаторов необходимо выбрать максимально возможное значение собственной резонансной частоты.

Данный аналитический метод развязки представляет для разработчиков хорошую отправную точку при проектировании. Как было упомянуто ранее, разработчикам необходимо оптимизировать развязывающие конденсаторы, чтобы получить низкий уровень помех и электромагнитного излучения в процессе определения характеристик платы. На следующем примере показывается, каким образом этот процесс может быть применен при типовом проектировании.

Пример 5.1

Давайте воспользуемся ЦП в BGA-корпусе с 289 выводами [5]. Теперь разделим корпус с 289 выводами на четыре области двумя симметричными диагональными линиями, как показано на рис. 5.11. Затем подсчитаем для каждой области число выводов для напряжения ядра, напряжения системы входов-выходов и выводов передачи сигналов, исключая выводы заземления. Также необходимо уделять особое внимание таким критическим областям, как быстродействующий интерфейс внешней памяти, система ФАПЧ, и другим высокоскоростным последовательным/параллельным портам. Будем исходить из того, что 60-омная линия передачи и все сигнальные группы, задаваемые всеми входами-выходами системы, размещены в одной области. Эти предположения оправданы, но существуют случаи, когда границы областей должны быть изменены для того, чтобы сигнальные группы были вместе. Схемы развязки для системы ФАПЧ и других аналоговых выводов питания рассматриваются в гл. 6 и 7.

Область 1: 3 вывода питания ядра, 8 выводов питания системы ввода-вывода (В/В) и 54 входных-выходных выводов.

Область 2: 3 вывода питания ядра, 4 вывода системы ввод/вывод и 59 входных-выходных выводов.

Область 3: 3 вывода питания ядра, 3 вывода системы ввод/вывод и 59 входных-выходных выводов.

Область 4: 4 вывода питания ядра, 6 выводов системы ввод/вывод, 55 входных-выходных выводов.



Рис. 5.11. Вид снизу на корпус ЦП [5]

Следующий шаг состоит в консервативной оценке (с запасом) для каждой области требований по току коммутации.

В табл. 5.2 приведены расчетные данные по токам коммутации для всех четырех областей. Расчет конденсаторов в табл. 5.2 осуществлялся исходя из следующих консервативных предположений:

- максимальное значение тока ядра = $2 \times$ значение типового тока + 100% запас = $170 \text{ mA} \times 2 \times 2 = 680 \text{ mA}$;
- значение входного-выходного тока устройства = $2 \times$ значение типового входного-выходного тока + 100% запас = $45 \text{ mA} \times 2 \times 2 = 180 \text{ mA}$;
- полный входной-выходной ток = входной-выходной ток устройства + входной-выходной ток возбуждения линии передачи;
- исходя из того, что возбуждение 60-омных линий передачи осуществляется половиной всех одновременно переключающихся входов и выходов в данной области, данное допущение является весьма приблизительным, так как многие сигналы в четырех областях являются слишком медленными, чтобы считать их линиями передачи.

Таблица 5.2. Оценка токов коммутации

Область	Полный пиковый ток ядра, $I_{IOTotal}$	Входной-выходной ток устройства, $I_{IORregion}$	Входной-выходной ток возбуждения линий передач, $I_{IOTrans}$	Полный входной-выходной ток $I_{IORregion} + I_{IOTrans}$
Область 1	$(680 \text{ mA}/13) \times 3 = 157 \text{ mA}$	$(180 \text{ mA}/21) \times 8 = 69 \text{ mA}$	$(3,3/60) \times 54 = 2,97 \text{ A}$	$69 \text{ mA} + 2,97 \text{ A} = 3 \text{ A}$
Область 2	157 mA	$(180 \text{ mA}/21) \times 4 = 34 \text{ mA}$	$(3,3/60) \times 60 = 3,3 \text{ A}$	$3,3 \text{ A} + 34 \text{ mA} = 3,3 \text{ A}$
Область 3	157 mA	$(180 \text{ mA}/21) \times 3 = 26 \text{ mA}$	$(3,3/60) \times 59 = 3,3 \text{ A}$	$3,3 \text{ A} + 26 \text{ mA} = 3,3 \text{ A}$
Область 4	$(680 \text{ mA}/13) \times 4 = 209 \text{ mA}$	$(180 \text{ mA}/21) \times 6 = 51 \text{ mA}$	$(3,3/60) \times 55 = 3 \text{ A}$	$3 \text{ A} + 51 \text{ mA} = 3,1 \text{ A}$

Так как рабочие частоты напряжения ядра и системы вводов/выводов разные, то развязка последних рассчитывается независимым образом. Далее приводятся этапы, необходимые для расчета и выбора развязывающих конденсаторов как для ядра, так и для системы входов-выходов.

Значение развязывающей емкости C определяется путем подстановки пикового тока, времени нарастания и параметров максимальных пульсаций напряжения в уравнение (5.7), приведенное выше. Это уравнение решается относительно C . Допустимо предположить, что максимальное значение напряжения пульсаций для ядра и системы ввода-вывода равно 10 мВ и 50 мВ соответственно, и типичное время нарастания сигнала – 2 нс.

$$C_{Core} = I_{CoreRegion} \frac{dt}{dV_{Core}}.$$

Для расчета полной емкости конденсатора, обеспечивающего развязку по напряжению с системой ввода-вывода, воспользуйтесь уравнением (5.13):

$$C_{IO} = I_{IOTotal} \frac{dt}{dV_{IO}}.$$

Теперь рассчитаем полную емкость для каждой области.

Область 1: полная емкость ядра:

$$C_{Core} = 157 \text{ mA} \frac{(2 \text{ нс})}{(10 \text{ мВ})} = 0,03 \text{ мкФ.}$$

Полная емкость системы ввода-вывода:

$$C_{IO} = 3 \text{ A} \frac{(2 \text{ нс})}{(50 \text{ мВ})} = 0,08 \text{ мкФ.}$$

На частоте 150 МГц (частота ЦП) работают 3 вывода питания ядра, а на частоте 40 МГц – 8 выводов питания системы вводов/выводов (частота интерфейсов внешней памяти). Для множественных выводов питания было бы желательным использование соответствующего числа конденсаторов, которое ограничивается физическим размером доступного места вокруг устройства. В корпусе ЦП [5] имеется достаточно места на плате для размещения 4 или 5 конденсаторов на область. В этом случае необходимо подобрать два конденсатора с общей емкостью около 0,03 мкФ. Для развязки выводов питания ядра в области 1 как минимум один из конденсаторов должен иметь собственную резонансную частоту около 150 МГц. Затем для развязки выводов питания системы вход/выход в области 1 необходимо подобрать три конденсатора общей емкостью около 0,08 мкФ, причем собственная резонансная частота по крайней мере одного из них должна быть 75 МГц.

Подводя итог вышесказанному, для напряжения ядра в области 1 используйте два керамических конденсатора общей емкостью 0,044 мкФ (по 0,022 мкФ каждый), а для системы входов-выходов – три керамических конденсатора емкостью по 0,022 мкФ (общей емкостью 0,066 мкФ).

Следующий шаг – это расчет сглаживающих конденсаторов для ядра и для системы вход/выход. Местоположение сглаживающего конденсатора не так критично, как местоположение развязывающего конденсатора. Однако сглаживающие конденсаторы необходимы для фильтрации низкочастотных пульсаций, обычно создаваемых импульсным источником питания, и для перезарядки развязывающих конденсаторов.

Согласно принятому правилу выбираемая емкость сглаживающего конденсатора должна быть минимум в десять раз больше общей развязывающей емкости. Давайте для запаса возьмем коэффициент кратности 40. Для напряжения ядра $40 \times$ общая емкость ядра = $40 \times (0,03 \text{ мкФ}) = 1,2 \text{ мкФ}$ для области 1 (по напряжению ядра) и $40 \times$ общая емкость системы ввода-вывода = $40 \times 0,08 \text{ мкФ} = 3,2 \text{ мкФ}$ для области 1 (по напряжению системы ввода-вывода).

Как было указано ранее в этой главе, лучше всего разместить в четырех областях ЦП четыре сглаживающих конденсатора, причем емкость самого наименьшего tantalового конденсатора составляет 4,7 мкФ. В этом случае как для системы ввода-вывода, так и для напряжения ядра в области 1 используйте tantalовые конденсаторы емкостью 4,7 мкФ.

В итоге на рис. 5.12 приведено полное схематичное изображение развязки области 1 ЦП. Далее для областей 2, 3 и 4 необходимо повторить те же самые проделанные операции.



Рис. 5.12. Развязывающие конденсаторы для области 1

Область 2: общая емкость ядра:

$$C_{Core} = 157 \text{ mA} \frac{(2 \text{ нс})}{(10 \text{ мВ})} = 0,03 \text{ мкФ.}$$

Общая емкость системы ввода-вывода:

$$C_{IO} = 3,3 \text{ A} \frac{(2 \text{ нС})}{(50 \text{ мВ})} = 0,13 \text{ мкФ.}$$

На частоте 150 МГц (на частоте центрального процессора) работает система питания ядра в три вывода, а на частоте 40 МГц (интерфейсы внешней памяти) – цепь питания системы вход/выход в четыре вывода. При стандартном корпусе цифрового процессора на плате вполне достаточно места для размещения четырех или пяти конденсаторов на каждую область. В этом случае подберите два конденсатора общей емкостью около 0,03 мкФ. Для развязки выводов питания ядра в области 2 как минимум один конденсатор должен иметь собственную резонансную частоту около 150 МГц. Затем для развязки выводов питания системы ввода-вывода в области 2 подберите три конденсатора общей емкостью около 0,13 мкФ, причем один из них должен иметь собственную резонансную частоту колебаний в районе 75 МГц.

В общем, для питания ядра в области 3 используйте два керамических конденсатора по 0,022 мкФ (общей емкостью 0,044 мкФ), а для системы ввода-вывода – три одинаковых конденсатора емкостью по 0,047 мкФ (общей емкостью 0,14 мкФ).

Следующий шаг состоит в расчете слаживающих конденсаторов как для ядра, так и для системы ввода-вывода. Согласно принятому правилу выбираемая емкость слаживающего конденсатора должна быть как минимум в десять раз больше общей развязывающей емкости. Давайте для запаса возьмем коэффициент кратности 40. Для напряжения питания ядра $40 \times 40 \times$ общая емкость ядра = $40 \times 0,03 \text{ мкФ} = 1,2 \text{ мкФ}$ для области 2. Для напряжения питания системы ввода-вывода $40 \times$ общая емкость системы ввода-вывода = $40 \times 0,13 \text{ мкФ} = 5,2 \text{ мкФ}$ для области 2 системы ввода-вывода. В этом случае для развязки по питанию ядра необходимо выбрать tantalовый конденсатор емкостью 4,7 мкФ, а для питания системы ввода-вывода в области 2 – tantalовый конденсатор емкостью 6,8 мкФ. На рис. 5.13 приведена полная схема развязки в области 2.



Примечание: затененные компоненты предназначены для питания системы ввода-вывода, а незатененные – для питания ядра

Рис. 5.13. Развязывающие конденсаторы для области 2

Область 3: область 3 в ядре и системе ввода-вывода имеет такие же токи, как и в области 2. Следовательно, конденсаторы ядра и системы ввода-вывода имеют такие же значения, как и для области 2; всего есть два конденсатора емкостью 0,022 мкФ и три конденсатора емкостью 0,047 мкФ каждый. Что касается сглаживающих конденсаторов, то, как показано на рис. 5.14, один tantalовый конденсатор емкостью 4,7 мкФ предназначен для ядра и еще один емкостью 6,8 мкФ – для развязки по напряжению питания системы ввода-вывода.

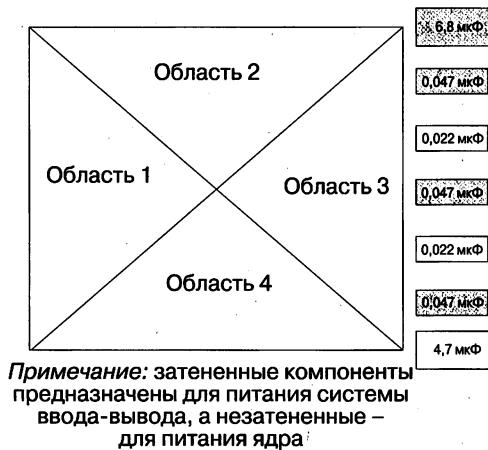


Рис. 5.14. Развязывающие конденсаторы области 3

Область 4: общая емкость конденсаторов ядра:

$$C_{Core} = 209 \text{ mA} \frac{(2 \text{ нс})}{(10 \text{ мВ})} = 0,042 \text{ мкФ.}$$

Общая емкость конденсаторов для системы ввода-вывода:

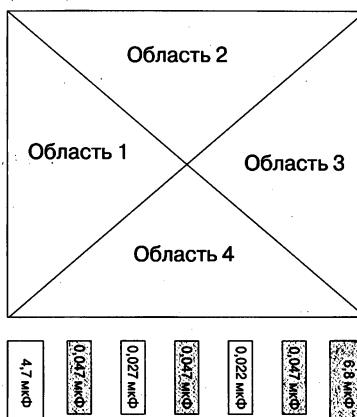
$$C_{IO} = 3,1 \text{ A} \frac{(2 \text{ нс})}{(50 \text{ мВ})} = 0,124 \text{ мкФ.}$$

На частоте 150 МГц (частоте центрального процессора) работают четыре вывода питания ядра процессора и на частоте 40 МГц – шесть выводов системы ввода-вывода (частота интерфейсов внешней памяти). При стандартном корпусе ЦП [5] на плате имеется достаточно места для размещения в каждой области от четырех до пяти конденсаторов. В этом случае выбираем два конденсатора общей емкостью 0,042 мкФ. Для развязки по напряжению выводов питания ядра в области 4 как минимум один конденсатор должен иметь собственную резонансную частоту около 150 МГц. Затем для развязки выводов питания системы ввода-вывода в области 4 выбираем три конденсатора общей емкостью 0,124 мкФ, причем по крайней мере один из них должен иметь собственную резонансную частоту около 75 МГц.

Наконец, для развязки выводов питания ядра в области 4 применяем два керамических конденсатора по $0,027 \text{ мкФ}$ (общей емкостью $0,054 \text{ мкФ}$), а для выводов системы ввода-вывода – три одинаковых керамических конденсатора по $0,047 \text{ мкФ}$ (общей емкостью $0,14 \text{ мкФ}$).

Следующим шагом будет расчет сглаживающих конденсаторов как для ядра, так и для системы ввода-вывода. Согласно принятому правилу необходимо подобрать сглаживающие конденсаторы, емкость которых как минимум в 10 раз выше, чем емкость развязывающих конденсаторов. Давайте для большей надежности возьмем коэффициент кратности, равный 40. Для напряжения питания ядра $40 \times \text{общая емкость для ядра} = 40 \times 0,054 \text{ мкФ} = 2,16 \text{ мкФ}$ – для области 4.

Для напряжения системы ввода-вывода $40 \times \text{общая емкость системы ввода-вывода} = 40 \times 0,14 \text{ мкФ} = 5,64 \text{ мкФ}$ – для области 4. В этом случае, как показано на рис. 5.15, для выводов питания ядра необходимо выбрать tantalовый конденсатор емкостью $4,7 \text{ мкФ}$, а для выводов системы ввода-вывода – tantalовый конденсатор емкостью $6,8 \text{ мкФ}$.



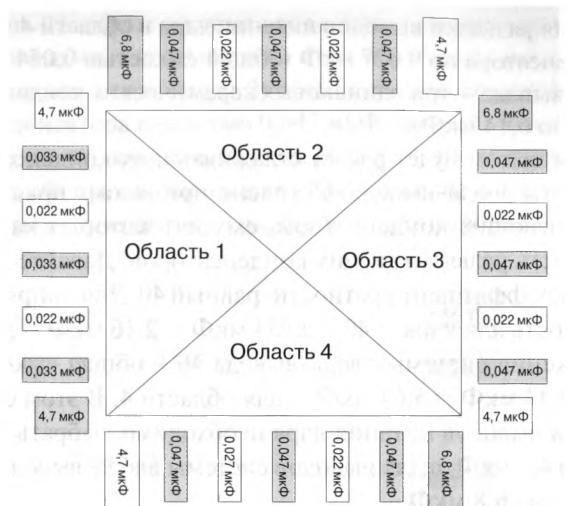
Примечание: затененные компоненты предназначены для питания системы ввода-вывода, а незатененные – для питания ядра.

Рис. 5.15. Развязывающие конденсаторы области 4

В табл. 5.3 приведены расчетные данные по всем конденсаторам для четырех областей ЦП, а на рис. 5.16 – полная схематическая диаграмма.

Таблица 5.3. Итоговая таблица по развязывающим конденсаторам

Область	Керамические для ядра	Сглаживающие для ядра	Керамические для системы ввода-вывода	Сглаживающие для системы ввода-вывода
1	$2 \times 0,022 \text{ мкФ}$	$1 \times 4,7 \text{ мкФ}$	$3 \times 0,033 \text{ мкФ}$	$1 \times 4,7 \text{ мкФ}$
2	$2 \times 0,022 \text{ мкФ}$	$1 \times 4,7 \text{ мкФ}$	$3 \times 0,047 \text{ мкФ}$	$1 \times 6,8 \text{ мкФ}$
3	$2 \times 0,022 \text{ мкФ}$	$1 \times 4,7 \text{ мкФ}$	$3 \times 0,047 \text{ мкФ}$	$1 \times 6,8 \text{ мкФ}$
4	$2 \times 0,022 \text{ мкФ}$	$1 \times 4,7 \text{ мкФ}$	$3 \times 0,047 \text{ мкФ}$	$1 \times 6,8 \text{ мкФ}$



Примечание: затененные компоненты предназначены для питания системы ввода-вывода, а незатененные – для питания ядра

Рис. 5.16. Схематическая диаграмма развязки цифрового процессора

5.1.6. Размещение развязывающих конденсаторов

Очень важно расположить все развязывающие конденсаторы как можно ближе к выводам – в большинстве случаев на расстоянии не более 1,27 см (половина дюйма). Сглаживающие конденсаторы должны быть расположены как можно ближе к развязывающим. Это сокращает длину дорожек, уменьшая токовые контуры, обеспечивая, в свою очередь, снижение уровня излучения с одновременной минимизацией паразитной индуктивности. Наилучшая стратегия – это размещать развязывающие конденсаторы на нижней стороне печатной платы, а сглаживающие – на верхней или обратной стороне печатной платы, как можно ближе к развязывающим конденсаторам.

В итоге всего должно быть по два сглаживающих конденсатора на каждую область: один для питания ядра и один для питания схемы ввода-вывода, и так много развязывающих конденсаторов, как позволяет пространство на плате. На рис. 5.17 показан очень хороший пример расположения конденсаторов на обратной стороне печатной платы. Развязывающие конденсаторы по питанию ядра и четыре больших сглаживающих конденсатора размещены внутри зоны BGA-корпуса непосредственно на открытом пространстве под ЦП. Развязывающие и сглаживающие конденсаторы по выводам питания системы ввода-вывода расположены по периметру BGA-корпуса. Топология такова именно потому, что, в частности, данный BGA-корпус не является полноматричным BGA-корпусом, где все шарики полностью расположены с нижней стороны корпуса.

Как показано на рис. 5.18, при использовании полноматричного BGA-корпуса необходимо обеспечить трассировку сигналов от корпуса ЦП к внешним цепям, то есть разместить под ЦП две шины для развязывающих емкостей. Теперь

используйте две шины и разместите как можно большее число развязывающих конденсаторов, насколько позволяют эти две шины. В данном случае сглаживающие конденсаторы и несколько конденсаторов системы ввода-вывода могут быть размещены по периметру корпуса ЦП. Существуют следующие рекомендации по созданию шин.

- Штыри питания и заземления должны находиться как можно ближе к шинам, что позволяет обеспечить наименьшую длину соединения с конденсаторами.
- Проектировщики должны заменить шины на контактные площадки для конденсаторов непосредственно под ЦП, в случае если это даст возможность размещения развязывающих конденсаторов рядом с выводами. Например, вместо двух шин можно применить несколько контактных площадок, на которых могут размещаться один или более развязывающих конденсаторов.

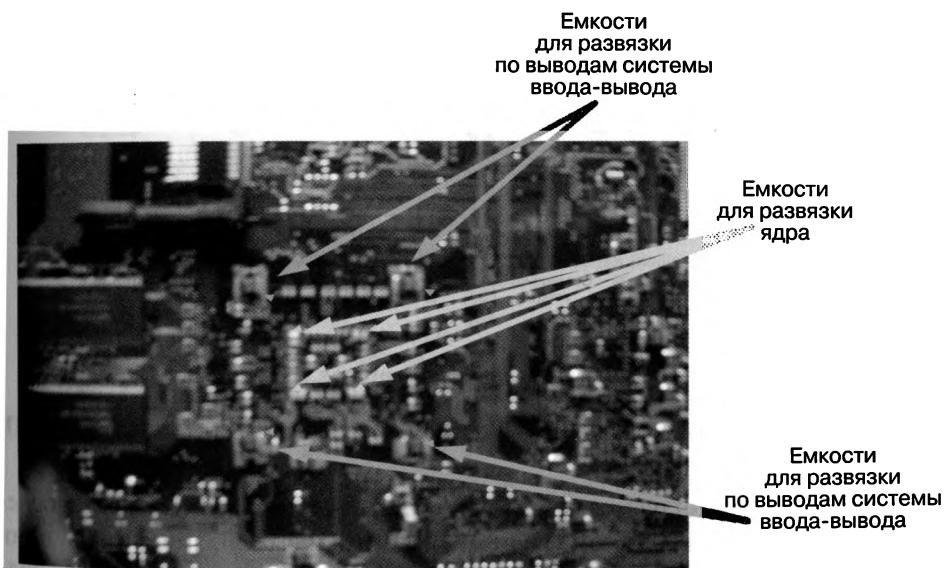


Рис. 5.17. Правильное размещение развязывающих емкостей

5.2. Подавление высокочастотных помех

Описанные выше способы развязки обеспечивают непосредственную фильтрацию помех локально в ЦП. Иногда возникают обстоятельства, когда целые критические области цепей питания нужно изолировать, чтобы избежать попадания в них внешних помех от наводок в эти секции или для предотвращения помех, наводимых в плоскости питания такими шумящими схемами, как генераторы. Плоскость питания источника обычно изолируется с помощью Т- или Pi-фильтров. Pi-фильтр состоит из двух конденсаторов и одной ферритовой бусины, а Т-фильтр – из одного конденсатора и двух ферритовых бусинок.

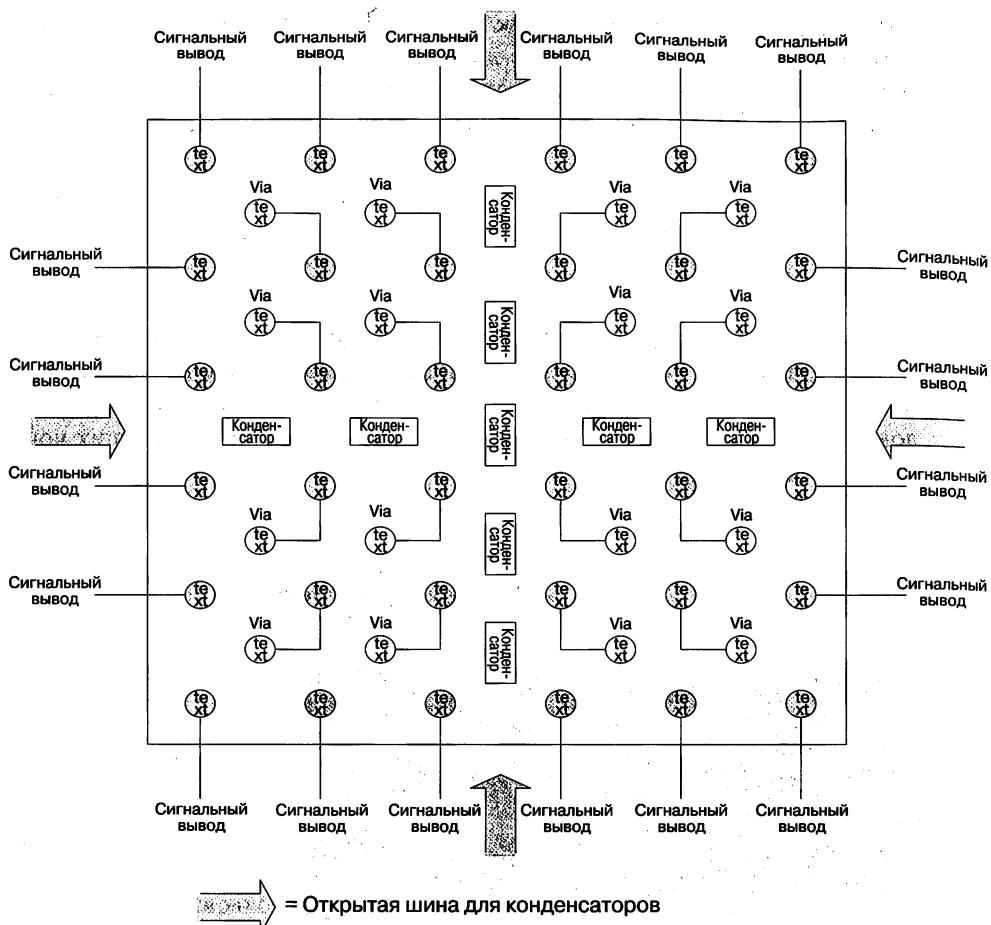


Рис. 5.18. Пример с использованием полноматричной разводки (вид снизу на ЦП)

Для уменьшения уровня излучаемых помех каждый фильтр, как правило, последовательно соединен с соответствующими входными и выходными сигнальными линиями системы или с источником питания. Полоса пропускания фильтра должна быть рассчитана очень точно, чтобы обеспечить достаточно широкую полосу пропускания полезных сигналов без ухудшения их качества, в особенности таких важных параметров, как время нарастания и спада и амплитуда.

5.2.1. Проектирование Pi-фильтра

Полоса пропускания фильтра рассчитывается следующим образом.

Как видно из рис. 5.19, первым параллельным компонентом Pi-фильтра начиная с выхода ЦСП является емкость C_1 , вторым последовательным компонентом – Z , и третьим параллельным компонентом – емкость C_2 . Следовательно, полоса пропускания этого фильтра определяется тремя полюсами, образованными C_1 , ферритовой бусиной и C_2 , в предположении, что выходной импеданс системы ЦОС согласован с полным сопротивлением нагрузки и равен

$$\sqrt{\frac{L_z}{2 \times C}}, \quad (5.14)$$

где L_z – индуктивность ферритовой бусины Z .

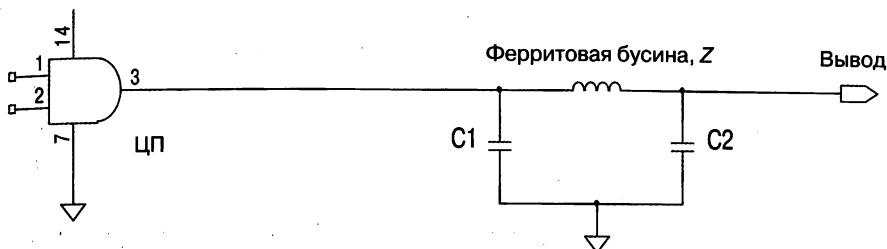


Рис. 5.19. Схема Pi-фильтра для высокоскоростных сигнальных линий

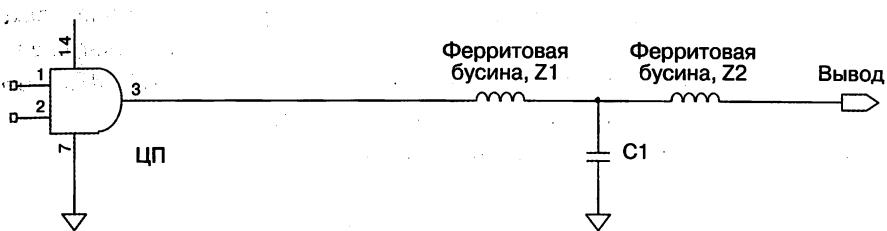


Рис. 5.20. Схема T-фильтра для высокоскоростных сигнальных линий

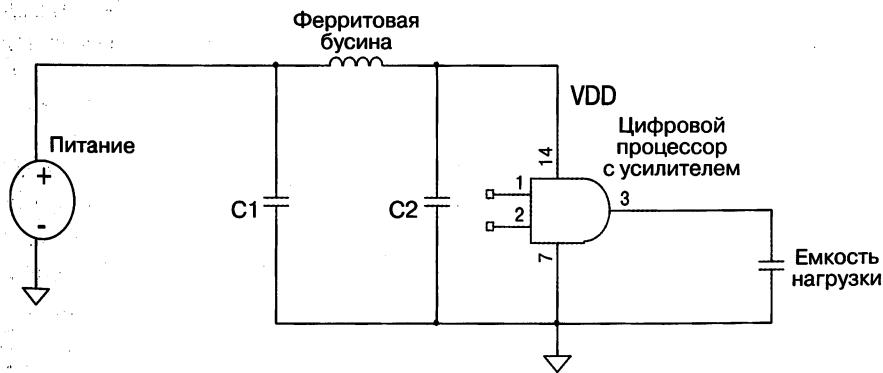


Рис. 5.21. Схема Pi-фильтра для развязки источника питания

Исходя из предположения равенства C_1 и C_2 , частота излома этого 3-полюсного специального Pi-фильтра [6] определяется как

$$f_c = \frac{1}{\pi \sqrt{L_z C_1}}. \quad (5.15)$$

На рис. 5.22 приведена ЧХ этого специального Pi-фильтра.

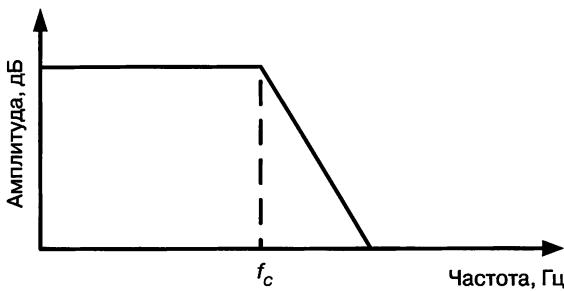


Рис. 5.22. Частотная характеристика Pi-фильтра

Пример проектирования Pi-фильтра

Давайте спроектируем Pi-фильтр для графического контроллера красного, зеленого и голубого (RGB) выходов аналогового сигнала, возбуждающего компьютерный монитор. Исходя из того, что RGB-сигналы имеют аналоговую полосу пропускания 100 МГц, рассчитайте компоненты фильтра, как показано ниже.

Пусть значение частоты излома $f_c = 200$ МГц. Для того чтобы фильтр не влиял на полосу пропускания видеосигнала, настроим его на частоту 200 МГц, обеспечивая тем самым запас в 100 МГц (200 МГц – 100 МГц).

Частота излома фильтра определяется по формуле

$$f_c = \frac{1}{\pi \sqrt{L_z C_1}} = 200 \text{ МГц}.$$

Выберем ферритовую бусину, импеданс которой на частоте 100 МГц равен 100 Ом, и рассчитаем значение L_z . Импеданс Z ферритовой бусины определяется как

$$Z = 2\pi f L = 100 \text{ Ом},$$

$$L_z = \frac{100}{2\pi f} = \frac{100}{2\pi(100 \times 10^6)} = 0,16 \text{ мкГн}.$$

Теперь, подставляя L_z и f_c в уравнение (5.15), рассчитаем значение C_1 :

$$f_c = \frac{1}{\pi \sqrt{L_z C_1}} = 200 \text{ МГц},$$

$$200 \times 10^6 = \frac{1}{\pi \sqrt{(0,16 \times 10^{-6}) C_1}},$$

$$C_1 = 15,8 \text{ пФ}.$$

Следовательно, Pi-фильтр имеет два конденсатора емкостью 15,8 пФ и одну индуктивность в 0,16 мкГн. Теперь для проверки работоспособности полученного проектного решения проведем имитационное моделирование [7] этой схемы.

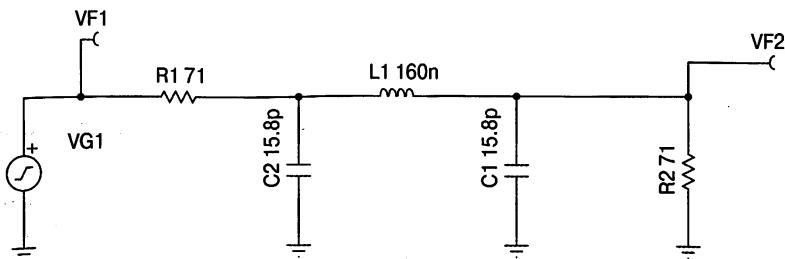


Рис. 5.23. Схема имитационной модели Pi-фильтра для моделирования

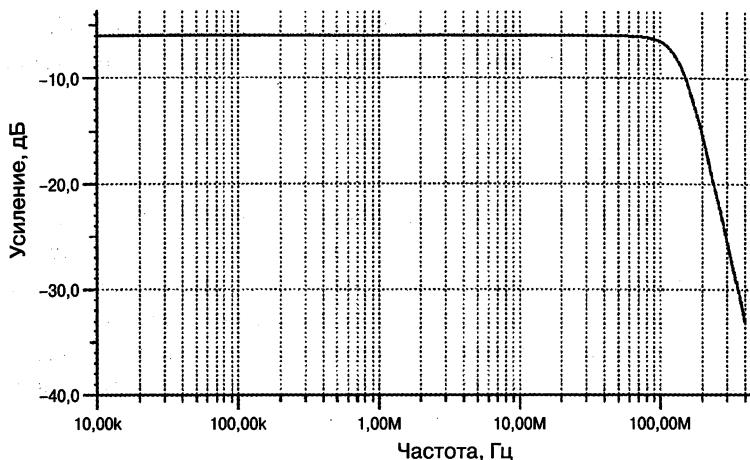


Рис. 5.24. Результаты моделирования работы схемы Pi-фильтра

Для согласования импедансов источника и нагрузки воспользуемся уравнением 5.14 и рассчитаем значения R_1 и R_2 . В этом случае $R_1 = R_2 = 71$ Ом для $C_1 = 15,8$ пФ и $L_2 = 0,16$ мкГн.

На рис. 5.24 приведены результаты имитационного моделирования схемы цепи, показанной на рис. 5.23. В полосе пропускания от постоянного тока до 100 МГц схема характеризуется ослаблением в -6 дБ. Оно обусловлено наличием делителя напряжения, сформированного резистором источника питания (71 Ом) и нагрузочным резистором (71 Ом). В данном случае ослабление равно

$$= 20 \log_{10} \frac{V_{F1}}{V_{F2}}, \quad (5.16)$$

где

$$V_{F2} = \frac{71}{71+71} V_{F1}. \quad (5.17)$$

Теперь рассчитаем величину коэффициента ослабления подстановкой уравнения (5.17) в уравнение (5.16):

$$Attenuation = 20 \log_{10} \frac{71}{71+71} = -6 \text{ дБ.}$$

Это соответствует результатам моделирования, показывающим ослабление сигнала -6 дБ внутри полосы пропускания.

Согласно результатам имитационного моделирования уровень сигнала начинает плавно падать для частоты излома фильтра с отметки 100 МГц с наклоном 60 дБ на декаду. Это верно, так как это есть трехполюсный фильтр и каждый полюс имеет наклон в 20 дБ на декаду. Так как по уровню -3 дБ частота излома каждого полюса равна 200 МГц, а Pi-фильтр имеет три полюса (2 конденсатора и 1 ферритовая бусина), то комбинированная частота излома в 200 МГц, как видно из результатов имитационного моделирования, имеет коэффициент ослабления -9 дБ.

5.2.2. Проектирование Т-фильтра

Полоса пропускания фильтра рассчитывается следующим образом.

Как видно из рис. 5.20, Т-фильтр на выходе ЦП состоит из первого последовательного компонента L1, второго параллельного компонента C1 и третьего последовательного компонента L2. Следовательно, исходя из условия согласования выходного импеданса системы ЦОС с импедансом нагрузки, ширина полосы пропускания фильтра определяется тремя полюсами, сформированными двумя одинаковыми индуктивными ферритовыми бусинами и емкостью C1:

$$\sqrt{\frac{L_z}{2 \times C_1}}, \quad (5.17)$$

где L_z – индуктивность Z ферритовой бусины.

Для специального Т-фильтра, исходя из равенства индуктивностей L_1 и L_2 , частота излома специального 3-полюсного фильтра определяется [6] по следующей формуле:

$$f_c = \frac{1}{\pi \sqrt{L_z C_1}}. \quad (5.18)$$

На рис. 5.25 приведена частотная характеристика этого специального Т-фильтра.

Давайте спроектируем Т-фильтр для графического контроллера красного, зеленого и голубого (RGB) аналоговых сигналов, возбуждающих компьютерный монитор. Предполагая, что RGB-сигналы имеют аналоговую полосу пропускания 100 МГц, рассчитаем компоненты фильтра следующим образом.

Положим значение частоты излома равным 200 МГц.

Во избежание влияния фильтра на полосу пропускания видеосигнала зададим частоту фильтра 200 МГц, что обеспечивает запас в 100 МГц (200 МГц – 100 МГц).

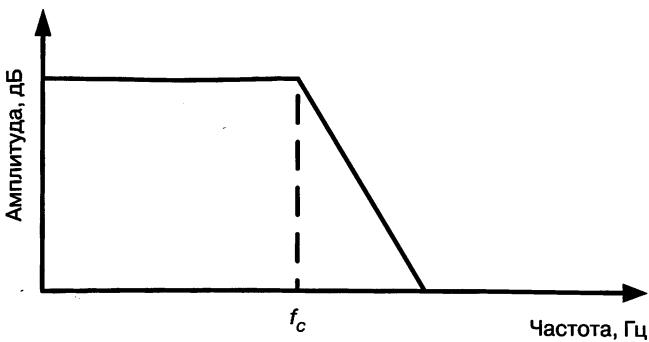


Рис. 5.25. Частотная характеристика Т-фильтра

Частота излома равна

$$f_c = \frac{1}{\pi \sqrt{L_z C_1}} = 200 \text{ МГц}.$$

Давайте рассчитаем L_z , подобрав ферритовую бусину с импедансом 100 Ом на частоте 100 МГц. Импеданс ферритовой бусины Z , таким образом, определяется по формуле

$$Z = 2\pi f L = 100 \text{ Ом},$$

$$L_z = \frac{100}{2\pi f} = \frac{100}{2\pi(100 \times 10^6)} = 0,16 \text{ мкГн}.$$

Теперь рассчитаем емкость C_1 подстановкой L_z и f_c в уравнение (5.18), решая его относительно C_1 :

$$f_c = \frac{1}{\pi \sqrt{L_z C_1}} = 200 \text{ МГц},$$

$$200 \times 10^6 = \frac{1}{\pi \sqrt{(0,16 \times 10^{-6}) C_1}},$$

$$C_1 = 15,8 \text{ пФ}.$$

Таким образом, Т-фильтр состоит из двух ферритовых бусин с индуктивностью 0,16 мкГн и одного конденсатора емкостью 15,8 пФ. Далее проведем имитационное моделирование аналоговой схемы для проверки правильности проектирования.

Воспользовавшись уравнением (5.17) для согласования импедансов нагрузки и источника питания, рассчитаем значения R_1 и R_2 . В данном случае $R_i = 71 \text{ Ом}$ для $C_1 = 15,8 \text{ пФ}$ и $L_1 = L_2 = 0,16 \text{ мкГн}$.

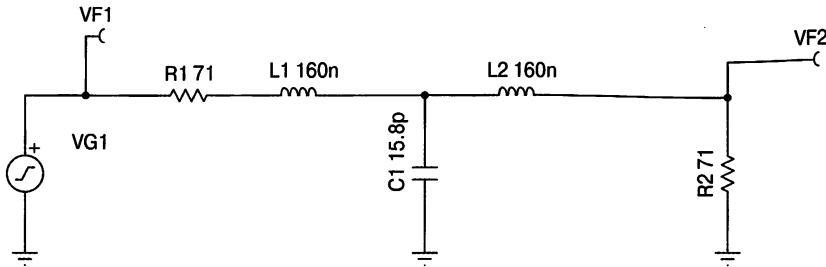


Рис. 5.26. Имитационная модель схемы Т-фильтра для моделирования

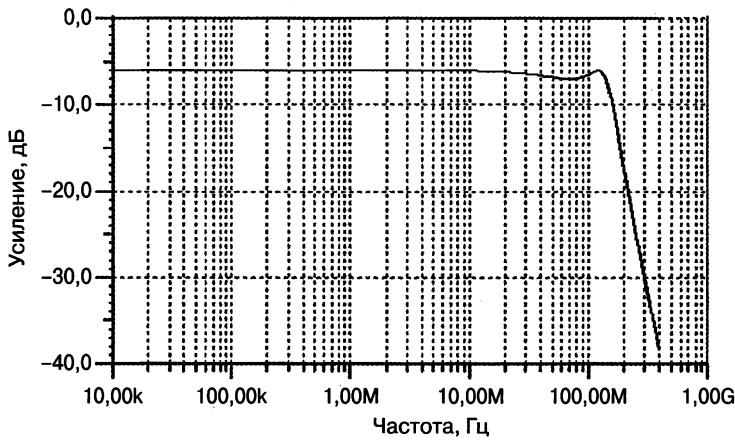


Рис. 5.27. Результаты имитационного моделирования Т-фильтра

На рис. 5.27 показаны результаты имитационного моделирования схемы, приведенной на рис. 5.26. В полосе пропускания от постоянного тока до 100 МГц схема имеет ослабление -6 дБ. Это обусловлено наличием делителя напряжения, сформированного резисторами 71 Ом источника и нагрузки, соответственно. В этом случае коэффициент ослабления рассчитывается следующим образом:

$$20 \log_{10} \frac{V_{F1}}{V_{F2}}, \quad (5.19)$$

где

$$V_{F2} = \frac{71}{71+71} V_{F1}. \quad (5.20)$$

Теперь получаем значение ослабления подстановкой уравнения (5.20) в уравнение (5.19):

$$\text{Attenuation} = 20 \log_{10} \frac{71}{71+71} = -6 \text{ дБ.}$$

Ослабление сигнала на -6 дБ в полосе пропускания хорошо коррелируется с результатами имитационного моделирования. Согласно результатам имитационного моделирования для частоты излома фильтра спад характеристики начинается со 100 МГц и ее крутизна составляет 60 дБ на декаду. И это правильно, поскольку мы имеем дело с трехполюсным фильтром низкой частоты и каждый полюс имеет отклонение в 20 дБ на декаду. Так как частота излома каждого полюса составляет 200 МГц с ослаблением -3 дБ и Т-фильтр имеет три полюса (2 ферритовых бусины и 1 конденсатор), то суммарная частота излома 200 МГц имеет ослабление -9 дБ, что видно по результатам имитационного моделирования.

В табл. 5.4 приведены сравнительные данные по Т- и Pi-фильтрам.

Таблица 5.4. Сравнение Pi и Т фильтров

	Pi-фильтр	T-фильтр
1. Необходимые компоненты	Два конденсатора и одна ферритовая бусина	Две ферритовых бусины и один конденсатор
2. Цена	Немного ниже, так как конденсаторы немнога дешевле ферритов	Немного выше
3. Эффективность	Немного лучше, так как размещение конденсатора на земле рядом с RGB-разъемами обеспечивает уменьшение ВЧ-токовых контуров и снижение чувствительности к электростатическому разряду	Размещение конденсатора рядом с разъемами представляется сложной задачей
4. Изоляция источника питания	Рекомендуется для фильтрации питания, так как конденсатор может быть размещен рядом с выводом источника питания	Не так эффективен, как Pi-фильтр, так как его невозможно разместить столь же близко

5.3. Выводы

Рассмотренные в этой главе методы развязки по питанию и подавления помех представляют собой практическое и теоретическое пособие при проектировании оптимальных фильтров для защиты от шума. Применение неэффективных способов развязки является главной причиной возникновения случайных сбоев в системах ЦОС. Таким образом, для предотвращения сбоев системы, обусловленных избыточными уровнями помех, проектировщикам необходимо:

- улучшать вероятность успешного проектного решения и предотвращать случайное срабатывание логических цепей;
- пользоваться общими правилами и аналитическими методами развязки, описанными в этой главе;
- следовать приведенным в этой главе указаниям по правильному размещению развязывающих конденсаторов. Выбирать правильные компоненты при проектировании (ферритовые бусины, катушки индуктивности, конденсаторы или резисторы);
- использовать Pi-фильтры для подавления помех и размещать конденсаторы как можно ближе к разъемам, что обеспечивает уменьшение ВЧ-токовых контуров с одновременной защитой от электростатического разряда;

- перед тем как приступить к разводке, проверьте расчетные данные, воспользовавшись аналоговым моделирующим устройством [7] для осуществления имитационного моделирования.

Литература

1. Johnson H., Graham M. (1993). High-Speed Digital Design – A Handbook of Black Magic. Prentice Hall PTR, New Jersey.
2. Mentor Graphics (2004). Hyperlynx Signal Integrity Simulation software. <http://www.mentor.com/products pcb-system-design/circuitsimulation/hyperlynx-signal-integrity/>.
3. Murata Manufacturing Co. (2009). Murata EMI Filter Selection Simulator.
4. Ott Henry (2009). Electromagnetic Compatibility Engineering. John Wiley and Sons, New Jersey.
5. Texas Instruments Inc (2002). OMAP5910 Dual-Core Processor Data Manual. <http://focus.ti.com/lit/ds/symlink/sm320c6713b-ep.pdf>.
6. Kaiser Kenneth, (2005). Electromagnetic Compatibility Handbook. CRC Press, Florida.
7. Texas Instruments Inc (2008). Spice-Based Analog Simulation Program. <http://focus.ti.com/docs/toolsw/folders/print/tina-ti.html>.

ГЛАВА 6

СИСТЕМЫ ФАЗОВОЙ АВТОПОДСТРОЙКИ ЧАСТОТЫ (ФАПЧ)

Система ФАПЧ – это сердце практически всех электронных компонентов и/или модулей, в которых для синхронизации с приемопередающими внешними устройствами необходимо использование различных тактовых частот. Входная тактовая частота системы ФАПЧ гораздо ниже, чем максимальная тактовая частота системы ЦОС. ФАПЧ, как правило, используется в качестве синтезатора тактовой частоты для генерирования синхронизирующего сигнала для ядра процессора обработки цифрового сигнала. Например, входная частота системы ЦОС, работающей на частоте 1,2 ГГц [1], составляет 66 МГц.

ФАПЧ – это аналоговая цепь, которая очень чувствительна к помехам источника питания. Помехи являются причиной дрожания фазы (джиттера), и если оно слишком сильное, то это приводит к нарушениям синхронизации и сбоям в системе. Существует две основные архитектуры ФАПЧ – аналоговая (АФАПЧ) и цифровая (ЦФАПЧ). Понимание различий между ними помогает с выбором компромиссных решений при проектировании, без которых зачастую не обойтись при решении задачи минимизации помех и дрожания фазы, обусловленных работой таких внешних схем, каковыми являются источник питания и другие шумящие коммутационные приборы.

6.1. Аналоговые ФАПЧ (АФАПЧ)

Как было сказано выше, ФАПЧ выступает, как правило, в роли синтезатора частоты, умножающего входную тактową частоту на целое число. Как показано на рис. 6.1, это число является частным от деления количества отсчетов M счетчика в цепи обратной связи на количество отсчетов N счетчика импульсов на входе.

В таблице ниже дается краткое описание каждого блока схемы аналоговой ФАПЧ (см. рис. 6.1).

Далее приводится принцип действия системы ФАПЧ как синтезатора частоты.

1. Опорная частота подается на вход фазочастотного детектора. Входная частота уменьшается с помощью счетчика деления на N .
2. ФЧД сравнивает с опорной тактовой частотой выходное значение счетчика деления на M , вырабатывая сигнал ошибки.
3. Генератор подкачки заряда, в зависимости от величины сигнала ошибки, осуществляет подкачуку или разрядку тока, запасенного RC-фильтром в цепи связи, показанного на рис. 6.1. Это обеспечивает рост или уменьшение величины управляющего напряжения для ГУН. В некоторых архитектурах систем ФАПЧ увеличение или понижение управляющего напряжения ГУН обеспечивает рост или уменьшение тактовой частоты соответственно.

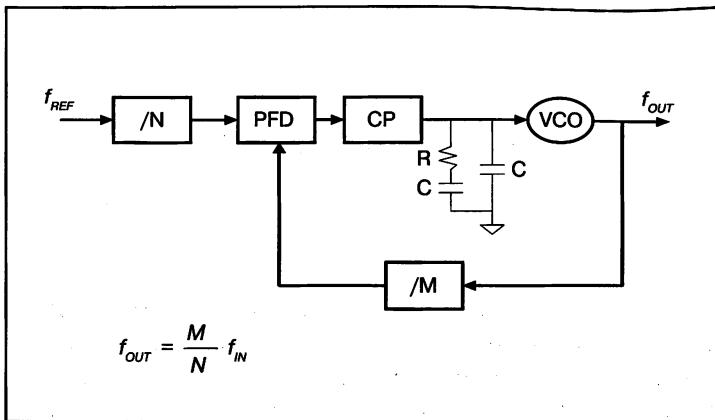


Рис. 6.1. Аналоговая схема ФАПЧ

Таблица 6.1. Описание аналоговой схемы ФАПЧ

Аббревиатура	Описание	Функция
/N	Делитель на N	Счетчик деления на N обеспечивает снижение входной частоты
PFD	Фазочастотный детектор (ФЧД)	ФЧД сравнивает частоту и фазу входного тактового сигнала с сигналом обратной связи и формирует сигнал ошибки
CP	Генератор подкачки заряда (ГПЗ)	Как правило, представляет собой источник постоянного тока, управляемого сигналом ошибки и поступающего из ФЧД
VCO	Управляемый напряжением генератор (ГУН)	ГУН обеспечивает генерирование с частотой, управляемой входным DC-напряжением, полученным из сигнала ошибки
/M	Делитель на M	Счетчик деления на M обеспечивает уменьшение выходной частоты

- Коррекция фазы будет осуществляться до тех пор, пока не произойдет синхронизация сигнала обратной связи, генерируемого счетчиком деления на M , с опорной (тактовой) частотой. В этой точке напряжение сигнала ошибки должно быть равно нулю.
- Выходная тактовая частота равна величине отношения показания счетчика деления на M к показанию счетчика деления на N , умноженной на значение входной тактовой частоты. Как показывает практика, чем выше значение по-вышающего коэффициента, тем сильнее дрожание фазы (джиттер), в связи с чем при разработке систем ФАПЧ необходимо обеспечивать как можно более низкие значения отношения M/N . При заданной входной частоте f_{in} значение выходной частоты системы ФАПЧ f_{out} определяется выражением

$$f_{out} = \frac{M}{N} f_{in}, \quad (6.1)$$

где M – показание счетчика в цепи обратной связи системы ФАПЧ, а N – показание счетчика входных импульсов.

6.1.1. Дрожание фазы системы ФАПЧ

Дрожание фазы в системе ФАПЧ определяется как смещение времени сигнала относительно опорного тактового сигнала. Дрожание фазы в системе ФАПЧ ЦОС обусловлено тремя главными причинами: дрожанием фазы, создаваемым собственно тактовым сигналом, помехами источника питания и помехами, наводящимися при работе внешних и внутренних схем. Далее приводятся основные рекомендации по уменьшению дрожания фазы в системе ФАПЧ ЦОС.

- Выбирайте генератор тактовой частоты с самым малым дрожанием фазы.
- Во избежание влияния шума на джиттер выходного сигнала обеспечьте тщательную фильтрацию в схеме генератора синхросигнала. С вопросами развязки системы ФАПЧ можно ознакомиться в следующем разделе.
- Для управления скоростью переключения на выходе генератора тактовой частоты используйте последовательный резистор нагрузки.
- По возможности обеспечьте дифференциальное распределение синхросигналов. Разностные сигналы срезают синфазные помехи и перекрестные искажения.
- Для получения максимальной рабочей частоты системы ЦОС множитель частоты должен быть как можно меньшим, так как его большое значение ведет к усилению дрожания фазы.

В любом случае дрожание фазы может быть минимизировано, но не устранено полностью. Существует три вида детерминированного дрожания фазы [2], важных с точки зрения синтезатора частоты и рабочих характеристик системы ЦОС: долгосрочный джиттер, межтактовый джиттер и периодический джиттер.

Долгосрочный джиттер: см. рис. 6.2, где долгосрочный джиттер определяется как отклонение по времени от идеального входного синхросигнала за большое количество переключений. Долгосрочный джиттер измеряет отклонение фронта нарастания сигнала за большое количество тактов (N), следующих за первым фронтом нарастания сигнала.

Дрожание фазы от пика до пика =

= Максимальный период (N тактов) – Минимальный период (N тактов),

где максимальный и минимальный периоды равны 1, деленной на значение рабочей частоты, измеренной за N -е количество тактов.

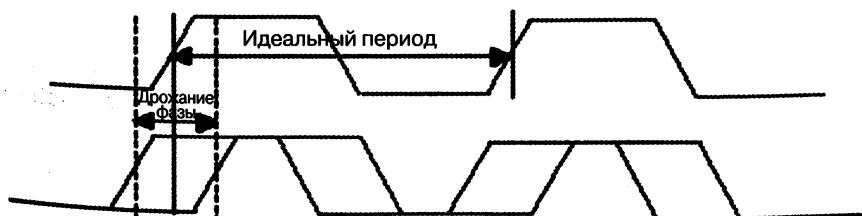


Рис. 6.2. Долгосрочный джиттер

Долгосрочное дрожание фазы (джиттер) может быть измерено с помощью автоматизированных измерительных средств [3] или быстродействующим цифровым стробоскопическим осциллографом. Ниже показаны этапы измерения долгосрочного дрожания фазы с помощью осциллографа.

- Используйте стробоскопический осциллограф на 10 ГГц.
- Установите осциллограф в режим бесконечной тактовой последовательности и используйте входные синхросигналы в качестве сигналов запуска осциллографа.
- Отклонение измеряется начиная с первого фронта нарастания по N -й цикл. «Неопределенность», показанная на рис. 6.3, есть долгосрочное дрожание фазы.

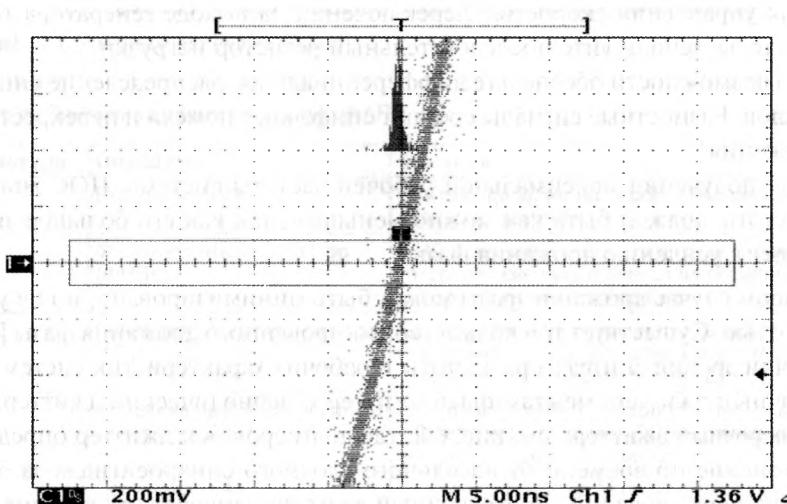


Рис. 6.3. Дрожание фазы, измеренное по экрану цифрового осциллографа

Межтактовый джиттер представляет собой (см. рис. 6.4) отклонение длительности тактового интервала между двумя следующими друг за другом тактами (смежными тактами).

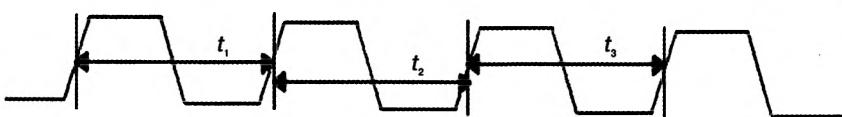


Рис. 6.4. Межтактовый джиттер

Как видно из рис. 6.4, межтактовый сдвиг фазы определяется разницей между длительностью последующего интервала и предыдущего.

Измерение межтактового дрожания фазы

Точное измерение этого параметра с помощью быстродействующего стробоскопического осциллографа представляется сложной задачей, так как имеющиеся на

сегодняшний день на рынке приборы не способны обеспечить измерение дрожания фазы с точностью в несколько пикосекунд. В данном случае лучше всего прибегнуть к использованию анализатора интервалов синхронизации (ТИА), который обеспечивает захват сигнала одиночного такта и сравнение временных характеристик двух смежных тактов. Другой метод состоит в использовании осциллографа, обеспечивающего возможность измерения межтактового дрожания фазы. Этот метод состоит в следующем.

- Используйте быстродействующий стробоскопический осциллограф [4] на 10 ГГц с возможностью измерения межтактового дрожания фазы.
- Синхронизируйте режим по выходному синхросигналу системы ФАПЧ и измерьте значение межтактового дрожания. Для измерения изменений между смежными синхроимпульсами (тактами) воспользуйтесь оконной обработкой.

Периодический джиттер: показанный на рис. 6.5 периодический джиттер определяется как максимальное отклонение синхросигнала от идеального положения.

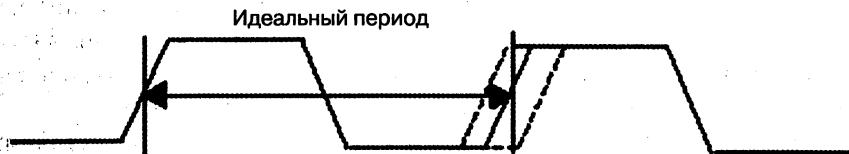


Рис. 6.5. Периодический джиттер

Измерение периодического джиттера

- Используйте быстродействующий стробоскопический осциллограф [4] на 10 ГГц.
- Установите осциллограф в режим бесконечной тактовой последовательности и обеспечьте запуск выходного синхросигнала ФАПЧ по фронту нарастания.
- Оцените показанную на экране размытость по нарастанию следующего синхросигнала. В конечном итоге измерения уровня джиттера (дрожания фазы) могут быть осуществлены либо с помощью быстродействующего цифрового стробоскопического осциллографа, анализатора интервалов синхронизации или автоматической измерительной системы джиттера [3].

6.2. Цифровая система ФАПЧ

Главное отличие аналоговой системы ФАПЧ от цифровой состоит в том, что в последней аналоговый фильтр заменяется цифровым блоком управления, который обеспечивает цифровую фильтрацию фазовой ошибки в цифровой области и заменяет ГУН на генератор с цифровым управлением. Цифровая ФАПЧ имеет следующие преимущества.

- ЦФАПЧ поддерживает широкий диапазон входных частот от 30 кГц до 65 МГц или выше.
- По сравнению с аналоговой ФАПЧ цифровая система занимает при реализации меньше места на кремниевой подложке и характеризуется меньшим энергопотреблением.
- В ЦФАПЧ отсутствуют такие компоненты аналоговой фильтрации, как конденсаторы, из-за которых могут возникать токи утечки. Это ведет к меньшей потребляемой мощности.
- Блок ЦФАПЧ характеризуется хорошей масштабируемостью и портативностью. Один и тот же дизайн может быть реализован на технологических узлах для различных процессов.
- Конструкции ЦФАПЧ могут быть оптимизированы под более низкий уровень джиттера, хотя могут оказаться неприемлемыми для использования в таких чувствительных к джиттеру компонентах, как USB и системы синхронизации аудио- и видеосигнала.

К недостаткам ЦФАПЧ можно отнести следующее.

- Системы цифровой ФАПЧ очень чувствительны к внешним и внутренним помехам источника питания. Для развязки с источником питания в ЦФАПЧ рекомендуется использование линейного стабилизатора и Pi-фильтра.
- Более низкий коэффициент подавления помех по питанию.
- Помимо чувствительности источника питания, главными источниками выходного джиттера являются шум квантования и «мертвая» зона фазового детектора (зона нечувствительности).
- Для управления генератором необходим блок ЦАП, что ведет к повышенной чувствительности системы ФАПЧ к помехам.

На рис. 6.6 приведена типичная архитектура ЦФАПЧ [6], а в табл. 6.2 описано функциональное назначение каждого блока архитектуры.

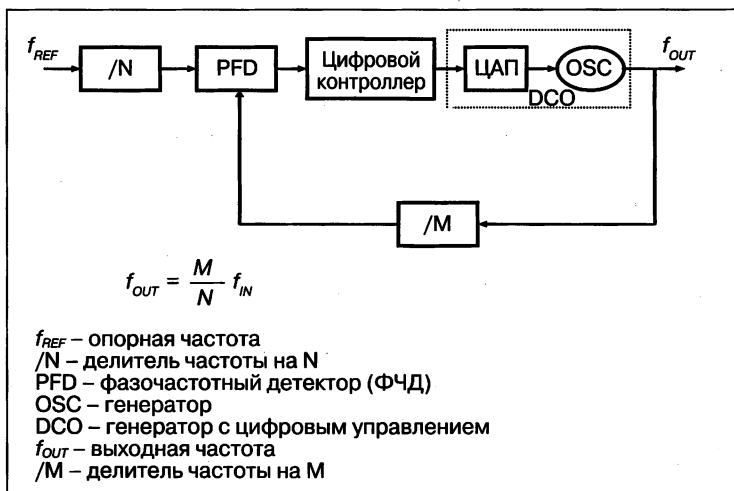


Рис. 6.6. Схема цифровой ФАПЧ

Таблица 6.2. Описание системы цифровой ФАПЧ

Название	Описание	Функция
/N	Делитель частоты на N	Счетчик деления частоты на N обеспечивает уменьшение входной частоты
PFD	Фазочастотный детектор (ФЧД)	ФЧД сравнивает частоту и фазу входного сигнала с сигналом обратной связи и вырабатывает сигнал ошибки
Digital Controller	Цифровой контроллер	Этот блок цифровой фильтрации детектирует информацию о фазовой ошибке и обеспечивает управление генератором
DCO	Генератор с цифровым управлением	Генератор преобразует управляющий код в аналоговые сигналы и вырабатывает стабильный синхросигнал
/M	Делитель частоты на M	Счетчик деления частоты на M обеспечивает уменьшение выходной частоты

Характеристики джиттера в системах аналоговой и цифровой ФАПЧ

В табл. 6.3 сравниваются уровни джиттера, характерные для систем аналоговой и цифровой ФАПЧ, которые демонстрируют эффекты от изменения параметров процесса, где «отлично» соответствует высокому быстродействию, «плохо» — низкому и «средне» — обычному. В данной конструкции системы ЦОС ЦФАПЧ источника питания изолирована с помощью внутреннего стабилизатора с малым падением напряжения (LDO), в то время как система АФАПЧ соединена непосредственно с общей плоскостью заземления источника питания. Для проверки чувствительности к помехам на шины источника питания подается напряжение помехи величиной 100 мВ с частотой, модулируемой от 100 Гц до 1 МГц. Согласно полученным результатам джиттер периода синхросигнала (от пика к пику) для цифровой и аналоговой ФАПЧ составил менее 3% и 2% соответственно. При использовании внутреннего стабилизатора с малым падением напряжения уровень джиттера ЦФАПЧ составил менее 4% и не более 50 мВ помех, создаваемых источником питания.

Таблица 6.3. Сравнение уровней джиттера в системах АФАПЧ и ЦФАПЧ

Помехи от источника питания	мВ	100		100		100	
		Гц	100	10 000	1 000 000	От пика до пика (псек)	Уровень джиттера на максимальной частоте, в %
Джиттер межтактового интервала ЦФАПЧ	Процесс	От пика до пика (псек)	Уровень джиттера на максимальной частоте, в %	От пика до пика (псек)	Уровень джиттера на максимальной частоте, в %	От пика до пика (псек)	Уровень джиттера на максимальной частоте, в %
	«Плохо»	201,21	2,90	219,12	3,16	199,38	2,87
	«Средне»	180,05	2,59	181,58	2,61	177,31	2,55
Джиттер межтактового интервала АФАПЧ	«Отлично»	156,45	2,25	149,33	2,15	160,32	2,31
	«Плохо»	195,11	1,87	192,06	1,84	195,11	1,87
	«Средне»	198,30	1,90	191,38	1,84	197,96	1,90
	«Отлично»	178,02	1,71	182,29	1,75	173,75	1,67

При измерениях джиттера разработчикам необходимо быть особенно аккуратными и точно знать, в какой момент необходимо осуществлять подачу сигнала на источник питания. Природа сигнала, используемого для имитации создания помех источником питания, может оказывать большое влияние на джиттер в системе ФАПЧ. Сигнал прямоугольной формы с частотой менее полосы пропускания ФАПЧ свидетельствует о наличии самого плохого случая для джиттера ФАПЧ, поскольку амплитуда помехи и размах напряжения (напряжение от пика до пика) должны находиться в допустимых пределах для источника питания. Например, при напряжении питания ядра в $1,6 \text{ В} \pm 3\%$ максимально допустимый размах напряжения помехи (от пика до пика) составляет 96 мВ (от -48 мВ до +48 мВ).

6.3. Методы развязки системы ФАПЧ

Как было показано в предыдущих разделах, аналоговые и цифровые системы ФАПЧ чувствительны к помехам, особенно на частотах, попадающих в полосу пропускания ФАПЧ. Развязка системы ФАПЧ необходима для предотвращения утечки высокочастотного сигнала ФАПЧ, его распространения от системы ФАПЧ и воздействия на другие цепи. Развязка системы ФАПЧ может также привести к ослаблению попадающих в схему ФАПЧ внешних помех, что вызывает возникновение чрезмерного джиттера. Во многих случаях помехи от внешнего источника питания приводят к нестабильной работе системы ФАПЧ и случайным сбоям в работе ЦОС.

6.3.1. Pi- и T-фильтры

Две важных схемы фильтра, обсуждавшиеся в этой книге для развязки системы ФАПЧ, представляют собой системы низкочастотной и высокочастотной фильтрации. Как показано на рис. 6.7 и 6.8, для высокочастотной фильтрации может использоваться сетевой Pi- или Т-фильтр.

Схема Pi-фильтра состоит из одной ферритовой бусины (катушки индуктивности L) и двух конденсаторов (C_1 и C_2). Эта схема обеспечивает входную и выходную развязку от помех за счет того, что помеха от источника питания 3,3 В ослабляется с помощью ферритовой бусины и конденсатора C_2 , а помеха, генерируемая схемой ФАПЧ, подавляется с помощью ферритовой бусины и конденсатора C_1 . Со схемой фильтра и результатами имитационного моделирования можно ознакомиться в гл. 5.

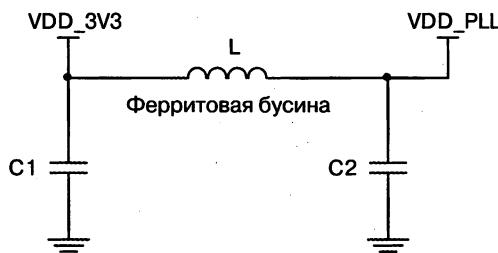


Рис. 6.7. Схема Pi-фильтра

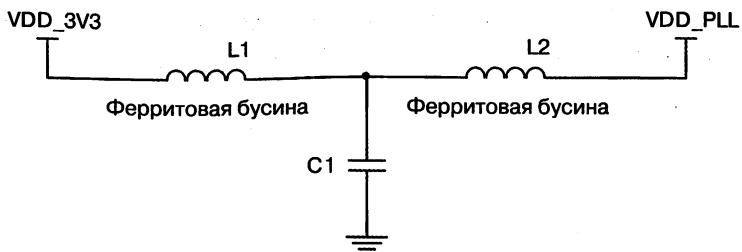


Рис. 6.8. Схема Т-фильтра

Как видно из рис. 6.8, Т-фильтр состоит из двух ферритовых бусин и одного конденсатора. Как и в случае использования Pi-фильтра, помеха, создаваемая источником питания 3,3 В, ослабляется с помощью ферритовой бусины (катушка индуктивности L_1) и конденсатора C_1 . Помеха, создаваемая системой ФАПЧ, подавляется ферритовой бусиной (индуктивность L_2) и конденсатором C_1 . Со схемой фильтра и результатами имитационного моделирования можно ознакомиться в гл. 5.

Pi- и T-схемы хорошо подходят для фильтрации высокочастотных помех, но не так эффективны для фильтрации низкочастотных помех, так как на низкой частоте переменного тока импеданс ферритовых бусин почти равен нулю. Pi-схема имеет преимущество перед T-схемой, так как ее топология дает возможность размещения конденсатора ближе к выводу питания системы ФАПЧ, что гарантирует низкий импеданс цепи относительно земли, а также наименьшую площадь токового контура, которая обеспечивает ослабление помех и уровня ЭМИ.

Существует два распространенных способа подавления низкочастотных помех – использование Pi-фильтра со сглаживающим конденсатором большой емкости и линейного стабилизатора напряжения.

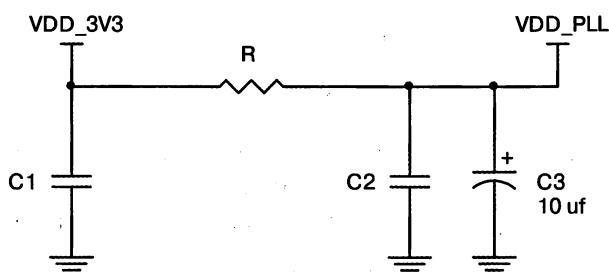


Рис. 6.9. Pi-фильтр низкой частоты

Один из способов низкочастотной фильтрации представлен схемой на рис. 6.9, в которой ферритовая бусина заменена на резистор R с добавлением в цепь сглаживающего конденсатора C_3 (от 10 мкФ до 33 мкФ). Низкочастотная помеха ослабляется резистором R и сглаживающим конденсатором C_3 . Должен быть подобран резистор с пренебрежимо малым падением напряжения. Низкая частота излома по уровню -3 дБ для этого фильтра определяется формулой 6.2. Заметьте,

что емкостями C_1 и C_2 можно пренебречь в этом случае, так как их значения гораздо ниже значения емкости сглаживающего конденсатора C_3 .

$$f_{-3dB} = \frac{1}{2\pi RC_3}. \quad (6.2)$$

Пример проектирования 6.1

Рассмотрим проектирование схемы фильтрации источника питания системы ФАПЧ, обеспечивающей на частоте 15 кГц ослабление помехи на 20 дБ. Погрешность составляет $\pm 5\%$, а максимальный потребляемый ток равен 10 мА.

Этапы проектирования:

- Схема, приведенная на рис. 6.9, представляет собой однополюсный Pi-фильтр с пренебрежимо малыми емкостями C_1 и C_2 . Как видно из уравнения 6.3, ослабление, обеспечиваемое однополюсным фильтром, начиная с частоты излома на уровне -3 дБ составляет -20 дБ на декаду.
- Так как $f_{-20dB} = 10 \times f_{-3dB}$, а крутизна характеристики составляет 20 дБ на декаду, то частота по уровню -20 дБ в 10 раз выше частоты по уровню -3 дБ. Следовательно, $f_{-3dB} = (15 \text{ кГц})/10 = 1,5 \text{ кГц}$.
- Из уравнения 6.2 получаем

$$f_{-3dB} = \frac{1}{2\pi RC_3} = 1,5 \text{ кГц},$$

$$RC_3 = 1,06 \times 10^{-4}.$$

Положим $R = 10 \text{ Ом}$,

$C_3 = 10,6 \text{ мкФ}$, округляем до 10 мкФ.

- Падение напряжения на резисторе равно

$$V = IR = 10 \times 10^{-3} = 0,01 \text{ В.}$$

Это очень малая величина, она заведомо находится в допустимых пределах напряжения источника питания 3,3 В $\pm 5\%$.

- Величина рассеиваемой резистором мощности определяется по формуле

$$P = VI \text{ где } V = IR \rightarrow \\ P = PR = (1 \text{ мА})^2 \times 10 \text{ мВ} = 0,01 \text{ мВт.}$$

Такое малое рассеяние мощности дает возможность использования для этого фильтра резистора очень малого размера.

- Положим значения емкости конденсаторов C_1 и C_2 равными 0,01 мкФ каждый, так как это хорошие развязывающие ВЧ-конденсаторы, что было показано в гл. 5. Конечная схема и результаты имитационного моделирования приведены на рис. 6.10 и 6.11 соответственно.

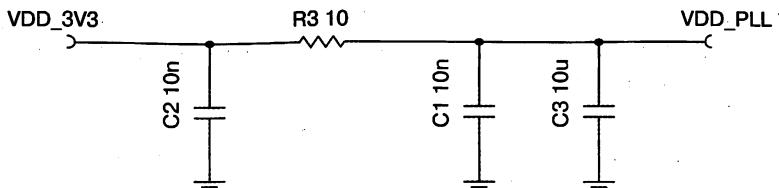


Рис. 6.10. Конечная схема Pi-фильтра для системы ФАПЧ

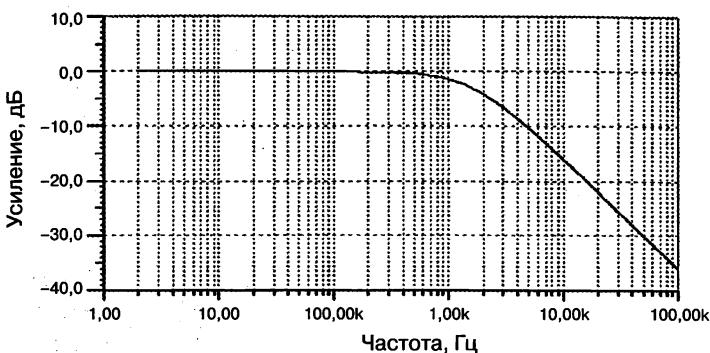


Рис. 6.11. Конечный результат имитационного моделирования финальной Pi-схемы

Согласно данным имитационного моделирования, приведенным на рис. 6.11, частота излома по уровню -3 дБ составляет 1,5 кГц, а на частоте 15 кГц ослабление составляет -20 дБ. Это и есть характеристики для проектирования.

В данном примере проектирования на резисторе R наблюдается падение напряжения IR , в связи с чем очень важно подобрать такое значение сопротивления, которое бы гарантировало попадание диапазона напряжений источника питания системы ФАПЧ в допустимые пределы с учетом наихудшего сценария по току потребления системой ФАПЧ.

6.3.2. Стабилизатор линейного напряжения

Еще один метод низкочастотной фильтрации заключается в использовании линейного стабилизатора напряжения. Этот метод меньше всего влияет на рабочую характеристику системы ФАПЧ. Линейный стабилизатор, как правило, обеспечивает стабильность напряжения и хорошие показатели подавления помех по питанию, предотвращая попадание НЧ- и ВЧ-помех в схему ФАПЧ. По сравнению с прочими описанными ранее методами реализация метода, показанного на рис. 6.12, является более дорогой. Тем не менее он чрезвычайно эффективен с точки зрения поддержания максимально возможной чистоты напряжения системы ФАПЧ, гарантирующей минимальный уровень джиттера в ней. С конструктивными соображениями можно ознакомиться в гл. 4.

Один из моментов при использовании линейного стабилизатора состоит в том, что он не обеспечивает достаточно хорошую высокочастотную режекцию. Как показано на рис. 6.13, уровень режекции по пульсациям приближается к значе-

нию 0 дБ (практическое отсутствие подавления помехи) для помех на частотах, превышающих 1 МГц. Такие высокочастотные помехи могут привести к увеличению джиттера в системе ФАПЧ.

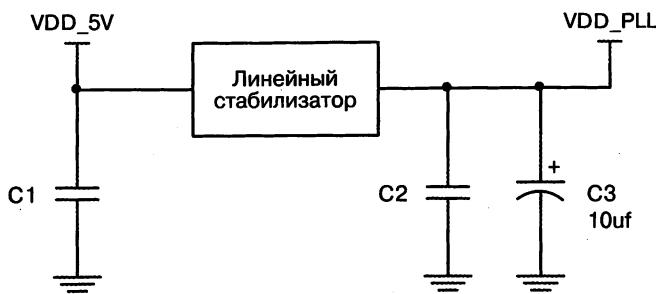


Рис. 6.12. Подавление помех с помощью стабилизатора напряжения

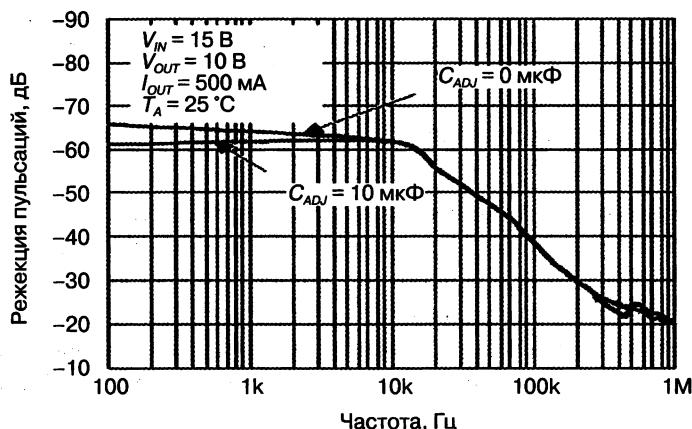


Рис. 6.13. Режекция пульсаций с помощью линейного стабилизатора напряжения

В заключение необходимо отметить, что наилучший способ развязки системы ФАПЧ состоит в комбинированном использовании Pi-фильтра и линейного стабилизатора напряжения. В этом случае можно использовать Pi-фильтр на основе ферритовой бусины и конденсаторов, обеспечивающих отсутствие падения напряжения на резисторе, как было показано в предыдущем примере. Конечная схема приведена на рис. 6.14.

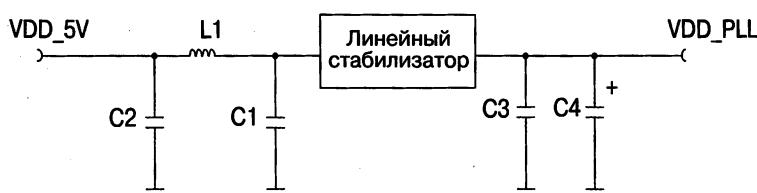


Рис. 6.14. Схема линейного стабилизатора напряжения с Pi-фильтром

6.4. Заключение

В настоящее время в большинстве систем цифровой обработки сигнала используются решения на основе цифровой ФАПЧ, так как последние характеризуются малой потребляемой мощностью и высоким быстродействием. Как было показано выше, система цифровой ФАПЧ очень чувствительна к помехам на входе и от источника питания, в связи с чем для получения минимального джиттера необходима разработка соответствующих фильтров. Как было показано в разд. 6.3.2, наилучшим подходом представляется комбинированное использование Pi-фильтра и линейного стабилизатора. Такой подход может оказаться невозможным из-за дефицита доступного пространства на печатной плате, в связи с чем разработчики при проектировании вынуждены искать компромиссные решения. В случае отсутствия на схеме стабилизатора достаточного места применяется подход, в котором вместо ферритовой бусины используется Pi-фильтр с резистором. Как было показано в разд. 6.3.1, он обладает характеристиками как низкочастотной, так и высокочастотной фильтрации.

Литература

1. Texas Instruments Inc (2008). SM320C6455-EP Fixed-Point Digital.
2. Cypress Semiconductor Corporation (1997). Jitter in PLL-Based Systems: Causes, Effects and Solutions.
3. Wavecrest (2002). Examining Clock Signals And Measuring Jitter with the WAVECREST SIA-300. Application Note No. 142.
4. Agilent Technologies (2003). Jitter Generation and Jitter Measurements with the Agilent 81134A Pulse Pattern Generator & 54855A Infiniium Oscilloscope.
5. Lin J., Haroun B., Foo T., Wang J., Helmick B., Mayhugh T., Barr C., Kirkpatrick J. (2004). A PVT Tolerant 0.18 MHz to 600 MHz Self-Calibrated Digital PLL in 90nm CMOS Process. ISSCC.

ГЛАВА 7

ОБЗОР ПРЕОБРАЗОВАТЕЛЕЙ ДАННЫХ

В этой главе дается обзор аналого-цифровых и цифро-аналоговых преобразователей и их применения при разработке аудио- и видеосистем. Существует множество негативных факторов, влияющих на рабочие характеристики преобразователей. Они могут быть минимизированы при должном понимании разработчиком используемых в преобразователях методов дискретизации и подавления помех квантования, необходимости использования входных и выходных фильтров, а также соответствующих правил проектирования и разводки системы.

7.1. Системы цифровой обработки сигнала

На рис. 7.1 приведена типичная система ЦОС, где входным и выходным устройствами являются аналоговые и цифровые преобразователи данных, а также элементы обработки, необходимые для цепей сигналов. В гл. 8 рассматривается теория и область применений входного каскада усиления, фильтра для подавления наложения спектров (вход АЦП) и восстанавливающего фильтра (выход ЦАП). В этой главе рассматриваются блоки АЦП и ЦАП сигнальной цепи системы ЦОС, приведенной на рис. 7.1.

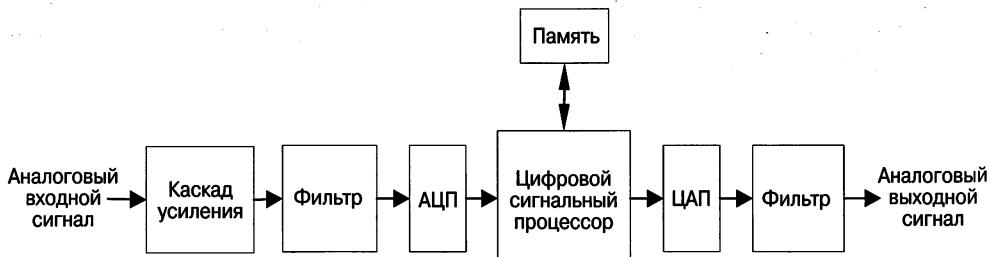


Рис. 7.1. Сигнальная цепь системы ЦОС

В общем случае система ЦОС обеспечивает захват входного аналогового сигнала, его усиление, ограничение его полосы пропускания для последующей дискретизации, преобразование в цифровой вид, а также осуществляет цифровую обработку данных в цифровой области с последующим обратным преобразованием в аналоговую форму и фильтрацию помех квантования с целью восстановления аналогового сигнала.

Задача проектирования состоит в том, чтобы сохранить или улучшить качество сигнала по мере его прохождения через все блоки, показанные на рис. 7.1. Возникает вопрос: «Зачем необходимо преобразование аналогового сигнала в

цифровую форму с последующей обработкой последнего в цифровой области?». Это необходимо по следующим причинам.

- Отсутствие как линейных, так и нелинейных искажений.
- При цифровой обработке возможно сжатие данных. Это имеет ключевое значение для аудио- и видеосистем, а также для систем связи, так как они имеют ограниченную полосу пропускания.
- Цифровая система легко обновляется за счет замены программного обеспечения и/или алгоритмов цифровой обработки.

7.2. Аналого-цифровой преобразователь (АЦП)

АЦП обеспечивает дискретизацию и преобразование входного аналогового сигнала в выходной цифровой код и сравнение их аналоговых уровней в цифровой форме. Эта точка выборки предназначается для определения цифрового кода, эквивалентного значению данного аналогового сигнала. Например, точка выборки 0 на рис. 7.2, имеющая место при уровне аналогового сигнала 1 В, транслируется в цифровое выходное слово 001; точка выборки 1, имеющая место при уровне аналогового сигнала 2 В, транслируется в цифровое выходное слово 010, и так далее.



Рис. 7.2. Аналого-цифровой преобразователь

На рис. 7.2 1 LSB определяется как один младший значащий бит, это действительно и для каждой точки выборки. Уровень аналогового сигнала может колебаться на $\pm 1/2$ LSB относительно центра. Это явление получило название ошибки квантования. Напряжение младшего разряда V_{LSB} определяется по формуле

$$V_{LSB} = \frac{V_{ref}}{2^N}, \quad (7.1)$$

где V_{ref} – опорное напряжение (7.1) и N – число бит.

Для 3-разрядного АЦП при величине V_{ref} в 8 В напряжение младшего разряда V_{LSB} составляет 1 В.

В табл. 7.1 представлен пример данных выборки трехразрядного АЦП при входном аналоговом сигнале напряжением 8 В.

Таблица 7.1. Вход и выход АЦП

Цифровой код	Аналоговый диапазон	Ошибка квантования (дискретизации)
000	От 0 до 0,5 В	1/2 LSB или 0,5 В
001	От 0,5 до 1,5 В	1 LSB или 1 В
010	От 1,5 до 2,5 В	1 LSB или 1 В
011	От 2,5 до 3,5 В	1 LSB или 1 В
100	От 3,5 до 4,5 В	1 LSB или 1 В
101	От 4,5 до 5,5 В	1 LSB или 1 В
110	От 5,5 до 6,5 В	1 LSB или 1 В
111	От 6,5 до 7,5 В	1 LSB или 1 В

В целом уравнение для расчета напряжений АЦП [1] имеет следующий вид:

$$V_{ref} (b_1 2^{-1} + b_2 2^{-2} + b_3 2^{-3} + \dots + b_N 2^{-N}) = V_{in} \pm V_x, \quad (7.2)$$

где V_x есть

$$-\frac{1}{2} V_{LSB} \leq V_x \leq \frac{1}{2} V_{LSB}$$

и b_1 – самый старший двоичный разряд; b – самый младший двоичный разряд.

На рис. 7.3 приведена реальная блок-схема АЦП, в которой должна быть ограничена полоса пропускания входного аналогового сигнала перед его преобразованием в цифровое слово. Это обусловлено теоремой о выборках Найквиста¹, утверждающей, что во избежание искажений дискретизации частота выборки должна быть как минимум в два раза больше ширины полосы аналогового сигнала для предотвращения наложения спектров. Наложение спектров² – это изображение аналогового сигнала, свертываемого на интересующую частоту; наложение спектра ухудшает рабочую характеристику АЦП. Следовательно, на входе АЦП должен быть установлен фильтр защиты от наложения спектров.

¹ Знаменитая теорема о выборках носит в литературе имена многих ученых, с ней связанных. В отечественной литературе она называется теоремой Котельникова, который впервые ее сформулировал и доказал математически. Дебаты по названию этой теоремы закончились публикацией статьи немецкого профессора Люке, подтвердившего принадлежность теоремы именно В.А. Котельникову. – Примеч. ред.

² Подробнее с наложением спектров можно познакомиться в книге: Васильев В.П., Муро Э.Л., Смольский С.М. Основы теории и расчета цифровых фильтров. – М.: Академия, 2007.

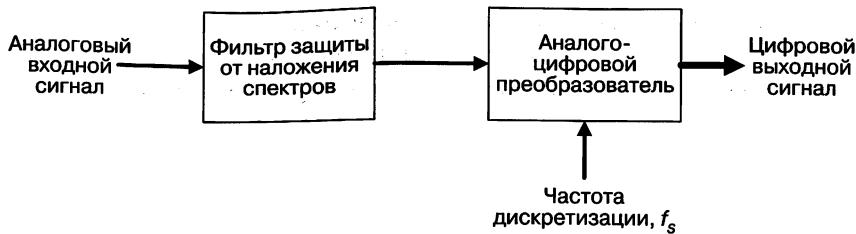


Рис. 7.3. Блок-схема аналого-цифрового преобразователя

7.2.1. Дискретизация (осуществление выборок)

Как было показано в предыдущем разделе, выборка входного аналогового сигнала в АЦП осуществляется на частоте дискретизации f_s с преобразованием уровня в цифровое слово. Процесс дискретизации эквивалентен амплитудной модуляции сигнала f_A на несущую частоту, равную частоте дискретизации и формированию частотного спектра, приведенного на рис. 7.4.

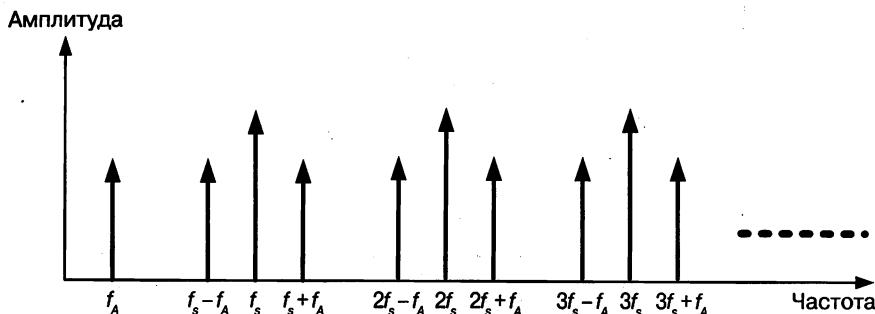


Рис. 7.4. Частотный спектр сигнала выборки

Согласно теореме Найквиста частота дискретизации f_s должна быть больше или равна удвоенной ширине полосы сигнала f_A :

$$f_s \geq 2f_A. \quad (7.3)$$

Если частота дискретизации меньше, чем удвоенная ширина полосы сигнала, то дискретный сигнал накладывается обратно на сигнал своей полосы, что ведет к ухудшению динамического диапазона. На рис. 7.5 показана область наложения спектров, когда это имеет место. Таким образом, для удовлетворения требованию теоремы Найквиста на входе АЦП должен устанавливаться фильтр защиты от наложения спектров, обеспечивающий ограничение полосы сигнала и частоты дискретизации, более чем вдвое превышающей ширину полосы сигнала. При выборе фильтра для защиты от наложения спектров необходимо руководствоваться эмпирическим правилом, заключающимся в том, что для АЦП с более высокой частотой дискретизации необходим фильтр защиты от наложения спектров более низкого порядка. Суть в том, что более высокая частота дис-

крематизации вытесняет спектр помех все дальше от спектра аналогового сигнала, обеспечивая тем самым возможность предотвращения фильтром более низкого порядка их обратного наложения в нужной полосе частот. Это явление показано на рис. 7.5 и 7.6.

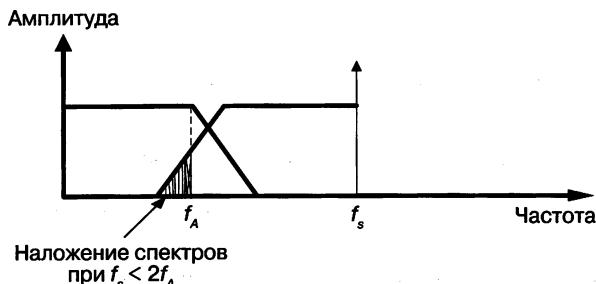


Рис. 7.5. Наложение спектров

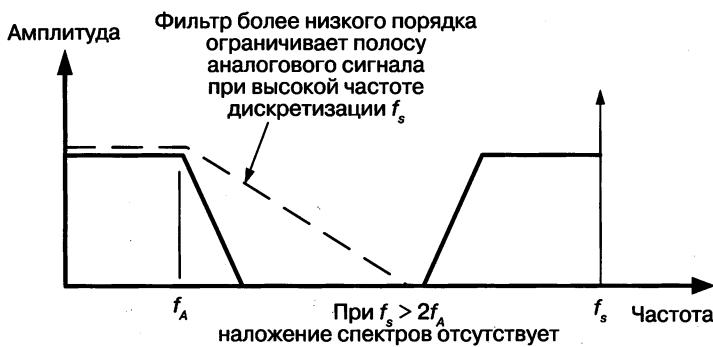


Рис. 7.6. Более высокая частота дискретизации

Поскольку современные технологии обеспечивают очень высокие частоты дискретизации АЦП, то на его входе совсем не обязательно размещать фильтр защиты от наложения спектров более чем второго порядка.

7.2.2. Шум квантования

Процесс квантования есть дискретизация аналогового сигнала и преобразование его в последовательность цифровых бит. Дело в том, что входной сигнал очень быстро меняется во времени, в результате чего возникает ошибка квантования, заключающаяся в том, что происходит как бы колебание отдельного бита вперед и назад между двумя цифровыми уровнями. Например, в точках выборки 2 и 3 на рис. 7.7 цифровое слово для этих обоих уровней может быть 000 или 001, так как в заданный момент времени эти точки находятся посередине между двумя уровнями и квантователь может присвоить этому уровню код 000 или 001. Следовательно, ошибка квантования равна $\pm q/2$, где q соответствует шагу квантования, равному первому самому младшему двоичному разряду.

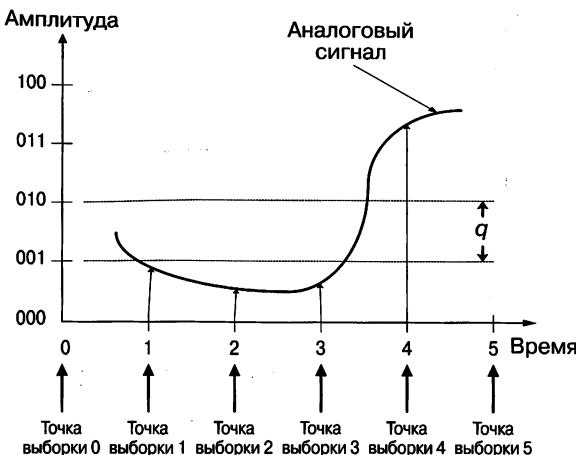


Рис. 7.7. Ошибка квантования

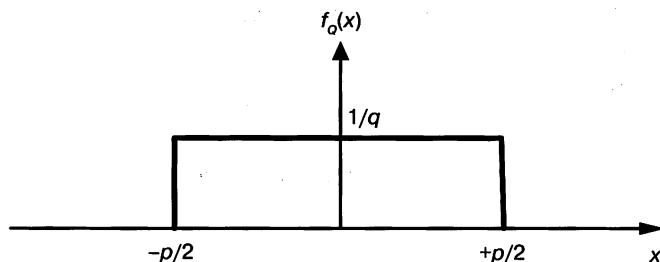


Рис. 7.8. Функция плотности вероятности, $f_q(x)$

Теперь предположим, что напряжение ошибки квантования между квантованными уровнями и напряжение выборки равномерно распределены в пределах от $-q/2$ до $+q/2$, где q равно напряжению первого младшего разряда двоичного числа. В этом случае функция плотности вероятности $f_q(x)$ будет иметь вид, как на рис. 7.8, причем площадь под кривой равна единице.

Среднеквадратичное значение шума квантования равно

$$\begin{aligned}
 V_q(\text{rms}) &= \left[\int_{-q/2}^{q/2} x^2 f_q(x) dx \right]^{1/2} = \\
 &= \left[\frac{1}{q} \int_{-q/2}^{q/2} x^2 dx \right]^{1/2} = \left[\frac{1}{q} \int_{-q/2}^{q/2} x^2 dx \right]^{1/2} = \\
 &= \left[\frac{1}{q} \int_{-q/2}^{q/2} x^2 dx \right]^{1/2} = \left[\frac{1}{q} \left[\frac{1}{3} x^3 \right]_{-q/2}^{q/2} \right]^{1/2} = \frac{q}{\sqrt{12}}. \tag{7.4}
 \end{aligned}$$

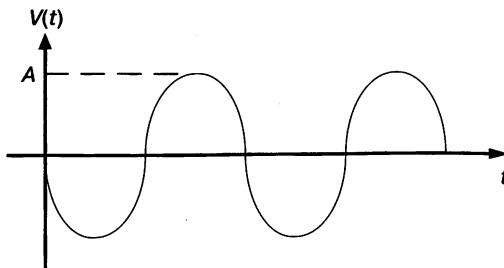


Рис. 7.9. Синусоидальная форма входного сигнала

Среднеквадратичное значение синусоидального сигнала есть

$$V_{IN}(\text{rms}) = \left[\frac{1}{T} \int_0^T V^2(x) dt \right]^{1/2},$$

где $V(t) = A \cos(2\pi f_c t)$, где A , как видно из рис. 7.9, соответствует амплитуде напряжения от нуля до пика.

Следовательно,

$$V_{IN}(\text{rms}) = \left[\frac{1}{T} \int_0^T A^2 \cos^2(2\pi f_c t) dt \right]^{1/2},$$

так как

$$\cos^2(2\pi f_c t) = \frac{1 + \cos(4\pi f_c t)}{2},$$

$$V_{IN}(\text{rms}) = \left[\frac{A^2}{T} \int_0^T \frac{1 + \cos(4\pi f_c t)}{2} dt \right]^{1/2} = \left[\frac{A^2}{T} \frac{T}{2} \right]^{1/2} = \frac{A}{\sqrt{2}}. \quad (7.5)$$

Как видно из рис. 7.10, амплитуда A равна $1/2 V_{REF}$, так как значение опорного напряжения соответствует размаху напряжения синусоидальной волны от пика до пика, а амплитуда напряжения отсчитывается от нуля до пика волны.

Теперь давайте подставим $A = 1/2 V_{REF}$ в уравнение (7.5):

$$V_{IN}(\text{rms}) = \frac{V_{REF}}{2\sqrt{2}} \quad (7.6)$$

или

$$V_{REF} = V_{peak-to-peak} = 2,828 V_{IN}(\text{rms}).$$

Отношение сигнал – шум или SNR определяется как логарифм отношения входного среднеквадратичного напряжения к помехе квантования:

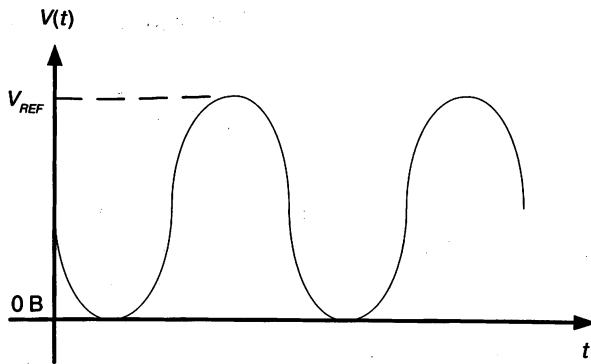


Рис. 7.10. V_{REF} и амплитуда напряжения от пика до пика

$$SNR = 20 \log_{10} \frac{V_{IN}(rms)}{V_Q(rms)}. \quad (7.7)$$

Подставим уравнения (7.6) и (7.4) в уравнение (7.7) и получим

$$SNR = 20 \log_{10} \left(\frac{V_{REF} \sqrt{12}}{2\sqrt{2} q} \right).$$

Так как $q = V_{LSB}$, а из уравнения (7.1)

$$V_{LSB} = \frac{V_{REF}}{2^N},$$

то

$$SNR = 20 \log_{10} \left(\frac{\sqrt{3}}{\sqrt{2}} 2^N \right) = 6,02N + 1,76 \text{ дБ.} \quad (7.8)$$

Из уравнения (7.8) следует, что производительность АЦП находится в прямой зависимости от количества используемых бит квантования аналогового сигнала. Грубо говоря, на один бит приходится примерно 6 дБ. Это уравнение было получено исходя из того, что единственной ошибкой в системе является ошибка квантования. На практике существуют и другие факторы, вносящие дополнительные ошибки, как например помехи по питанию и дрожание фронта синхросигнала (джиттер), существенно ухудшающие отношение сигнал – шум. Таким образом, для оценки общей производительности АЦП существует еще одна формула:

$$\text{Эффективная разрядность (ЭР)} = \frac{SNR - 1,76}{6,02}. \quad (7.9)$$

Например, если отношение сигнал – шум 16-разрядного АЦП составляет 86 дБ, то эффективная разрядность равна

$$\text{Эффективная разрядность (ЭР)} = \frac{86 - 1,76}{6,02} = 14.$$

Это означает, что из-за наличия помех квантования и других системных помех, вносимых источником питания, генератором синхросигналов и других компонентов, 16-разрядный АЦП работает как 14-разрядный.

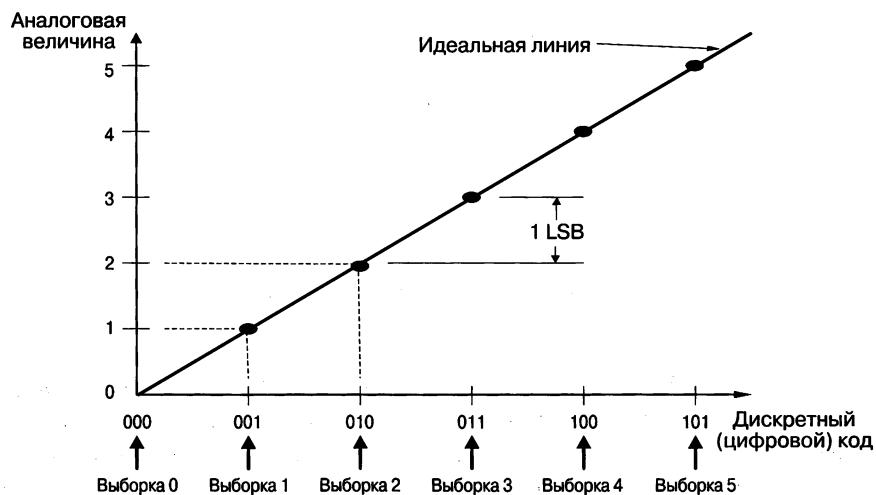
7.3. Цифро-аналоговый преобразователь (ЦАП)

ЦАП осуществляет преобразование входных цифровых кодов в значения выходного аналогового сигнала, и его передаточная функция приведена на рис. 7.43 [1]. Уравнение (7.29) устанавливает связь между цифровым словом B_{in} и выходным аналоговым сигналом V_{out} :

$$V_{out} = V_{ref} (b_1 2^{-1} + b_2 2^{-2} + b_3 2^{-3} + \dots + b_N 2^{-N}) = V_{ref} B_{in}, \quad (7.29)$$

где

$$B_{in} = b_1 2^{-1} + b_2 2^{-2} + b_3 2^{-3} + \dots + b_N 2^{-N}.$$



1 LSB – Первый младший разряд дискретного кода

Рис. 7.11. Цифро-аналоговое преобразование

Как и в случае с АЦП, величина напряжения младшего разряда дискретного кода V_{LSB} составляет 1 В (3-битовый ЦАП, амплитуда опорного напряжения V_{REF} равна 8 В). В табл. 7.2 показан пример 3-разрядного ЦАП, обеспечивающего прием дискретного слова и преобразование его в соответствующую величину аналогового напряжения, предполагая, что погрешность выборки составляет $\pm 0,5$ LSB.

Таблица 7.2. Вход и выход ЦАП

Входной дискретный код	Выходная аналоговая величина	Погрешность
000	0 В	0,5 В
001	1 В	±0,5 В
010	2 В	±0,5 В
011	3 В	±0,5 В
100	4 В	±0,5 В
101	5 В	±0,5 В
110	6 В	±0,5 В
111	7 В	±0,5 В

На рис. 7.12 приведена практическая блок-схема ЦАП, обеспечивающая преобразование цифрового входного сигнала в аналоговый, причем восстанавливающий фильтр подавляет все помехи дискретизации, модулированные на аналоговом сигнале. Конструкция этого фильтра зависит от типа используемого ЦАП и от того, насколько сильным должно быть подавление помех, чтобы получить заданное значение отношения сигнал – шум. В гл. 8 данной книги рассматриваются топологии фильтров и методы их проектирования.



Рис. 7.12. Практическая схема цифро-аналогового преобразования

Требования к фильтру для ЦАП – это полоса пропускания аналогового сигнала f_A , частота выборки f_s и ослабление в полосе подавления. Как показано на рис. 7.4, данные выборки обеспечивают изображение, наиболее близкое к интересуемой полосе при условии

$$\text{Изображение} = f_s - f_A.$$

Например, видеосигнал имеет полосу 6 МГц, а входной сигнал ЦАП составляет 27 мегавыборок в секунду (MSPS). Изображение этого видеосигнала определяется как

$$\text{Полоса частот видеосигнала} = 27 \text{ МГц} - 6 \text{ МГц} = 21 \text{ МГц}.$$

Если для системы необходим уровень сигнала – шум в 60 дБ, то видеосигнал с полосой 21 МГц должен быть ослаблен как минимум на 60 дБ. Подробности по данной схеме фильтра можно получить в гл. 8.

7.4. Практические рекомендации по проектированию преобразователей данных

Приведенная на рис. 7.13 типичная блок-схема высокого уровня включает входной АЦП [2], ЦП и АЦП [3]. При выборе АЦП и ЦАП необходимо учитывать несколько важных параметров:

- разрешение и отношение сигнал – шум;
- диапазон входного и выходного напряжения;
- частота дискретизации;
- дифференциальная нелинейность;
- интегральная нелинейность.

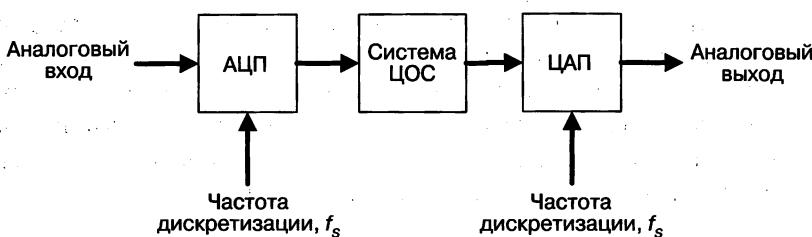


Рис. 7.13. Блок-схема системы ЦОС

7.4.1. Разрешающая способность и отношение сигнал – шум

Разрешающая способность АЦП или ЦАП определяет число двоичных разрядов, которыми представляется аналоговый сигнал. Чем выше разрешающая способность, тем выше ОСШ. Ниже приведены характеристики ОСШ для АЦП [2].

Для 10-разрядного АЦП отношение сигнал/шум =
= 55 дБ для $f_A = 10$ МГц и $f_s = 110$ MSPS.

Рассчитаем эффективную разрядность (ЭР) ENOB с помощью уравнения (7.8):

$$\text{ЭР} = \frac{\text{SNR} - 1,76}{6,02} = \frac{55 - 1,76}{6,02} \cong 9.$$

ЭР указывает на то, что быстродействие этого 10-разрядного АЦП эквивалентно быстродействию идеального 9-разрядного АЦП. Получение 9-разрядного быстродействия из 10-разрядного АЦП свидетельствует о наличии очень хорошего АЦП, так как достижение теоретической разрешающей способности представляется очень сложной задачей.

7.4.2. Частота выборки (дискретизации)

Частота дискретизации определяет разнос частот между аналоговым сигналом и его изображениями, как показано на рис. 7.4. Чем частота выборки выше, тем лучше. Это дает возможность использовать входные и выходные фильтры более

низкого порядка. Недостаток более высокой частоты выборки заключается в том, что излучение при этом становится более интенсивным, как это обсуждалось в гл. 2.

Согласно спецификации для ОСШ в технических данных на АЦП [2] частота выборки для сигнала с полосой 10 МГц составляет 110 МГц. Минимальная частота выборки составляет:

$$\text{Согласно условию Найквиста } f_s = 2f_A = 2(10 \text{ МГц}) = 20 \text{ МГц}.$$

Дискретизация с запасом по частоте дискретизации (оверсемплинг) =
= 110 МГц/20 МГц = 5,5.

Значение коэффициента оверсемплинга, равное 5,5, указывает на то, что АЦП осуществляет дискретизацию входного сигнала с запасом по частоте в 5,5 раз больше минимально необходимого значения частоты дискретизации, установленного теоремой Найквиста. В общем, рабочие характеристики АЦП и ЦАП только выигрывают при использовании дискретизации с запасом по частоте.

7.4.3. Диапазон входных и выходных напряжений

В технических характеристиках АЦП и ЦАП указываются значения максимального входного и минимального выходного напряжений соответственно. Для улучшения производительности системы сигнал рекомендуется либо усиливать, либо уменьшать с целью получения максимально симметричного размаха. Например, АЦП имеет два входа и максимально допустимое напряжение на входе составляет 2 вольта от пика до пика. Напряжение размаха на двух выходах предыдущих каскадов составляет от пика до пика 1 и 4 вольт. Как показано на рис. 7.14, для обеспечения балансировки входов АЦП в одну входную цепь необходимо включить схему усиления, а в другую – схему аттенюатора.

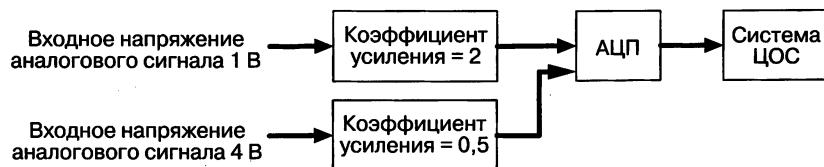


Рис. 7.14. Входы АЦП

Как показано в гл. 8, усилительные каскады с коэффициентом усиления 2 и 0,5 могут быть реализованы на операционных усилителях. Другой способ получения коэффициента усиления 0,5 состоит в использовании резисторного делителя входного напряжения с коэффициентом деления 0,5.

Пример

Выходное напряжение, обеспечиваемое делителем напряжения, приведенным на рис. 7.15, есть

$$V_o = \frac{R_2}{R_1 + R_2} V_{IN}. \quad (7.30)$$

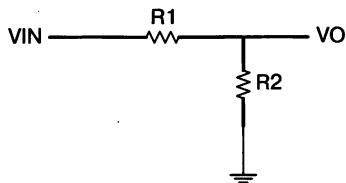


Рис. 7.15. Делитель напряжения

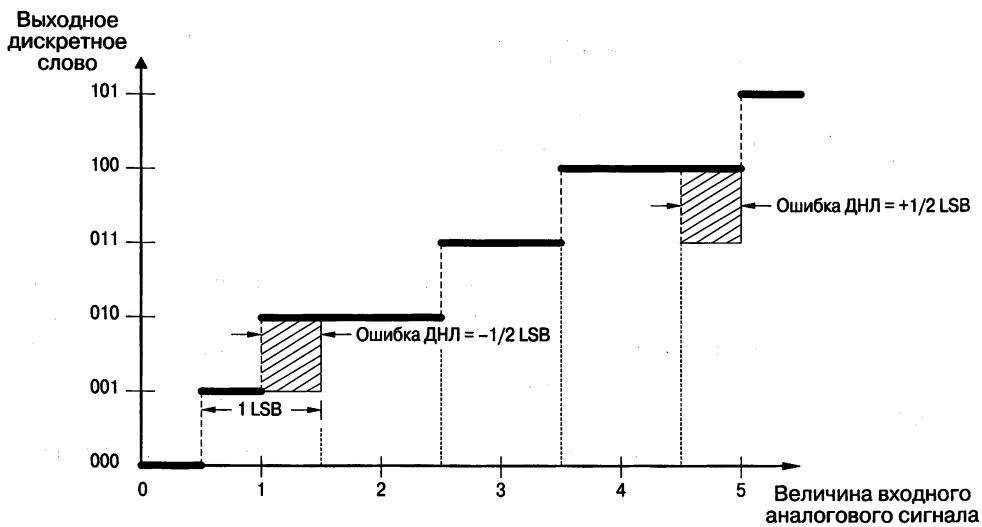
Если $R_2 = R_1$, то V_O составляет половину величины V_{IN}

Более подробную информацию по усилительному каскаду с коэффициентом усиления 2 можно получить в гл. 8.

Ситуация аналогична и для диапазона выходного напряжения ЦАП. Если в используемом ЦАП низкий уровень выходного напряжения, несовместимый со следующим каскадом или не удовлетворяющий каким-либо другим заданным техническим параметрам, то на входе ЦАП необходимо использовать усилительный каскад. Методы проектирования схемы усилителя описываются в гл. 8.

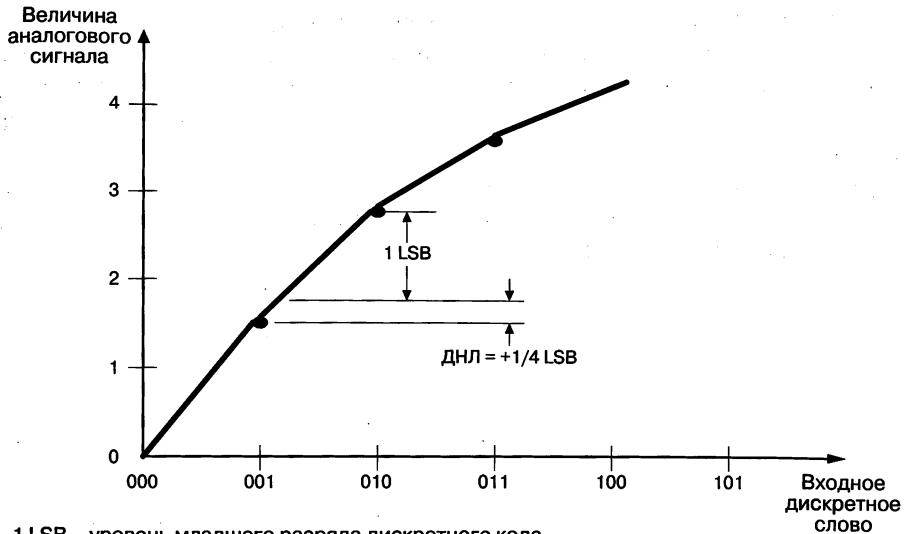
7.4.4. Дифференциальная нелинейность (ДНЛ)

Ошибка [4] дифференциальной нелинейности (ДНЛ), возникающая как в АЦП, так и в ЦАП, представляет собой разницу между шириной интервала дискретизации и уровнем младшего разряда дискретного кода. Согласно рис. 7.16 [4], ошибка ДНЛ возникает на аналоговых уровнях 1 В и 4 В. В идеальном случае дискретный код 001 симметрично симметризован по уровню 1 В с допустимым отклонением уровня $\pm 0,5$ LSB. Дискретный код 100 симметрично симметризован по уровню 4 В с допустимым отклонением $\pm 0,5$ LSB. Однако из-за наличия ДНЛ-ошибок дискретный код 001 по уровню 1 В имеет допустимое отклонение $-0,5$ LSB. Допустимое отклонение дискретного кода 100 с уровнем 4 В находится в диапазоне от $-0,5$ до $+1$ LSB.



1 LSB – уровень младшего разряда дискретного кода

Рис. 7.16. Дифференциальная нелинейность АЦП



1 LSB – уровень младшего разряда дискретного кода

Рис. 7.17. Дифференциальная нелинейность ЦАП

На рис. 7.17 [4] показана ДНЛ-ошибка АЦП, где входной дискретный код 010 имеет диапазон аналоговых сигналов, больший, чем напряжение младшего разряда. В данном случае ошибка равна $+1/4$ LSB.

7.4.5. Интегральная нелинейность (ИНЛ)

Интегральная нелинейность (ИНЛ) определяется как максимальное отклонение фактической передаточной функции от идеальной прямой линии. Аналогично случаю дифференциальной нелинейности как АЦП, так и ЦАП имеют ошибки ИНЛ.

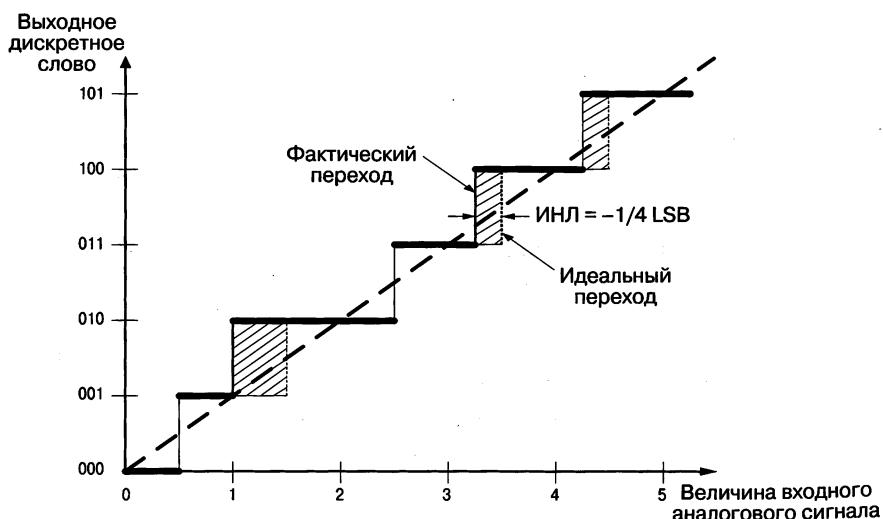


Рис. 7.18. Интегральная нелинейность АЦП

Как показано на рис. 7.18 [4], для АЦП значение ошибки измеряется при переходе от одного дискретного кода к другому с последующим ее сравнением с идеальной точкой перехода. Например, фактический переход от кода 001 к коду 010 происходит на уровне точки 1 В вместо точки 1,5 В. При раннем переходе возникает ошибка интегральной нелинейности в $-1/2$ LSB.

На рис. 7.19 показана ИНЛ-ошибка, создаваемая ЦАП. В этом случае максимальное отклонение от идеальной кривой, соответствующее наличию входного дискретного кода 011, равно $1/2$ LSB.

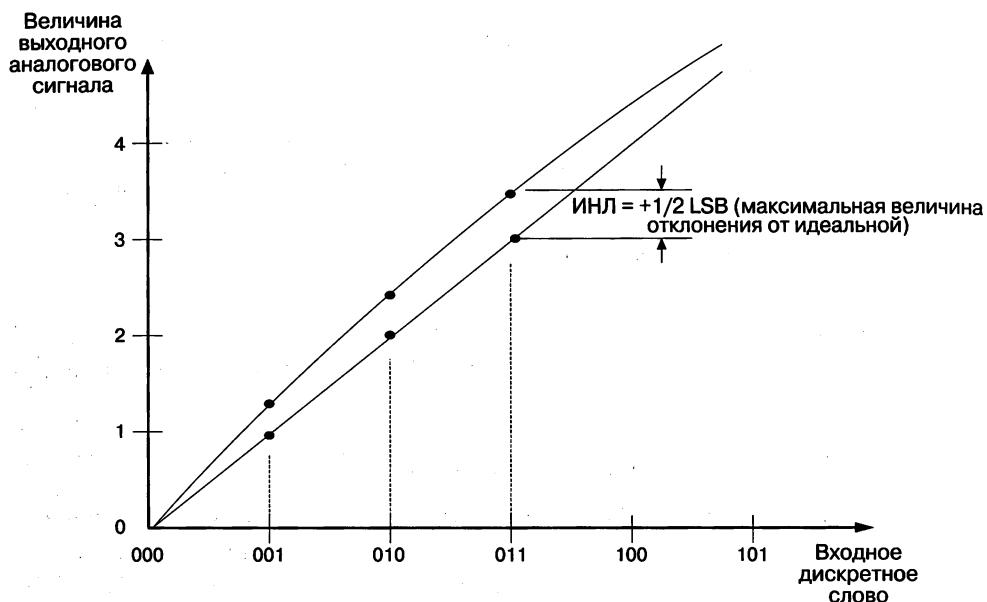


Рис. 7.19. Интегральная нелинейность ЦАП

7.5. Заключение

Необходимо помнить следующие важные моменты, рассмотренные в этой главе.

- Залогом разработки высокопроизводительной системы преобразования данных является правильная дискретизация и фильтрация. Правильность выбора преобразователя данных под соответствующее приложение зависит от понимания теоремы Найквиста и методов избыточной дискретизации.
- В данной главе изначально предполагалось, что источником системной помехи в отношении сигнала – помеха (шум) является только шум квантования (дискретизации). Это идеальный случай и он непрактичен с точки зрения реального проектирования. Хорошим критерием фактического уровня производительности преобразователя данных служит эффективная разрядность (ENOB).
- Возникающие в АЦП и ЦАП нелинейные интегральные и дифференциальные ошибки невозможно устранить, используя методы проектирования систем.

Они являются собственными ошибками преобразователя данных. По возможности следует выбирать преобразователи данных с наименьшим значением ДНЛ- и ИНЛ-ошибок. В целом цель проектирования системы преобразования данных состоит в удовлетворении заданных технических условий. Например, если указанная в спецификации величина ОСШ преобразователя составляет 80 дБ, то задача проектирования состоит в достижении параметра величиной именно в 80 дБ. Это является лучшим показателем производительности преобразователя данных, так как его прочие системные компоненты (фильтры защиты от наложения спектров, усилители, источники питания и восстанавливающие фильтры) вносят в систему дополнительные помехи и ошибки.

Литература

1. Johns D., Martin K. (1997). Analog Integrated Circuit Design. John Wiley & Sons, USA.
2. Texas Instruments Inc (2007). TVP7002 Triple 8-/10-Bit 165-/110-MSPS Video And Graphics Digitizer With Horizontal PLL, SLES205A.
3. Texas Instruments Inc (2009). THS8200 All-Format Oversampled Component Video/PC Graphics D/A System with Three 11-Bit DACs, CGMS Data Insertion, SLES032B.
4. Texas Instruments Inc (1995). Understanding Data Converters, Mixed-Signal Products, SLAA013.

ГЛАВА 8

ПРОЕКТИРОВАНИЕ АНАЛОГОВОГО ФИЛЬТРА

В этой главе рассматривается топология пассивного и активного фильтров и методы проектирования, включая практические примеры проектирования и способы имитационного моделирования. В системах ЦОС имеются аналоговые фильтры, необходимые для предварительного создания необходимых условий для сигнала и ограничения полосы сигнала перед его дискретизацией. Задача проектирования таких фильтров подразумевает необходимость знания работы операционных усилителей, схем организации смещения по постоянному току, методов связи по переменному току и таких традиционных пассивных компонентов, как индуктивности, конденсаторы и резисторы.

8.1. Фильтры защиты от наложения спектров

Существует большое разнообразие фильтров защиты от наложения спектров (Баттервортса, Чебышева, инверсного Чебышева, Кауэра и Бессера–Томсона [1]), но для аудио-, видео- и коммуникационных приложений лучше всего подходит фильтр Баттервортса из-за лучшей рабочей характеристики полосы пропускания; он известен также как максимально плоский полосовой фильтр. Фильтр Баттервортса может быть построен двумя способами: 1) из таких пассивных компонентов, как резисторы, индуктивности и конденсаторы; 2) из активных компонентов – операционных усилителей, резисторов и конденсаторов. У обоих этих способов есть достоинства и недостатки. Поэтому для выбора правильной топологии разработчикам необходимо понимать основные различия в работе фильтров и чем один тип фильтра лучше другого. Одно из главных практических правил гласит, что чем выше частота дискретизации, тем более низкий порядок используемого фильтра требуется, как показано в гл. 7.

8.1.1. Характеристики пассивных и активных фильтров

В табл. 8.1 приведены характеристики фильтров пассивного и активного типа с выделением достоинств и недостатков каждого из них.

Таблица 8.1. Пассивные и активные фильтры

Электрическая характеристика	Пассивный фильтр	Активный фильтр
Источник питания	Не нужен	Необходим
Усиление по напряжению	Нет	Есть

Таблица 8.1 (окончание)

Электрическая характеристика	Пассивный фильтр	Активный фильтр
Компоненты фильтра	Индуктивности, конденсаторы, резисторы	Операционные усилители, резисторы, конденсаторы
Наличие излучения	Да, индуктивности излучают ЭМП	Нет. Необходимо обеспечение соответствующей развязки
Стабильность работы схемы	Очень хорошая	Хорошая. Необходим соответствующий анализ
Ограничение динамического диапазона	Да (характеристики подвержены воздействию со стороны источника и нагрузки)	Нет (входы операционного усилителя имеют очень высокий импеданс)
Надежность	Очень хорошая (пассивные компоненты характеризуются очень высокой надежностью)	Хорошая (по сравнению с пассивными компонентами активная схема операционного усилителя имеет меньшую надежность)
Частотный диапазон	Очень хороший	Хороший (ограничен полосой пропускания операционного усилителя)
Цена	Более высокая (из-за наличия индуктивностей)	Ниже

Таким образом, если нет необходимости в усиливании при известных значениях импедансов источника и нагрузки, то лучше использовать пассивные фильтры. Однако если необходима изоляция от импеданса и усиление, то лучше использовать активные фильтры.

8.1.2. Проектирование пассивного фильтра

A. Пассивный фильтр нижних частот первого порядка

Как показано на рис. 8.1, пассивный фильтр первого порядка легко построить из одного резистора и одного конденсатора.

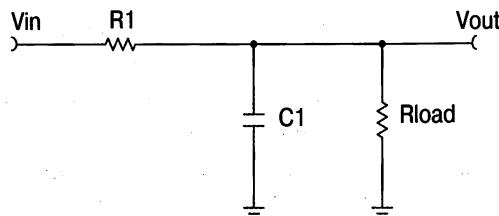


Рис. 8.1. Пассивный фильтр первого порядка

Исходя из того, что значение сопротивления нагрузки значительно выше сопротивления R_1 , частота излома по уровню -3 дБ приведенного на рис. 8.1 фильтра определяется с помощью следующего выражения:

$$f_{-3dB} = \frac{1}{2\pi R_1 C_1}. \quad (8.1)$$

Пример 8.1. Частотный диапазон звукового АЦП равен от 20 Гц до 20 кГц, и на его входе необходим фильтр первого порядка для защиты от наложения спектров. Поставим задачу проектирования и имитационного моделирования этого фильтра [3].

Решение. Пусть $f_{-3dB} = 20$ кГц.

$$20 \text{ кГц} = \frac{1}{2\pi R_1 C_1}$$

Теперь пусть $C_1 = 0,001$ мкФ и решаем уравнение относительно R_1 .

$\rightarrow R_1 = 8$ кОм. Как видно из рис. 8.2, частота излома по уровню -3 дБ равна 20 кГц.

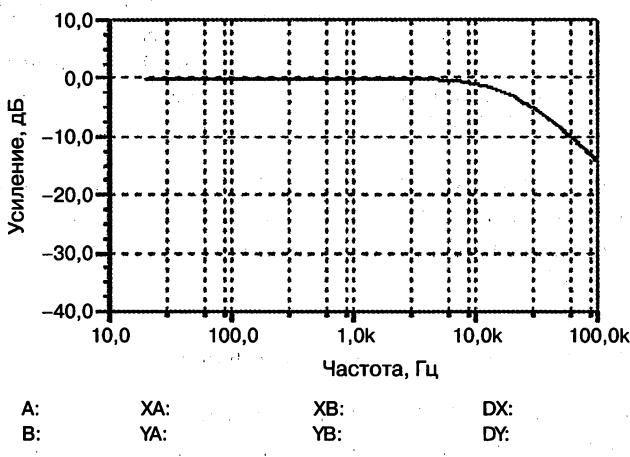


Рис. 8.2. Результат имитационного моделирования пассивного фильтра первого порядка

В. Проектирование пассивного фильтра второго порядка

Фильтр нижних частот второго порядка требует наличия одной катушки индуктивности и одного конденсатора. В общем, порядок схемы фильтра равен числу конденсаторов и катушек индуктивности в схеме. Как было указано в предыдущем разделе, пассивный фильтр сильно зависит от импедансов источника и нагрузки. Поэтому предположим, что импеданс источника R_s значительно выше импеданса нагрузки R_L , как показано на рис. 8.3.

Частотная характеристика схемы фильтра второго порядка имеет пик амплитуды на изломе с уровнем -3 дБ, причем величина этого пика зависит от отношения R_L и R_s . Этот пик, как правило, не влияет на работу схемы, если низок уровень помех на частоте излома, в связи с чем проектировщикам необходимо убедиться в том, что частотная характеристика и ОСШ в полосе пропускания соответствуют ожидаемым значениям. Получение необходимой частотной характеристики с помощью настройки параметров R_L и R_s носит общепринятый характер.

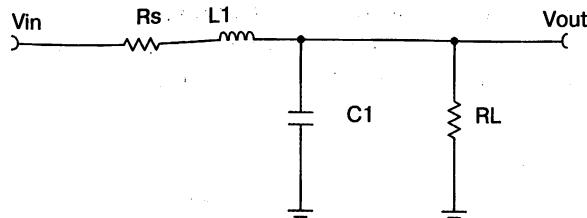


Рис. 8.3. Схема пассивного фильтра второго порядка

При $R_L \gg R_s$, частота излома по уровню -3 дБ для схемы на рис. 8.3 определяется по формуле

$$f_{-3dB} = \frac{\sqrt{R_L + R_s}}{2\pi\sqrt{L_1 C_1 R_L}}. \quad (8.2)$$

Пример 8.2. Звуковой АЦП имеет полосу пропускания от 20 Гц до 20 кГц и требует фильтра второго порядка для защиты от наложения спектров. Поставим задачу проектирования и имитационного моделирования [3] этого фильтра.

Решение. Положим $f_{-3dB} = 20$ кГц, $R_s = 70$ Ом и $R_L = 7$ кОм.

$$20 \text{ кГц} = \frac{\sqrt{7K + 70}}{2\pi\sqrt{(7K)L_1 C_1}}.$$

Теперь, решая уравнение для L_1 и C_1 , $L_1 C_1 = 6,388 \cdot 10^{-11}$, положим $C_1 = 0,001$ мкФ, $L_1 = 0,064$ Гн. На рис. 8.4 приведена конечная схема цепи, а на рис. 8.5 показаны результаты имитационного моделирования.

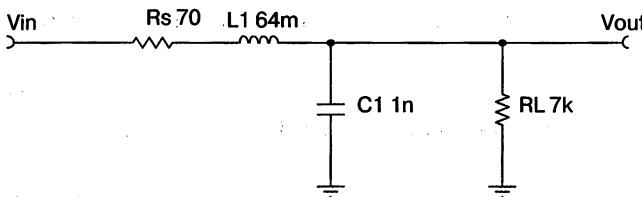


Рис. 8.4. Проектирование схемы пассивного фильтра второго порядка

Как показано на рис. 8.5, частота излома по уровню -3 дБ равна приблизительно 20 кГц. Максимальное значение амплитуды пика на этом изломе задается резисторами источника питания и нагрузки. Это главный недостаток пассивного фильтра 2-го порядка, так как управление импедансом нагрузки непрактично. Входной импеданс АЦП или импеданс нагрузки сильно меняется в кремниевом технологическом процессе, и диапазон его значений в технической спецификации обычно не указывается. В перечне технических характеристик обычно приводится минимальная величина входного импеданса. Один из методов минимизации влияния входного импеданса состоит в выборе АЦП с высоким импедансом и в добавлении

внешнего резистора нагрузки, сопротивление которого значительно ниже входного импеданса АЦП. Таким образом, параллельная комбинация двух резисторов не будет сильно изменяться в кремниевом технологическом процессе.

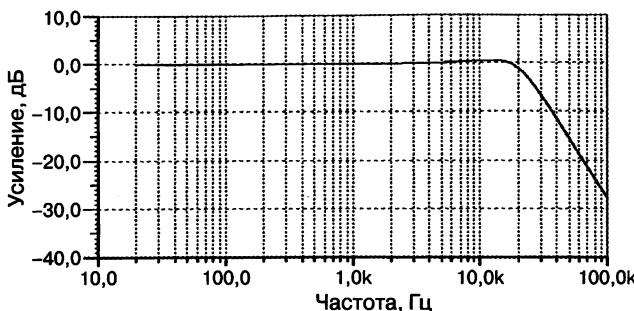


Рис. 8.5. Результат имитационного моделирования пассивного фильтра 2-го порядка

8.1.3. Проектирование активного фильтра

Для практических целей здесь рассматривается проектирование активных фильтров Баттерворта только 1-го и 2-го порядка, так как они используют наиболее популярные топологии применительно к аудио-, видео- и коммуникационным системам. Чтобы проектировать активные фильтры, разработчикам необходимо понимать принцип работы операционного усилителя и механизм смещения рабочей точки операционного усилителя, чтобы получить максимальный динамический диапазон.

8.1.4. Основы теории работы операционного усилителя

Как показано на рис. 8.6, схема операционного усилителя имеет три вывода: инвертирующий вход и неинвертирующие вход и выход, а также следующие электрические характеристики:

- очень высокое значение входного импеданса: для идеального операционного усилителя оно равно бесконечности. Входные токи очень низкие, и ими можно пренебречь;
- очень низкое значение выходного импеданса: для идеального операционного усилителя оно равно нулю;
- виртуальная земля: значения напряжений положительного и отрицательного входов равны;
- очень высокий коэффициент усиления при разомкнутой цепи обратной связи. Для идеального операционного усилителя он бесконечен.

Входные и выходной сигналы операционного усилителя связаны так:

$$V_D = V_p - V_N \quad (8.3)$$

где V_D – дифференциальный входной сигнал, V_p – неинвертирующий входной сигнал и V_N – инвертирующий входной сигнал.

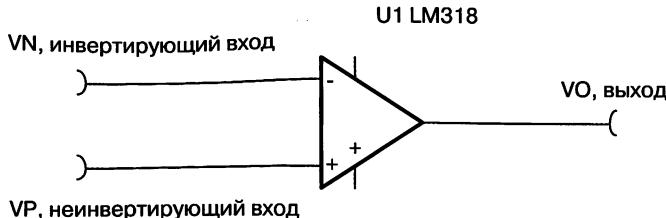


Рис. 8.6. Операционный усилитель

$$V_o = aV_d, \quad (8.4)$$

где a – коэффициент усиления при разомкнутой обратной связи.

Подставляя уравнение (8.3) в (8.4), получаем

$$V_o = a(V_p - V_n). \quad (8.5)$$

Как видно из уравнения (8.5), при разомкнутой цепи обратной связи операционный усилитель (ОУ) работает как компаратор, в котором выходное напряжение равно разности входных, умноженной на коэффициент усиления при разомкнутой обратной связи. ОУ, обычно используемый в линейных схемах, таких как фильтры, работает в системе с замкнутым контуром обратной связи, в которой выход имеет обратную связь со входом для управления сигналом или для обеспечения необходимого усиления по переменному току. В этом случае инвертирующий и неинвертирующий входные сигналы равны, что принято называть виртуальной землей (потенциальным заземлением). Уравнения усиления выводятся следующим образом.

A. Неинвертирующий усилитель

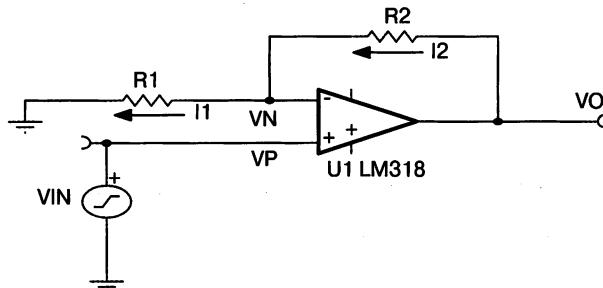


Рис. 8.7. Неинвертирующий усилитель

Применяя в узле V_N первый закон Кирхгоффа для тока, получаем

$$I_2 = I_N + I_1, \quad (8.6)$$

где I_N – отрицательный ток на входе, равный нулю, так как входной импеданс ОУ равен бесконечности.

$$I_2 = \frac{V_o - V_N}{R_2},$$

$$I_1 = \frac{V_N}{R_1}.$$

Подставляя I_2 и I_1 в уравнение (8.6), получаем

$$\frac{V_o - V_N}{R_2} = \frac{V_N}{R_1}. \quad (8.7)$$

Благодаря правилу виртуальной земли, как показано на схеме,

$$V_N = V_p \text{ и } V_p = V_{IN}.$$

Подставляя V_{IN} в уравнение (8.7), находим значение коэффициента усиления (КУ) V_o/V_{IN} :

$$Gain = \frac{V_o}{V_{IN}} = \frac{R_2}{R_1} + 1. \quad (8.8)$$

В. Инвертирующий усилитель

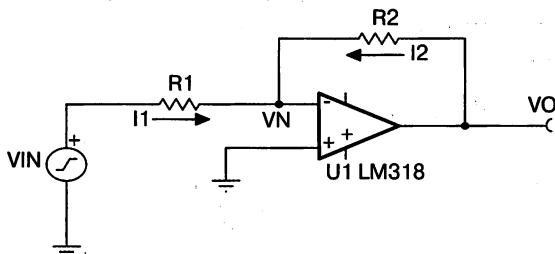


Рис. 8.8. Инвертирующий усилитель

Применяя закон Кирхгоффа для тока в узле V_N , имеем:

$$I_2 + I_1 = I_N, \quad (8.9)$$

где I_N — отрицательный входной ток, равный нулю, так как входной импеданс ОУ равен бесконечности.

$$I_2 = \frac{V_o - V_N}{R_2},$$

$$I_1 = \frac{V_{IN} - V_N}{R_1}.$$

Подставляя I_2 и I_1 в уравнение (8.9), получаем:

$$\frac{V_o - V_N}{R_2} + \frac{V_{IN} - V_N}{R_1} = 0. \quad (8.10)$$

Благодаря правилу виртуальной земли $V_N = V_p = 0$, как и показано на схеме.

Приравнивая V_N нулю в уравнении (8.9) и решая его, находим значение коэффициента усиления V_o/V_{IN} :

$$Gain = \frac{V_o}{V_{IN}} = -\frac{R_2}{R_1}. \quad (8.11)$$

8.1.4.1. Смещение ОУ

ОУ может иметь двухполлярное ($\pm VDD$) или однополярное питание (+VDD). В случае с двухполлярным питанием сигнал центрирован относительно нулевого напряжения и его амплитуда колеблется между положительным и отрицательным полюсами, как показано на рис. 8.9. В этом случае ОУ должен иметь нулевое напряжение смещения, так как это обеспечивает максимальное симметричное изменение амплитуды сигнала.

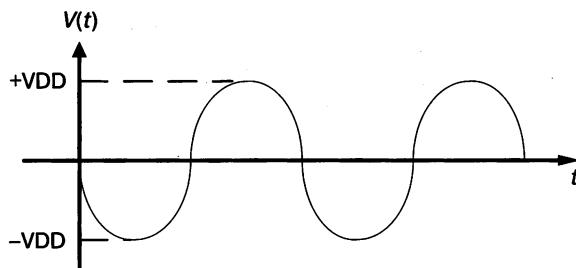


Рис. 8.9. Размах амплитуды сигнала в системе с двухполлярным питанием

Правило заключается в том, чтобы всегда обеспечивалось смещение положительного вывода ОУ, как показано на рис. 8.10 и 8.12, причем значение напряжения смещения должно быть установлено на таком уровне, при котором на выходе обеспечивается максимальный размах изменения амплитуды, как показано на рис. 8.11.

В случае операционного усилителя с однополярным питанием для гарантии максимальной симметричности формы изменений сигнала, как показано на рис. 8.11, величина напряжения смещения на выходе должна составлять половину от величины напряжения источника питания. В схеме на рис. 8.12 есть два одинаковых резисторных делителя напряжений, сформированных двумя одинаковыми резисторами R_3 и R_4 и обеспечивающих генерацию напряжения смещения величиной в половину от величины напряжения источника питания $+VDD$. Для идеального операционного усилителя положительное и отрицательное напряжения питания равны.

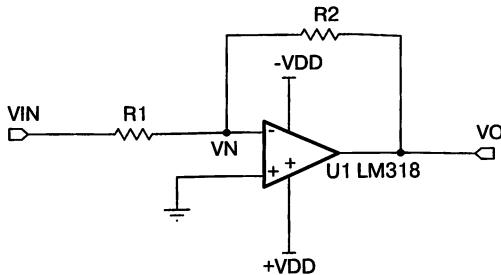


Рис. 8.10. ОУ с двухполярным питанием

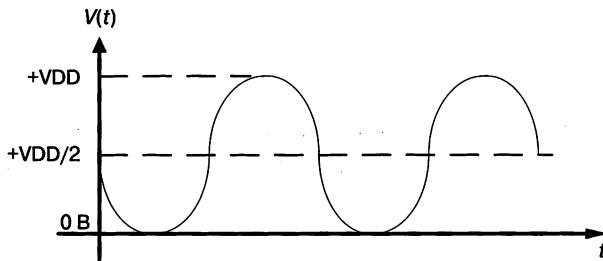


Рис. 8.11. Размах амплитуды сигнала в системе с однополярным питанием

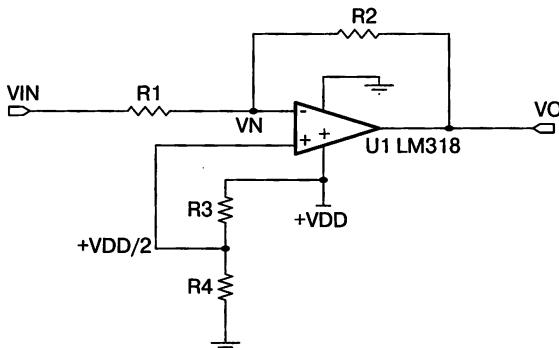


Рис. 8.12. ОУ с однополярным питанием

Однако этот пример далек от реальной ситуации, когда между двумя входами всегда есть небольшое разностное напряжение. Величина этого разностного напряжения составляет около нескольких микровольт, и оно может оказаться проблемой при детектировании слабого сигнала и при решении задач обработки сигналов. В целом это разностное напряжение не представляет угрозы для аудио-, видео- и коммуникационных приложений, но желательно, чтобы его величина была минимально возможной. Для минимизации разностного напряжения установите параллельную комбинацию из R_3 и R_4 равной R_2 :

$$R_2 = R_3 // R_4 = \frac{R_3 R_4}{R_3 + R_4}$$

$$R_3 = R_4, \text{ таким образом } R_2 = \frac{R_3^2}{2R_3}.$$

Следовательно,

$$R_3 = R_4 = 2R_2. \quad (8.12)$$

Напряжение смещения можно также генерировать с помощью стабилизатора напряжения. Преимущество стабилизатора напряжения состоит в том, что он обеспечивает режекцию помех, вносимых источником питания. В качестве его недостатков можно назвать более высокую стоимость и сложность проектирования и разводки.

Опять же только положительный вывод операционного усилителя должен быть смещен на половину от величины напряжения источника питания. Согласно правилу виртуальной земли величина отрицательного постоянного напряжения равна $+VDD/2$, что также задает величину выходного напряжения на уровне $+VDD/2$. Таким образом, обеспечивается балансировка всей схемы по постоянному току и симметричное изменение сигнала относительно потенциального уровня $+VDD/2$.

Еще одно важное правило, которое необходимо помнить, состоит в том, что если одна из точек схемы соединена с линией постоянного напряжения питания, то точка соединения становится землей по переменному току или землей сигнала. Таким образом, для хорошего заземления по переменному току, как показано на рис. 8.13, в схему резисторного делителя на рис. 8.12 желательно включить блокировочный конденсатор параллельно с резистором R_4 . Этот конденсатор никак не влияет на путь прохождения сигнала, так как конденсатор находится на положительном (неинвертирующем) входе операционного усилителя, на котором есть только напряжение смещения по постоянному току.

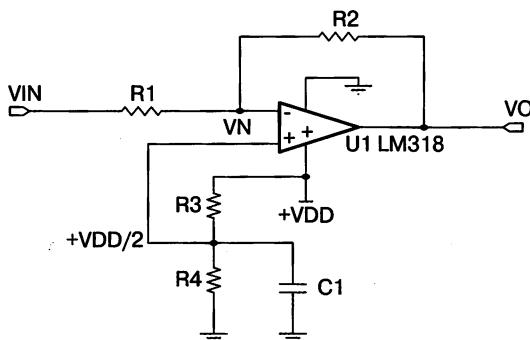


Рис. 8.13. Операционный усилитель с однополярным питанием

Для сигналов переменного тока C_1 шунтирует R_4 , обеспечивая очень низкое значение импеданса цепи на землю. В этом случае RC-фильтр формируется из R_3 и C_1 , а частота излома определяется по формуле

$$f_{-3dB} = \frac{1}{2\pi R_1 C_1}. \quad (8.13)$$

В уравнении (8.13) желательно подобрать такое значение C_1 , чтобы частота излома по уровню -3 дБ оказалась достаточно низкой для фильтрации помех, создаваемых источником питания. Теперь давайте создадим напряжения смещения в схеме неинвертирующего усилителя.

Здесь действует такое же правило, как для инвертирующей схемы операционного усилителя, в которой смещение необходимо только на положительном входе операционного усилителя. На рис. 8.14 показана схема смещения, в которой резистор R_3 соединен с землей, находящейся посередине между шинами питания $+VDD$ и $-VDD$. Опять для минимизации величины разностного напряжения необходимо обеспечить равенство R_3 и параллельной комбинации резисторов R_1 и R_2 . Поэтому

$$R_3 = R_1 // R_2 = \frac{R_1 R_2}{R_1 + R_2}, \quad (8.14)$$

где R_1 и R_2 – резисторы, определяющие величину коэффициента усиления по переменному току в уравнении (8.8).

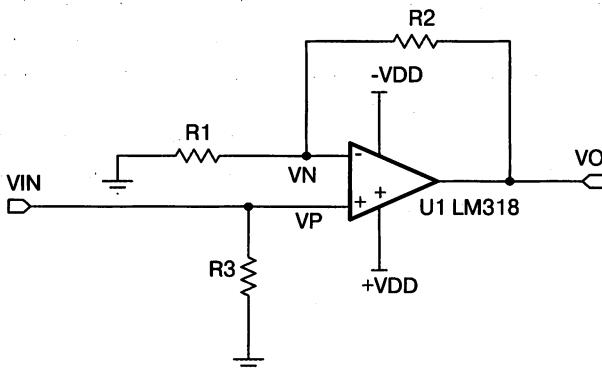


Рис. 8.14. Операционный усилитель с двухполарным питанием

Аналогичным образом на рис. 8.15 показана схема смещения для неинвертирующего усилителя с однополярным питанием. Резисторы R_3 и R_4 обеспечивают напряжение смещения на положительном входе в половину величины напряжения источника питания. Для минимизации величины разностного напряжения смещения необходимо, чтобы комбинация параллельно соединенных сопротивлений R_3 и R_4 была равна сопротивлению R_2 , так как через сопротивление R_1 постоянный ток не течет из-за наличия блокировочного конденсатора C_3 .

$$R_3 // R_4 = R_2,$$

$$\frac{R_3 R_4}{R_3 + R_4} = R_2,$$

так как $R_3 = R_4$,

$$R_3 = R_4 = 2R_2, \quad (8.15)$$

где коэффициент усиления схемы неинвертирующего усилителя определяется сопротивлениями R_1 и R_2 .

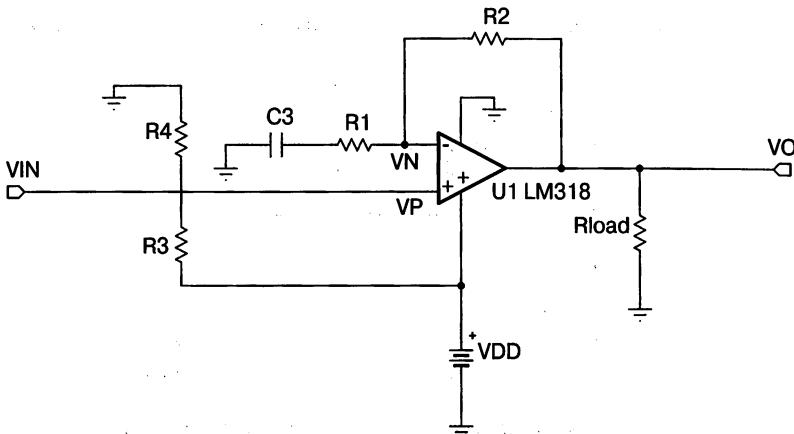


Рис. 8.15. Операционный усилитель с однополярным питанием

8.1.5. Связь по постоянному и переменному току

Следующим шагом является изоляция напряжений смещения постоянного тока ОУ, необходимая для того, чтобы входная и выходная нагрузки не изменяли значений постоянных напряжений в схеме. Как показано на рис. 8.16, это достигается добавлением блокировочных конденсаторов, последовательно соединенных с входом и выходом. Блокировочные по постоянному току конденсаторы или конденсаторы связи по переменному току влияют на частотную характеристику системы, поэтому проектировщики должны выполнить анализ и выбрать такое значение емкости конденсаторов, чтобы частота излома выходила за границы интересующего частотного диапазона.

Фильтр высоких частот на входе схемы рис. 8.16, располагающийся сразу после точки входа V_{IN} , состоит из резисторов R_3 , R_4 и конденсатора C_1 , имеет частоту излома, определяемую как

$$f_{-3dB} = \frac{1}{2\pi(R_2 // R_3)C_1},$$

$$f_{-3dB} = \frac{R_2 + R_3}{2\pi(R_2 R_3)C_1}. \quad (8.16)$$

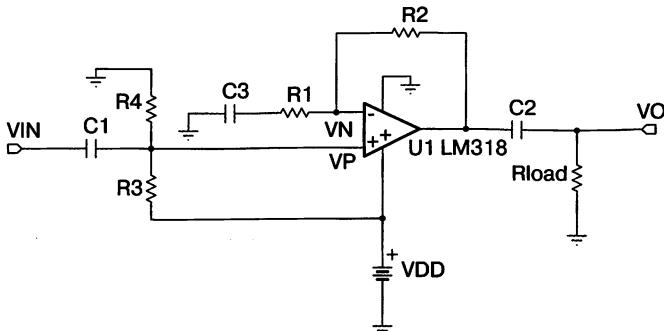


Рис. 8.16. Связь по переменному току на неинвертирующем входе и выходе

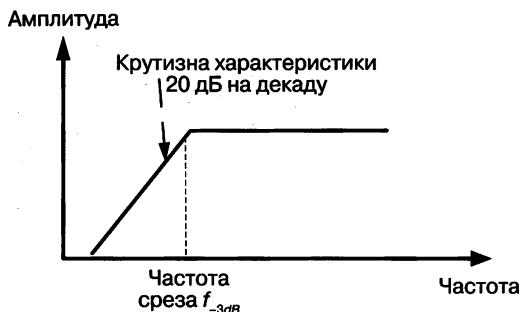


Рис. 8.17. Частотная характеристики неинвертирующего ВЧ-фильтра

Частотная характеристика фильтра высоких частот приведена на рис. 8.17.

Роль конденсатора C_3 – блокировать постоянный ток от протекания по резистору R_1 , чтобы поддерживать равенство величин всех постоянных напряжений в операционном усилителе. В случае сигнала переменного тока фильтр высокой частоты формируется конденсатором C_1 и резистором R_1 и частота его излома по уровню -3 дБ определяется по формуле

$$f_{-3dB} = \frac{1}{2\pi R_1 C_3}. \quad (8.17)$$

Фильтр высокой частоты формируется из конденсатора связи по переменному току C_2 , расположенному на выходе операционного усилителя, и нагрузочного резистора R_{load} . Частота среза этого ВЧ-фильтра определяется по формуле

$$f_{-3dB} = \frac{1}{2\pi R_{load} C_2}. \quad (8.18)$$

И снова емкость конденсатора C_2 должна быть подобрана таким образом, чтобы значение частоты излома было ниже самой низкой частоты в интересующей полосе частот.

Пример проектирования 8.3

Проектировать неинвертирующий усилитель звукового сигнала со следующими техническими параметрами.

- Коэффициент усиления = 2.
- Частота излома входного сигнала по уровню -3 дБ = 20 Гц.
- Частота излома выходного сигнала по уровню -3 дБ = 20 Гц.
- Ослабление сигнала с частотой 20 Гц от входа к выходу равно -6 дБ. Это обусловлено наличием каскадного соединения -3 дБ входного и -3 дБ выходного каскадов.
- Входной импеданс 10 кОм.
- Импеданс выходной нагрузки 20 кОм.
- Связь входа с выходом должна осуществляться по переменному току.
- Источник питания +12 В с одиночной шиной питания.

Для проверки результатов схема должна пройти имитационное моделирование [3].

Решение

Для расчета всех значений компонентов воспользуйтесь схемой, приведенной на рис. 8.16.

$$Gain = \frac{V_o}{V_{IN}} = \frac{R_2}{R_1} + 1 = 2.$$

Таким образом, $R_2 = R_1$.

Пусть $R_2 = R_1 = 20$ кОм, что является обоснованным значением при проектировании аудиосистемы.

Из уравнения (8.15) следует, что $R_3 = R_4 = 2R_2 = 2(20$ кОм) = 40 кОм.

Входной импеданс определяется параллельным соединением R_3 и R_4 :

$$\frac{(40K)(40K)}{40K + 40K} = 20 \text{ кОм.}$$

Частоту излома по уровню -3 дБ получаем с помощью уравнения (8.13):

$$20 \text{ Гц} = \frac{R_2 + R_3}{2\pi(R_2 R_3)C_1},$$

$$C_1 = \frac{40K + 40K}{2\pi(20)(40K)(40K)} = 0,4 \text{ мкФ.}$$

Пусть конденсатор C_1 имеет стандартную для конденсатора емкость 0,47 мкФ.

Рассчитаем с помощью уравнения (8.18) значение конденсатора связи по переменному току C_2 :

$$20 \text{ Гц} = \frac{1}{2\pi R_{load} C_2},$$

где величина нагрузочного резистора R_{load} составляет 20 кОм.

$$C_2 = \frac{1}{2\pi(20)(20K)} = 0,4 \text{ мкФ.}$$

Возьмем для конденсатора C_2 стандартную емкость 0,47 мкФ.

Рассчитаем с помощью уравнения (8.17) значение блокировочного конденсатора по постоянному току.

$$20 \text{ Гц} = \frac{1}{2\pi R_1 C_3},$$

$$C_3 = \frac{1}{2\pi(20)(20K)} = 0,4 \text{ мкФ.}$$

Возьмем для конденсатора C_3 стандартную емкость 0,47 мкФ.

Конечная схема приведена на рис. 8.18, а результаты моделирования — на рис. 8.19.

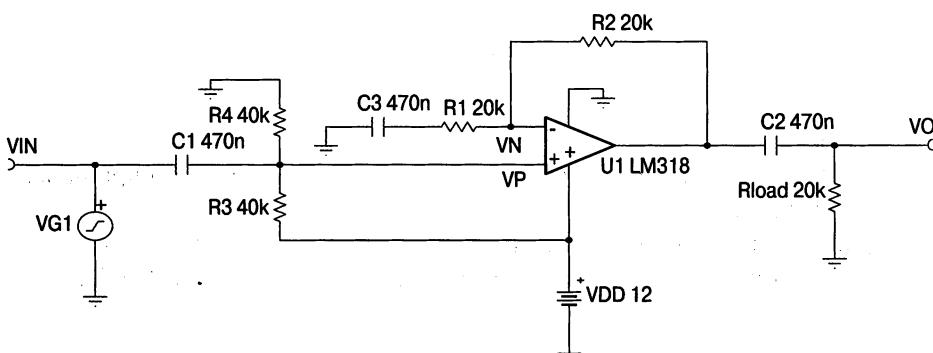


Рис. 8.18. Конечный вид схемы для примера проектирования 8.1

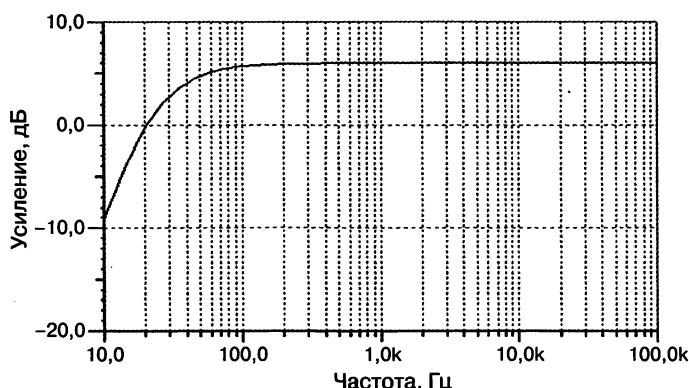


Рис. 8.19. Моделирование конечной схемы примера 8.1

Результаты моделирования на рис. 8.19 подтверждают, что уровень ослабления на частоте 20 Гц составляет -6 дБ; коэффициент усиления для всей схемы составляет 2 или +6 дБ, причем на частоте 20 Гц он равен +6 дБ минус 6 дБ ослабления. Следовательно, на графике, приведенном на рис. 8.19, коэффициент усиления на частоте 20 Гц равен нулю децибел.

Теперь рассмотрим инвертирующую схему, приведенную на рис. 8.20. Двигаясь вглубь схемы от точки входного напряжения V_{IN} , видим, что коэффициент усиления схемы модифицируется импедансом конденсатора и он равен отношению R_2 к R_1 плюс значение импедансы конденсатора C_2 :

$$\frac{V_o}{V_{IN}} = -\frac{R_2}{R_1 + Z_2}, \quad (8.19)$$

где Z_2 – импеданс конденсатора C_2 , равный $\frac{1}{2\pi f C_2}$, где f – частота.

Подставляем Z_2 в формулу (8.19). Пренебрегая отрицательным знаком, означающим только наличие инвертированности входа, величина коэффициента усиления определяем по формуле

$$\frac{V_o}{V_{IN}} = \frac{2\pi f C_2 R_2}{2\pi f C_2 R_1 + 1}. \quad (8.20)$$

Для частоты излома

$$f_{corner} = \frac{1}{2\pi R_1 C_2}, \quad (8.21)$$

где C_2 и R_1 составляют входной импеданс схемы. Подставляя частоту излома в уравнение (8.20), получим, что величина коэффициента усиления на данной частоте равна

$$\frac{V_o}{V_{IN}} = -\frac{R_2}{2R_1}. \quad (8.22)$$

При одинаковых R_2 и R_1 коэффициент усиления на частоте излома составляет

$$20\log(0,5) = -6 \text{ дБ.}$$

Таким образом, конденсатор связи по переменному току на входе инвертирующего усилителя выступает в роли фильтра высокой частоты, частота излома которого, определяемая уравнением (8.21), соответствует уровню -6 дБ, как видно из рис. 8.21. С дальнейшим ростом частоты значение коэффициента усиления в уравнении (8.20) начинает все больше зависеть от резисторов R_2 и R_1 , что ведет к такому же отклику, как и у инвертирующего усилителя без конденсатора связи по переменному току. Опять величина емкости C_2 должна быть подобрана проектировщиком таким образом, чтобы частота излома была ниже самой низкой частоты сигнала.

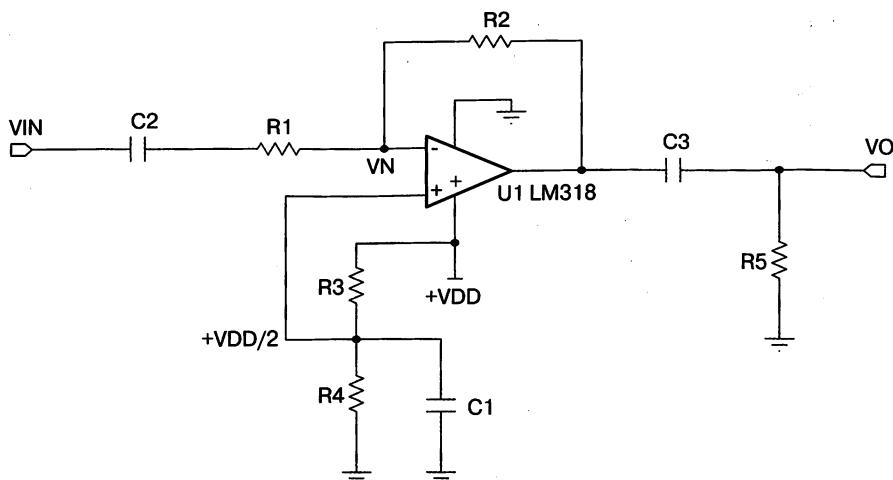


Рис. 8.20. Инвертирование со связью по переменному току входа и выхода

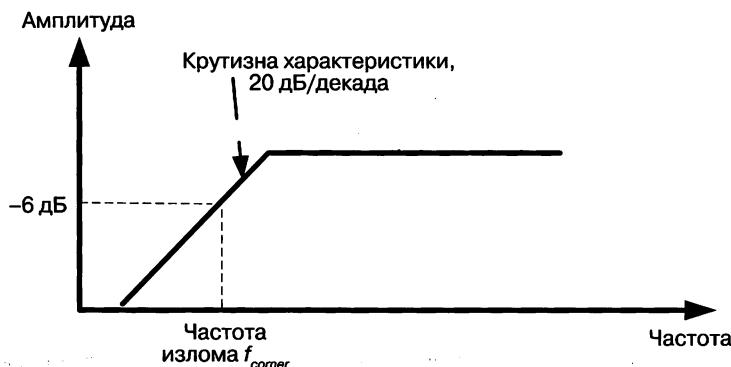


Рис. 8.21. Инвертирование АЧХ фильтра высоких частот

Величина емкости C_3 на рис. 8.20 рассчитывается таким же образом, как и в неинвертирующем случае.

Пример 8.4 проектирования

- Коэффициент усиления = -2.
- Частота излома входного сигнала по уровню -3 дБ = 20 Гц.
- Частота излома выходного сигнала по уровню -3 дБ = 20 Гц.
- Ослабление уровня сигнала на частоте 20 Гц тракта между входом и выходом составляет -9 дБ, что объясняется наличием каскадного соединения -6 дБ входного и -3 дБ выходного каскадов.
- Значение входного импеданса более 100 кОм.
- Импеданс выходной нагрузки есть 20 кОм.
- Вход и выход связаны по переменному току.
- Источник питания +12 В с одиночной шиной.

Для проверки результатов необходимо моделирование схемы [3].

Решение

Для расчета всех значений компонентов воспользуемся схемой, приведенной на рис. 8.20.

$$Gain = \frac{V_o}{V_{IN}} = \frac{R_2}{R_1} = 2 \text{ (знак минус не важен, так как он указывает только на фазу).}$$

Таким образом, $R_2 = 2R_1$.

Положим $R_1 = 20 \text{ кОм}$. Тогда $R_2 = 2(20\text{K}) = 40 \text{ кОм}$.

Из уравнения (8.12)

$$R_3 = R_4 = 2R_2 = 2(40 \text{ кОм}) = 80 \text{ кОм.}$$

Так как напряжения на положительном и отрицательном входах операционного усилителя одинаковы (они заземлены по переменному току), то входной импеданс равен R_1 , то есть 20 кОм.

Из уравнения (8.21) частота излома входного сигнала (-6 дБ) есть

$$20 \text{ Гц} = \frac{1}{2\pi R_1 C_2},$$

$$C_2 = \frac{1}{2\pi(20)(40K)} = 0,2 \text{ мкФ.}$$

Возьмем конденсатор C_2 со стандартным значением емкости 0,22 мкФ.

С помощью уравнения (8.18) рассчитаем выходной конденсатор C_3 связи по переменному току:

$$20 \text{ Гц} = \frac{1}{2\pi R_3 C_3},$$

где R_3 – нагрузочное сопротивление величиной 20 кОм.

$$C_3 = \frac{1}{2\pi(20)(20K)} = 0,4 \text{ мкФ.}$$

Возьмем конденсатор C_3 со стандартным значением емкости 0,47 мкФ.

Рассчитаем шунтирующий конденсатор C_1 с помощью уравнения (8.13).

$$f_{-3dB} = \frac{1}{2\pi R_3 C_1} = 20 \text{ Гц} -$$

это частота излома фильтра для напряжения смещения.

$$C_1 = \frac{1}{2\pi(20)(80K)} = 0,1 \text{ мкФ.}$$

Конечная схема показана на рис. 8.22, а результаты моделирования – на рис. 8.23.

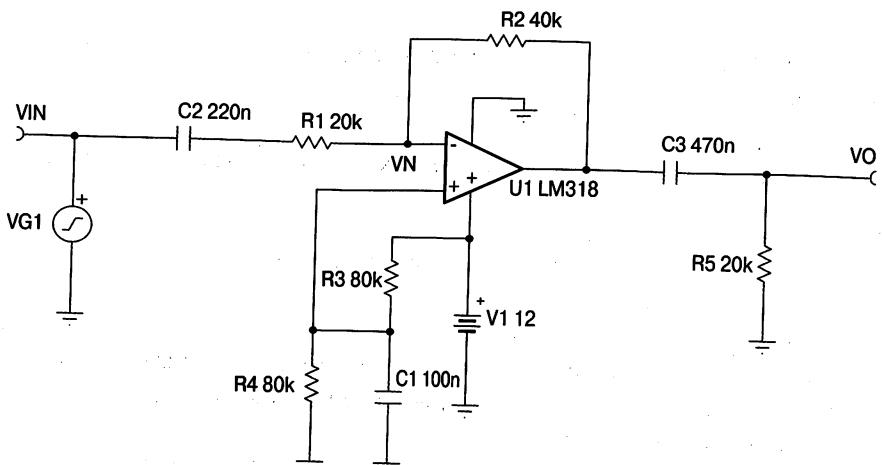


Рис. 8.22. Конечная схема для примера 8.2

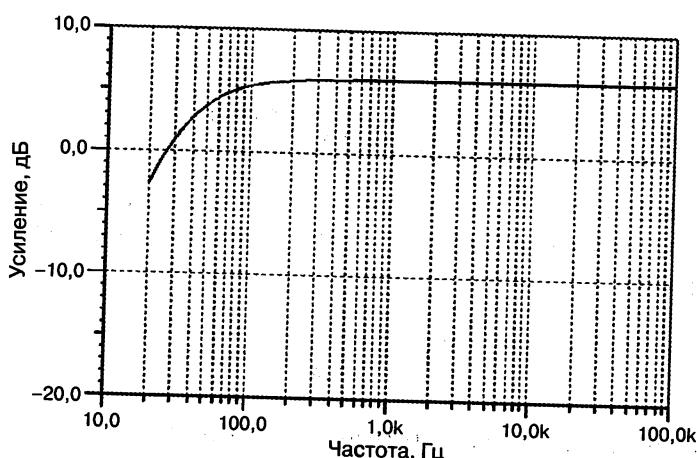


Рис. 8.23. Моделирование конечной схемы для примера 8.2

Моделирование (см. рис. 8.23) подтвердило, что ослабление в -9 дБ имеет место на частоте 20 Гц; коэффициент усиления всей схемы равен +2 или +6 дБ на частоте 20 Гц, и усиление равно +6 дБ минус 9 дБ ослабления. Следовательно, график на рис. 8.23 свидетельствует о наличии уровня усиления -3 дБ на частоте 20 Гц.

8.1.6. Проектирование активного фильтра первого порядка

Предположим, что активные фильтры работают от однополярного источника питания. Эта ситуация является широко распространенной в современной электронике, так как двухполярные источники питания более сложны и дорогостоящи.

НЧ-фильтры первого порядка могут иметь две топологии для проектирования: низкочастотную инвертирующую и низкочастотную неинвертирующую. Коэффициент усиления при использовании неинвертирующей топологии должен

превышать единицу, что было показано в предыдущем разделе. В случае инвертирующей топологии выход относительно входа сдвинут по фазе на 180 градусов.

Для того чтобы получить инвертирующий НЧ-фильтр, просто возьмем схему рис. 8.22 и включим конденсатор параллельно с резистором R_2 . Верхняя частота излома новой схемы, приведенной на рис. 8.24, по уровню -3 дБ равна

$$f_{-3dB} = \frac{1}{2\pi R_2 C_4}. \quad (8.23)$$

Все прочие параметры и методы проектирования остаются такими же, что и рассмотренные в предыдущих разделах по проектированию конструкций на операционных усилителях.

Пример проектирования 8.5

Спроектировать инвертирующий аудиофильтр, имеющий те же самые характеристики, которые используются в примере проектирования 8.4, за исключением того, что имеется верхняя граница частоты, установленная на уровне 20 кГц. Полученные результаты должны быть проверены моделированием схемы.

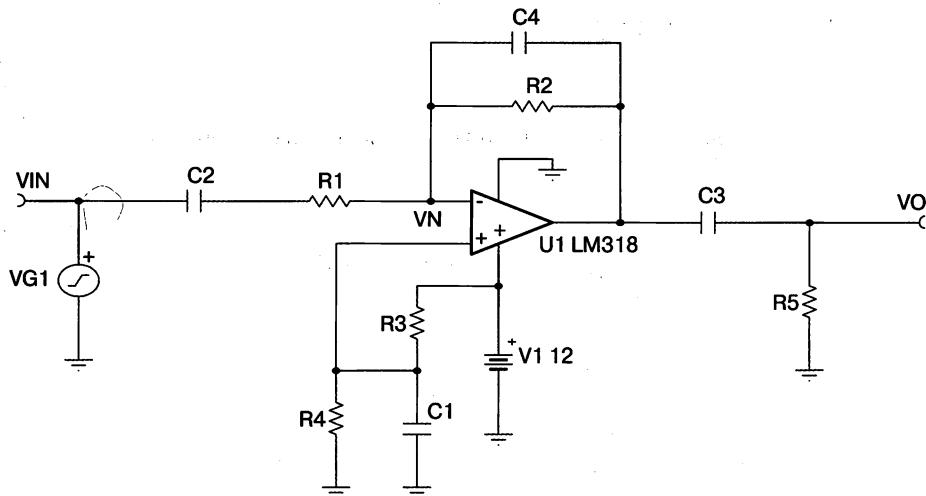


Рис. 8.24. Активный НЧ-фильтр первого порядка

Решение

В качестве примера используем схему на рис. 8.24. Из уравнения (8.23) получаем значение верхней границы частоты излома по уровню -3 дБ:

$$20 \text{ кГц} = \frac{1}{2\pi R_2 C_4}.$$

Из примера проектирования 8.2 возьмем значение сопротивления R_2 , равное 40 кОм. Таким образом,

$$C_4 = \frac{1}{2\pi(40K)(20 \text{ кГц})} = 200 \text{ пФ.}$$

Конечная схема и результаты моделирования приведены на рис. 8.25 и 8.26 соответственно.

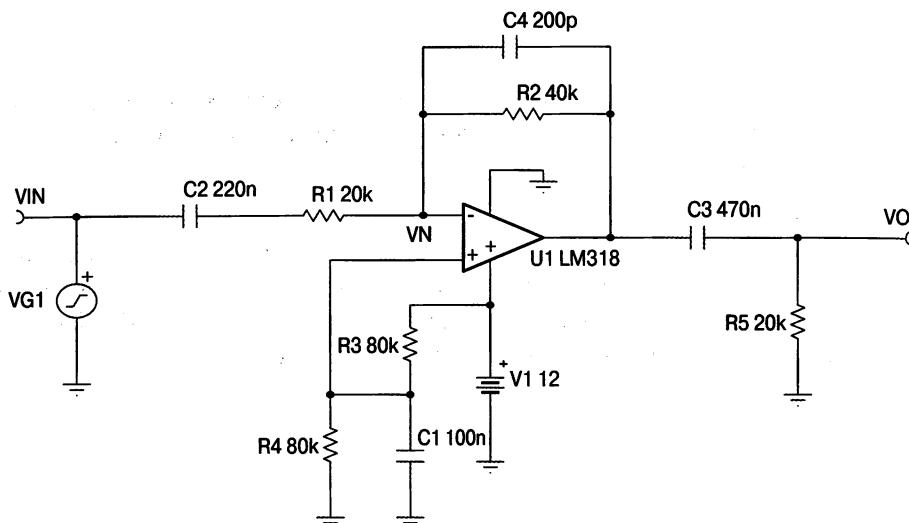


Рис. 8.25. Конечная схема активного НЧ-фильтра первого порядка

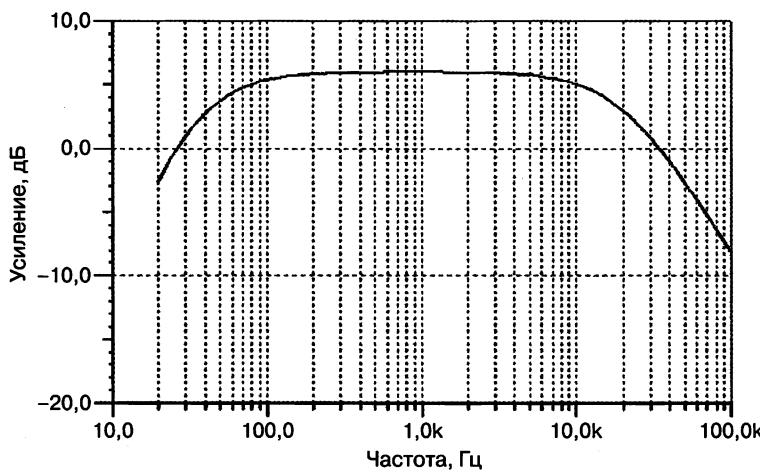


Рис. 8.26. Результат моделирования конечной схемы активного НЧ-фильтра первого порядка

Было получено подтверждение, что частотная характеристика схемы имеет верхнюю границу в 20 кГц. Данная схема фильтрации первого порядка имеет частоту излома 20 кГц по уровню -3 дБ и крутизну 20 дБ на декаду.

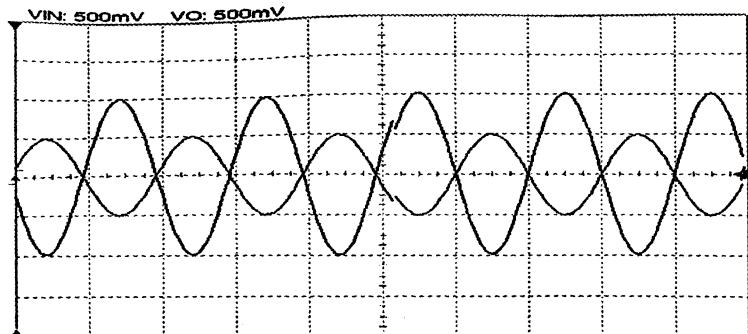


Рис. 8.27. Сравнение формы входного и выходного сигналов

Как было показано ранее, выход инвертирующего НЧ-фильтра сдвинут по фазе относительно входа на 180° . На рис. 8.27 показано смоделированное значение коэффициента усиления, равное двум, и фазовое соотношение входного и выходного сигналов.

Теперь для того чтобы реализовать неинвертирующий НЧ-фильтр первого порядка, возьмем схему неинвертирующего усилителя и добавим в нее конденсатор параллельно резистору R_2 для сужения ширины полосы частот и RC-фильтр на положительном входе операционного усилителя, как показано на рис. 8.28. Операционный усилитель обычно характеризуется высоким значением произведения коэффициента усиления на ширину полосы пропускания и может потерять устойчивость, в случае если ширина полосы частот не ограничена диапазоном рабочих частот. Анализ устойчивости выходит за рамки данной книги, и соответствующую информацию можно получить в [2]. Новая схема показана на рис. 8.28, причем наибольшее влияние на частоту излома по уровню -3 dB имеет резистор R_5 и конденсатор C_5 .

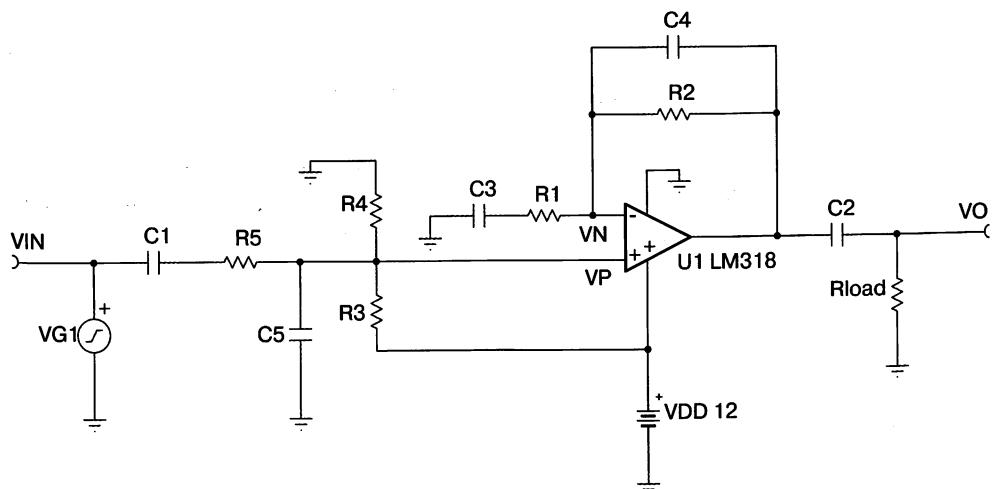


Рис. 8.28. Неинвертирующий НЧ-фильтр первого порядка

$$f_{-3dB} = \frac{1}{2\pi R_5 C_5}. \quad (8.24)$$

При параллельном соединении C_4 с резистором R_2 полоса частот ОУ ограничивается частотой излома по уровню -3 дБ, задаваемой этим RC-фильтром:

$$f_{-3dB} = \frac{1}{2\pi R_2 C_4}. \quad (8.25)$$

Кроме того, величина сопротивления R_5 фильтра должна составлять десятую часть от параллельной комбинации сопротивлений резисторов R_3 и R_4 . Это необходимо для того, чтобы уменьшить влияние делителя напряжения, состоящего из резистора R_5 и параллельного соединения резисторов R_3 и R_4 .

Пример проектирования 8.6

Спроектировать неинвертирующий аудиофильтр первого порядка, имеющий такие же параметры, которые использовались в примере 8.3, но с ограничением верхней полосы частот на 20 кГц. Полученные результаты должны быть проверены моделированием схемы.

Решение

Воспользуемся схемой, приведенной на рис. 8.28. Из уравнения (8.24) верхняя частота по уровню -3 дБ:

$$20 \text{ кГц} = \frac{1}{2\pi R_5 C_5}.$$

Из примера проектирования 8.3 имеем: $R_3 = R_4 = 40 \text{ кОм}$. Таким образом,

$$R_5 = \frac{1}{10} (R_3 // R_4) = \frac{1}{10} \frac{R_3 R_4}{R_3 + R_4} = 2K,$$

$$C_5 = \frac{1}{2\pi(20K)(2 \text{ кГц})} = 0,00398 \text{ мкФ.}$$

Так как максимальное значение верхней частоты составляет 20 кГц, давайте ограничим полосу ОУ на уровне 40 кГц, что в два раза больше полосы сигнала. Это обеспечит достаточный запас по полосе пропускания.

Из уравнения (8.25)

$$40 \text{ кГц} = \frac{1}{2\pi R_2 C_4}.$$

В примере проектирования 8.3 $R_2 = 20 \text{ кОм}$ и

$$C_4 = \frac{1}{2\pi(20K)(40 \text{ кГц})} = 200 \text{ пФ.}$$

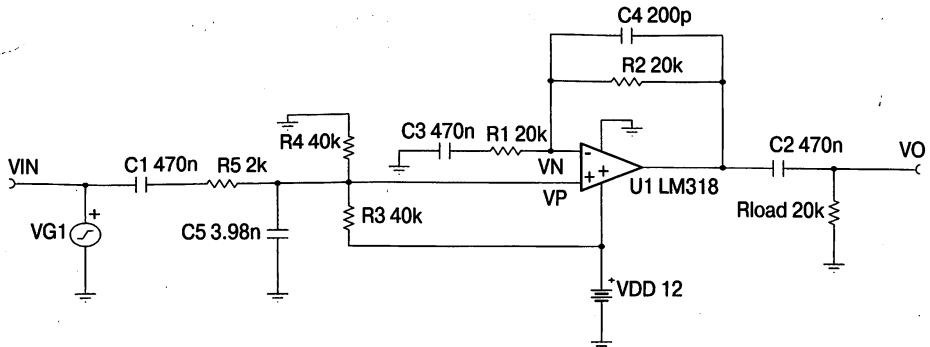


Рис. 8.29. Конечный вид неинвертирующей схемы НЧ-фильтра первого порядка

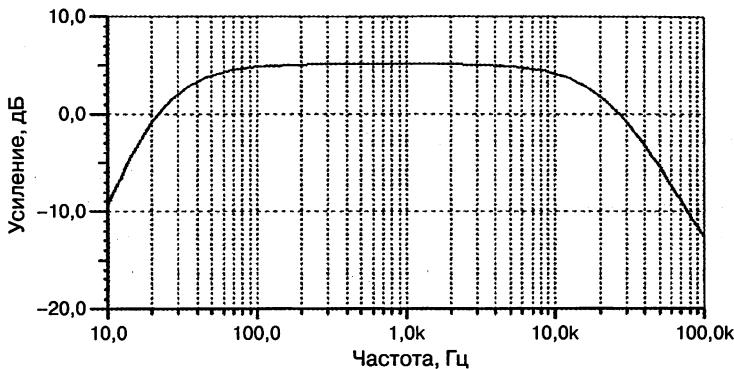


Рис. 8.30. Окончательная частотная характеристика неинвертирующего фильтра первого порядка

Конечная схема и результаты моделирования приведены на рис. 8.20 и 8.30 соответственно. Результат моделирования подтверждает, что верхняя граница частотной характеристики схемы находится на уровне 20 кГц. Это неинвертирующий НЧ-фильтр первого порядка с частотой излома 20 кГц по уровню -3 дБ и крутизной характеристики 20 дБ/декада.

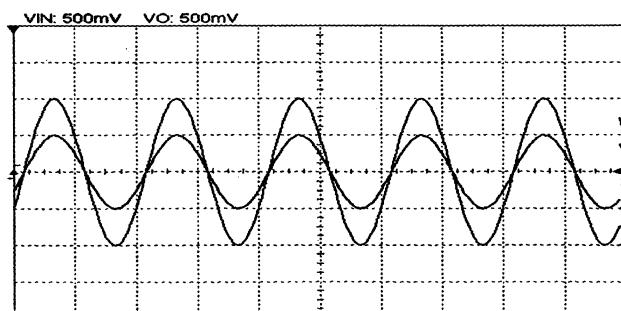


Рис. 8.31. Сравнение формы выходного сигнала с сигналом на неинвертирующем входе

Из рис. 8.31 видно, что коэффициент усиления, полученный при моделировании, равен 2, здесь также показана взаимосвязь между формами входного и выходного сигнала. Результаты моделирования оказались точными и хорошо согласуемыми с расчетными данными.

8.1.7. Проектирование активного фильтра второго порядка

Наилучшей и наиболее популярной топологией НЧ-фильтра второго порядка является схема Саллена–Кея [4]. Существует три различных варианта этой схемы: единичного усиления, с коэффициентом усиления, равным 2, и с коэффициентом усиления более двух. Чем выше значение коэффициента усиления, тем более нестабильна работа схемы, в связи с чем величина общего коэффициента усиления должна быть равна двум или меньше. Если при проектировании требуется большее значение коэффициента усиления, то необходимо использовать еще один ОУ в качестве усилительного каскада для увеличения общего усиления, чем обеспечивается хорошая стабильность работы.

Схема Саллена–Кея с единичным усилением

На рис. 8.32 показан НЧ-фильтр второго порядка с единичным усилением [4]. Значения конденсатора и резистора нормированы к единице и Q , где Q – это параметр, определяющий максимальное (пиковое) усиление (GP) на частоте излома, как показано на рис. 8.33. Выражение для максимума усиления имеет следующий вид:

$$GP = 20 \log_{10} \frac{2Q^2}{\sqrt{4Q^2 - 1}} \text{ для } Q > 0,707. \quad (8.26)$$

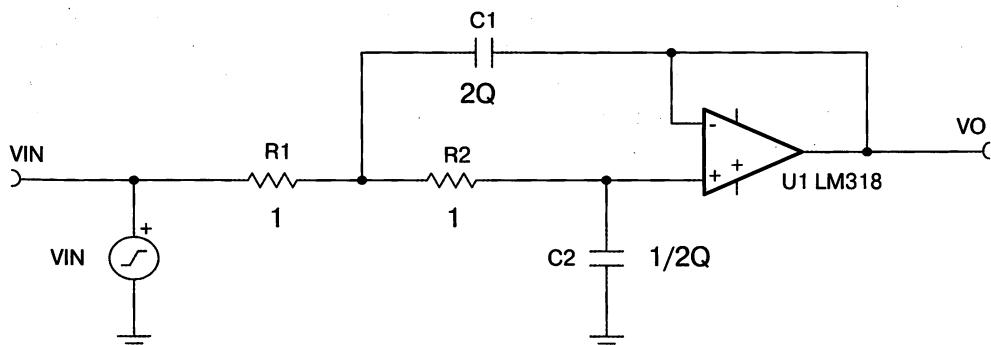


Рис. 8.32. Схема Саллена–Кея с единичным коэффициентом усиления

Значения конденсаторов и резисторов рассчитываются с помощью следующих уравнений:

$$R_{new} = K_m R_{old}, \quad (8.27)$$

где R_{new} – новое сопротивление и R_{old} – нормированное значение сопротивления (см. рис. 8.32);

$$C_{new} = \frac{1}{K_f K_m} C_{old}, \quad (8.28)$$

где K_f – это частота излома в рад/с, $K = 2\pi f$; f – частота излома в Гц.

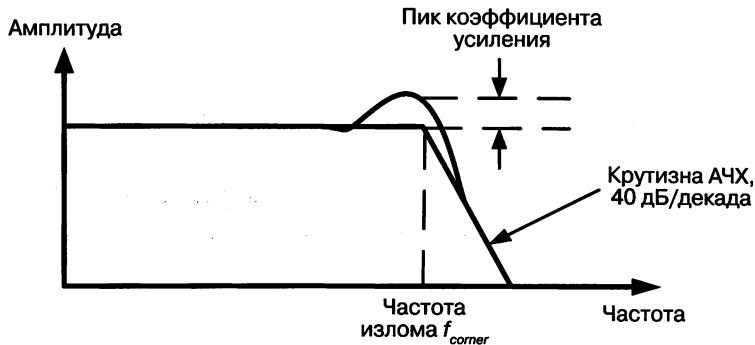


Рис. 8.33. АЧХ схемы Саллена–Кея и пик усиления

Схема Саллена–Кея с коэффициентом усиления, равным 2

Как показано в разделе по неинвертирующим усилителям, в силу равенства сопротивлений R_3 и R_4 (см. рис. 8.34) [4] общий коэффициент усиления схемы составляет 1 плюс величина соотношения R_4/R_3 , то есть 2. Значения всех параметров схемы рассчитываются с помощью тех же методов, что и для схемы Саллена–Кея с коэффициентом усиления 1.

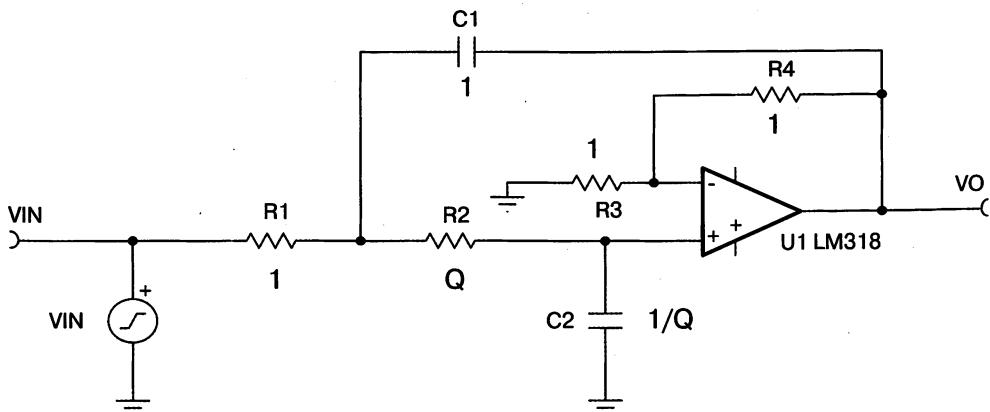


Рис. 8.34. Схема Саллена–Кея с коэффициентом усиления, равным 2

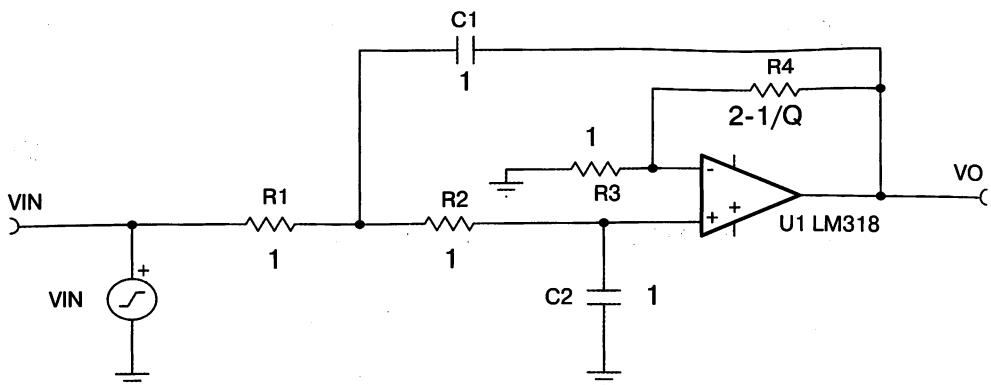


Рис. 8.35. Схема Саллена–Кея с коэффициентом усиления $3 - 1/Q$

Схема Саллена–Кея с коэффициентом усиления, равным $3 - 1/Q$

Общий коэффициент усиления схемы на рис. 8.35 [4] определяется по формуле

$$1 + \frac{R_4}{R_3} = 1 + \frac{2 - 1/Q}{1} = 3 - \frac{1}{Q}. \quad (8.29)$$

Значения всех параметров схемы рассчитываются с помощью тех же методов, что и для схемы Саллена–Кея с единичным коэффициентом усиления.

Пример проектирования 8.7

Спроектировать неинвертирующий НЧ-фильтр Саллена–Кея второго порядка со следующими параметрами:

- Коэффициент усиления равен 2.
- Частота излома 20 кГц.
- Пик коэффициента усиления равен 5 дБ.
- Импеданс выходной нагрузки равен 20 кОм.
- Одиночная шина питания +12 В.
- Необходимо использовать такие же развязывающие входные и выходные конденсаторы, как и в примере 8.3.

Для проверки полученных результатов схема подлежит моделированию [3].

Решение

При коэффициенте усиления 2 используем схему, показанную на рис. 8.34.

При частоте среза, равной 20 кГц

$$K_f = 2\pi f = 2\pi(20 \text{ кГц}) = 125663,7 \text{ рад/с.}$$

Пусть $K_m = 2 \times 10^4$.

В пике усиление равно 4 дБ:

$$4 \text{ dB} = 20 \log_{10} \frac{2Q^2}{\sqrt{4Q^2 - 1}}.$$

Решая, получим значение Q , равное 1,5.

$$R_{new} = K_m R_{old} = 2 \times 10^4 = R_1 = R_3 = R_4.$$

$$R_{2old} = Q = 1,5,$$

$$R_2 = K_m R_{old} = 2 \times 10^4 (1,5) = 30 K.$$

$$C_{1old} = 1,$$

$$C_{1new} \frac{1}{K_f K_m} C_{old} \frac{1}{(125663,7)(2 \times 10^4)} = 398 \text{ пФ.}$$

$$C_{2old} = 1/Q = 0,667,$$

$$C_{2new} \frac{1}{K_f K_m} C_{old} \frac{0,667}{(125663,7)(2 \times 10^4)} = 265 \text{ пФ.}$$

Конденсаторы C_3 , C_5 и C_4 , используемые в конечной схеме, приведенной на рис. 8.36, были взяты из примера 8.3. Делитель напряжения образован из резисторов R_6 и R_7 и предназначен для смещения рабочей точки ОУ на половину величины напряжения источника питания. Выбираемое значение параллельного соединения сопротивлений R_6 и R_7 должно быть в десять раз больше суммы сопротивлений R_1 и R_2 . Это гарантирует, что резисторы смещения не влияют на общий коэффициент усиления.

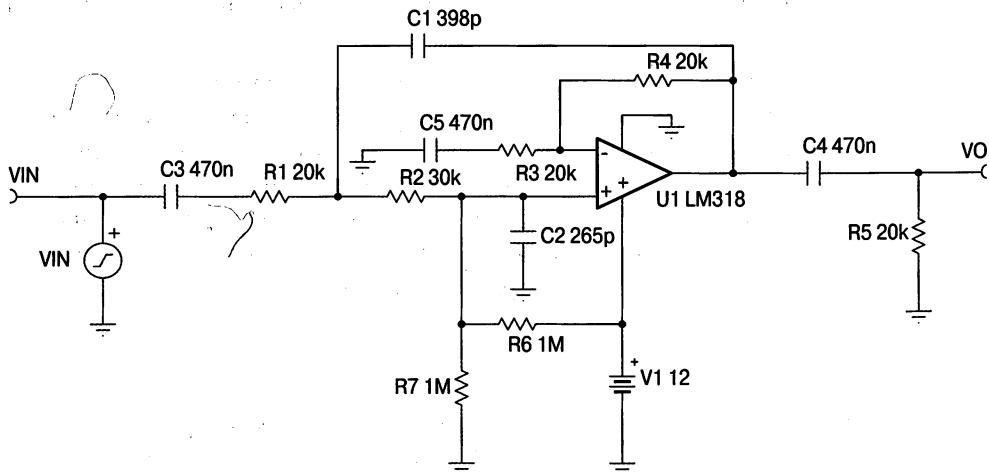


Рис. 8.36. Конечная схема Саллена–Кея с коэффициентом усиления, равным 2

Результаты моделирования приведены на рис. 8.36 и 8.37 и показывают следующее.

- Пик усиления равен 4 дБ.
- Частота излома равна 20 кГц.
- Крутизна характеристики НЧ-фильтра второго порядка равна -40 дБ/декада.

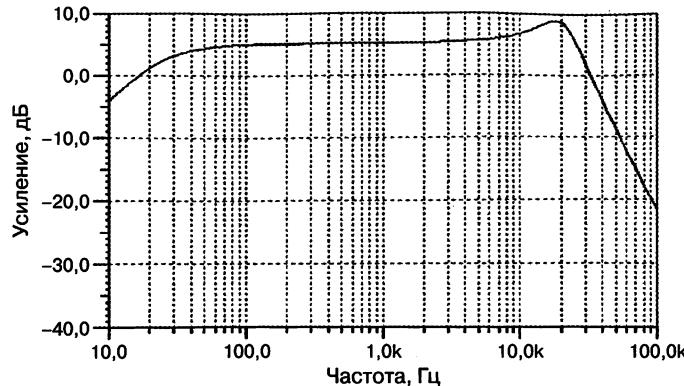


Рис. 8.37. Результат моделирования конечной схемы Саллена–Кея

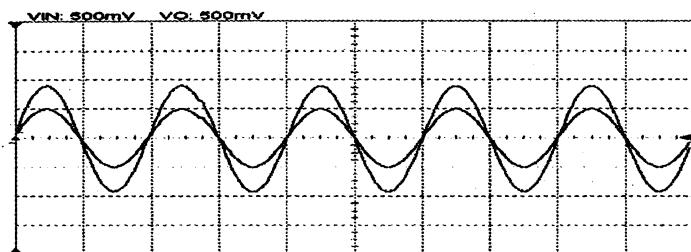


Рис. 8.38. Зависимость выходного сигнала от входного в конечной схеме Саллена–Кея

- Полоса пропускания усиливаемого сигнала равна 1,85 вместо 2. Это обусловлено наличием резисторов смещения R_6 и R_7 , уменьшающих уровень сигнала. Увеличение суммарной величины сопротивлений R_6 и R_7 уменьшает этот эффект, но создает проблемы с отсутствием адекватного тока смещения, необходимого для работы ОУ. Другое решение состоит в уменьшении общего сопротивления резисторов R_1 и R_2 , и, являясь более предпочтительным, требует, однако, полной переработки схемы фильтра.

8.2. Заключение

Как было показано на протяжении всей этой главы, проектирование фильтров характеризуется высокой сложностью и требует анализа схемы с помощью методов имитационного моделирования, как например в [3]. Топология фильтра выбирается на основании следующих критериев.

- Задаемся вопросом: превышает ли значение коэффициента усиления единицу. Если превышает, то необходимо использование активного фильтра. В противном случае можно выбирать между активной или пассивной схемой фильтрации.
- Каким должно быть ослабление сигнала во избежание наложения частот на входе АЦП, и какова должна быть режекция помех дискретизации на выходе ЦАП?

- Важна ли синхронизация входной и выходной фазы? Если да, то возможно использование только неинвертирующего фильтра.
- Сколько шин питания используется в случае активной фильтрации — одна или две? Для обеспечения максимально симметричной формы размаха за счет смещения напряжения в схеме необходимо обратиться к разделам, в которых рассматриваются вопросы организации смещения по постоянному и переменному тока в ОУ.
- Необходимо ли экранирование индуктивностей при пассивной фильтрации? Катушки индуктивности характеризуются повышенным уровнем ВЧ-шумового излучения, в связи с чем могут потребоваться меры по обеспечению их экранирования.

В заключение необходимо отметить, что для ограничения полосы пропускания сигнала в системах ЦОС необходимо применение аналоговых фильтров перед дискретизацией сигнала, обеспечивающее возможность восстановления аналогового выходного сигнала в ЦАП и устранение накладывающихся на него аналоговых помех. Эти фильтры являются критически важными компонентами, и для получения хороших рабочих характеристик должны соблюдаться рассмотренные в этой главе правила проектирования.

Литература

1. Texas Instruments Inc. (1995). Understanding Data Converters, Mixed-Signal Products, SLAA013.
2. Franco Sergio (2002). Design with Operational Amplifiers and Analog Integrated Circuits. McGraw-Hill, New York.
3. Texas Instruments Inc. (2008). Spice-Based Analog Simulation Program. <http://focus.ti.com/docs/toolsw/folders/print/tina-ti.html>.
4. Valkenburg M.E. Van (1982). Analog Filter Design. Holt, Rinehart and Winston, New York.

ГЛАВА 9

ВОПРОСЫ ПРОЕКТИРОВАНИЯ ПОДСИСТЕМ ПАМЯТИ

В настоящее время наиболее уязвимой шиной в системах ЦОС является шина памяти, по которой между ЦП и физическими запоминающими устройствами передается огромный объем сверхскоростных данных. Коммутация данных на этойшине происходит очень быстро. Времена нарастания и спада различных сигналов данных, синхросигналов памяти и управляющих сигналов приближаются к субнаносекундному диапазону. Эти быстрые переходные процессы приводят к возникновению помех и излучения, к падению напряжений источника питания, потере целостности сигнала и рассинхронизации работы ОЗУ. В этой главе рассматриваются методы проектирования подсистем памяти, обеспечивающие минимизацию влияния высокоскоростного распространения цифровых данных.

9.1. Обзор динамической DDR-памяти

В данной главе предполагается, что памятью является динамическая дисковая память (DDR), поскольку при проектировании DDR возникает много проблем, обусловленных тем, что DDR принимает и передает данные по обоим фронтам синхросигнала ОЗУ. Для этого используется чувствительное к шуму аналоговое устройство, называемое системой фазовой автоматической подстройки частоты по задержке (DLL). В этом случае внешние и внутренние помехи могут вызвать чрезмерный джиттер в системе DLL, который приведет к возникновению ошибок памяти.

В табл. 9.1 приведены три типа динамической памяти: DDR1, DDR2 и DDR для мобильных устройств (mDDR).

Таблица 9.1. Обзор динамической DDR памяти

Параметр	DDR1	DDR2	mDDR
Тактовая частота	До 200 МГц	До 400 МГц	До 200 МГц
Потребляемая мощность	Высокая	Умеренная, динамическая мощность на 40% ниже	Низкая (популярна в мобильных устройствах)
Разностная частота синхросигналов	Да	Да	Да
Разностный сигнал стробирования	Нет	Да (по заказу)	Нет
Внешнее опорное напряжение V_{REF}	Да, $0,49 \times V_{dd}$ мин., $0,51 \times V_{dd}$ макс.	Да, $0,49 \times V_{dd}$ мин., $0,51 \times V_{dd}$ макс	Нет
Система DLL для синхронизации разностного сигнала и разностного сигнала стробирования	Да	Да	Нет

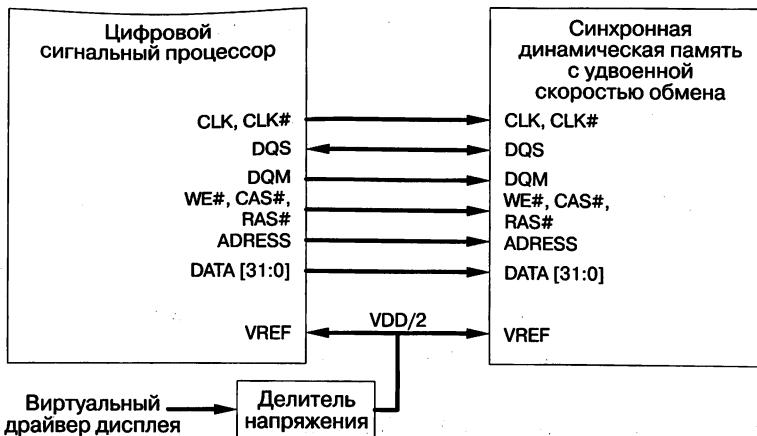


Рис. 9.1. Интерфейс динамической памяти

На рис. 9.1 показан главный интерфейс системы ЦОС и динамической памяти, а определение сигналов показано в табл. 9.2.

Таблица 9.2. Описание сигналов динамической памяти

CLK	Синхросигнал памяти
CLK#	Инвертированный синхросигнал памяти
DQS	Строб данных: двунаправленный сигнал; выходной сигнал ЦСП для записи и считывания входного сигнала из памяти
DQM	Маска данных: входные данные маскируются при высоком уровне DQM наряду с входными данными при обращении на выполнение операции записи
WE#	Разрешение записи по низкому уровню активного сигнала
CAS#, RAS#	Стробы адреса строки и столбца с низким уровнем возбуждения
VREF	Опорное напряжение: составляет половину величины напряжения источника питания
ADDRESS	Адресная шина: обеспечивает адрес строки для команд активации и адрес столбца для команд считывания/записи.
DATA [32:0]	Двунаправленная 32-разрядная шина данных

9.1.1. Цикл записи динамической памяти

На рис. 9.2 приведен цикл записи памяти, где D0 – самый младший значащий разряд данных; DQS – строб данных. Передача данных осуществляется по обоим фронтам строба, фаза которого, как правило, сдвинута относительно первого пакета данных на 90 градусов. На рис. 9.3 дано осциллографическое изображение работы шины данных.

9.1.2. Цикл считывания динамической памяти

На рис. 9.4 изображен цикл считывания памяти, где D0 – самый младший значащий разряд данных, DQS – строб данных. Передача данных происходит по обоим фронтам строба данных, который синхронизирован с D0. При осуществлении цикла считывания устройство памяти генерирует строб данных и одновременно приводит в действие шину данных.

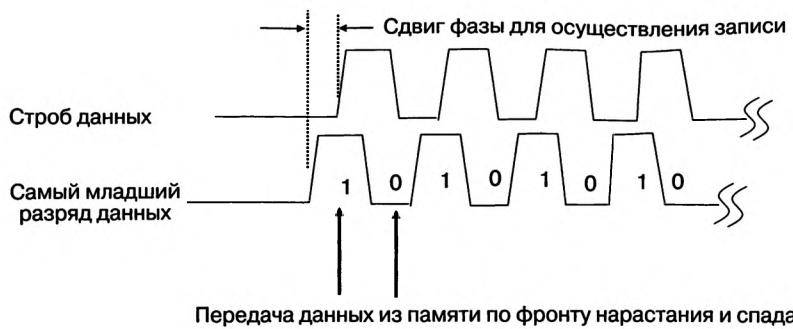


Рис. 9.2. Цикл записи динамической памяти

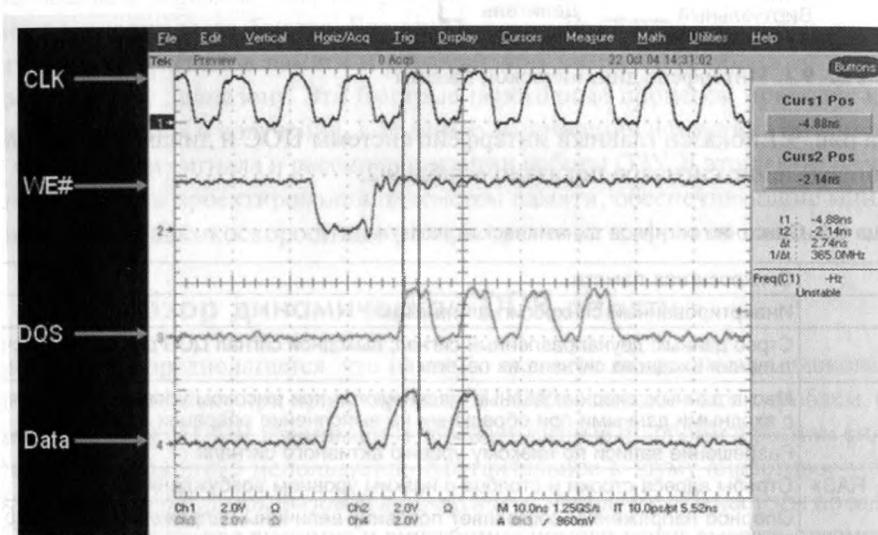


Рис. 9.3. Осциллографма цикла записи захваченной динамической памяти

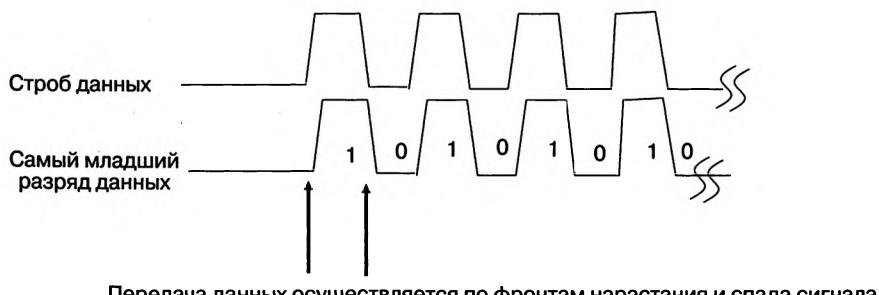


Рис. 9.4. Цикл записи динамической памяти

9.2. Целостность сигнала динамической памяти

Как было показано во второй и третьей главах, эффекты в линиях передачи и перекрестные помехи являются следствием неудовлетворительного конструкторского

решения по обеспечению целостности сигнала. Вопрос синхронизации памяти является очень важным, поскольку чрезмерный выход за установленные пределы (сверху и снизу) и внезапные кратковременные импульсные помехи могут вызвать ложные срабатывания устройства памяти и возникновение в нем ошибок записи и считывания. Контроллер динамической памяти является наиболее уязвимым звеном, так как в основе его работы находится чувствительная к помехам аналоговая система, такая как система ФАПЧ, обеспечивающая синхронизацию и задержку стробов данных, поступающих для считывания от внешних устройств памяти.

На рис. 9.5, 9.6 и 9.7 [2] приведены данные моделирования хорошей, плохой и наихудшей реализаций целостности сигнала соответственно. Плохой вариант на рис. 9.6 характеризуется наличием всплеска (кратковременной импульсной помехи) на пороге переключения, что может привести к генерации ложного синхросигнала; система может принять этот всплеск за переход между высоким и низким уровнем сигнала наподобие входного синхросигнала и среагировать на него.

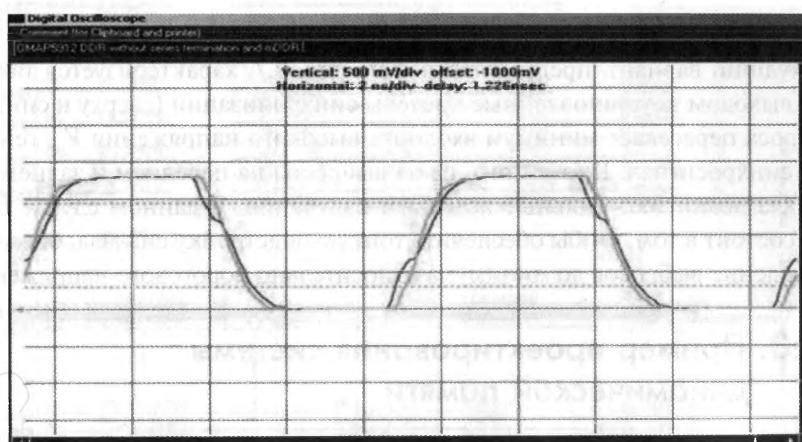


Рис. 9.5. Хорошая форма синхросигнала динамической памяти

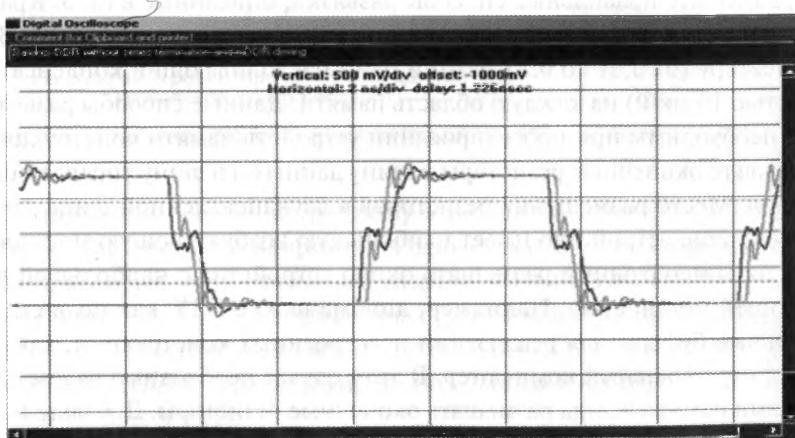


Рис. 9.6. Плохая форма синхросигнала динамической памяти

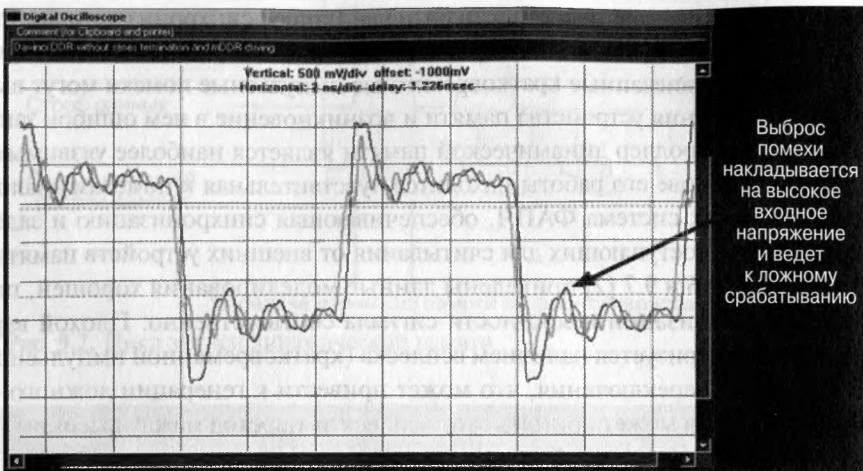


Рис. 9.7. Синхросигнал динамической памяти с сильным выбросом по фронту

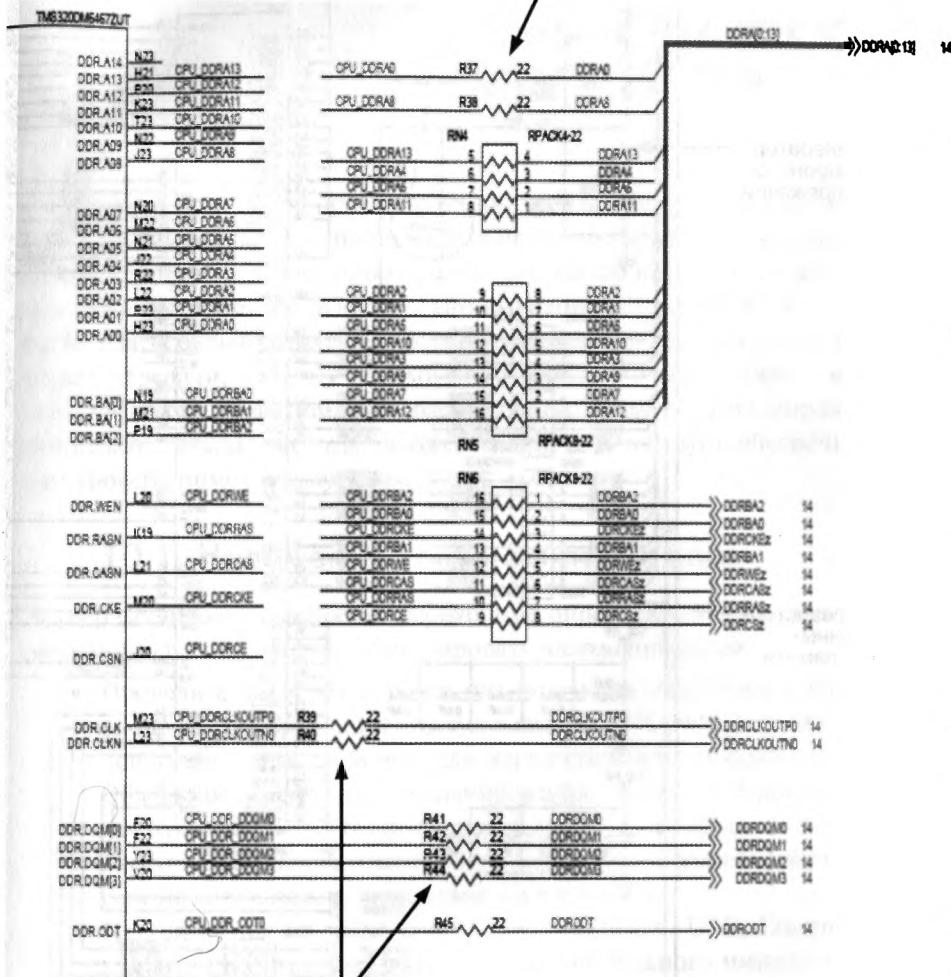
Наихудший вариант, представленный на рис. 9.7, характеризуется таким огромным выходом за установленные пределы синхронизации (сверху и снизу), что пик выброса пересекает минимум входного высокого напряжения V_{ih} , генерируя ложный синхросигнал. Кроме того, из-за выбросов на переднем и заднем фронтах сигнала возникают сильные помехи и излучения. В данном случае главное правило состоит в том, чтобы обеспечить тонкую подстройку сигнала, обеспечивающую сведение выбросов до минимума относительно порогового напряжения V_{ih} .

9.3. Пример проектирования системы динамической памяти

Далее приводятся правила проектирования, обеспечивающие получение хорошей целостности сигнала.

- Применяйте правильные способы развязки, описанные в гл. 5. Крайне рекомендуется на каждый вывод питания ОЗУ выделять по одному ВЧ-конденсатору (от 0,01 до 0,22 мкФ) и один накапливающий конденсатор (емкостью 10 мкФ) на каждую область памяти. Данные способы развязки также необходимы при проектировании устройств памяти конструкций.
- Добавьте оконечные резисторы в шину данных и в шину управляющих сигналов. Место размещения резисторов в двунаправленнойшине зависит от того, какое устройство имеет наибольшую возбуждающую мощность. Резисторы необходимо размещать около устройства с наибольшей возбуждающей мощностью. Например, динамические ОЗУ, как правило, имеют сильные буферы для реализации невстроенных конструкций, как, например, персональный компьютер. В этом случае необходимо рядом с устройствами памяти всегда размещать оконечные резисторы. Добавьте нагрузочные резисторы на выход прибора, возбуждающего двунаправленную шину. См. примеры конструкций на рис. 9.8 [3] и 9.9.

Нагрузочные резисторы в адресной шине



Нагрузочные резисторы для масок данных
и устройств синхронизации

Рис. 9.8. Проектное решение динамической памяти для системы ЦОС

- Изолируйте и обеспечьте развязку выводов питания схемы DLL и выводов подачи опорного напряжения. Для схемы DLL воспользуйтесь правилами, которые были описаны в разделе, посвященном ФАПЧ в гл. 6. Для получения опорного напряжения V_{REF} воспользуйтесь делителем напряжения для деления напряжения от источника питания VDD, требуемого системой ЦОС, и устройствами памяти. Пример проектного решения приведен на рис. 9.9 [1].

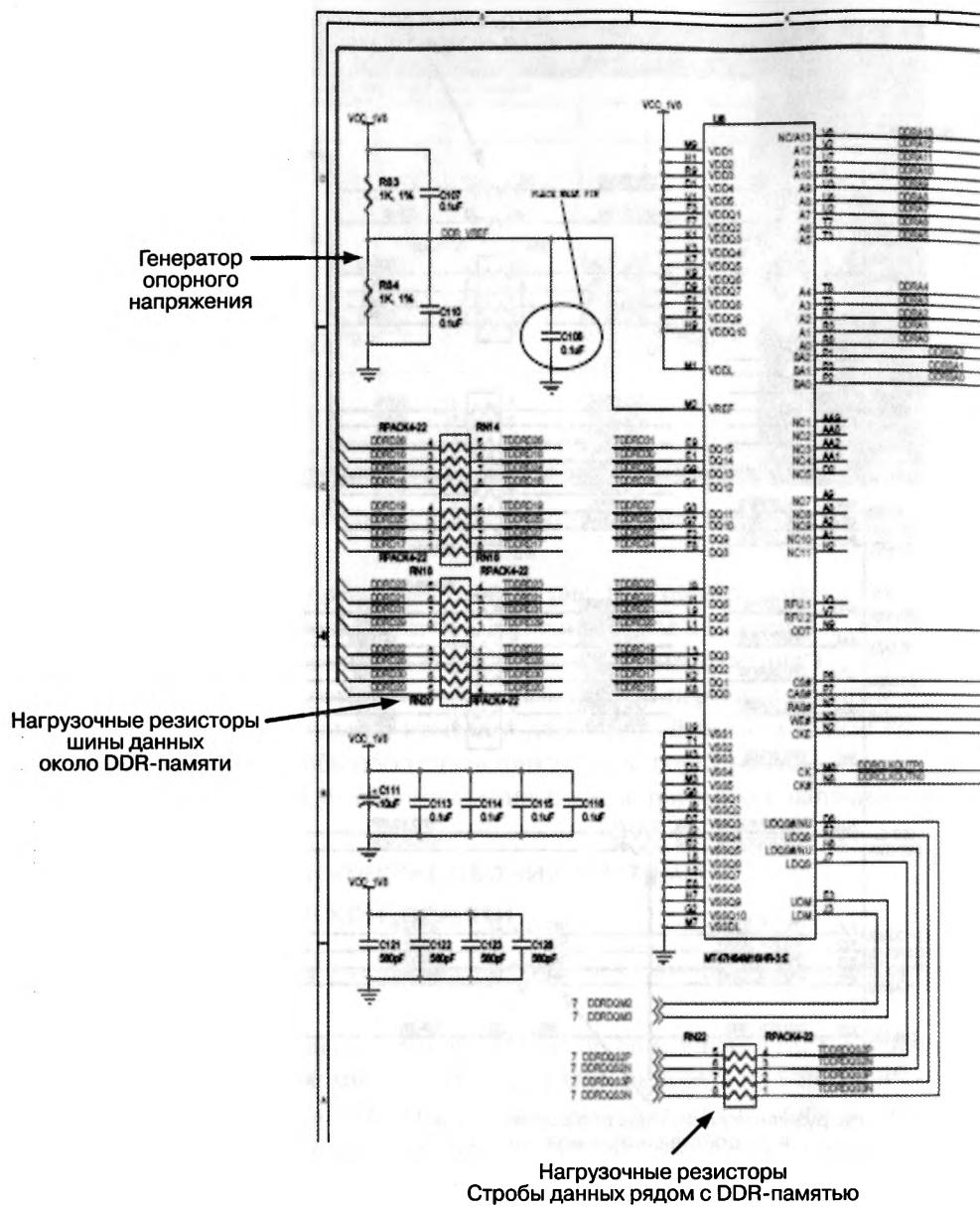


Рис. 9.9. Пример проектного решения DDR-интерфейса динамической памяти

Литература

1. Micron (2009). DDR2 SDRAM 1Gb: x4, x8, x16 DDR SDRAM. <http://download.micron.com/pdf/datasheets/dram/ddr2/1GbDDR2.pdf>.
2. Mentor Graphics (2004). Hyperlynx Signal Integrity Simulation software. <http://www.mentor.com/products/pcb-system-design/circuitsimulation/hyperlynx-signal-integrity/>.
3. Texas Instruments Inc. (2007). TMS320DM6467 Digital Media System-on-Chip, SPRS403F.

ГЛАВА 10

ПЛАНИРОВКА ТОПОЛОГИИ ПЕЧАТНОЙ ПЛАТЫ

Следующий этап после проектирования всех цепей состоит в планировке топологии печатной платы. С точки зрения процесса разработки этот этап очень критичен потому, что эффективность работы схем фильтрации зависит от места размещения компонентов относительно выводов системы ЦОС. Кроме того, топология платы сильно влияет на уровень помех, перекрестных помех и воздействия линий передачи, поэтому оптимизация топологии обеспечивает минимизацию этих эффектов. В данной главе рассматриваются методы планирования топологии печатных плат и методы наложения плат друг на друга, обеспечивающие низкий уровень помех и излучения.

10.1. Наложение слоев печатных плат

Во-первых, проектировщикам необходимо определить минимальное число слоев печатной платы и затем конфигурировать наложение слоев.

- Проведите эксперименты по планировке и обратитесь к спецификациям опорных конструкций и корпусов систем ЦОС, чтобы отыскать минимальное число слоев, требуемое для маршрутизации сигналов от системы ЦОС. Обычно рекомендации по планированию платы DDR диктуют число слоев печатной платы, чтобы позволить вывести все сигналы из системы ЦОС.
- Рассмотрите необходимость экранирования высокоскоростных сигналов, действующих между заземлением и питанием.
- Используются ли такие шины, как, например, USB, Ethernet и Rapid IO, для которых характеристики дифференциального импеданса должны находиться в узких границах? Если это так, то в таком случае для контроля дифференциального импеданса этих шин разработчикам надо следовать промышленным стандартам.
- Необходимо ли при производстве ПП придерживаться определенных значений ширины дорожек и зазоров? Это определяет, может или нет дорожка быть маршрутизирована между шариковыми выводами небольшого BGA с небольшим шагом. Для хорошей целостности сигнала с минимальными потерями на поверхностный эффект ширина дорожек поддерживается между 4 и 12 мил. Ширина дорожки и зазора обычно составляет по 5 мил.
- Достаточно ли одной плоскости питания и одной плоскости заземления? Необходимо ли в системе ЦОС использование платы с управляемым импедансом? Это дороже, но дает возможность оптимизации платы с точки зрения целостности сигнала.

Смежные слои питания и заземления

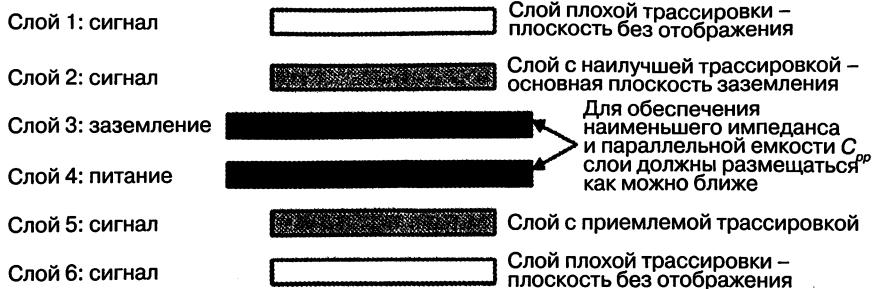


Рис. 10.1. Наложение смежных слоев питания и заземления

Обычно используются две топологии наложения печатной платы: со смежным и несмежным питанием по отношению к плоскости заземления. Рис. 10.1 [1] показывает, возможно или нет проделать это с каждым слоем, когда конструкция реализуется на шестислойной печатной плате, для топологии смежного питания и заземления.

Значение параллельной емкости C_{pp} между плоскостью питания и заземления рассчитывается как

$$C_{pp} = k \frac{\epsilon_r A}{d}, \quad (10.1)$$

где $k = 0,2249$ дюйма, или $0,884$ см, ϵ_r – диэлектрическая постоянная, равная от $4,1$ до $4,7$ для ПП типа FR4, A – площадь плоскостей питания и заземления, d – расстояние между плоскостями питания и заземления.

- Как видно из уравнения для емкости C_{pp} , емкость платы определяется расстоянием d между плоскостями питания и заземления. Уменьшение расстояния ведет к увеличению емкости и также уменьшает высокочастотный импеданс. Ограничивающим фактором является величина минимально возможного расстояния между «упаковываемыми» слоями без потери качества и надежности конструкции. Для понимания минимальных требований по расстоянию между слоями обратитесь к спецификации производителя ПП.
- Обеспечьте трассировку высокоскоростных сигналов на плоскостях рядом с плоскостями питания и заземления. По возможности обеспечьте трассировку высокоскоростных сигналов рядом с плоскостью заземления. Если это невозможно, обеспечьте их трассировку рядом с плоскостью питания.
- Наилучшим слоем для трассировки на рис. 10.1 является слой 2, так как он находится рядом с плоскостью заземления. Это обеспечивает оптимальные пути возврата тока, что способствует уменьшению излучения, и является причиной, по которой рекомендуется, чтобы смежные топологии питания и заземления для систем ЦОС работали на очень высокой частоте.
- Смежную топологию питания и заземления невозможно использовать в таких системах ЦОС, для трассировки сигналов которых к интерфейсам с другими схемами необходимо осуществлять многоуровневую маршрутизацию.

Несмежные плоскости питания и заземления

Слой 1: сигнальный		Приемлемый слой трассировки
Слой 2: заземление		Повышенная мощность и более высокий импеданс земли
Слой 3: сигнальный		Наилучший слой трассировки
Слой 4: сигнальный		Приемлемый слой трассировки
Слой 5: питания		Повышенная мощность и более высокий импеданс земли
Слой 6: сигнальный		Приемлемый слой трассировки

Рис. 10.2. Наложение ПП с несмежными слоями питания и заземления

На рис. 10.2 [1] показано типичное наложение ПП с несмежной топологией питания и заземления. Плоскости питания и заземления размещены в слое 5 и 2 соответственно. Слой 3 лучше других подходит для маршрутизации высокоскоростных дорожек, в то время как слой 1, слой 4 и слой 6 являются приемлемыми. Как видно из рисунка, каждый из слоев трассировки находится рядом либо с плоскостью заземления, либо с плоскостью питания. Слой 3 является наиболее предпочтительным, так как он находится не только рядом с плоскостью питания, но также защищается находящейся под ней плоскостью питания. Такая схема лучше всего подходит для систем ЦОС со сложной трассировкой, работающих на не очень высоких частотах. Следует иметь в виду, что емкость платы приобретает большое значение для систем с рабочей частотой выше 300 МГц [2].

Ниже приведены правила проектирования стека ПП с несмежной топологией.

- Для несмежной топологии емкость ПП, как видно из уравнения для емкости C_{pp} , является низкой, а импеданс платы между плоскостями питания и заземления – высоким. Это диаметрально противоположно тому, что требуется системам для понижения уровня помех и электромагнитного излучения.
- При такой топологии необходимо большее число развязывающих ВЧ-конденсаторов для компенсации влияния из-за характеристик платы.

10.2. Микрополосковая и полосковая линии передачи

В табл. 10.1 приведены преимущества и недостатки двух главных технологий трассировки сигнала. Микрополосковая технология представлена на рис. 10.3, где H – высота, W – ширина сигнальной дорожки, W_1 – ширина, включающая внешнюю кромку, T – толщина дорожки и ϵ_r – диэлектрическая постоянная. Полосковая линия показана на рис. 10.4.

Таблица 10.1. Сравнение микрополосковой и полосковой линий

	Микрополосковая топология	Топология полосковой линии
1. Количество слоев ПП	Отсутствие особых требований	Трассировка должна проходить между двумя плоскостями заземления, что дороже
2. Трассируемость	Легкая, причем осуществима с минимальным количеством сквозных отверстий	Сложно осуществить с минимальным количеством слоев ПП. Кроме того, необходимы сквозные отверстия, наличие которых ведет к ухудшению качества сигнала
3. Качество сигнала	Приемлемое	Очень хорошее
4. Электромагнитное излучение	Имеет приемлемый уровень, но плоскость отображения должна находиться непосредственно под слоем трассировки	Обеспечивает очень хорошее экранирование высокоскоростных сигналов, проходящих между двумя плоскостями

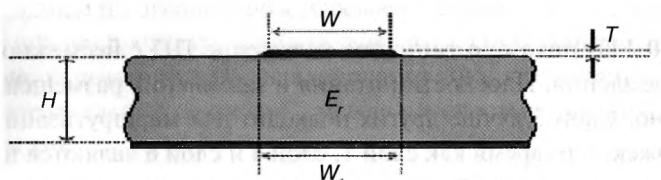


Рис. 10.3. Микрополосковая топология

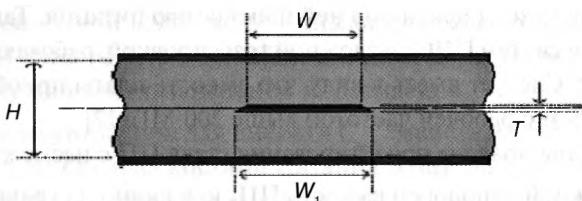


Рис. 10.4. Топология полосковой линии

Разработчики обычно находят компромиссные решения за счет использования обеих топологий, что обеспечивает трассировку критических сигналов между плоскостями питания и заземления.

10.3. Плоскость изображения

Понятие плоскости изображения, рассмотренное в работе [3], определяется как имеющее потенциал плоскости заземления непосредственно под слоем трассировки сигнала. Это обеспечивает экранирующий слой, который значительно уменьшает уровни излучения, как показано на рис. 10.6. Фактически, как показано на рис. 10.5, до установки плоскости изображения, вставленной в набор ПП, система не могла обеспечить защиту от электромагнитного излучения.

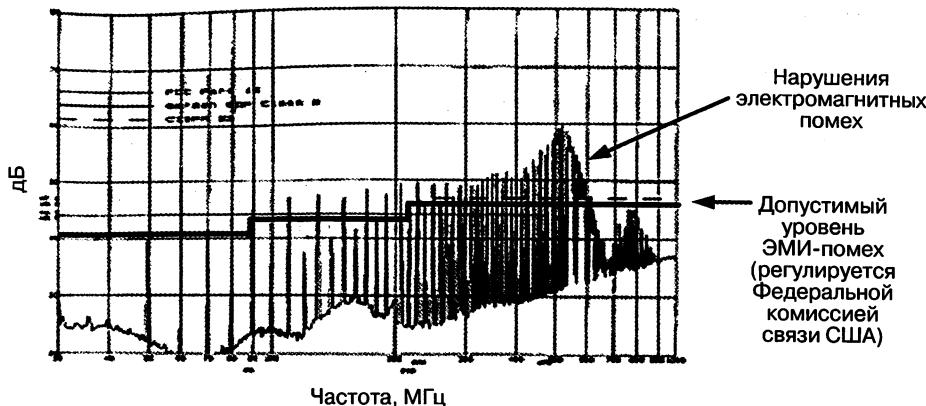


Рис. 10.5. Электромагнитное излучение в ПП без использования плоскости изображения

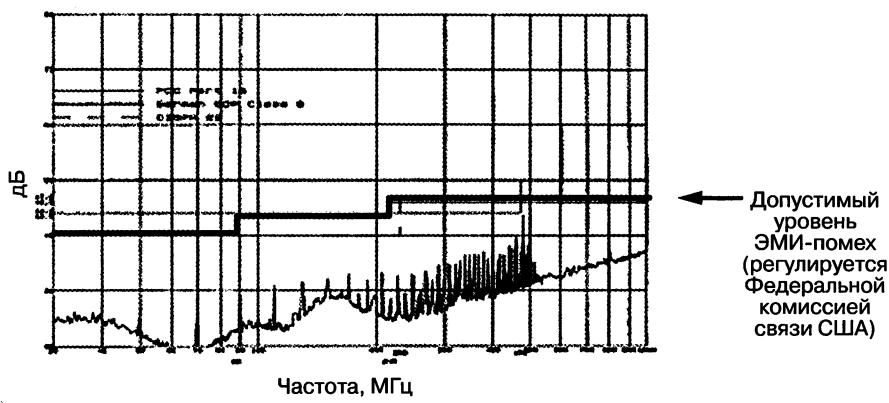


Рис. 10.6. Электромагнитное излучение, создаваемое ПП при использовании плоскости изображения

10.4. Заключение

Главными источниками ЭМИ являются трассировка ПП и ее стек (наложение слоев), и бороться с ними проектировщикам необходимо, используя правильные методы. В качестве примера можно привести использование плоскости изображения, то есть плоскости заземления, размещаемой рядом со слоем трассировки, что обеспечивает низкую самоиндукцию обратных токов для высокоскоростных сигналов. Плоскость изображения обеспечивает уменьшение площади токовых контуров и минимизацию разницы потенциалов на плоскости заземления. Сравнение уровня ЭМИ без и с использованием плоскости изображения приведены как результаты экспериментов в работе [3]. Они демонстрируют, что уровень ЭМИ при использовании ПП с плоскостью изображения снизился на 15 дБ во всем спектре частот.

Литература

1. Montrose Mark (2000). Printed Circuit Board Design Techniques for EMC Compliance. The Institute of Electrical and Electronics Engineers, New York.
2. Texas Instruments Inc. (2000). Design Guidelines: Integrated Circuit Design For Reduced EMI. Application Note.
3. Montrose Mark (1996). Analysis on the Effectiveness of Image Planes within a Printed Circuit Board. The Institute of Electrical and Electronics Engineers.

ГЛАВА II

ЭЛЕКТРОМАГНИТНЫЕ ПОМЕХИ (ЭМИ)

Электромагнитное излучение в быстродействующих системах ЦОС обусловлено токами и напряжениями быстрой коммутации при прохождении сигналов по дорожкам печатной платы (ПП). С увеличением быстродействия системы ЦОС дорожки ПП начинают приобретать свойства более эффективных антенн, и эти антенны излучают нежелательные сигналы, которые взаимодействуют с расположеннымными рядом цепями и системами. В этом разделе рассматриваются различные способы проектирования, обеспечивающие низкий уровень ЭМИ, и обнаружения ключевых причин возникновения проблем с ЭМИ. Рассмотрение ЭМИ осуществляется только в контексте проектирования электрической части, хотя для снижения электромагнитного излучения до приемлемого уровня могут использоваться соответствующие меры, включая экранирование, кабелирование, разводку и прочие конструкторские «ухищрения». В целом внесение изменений в механическую часть – слишком дорогое удовольствие с точки зрения массового производства. Более того, с увеличением быстродействия системы ЦОС может возникнуть необходимость в перепроектировании механической части.

11.1. Обзор части 15В правил Федеральной комиссии связи (ФКС)

Как показано на рис. 11.1, во избежание паразитного электромагнитного взаимодействия между системами ФКС устанавливает максимально допустимые пределы ЭМИ на коммерческие и бытовые изделия в частях 15А и 15В [1] своих регламентов соответственно.

Ниже приведен перечень наиболее распространенных источников ЭМИ в быстродействующих системах ЦОС:

- быстро переключающиеся цифровые сигналы, такие как генераторы синхросигналов, шины памяти, импульсные источники питания;
- большие контуры обратного тока;
- отсутствие адекватной схемы развязки источника питания вокруг систем ЦОС большого размера;
- линии передачи;
- топология и пакетирование ПП, отсутствие плоскостей питания и заземления;
- случайные колебания в схеме.

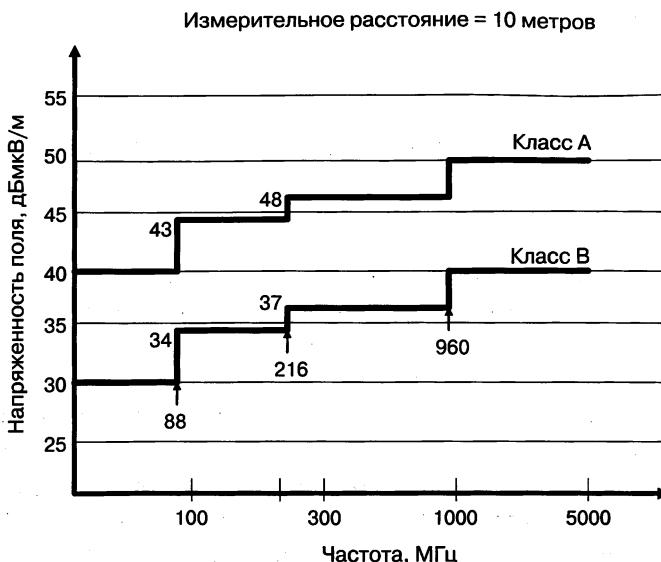


Рис. 11.1. Предельные уровни ЭМИ, допускаемые ФСК

11.2. Основы теории ЭМИ

Наличие ЭМИ обусловлено пятью причинами, как-то: прохождение цифровых сигналов по дорожкам, наличие областей контуров обратного тока, неудовлетворительная фильтрация источников питания или их развязка, эффекты в линиях передачи, отсутствие плоскостей питания и заземления.

Существует два режима излучения – дифференциальный и обычный. Для реализации эффективной схемы, обеспечивающей смягчение проблемы излучения, инженерам необходимо понимать различия между двумя его режимами. Все электрические токи в системах ЦОС идут от источника в направлении нагрузки и возвращаются обратно к первоначальному источнику. Как показано на рис. 11.2 [4], этот механизм вырабатывает петлю тока, которая создает дифференциальный режим излучения.

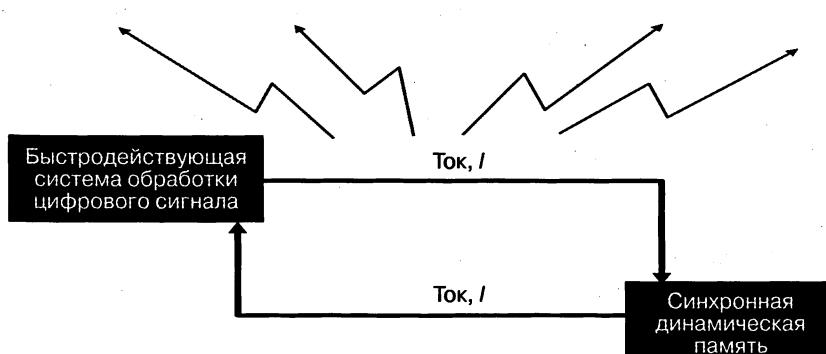


Рис. 11.2. Различные режимы излучения

Дифференциальный режим излучения напрямую связан с длиной сигнальной дорожки, током возбуждения и рабочей частотой. Напряженность электрического поля, обусловленного дифференциальным режимом излучения, определяется с помощью выражения

$$E = 87,6 \times 10^{-16} [f^2 A L], \quad (11.1)$$

где f – рабочая частота; A – площадь токового контура, созданного длиной дорожки и стеком ПП; I – источник, возбуждающий ток.

Обычный режим излучения обусловлен падением напряжения между двумя точками на плоскости заземления. Обычно излучение идет из кабелей, соединенных с платой или шасси.

Теоретически к источнику должен возвращаться весь генерируемый им ток, хотя в реальности его небольшое количество до того, как вернуться к источнику, распределяется по всей плоскости. Этот ток отвечает за разбалансировку потенциала земли и является причиной обычного режима излучения, как показано на рис. 11.3 [4].

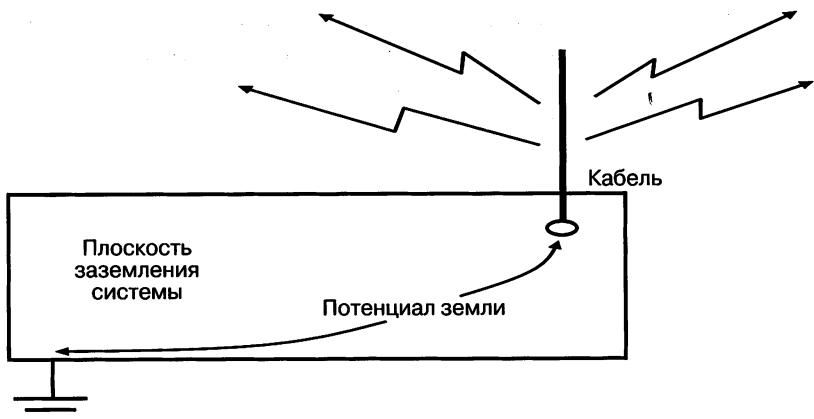


Рис. 11.3. Обычный режим излучения

Электрическое поле, создаваемое в обычном режиме излучения, напрямую связано с частотой тока, распространяющегося по кабелю, с длиной кабеля и с током возбуждения в кабеле. Уравнения для расчета напряженности электрического поля обычного режима в открытом поле можно записать в таком виде:

$$E = 4,2 \times 10^{-7} [f L I], \quad (11.2)$$

где f – частота; L – длина кабеля в метрах; I – ток источника питания.

Взаимозависимость обычного и дифференциального режимов излучения для заданного сигнала показана на рис. 11.4 [4]. В целом дифференциальный режим излучения доминирует при высокочастотном спектре, а в обычном режиме большее количество энергии излучается вблизи от рабочей частоты.



Рис. 11.4. Взаимосвязь между обычным и дифференциальными режимами излучения

11.3. Цифровые сигналы

Цифровой сигнал или сигнал прямоугольной формы состоят из наложенных друг на друга последовательностей синусоидальных и косинусоидальных сигналов. В частотной области прямоугольный сигнал состоит из большого числа высокочастотных гармонических составляющих, причем величина излучаемой гармонической энергии напрямую зависит от времени нарастания сигнала и от ширины его импульса, как показано на рис. 11.5.

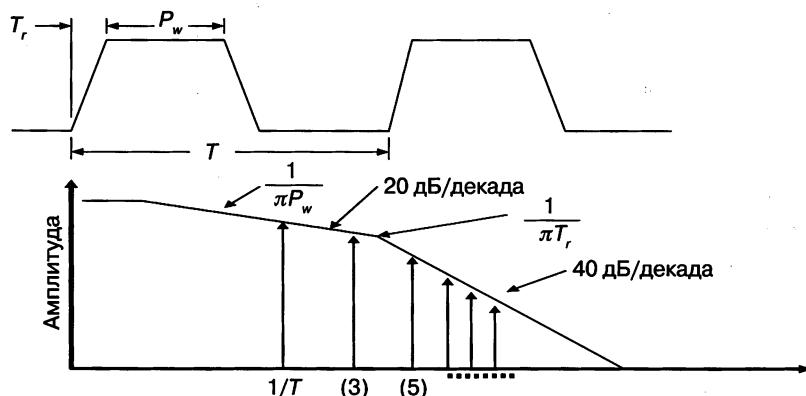


Рис. 11.5. Спектр частот сигнала прямоугольной формы

На рис. 11.5 с учетом 50% коэффициента заполнения сигнала представлены только нечетные гармоники, причем налицо медленное уменьшение амплитуды с увеличением частоты. Первая и вторая полюсные частоты (частоты излома) соответственно определяются по формулам, приведенным ниже:

$$f_{-3dB} = \frac{1}{\pi P_w}, \quad (11.3)$$

$$f_{-3dB} = \frac{1}{\pi T_r}. \quad (11.4)$$

P_w и T_r – ширина и время нарастания сигнала соответственно. Следовательно, увеличение времени нарастания способствует ослаблению гармоник, которое ведет к более низкому излучению. Этот метод не всегда практичен, так как меньшая скорость нарастания уменьшает интервал синхронизации, что может привести к нарушению требований, предъявляемых к таким техническим параметрам, как время входления в режимы установки и удержания.

Наилучший способ минимизации электромагнитных помех, создаваемых прохождением цифровых сигналов, заключается в том, чтобы обеспечить наименьшую возможную длину дорожек. Инженерам неплохо было бы ввести в практику проверку наличия у дорожек антенных свойств, чтобы понять, являются ли они эффективными антеннами или нет. Считается, что длина дорожки должна составлять менее $\lambda/20$ от длины волны согласно уравнению ниже:

$$\max_trace_length = \frac{\lambda}{20} = \frac{c}{20f}, \quad (11.5)$$

где c – скорость света 3×10^8 м/с; f – частота.

Например, дорожка длиной 1,18 дюйма превращается в эффективный излучатель при передаче сигнала на частоте 500 МГц, когда он возбуждается 5-й гармоникой синхросигнала с частотой 100 МГц, широко распространенной в современных системах ЦОС.

11.4. Токовые контуры

Так как главными источниками электромагнитных помех являются токовые контуры, разработчикам очень важно знать пути прохождения обратных токов в высокоскоростных и низкоскоростных возвратных цепях, что необходимо для решения задачи оптимизации конструкции, направленной на уменьшение площадей контуров. На рис. 11.6 показаны два вероятных пути прохождения обратного тока от точки А к точке В; путь возврата высокоскоростного тока (> 10 МГц) находится непосредственно под сигнальной дорожкой, а низкоскоростного – по наименее излучающему пути к источнику тока.

Как показано на рис. 11.7 [6], от пути прохождения обратного тока зависит площадь образуемого им контура, от величины которой напрямую зависит уровень излучаемого электрического поля. Чем меньше площадь образуемого контура, тем слабее излучение.

Поверхностный эффект увеличивает сопротивление, влияя на распределение тока в сечении проводника таким образом, что путь возврата тока высокоскоростного сигнала проходит всегда под сигнальной дорожкой. Влияние поверхностного эффекта пренебрежимо мало на низких частотах, но усиливается с повышением частоты. Сигнальная дорожка из типичного проводника, используемого в си-

стемах ЦОС, предназначенная для прохождения сигнала с частотой >10 МГц, будет считаться линией передачи высокоскоростного сигнала. Наиболее эффективной мерой по уменьшению площади, образуемой контуром обратного тока, является размещение плоскости заземления прямо под линией передачи высокоскоростного сигнала.

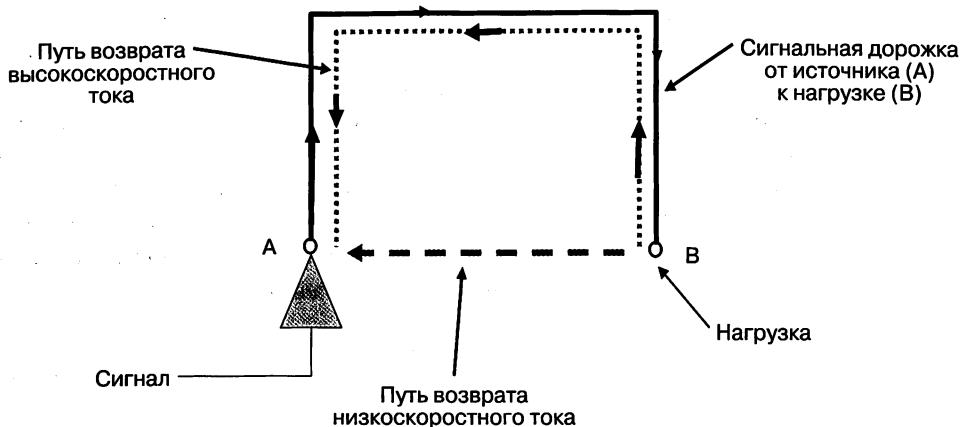


Рис. 11.6. Пути возврата токов высокоскоростного и низкоскоростного сигналов

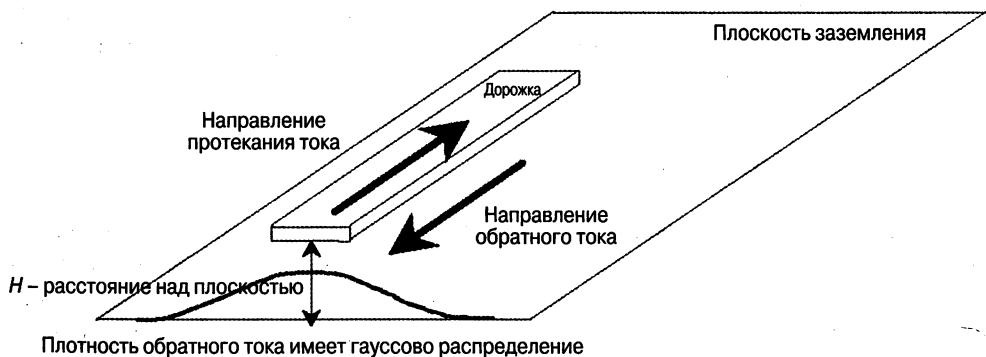


Рис. 11.7. Обратный ток высокоскоростного сигнала, проходящий по непрерывной плоскости заземления

Как показано на рис. 11.8 [6], в случае отсутствия непрерывной плоскости под высокоскоростной сигнальной дорожкой в связи с рассогласованием импедансов и большей площади, образуемой контуром обратного тока, будет иметь место повышенный уровень перекрестных помех, переотражений и электромагнитных помех.

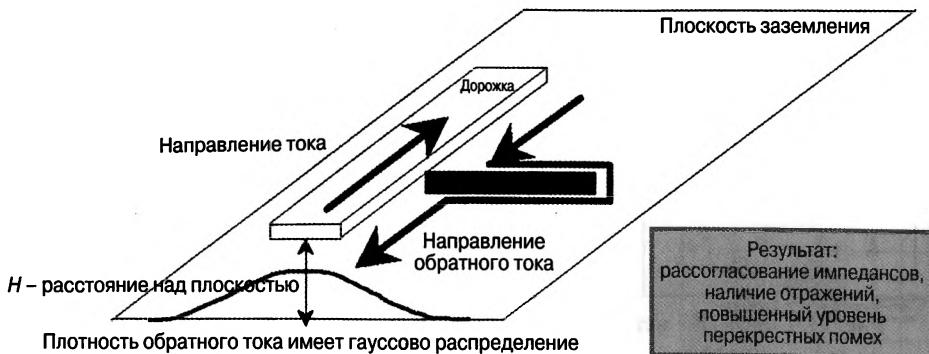


Рис. 11.8. Путь обратного тока при наличии разрыва в плоскости заземления

11.5. Источник питания

Еще одной из главных причин ЭМИ является источник питания, потому что:

- источник питания является общим для различных частей высокоскоростных частей системы. При прохождении ВЧ-сигналов между частями системы генерируются интенсивные ЭМИ;
- импульсный источник питания генерирует быстрые переходные токовые процессы, сопровождающиеся излучением энергии. Импульсный источник питания на 1 МГц может излучать достаточное количество энергии, чтобы не пройти тест по уровню ЭМИ в частотном диапазоне 100 МГц;
- неудовлетворительная развязка источника питания может привести к сильным переходным процессам напряжения, протекающим в дорожках и плоскостях питания;
- топология схемы источника питания может оказаться основной причиной колебаний.

Как показано на рис. 11.9, развязка источника питания уменьшает интенсивность переходных процессов, обеспечивая меньшую площадь токового контура. При длинной дорожке питания, как показано на рис. 11.9, и отсутствия в ней развязывающего конденсатора паразитная индуктивность окажется большой, что потребует некоторого времени на зарядку. Эта задержка является основной причиной проблем падения напряжения источника питания. Падение напряжения источника питания происходит при быстрой коммутации выходного буфера, которому не хватает силы тока для возбуждения нагрузки, так как паразитная индуктивность между источником питания и системой ЦОС становится разомкнутой цепью.

Пример 1

- Индуктивность дорожки системы ЦОС в BGA-корпусе составляет 1,44 нГн.
- Этот выход возбуждает 3-дюймовую дорожку с помощью сигнала с временем нарастания 1 нс.
- Эта дорожка трассируется в типичной ПП из стеклотекстолита. Характеристический импеданс линии и напряжение питания системы вводов-выводов составляют 68 Ом и 3,3 В соответственно.

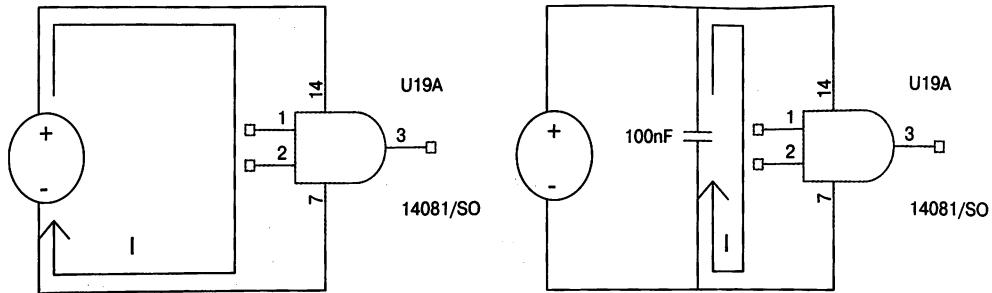


Рис. 11.9. Развязка источника питания уменьшает площадь, образованную контуром тока

Для оценки падения напряжения источника питания, обусловленного наличием паразитной индуктивности, оценим параметры, обозначенные (*), следующим образом. Рабочий динамический ток системы вводов-выводов является током переходного процесса для нагрузки линии передачи, а не резистивной стационарной нагрузки.

$$I(\text{peak}) = \frac{\Delta V}{Z_o} = \frac{3,3 \text{ В}}{68} = 48,5 \text{ мА.}$$

Поскольку индуктивность корпуса равна 1,44 нГн для сигнала с временем нарастания 1 нс, внутреннее падение напряжения равно

$$V(\text{drop}) = L \frac{dI}{dt} = (1,44 \text{ нГн}) \frac{48,5 \text{ мА}}{1 \text{ нс}} = 70 \text{ мВ.}$$

Как правило, один вывод питания системы ЦОС обслуживается несколькими выходными буферами. Это создает большие падения напряжения и более сильное излучение. Этим и объясняется, почему наличие хорошей развязки источника питания обязательно с точки зрения получения проектного решения с низким уровнем ЭМИ.

11.6. Линия передачи

Для борьбы с эффектами в линиях передачи и для тонкой настройки последовательных нагрузочных резисторов, необходимой для устранения выхода за допустимые пределы (сверху и снизу), который вызван рассогласованием импедансов, объяснявшимся в главе по линиям передачи, используйте средства моделирования. Улучшение целостности сигнала, закладываемое при проектировании, поможет уменьшить уровень ЭМИ. Но для минимизации ЭМИ должны быть подобраны последовательные нагрузочные резисторы максимально возможного значения с учетом сохранения синхронизации по переменному току. Как видно из рис. 11.10, параллельное подключение резистора, широко используемое при про-

ектировании в радиочастотных и аналоговых схемах, является непрактичным для схем ЦОС в связи с потреблением постоянного тока 50-омным резистором. При необходимости параллельного согласования используйте блокировочный конденсатор, последовательно соединенный с резистором, как было показано в разделе, посвященном эффектам в линиях передачи.

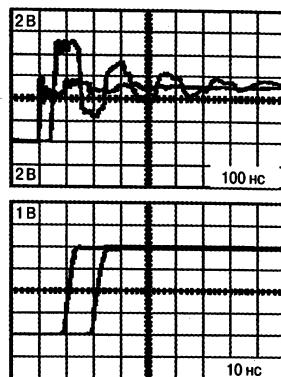


Рис. 11.10. Согласованные и несогласованные линии передачи

В табл. 11.1 [5] показан ток источника питания для различных значений последовательного согласующего резистора. Изменение сопротивления в интервале от 10 до 39 Ом не оказывает значительного влияния на форму сигнала, задержка которого составляет всего 1 нс, при этом обеспечивается существенное уменьшение тока источника питания, что значительно снижает уровень излучения. На рис. 11.11 показана плата ЦОС, в генератор синхросигнала которого добавлен последовательный резистор величиной 47 Ом, что обеспечивает на 3 дБ более низкий уровень излучения по сравнению со случаем, в котором согласование не используется.

Таблица 11.1. Сила тока источника питания для различного последовательного согласования

Величина последовательно согласующего резистора, Ом	Пиковое значение силы тока источника, мА
10	~ 40
22	~ 10
25	~ 5
30	~ 10
33	~ 9
39	~ 8

В целом, если более низкая скорость нарастания сигналов является приемлемой и этим не нарушаются нормативы синхронизации по переменному току, то проектировщикам необходимо использовать резистор с наибольшей величиной сопротивления для согласования высокоскоростных сигналов и для оптимизации проектирования с точки зрения ЭМИ.

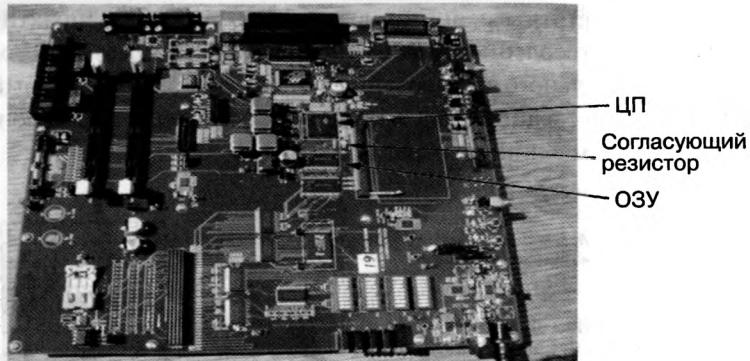


Рис. 11.11. Плата ЦП с согласованным генератором синхросигнала

11.7. Плоскости питания и заземления

При проектировании высокоскоростных систем ЦОС становится все более и более сложно удовлетворять нормам по ЭМИ без использования нескольких слоев ПП и выделения некоторых из них для обеспечения плоскостей питания и заземления. По сравнению с дорожкой плоскости питания или заземления характеризуются меньшей паразитной индуктивностью и обеспечивают эффект экранирования для высокоскоростных сигналов. Плоскости питания и заземления также обеспечивают естественную развязывающую емкость.

Как было показано в разделе по разработке ПП, естественная емкостная развязка имеет место в том случае, когда плоскости питания и заземления находятся очень близко друг к другу, чем и обеспечивается более высокая емкость. Данный эффект приобретает очень большое значение при быстродействии от 300 МГц или выше. Таким образом, добавление плоскостей питания и заземления упрощает трассировку ПП и уменьшает количество развязывающих ВЧ-конденсаторов, необходимых для работы системы ЦОС.

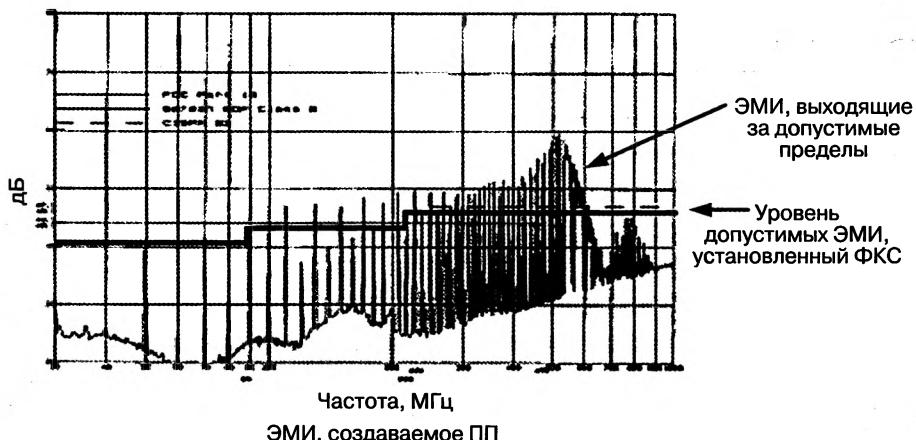


Рис. 11.12. Уровень электромагнитных помех без плоскости изображения

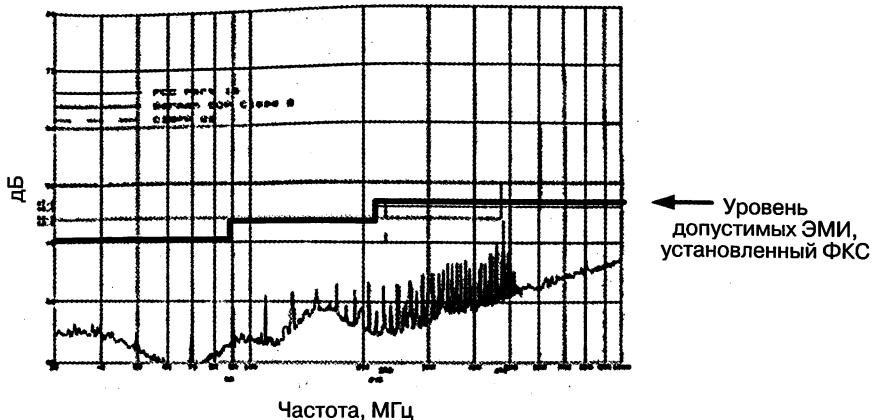


Рис. 11.13. ЭМИ при наличии плоскости изображения

Большое значение также имеет назначение слоев ПП. Для определения наилучшей планировки пакетирования слоев ПП обратитесь к гл. 10, посвященной топологии ПП. Необходимо помнить, что добавление плоскости заземления непосредственно под плоскостью прохождения высокоскоростных сигналов создает плоскость изображения, которая обеспечивает наикратчайшие пути возвратных токов. В работах [2] и [3] показано, что наличие плоскостей изображения существенно уменьшает уровень излучения. Сравнение ПП с плоскостью изображения и без нее приводится на рис. 11.12 и 11.13.

11.8. Заключение: правила по снижению уровня ЭМИ

В заключение здесь приводятся правила проектирования, обеспечивающие наименьший уровень ЭМИ.

- Необходимо добавлять плоскости изображения там, где это возможно.
- При наличии на трассировочных слоях достаточного места необходимо добавление плоскостей заземления. Соединение этих заземляемых областей с плоскостью заземления осуществляется посредством сквозных отверстий.
- По возможности добавьте защитные дорожки к высокоскоростным линиям передачи сигнала.
- Уменьшите время нарастания сигнала, если задача синхронизации не является критичной. Это может быть реализовано включением нагрузочных последовательных резисторов в высокоскоростные шины и тонкой настройкой этих резисторов для обеспечения оптимальной целостности сигнала и приемлемого уровня ЭМИ. Согласующие последовательные резисторы обеспечивают уменьшение силы тока источника, увеличивают время нарастания сигнала и уменьшают влияние эффектов в линиях передачи. Данный подход обеспечивает существенные преимущества при низкой стоимости.

- Должна обеспечиваться наименьшая возможная площадь токовых контуров. Добавляйте максимально возможное количество развязывающих конденсаторов. Кроме того, для уменьшения площади токовых контуров всегда пользуйтесь правилами для обратных токов.
- Линии передачи высокоскоростных сигналов должны размещаться в стороне от других сигнальных линий и в особенности на расстоянии от входных и выходных портов или соединителей.
- Убедитесь в том, чтобы плоскость заземления не оказалась изолированной. Если же это необходимо по соображениям быстродействия, как, например, в случае АЦП и ЦАП для звуковых приложений, то для соединения заземлений друг с другом необходимо воспользоваться правилами для обратных токов.
- Не допускайте расщепления заземления с ферритовой бусиной. На высоких частотах ферритовая бусина характеризуется высоким импедансом, создавая большую разность потенциалов заземленных шин между плоскостями.
- Используйте развязывающие конденсаторы различных номинальных значений. Будьте внимательны, так как каждый конденсатор имеет собственную резонансную частоту. Дополнительную информацию можно почерпнуть из раздела, посвященного методам развязки источника питания.
- В стеке ПП необходимо по возможности использовать как можно большее число плоскостей питания и заземления. Для обеспечения низкого импеданса и большой собственной емкости стека плоскости питания и заземления должны располагаться как можно ближе друг к другу.
- На всех входных или выходных линиях передачи сигнала должны быть установлены Pi-фильтры для снижения уровня ЭМИ.
- Если система не проходит тестирование по допустимому уровню ЭМИ, источник излучения можно найти по частотам, на которых результаты тестирования оказались неудовлетворительными. Например, предположим, что сбой происходит на частоте 300 МГц, хотя на плате отсутствуют компоненты, работающие на этой частоте. Источником излучения скорее всего будет 3-я гармоника 100 МГц сигнала.
- Определите, соответствуют ли частоты, на которых происходит сбой, обычному или дифференциальному режиму работы. Отсоедините от корпуса все кабели. Если уровень излучения изменился, то это обычный режим, если нет – то дифференциальный. Затем для уменьшения излучения генератором тактовой частоты примените методы согласования или развязки. При наличии обычного режима добавьте Pi-фильтры на входы и выходы. Использование обычного дросселя является эффективным, но дорогим способом уменьшения ЭМИ.

Литература

1. Federal Communication Commission (2005). Unintentional Radiators, Title 47 (47CFR), Part 15 B. <http://www.fcc.gov/oet/info/rules/part15/part15-91905.pdf>.
2. Montrose Mark (2000). Printed Circuit Board Design Techniques for EMC Compliance. The Institute of Electrical and Electronics Engineers, New York.

3. Montrose Mark (1996). Analysis on the Effectiveness of Image Planes within a Printed Circuit Board. The Institute of Electrical and Electronics Engineers.
4. Ott Henry (1988). Noise Reduction Techniques in Electronic Systems. Prentice-Hall, New Jersey.
5. Johnson, H., Graham, M. (2003) High-Speed Signal Propagation. Prentice-Hall, New Jersey.
6. Renolds J. (2003) DDR PCB Routing Tutorial. Texas Instruments Inc Tutorial.

Список сокращений

AC	Переменный ток
ADC	Аналого-цифровой преобразователь
APLL	Аналоговая система фазовой автоподстройки частоты (АФАПЧ)
BER	Частота двоичных ошибок
BGA	Корпус BGA
CODEC	Кодек
CP	Генератор подкачки заряда
CPU	Центральный процессор (ЦП)
DAC	Цифро-аналоговый преобразователь (ЦАП)
DC	Постоянный ток
DCO	Генератор с цифровым управлением
DDR	Удвоенная скорость передачи данных
DLL	Система автоподстройки частоты по задержке
DNL	Дифференциальная нелинейность
DP	Порт дисплея
DPLL	Цифровая система фазовой автоподстройки частоты (ЦФАПЧ)
DSP	Система обработки цифрового сигнала (ЦОС)
DVI	Цифровой видеоинтерфейс (разъем DVI)
ENOB	Эффективное число разрядов
EMC	Электромагнитная совместимость
EMIFF	Высокоскоростной интерфейс внешней памяти
EMIFS	Низкоскоростной интерфейс внешней памяти
ESL	Эквивалентная последовательная индуктивность
ESR	Эквивалентное последовательное сопротивление
FCC	Федеральная комиссия связи США
GP	Пик амплитуды
GPS	Глобальная система позиционирования
IEEE	Институт инженеров по электротехнике и радиоэлектронике, ИИЭР (США)
HD	Высокая четкость
HDMI	Мультимедийный интерфейс высокой четкости
HSYNC	Горизонтальная синхронизация
INL	Интегральная нелинейность
IO	Системы ввода-вывода (В/В)
JTAG	1. Интерфейс JTAG 2. Объединенная рабочая группа по автоматизации тестирования
LCD	Жидкокристаллический дисплей (ЖКД)
LDO	Регулятор падения напряжения
LSB	Младший разряд
McBSP	Многоканальный последовательный порт с буферизацией данных
MPEG	Группа стандартов MPEG (на сжатие изображений и звука в системах сжатия данных для записи движущегося изображения)
PCI	Шина PCI (межсоединение периферийных компонентов)

PCB	Печатная плата
PFD	Фазочастотный детектор
PLL	ФАПЧ
PSRR	Коэффициент режекции источника питания
PWM	Широтно-импульсная модуляция/модулятор (ШИМ)
RF	Радиочастота
SD	Стандартное определение
SDRAM	Синхронная динамическая память
SNR	Отношение сигнал – шум
SoC	Система-на-кристалле
TL	Линия передачи
USB	Универсальная последовательная шина
UWB	Сверхширокополосная радиосвязь
VCO	Генератор, управляемый напряжением (ГУН)
VSYNC	Вертикальная синхронизация
WLAN	Беспроводная локально-вычислительная система

Предметный указатель

А

Алгоритмы, 111
Амплитуда напряжения от нуля до пика, 116
Амплитудная модуляция, 113
Анализ устойчивости, 147
Анализатор интервалов синхронизации, 101
Аналогово-цифровое преобразование (АЦП), 110
Аналогово-цифровой преобразователь (АЦП), 18, 110, 124
Антенна, 46, 169
Архитектуры источников питания, 49, 61
Аудио, 17, 47, 110
 аудиофильтр, 148

Б

Беспроводная ЛВС, 21

В

Величина, 141
Видео, 19, 44, 47, 110
Включение системы, 64
Влияние перекрестных помех, 38
Восстанавливающий фильтр, 110
Временной сдвиг, 44, 45, 46
Время нарастания и спада, 43
Входной импеданс, 139, 142, 143
ВЧ-спектр, 21
Выборка, 113
 Найквист, 112, 113, 121
 наложение спектров, 113
 помехи дискретизации (квантования), 110, 119
 частота выборки (дискретизации), 113, 120, 126
Выходы питания схемы DLL, 161

Высокоскоростной интерфейс внешней памяти, 79
Высокочастотные помехи, 87
Высокочастотный обратный ток, 39
Выход за установленные пределы синхронизации, 159
Выход сигнала за установленные пределы, 25, 26, 159

Г

Гармоника, 43, 46, 172, 180
Генератор подкачки заряда, 98
Генератор с цифровым управлением, 101
Генератор с цифровым управлением, 103
Генератор тактовой частоты, 99
Главный метод, 73

Д

Двухполарное питание, 133
Декодер MPEG-2, 44, 45
Джиттер (дрожание фазы сигнала), 18, 99
 долговременный (долгосрочный) джиттер, 99
 межтактовый джиттер, 100
 периодический джиттер, 101
Динамическая составляющая тока, 57
Динамическое ОЗУ (двукратной скорости), 75, 156
Дискретизация с запасом по частоте, 121
 дискретизация с запасом по частоте в АЦП или ЦАП, 121
Дифференциальный режим излучения, 170
Диэлектрическая постоянная, 164
Длина волны, 47, 173

ДНЛ (дифференциальная нелинейность), 120, 122, 125

Е

Емкостная нагрузка, 30

Емкость платы, 165

Емкость, 35

З

Задержка распространения сигнала, 24, 30, 36

Закон Кирхгоффа для тока, 131, 132

И

Изготовление печатной платы, 163

Излучаемые помехи, 88, 166, 169, 179

Изолирующий сердечник, 71

Импеданс, 90

Индуктивность, 35, 66

ИНЛ (интегральная нелинейность), 120, 123, 125

Искажение, 18

Исходное напряжение, 26

К

Качество сигнала, 166

Квантование (дискретизация), 113

Керамический конденсатор, 70, 85

Кодек, 18, 33, 45

Кодер MPEG-2, 45

Колебания, 49

Компенсирующий, понижающий преобразователь, 53

Конструкции невстроенного типа, 160

Контур заземления (заземляющая решетка), 34, 35, 37

Корпус BGA, 86, 163

Косинус, 172

Коэффициент заполнения, 43, 54, 55, 172

КПД и рассеиваемая мощность, 49

Л

Линейные и нелинейные искажения, 111

Линейный стабилизатор, 18, 49, 50, 58, 75, 107

Линия передачи, 23, 24, 78, 169, 176

линия передачи с потерями, 23

М

Максимальное значение перекрестной помехи, 41

Максимальный динамический диапазон, 130

Максимальный размах, 133

Методы конструирования (проектирования), 38

Методы, 145

Микрополосковая, 165

Микрофон, 18

Минимизация уровня излучения, 43

Младший значащий бит, 111

Многоканальный последовательный порт с буферизацией, 17

Моделирование аналоговой цепи, 90

Моделирование, 129, 130, 140, 143

Мультимедийный интерфейс высокого разрешения, 20

Н

Надежность, 127

Напряжение линии передачи с разомкнутым концом, 24

Нарушение синхронизации, 47

Недостатки, 19

Несмежная топология, 165

Нестабильность выходного напряжения, стабильность линии, 56, 58

Нестабильность тока по нагрузке, 56, 58

Нестабильный, 147

Низкоскоростной интерфейс внешней памяти, 84

Низкочастотный обратный ток, 39

О

Обратная перекрестная помеха, 41
Обратный ток, 38, 173
Обычный режим излучения, 170
Обычный режим, 180
Однополярное питание, 133
Операционный усилитель, 126, 130, 131
 заземление по переменному току, 135
 инвертирующий вход, 130
 инвертирующий усилитель, 141
 неинвертирующий усилитель, 131, 136
 правило виртуальной земли, 132, 133
 связь по переменному току, 137, 142, 155
 связь по постоянному и переменному току, 137
 усиление по переменному току, 131
Опорное напряжение, 116, 157
Ослабление, аттенюация, 91, 94, 119, 144, 154, 173
Отношение сигнал – шум, 116, 120, 124
Отражения, 23, 24, 174
Отраженное напряжение, 26
Оценка токов коммутации, 80
Ошибка квантования, 111, 114

П

Падение напряжения источника питания, 176
Падение напряжения, 57
Пакетирование (наложение) слоев платы, 163, 179
Паразитная индуктивность, 66, 178
Параллельная емкость, 164
Параллельное подключение, 28, 33, 36, 176
Параллельное соединение, 136, 148
Параллельный видеопорт BT.1120, 19
Параллельный видеопорт BT.656, 19
Пассивный и активный фильтры, 126, 130
Пассивный фильтр, 128, 130
 пассивный фильтр низкой частоты, 127

Pi-фильтр, 87, 104

T-фильтр, 87, 93, 105

Перекрестная помеха, 17, 19, 38, 39, 43, 46, 47, 163, 174
Печатная плата из стеклотекстолита, 175
Печатная плата, 18, 38, 86, 163
Пик усиления, 150
Плоскость заземления, 163
Плоскость изображения, 166, 167, 179
Плоскость питания, 163
Плотность обратного тока, 39
Поверхностный эффект, 38, 173
Повышающий преобразователь, 53
Подавление помех, 95
Подавление пульсаций источников питания, 19
Подсистема памяти, 156
 синхронное ДОЗУ, 29
 цикл записи, 157
 цикл считывания, 157
Полноматричная разводка, 88
Полоса пропускания, 88, 90, 92, 94, 154
Полосковая линия, 165
Пороговое напряжение, 160
Последовательная эквивалентная схема конденсатора (ESL), 68, 69, 74
Последовательное подключение, 29, 30, 33, 46, 47, 179
Последовательность подачи питания, 62
Потребляемая мощность, 156
Потребляемый ток, 77
Проверка последовательности подачи питания, 64
Проектирование активного фильтра, 130, 144
Проектирование аналогового фильтра, 126
 Баттерворта, 126
 инверсный фильтр Чебышева, 126
 инвертирующий низких частот, 144
 Каэра и Бессера–Томсона, 126
 неинвертирующий низких частот, 144
 Саллена–Кея, 150, 151, 152

топология фильтра, 154
фильтр высокой частоты, 141
Чебышева, 126
Проектирование фильтра низкой частоты, 144
Протокол Bluetooth, 21
Протокол IEEE802.11, 21
Протокол связи Ethernet, 163
Прямая перекрестная помеха, 41
Прямоугольный сигнал, 172
Пульсации напряжения в источниках питания, 58

P

Рабочая частота, 147, 171
Разбалансировка, 171
Развязка источника питания, 66
Развязка, 18, 77, 175
аналитическая развязка, 75
Размещение развязывающих конденсаторов, 86
Разностная частота синхросигналов, 156
Разностные сигналы, 99
Разностный сигнал стробирования, 156
Разрешающая способность, 120
Рассеяние мощности, 50, 53
Рассогласование импедансов, 174
Расширенный спектр, 21, 48
Режекция пульсаций, 51, 107

C

Сброс, 61
Связь, 15
Сглаживающий конденсатор, 76
Сдвиг фазы, 157
Сжатие данных, 111
Синусоидальный, 116, 172
Синхронизация сигнала переменного тока, 176
Система связи, 20, 21
Система фазовой автоматической подстройки частоты по задержке (ФАПЧ), 159

Система цифровой обработки сигнала, 14, 31, 49
Слой трассировки, 164
Смещение, 133, 155
Собственная резонансная частота, 68, 71, 76, 180
Согласование, нагруженность, 19, 23, 160
Спектр NTSC, 46
Спектральная плотность мощности гармоник сигнала, 47
Сравнение линейного стабилизатора с малым падением напряжения с импульсным стабилизатором, 60
Среднеквадратичное значение, 115
Стабилизатор с малым падением напряжения, 103
Стандартное разрешение, 19
Ступенчатая диаграмма, 25
Схема LM317, 51
Схема усилителя, 122

T

Тактовая частота, 156
Танталовый конденсатор, 70, 74
Тепловой шум, 16
Токовые контуры, 173
Топология смежных плоскостей питания и заземления, 164
Топология шины с последовательным опросом, 29
Транзистор, 49
Трассируемость, 166

У

Уменьшение помех, 15, 46, 47
Управляемый импеданс, 163
Управляемый напряжением генератор (ГУН), 97, 98
Усилитель сигнала ошибки, 49, 50

Ф

Фазовое соотношение, 147

Фазочастотный детектор, 98

ФАПЧ, 59, 75, 79, 97

аналоговая **ФАПЧ**, 97

развязка **ФАПЧ**, 104

счетчик деления на M, 97

цифровая **ФАПЧ**, 97, 101

Ферритовая бусина, 72, 87, 88, 180

Фильтрация от наложения спектров, 18, 110, 114, 126

ФКС (Федеральная комиссия связи США), 38, 46

часть 15А **ФКС**, 169

Функция плотности вероятности, 115

X

Характеристики индуктивности, 71, 72

Характеристики конденсатора, 68

Характеристики помех (шума), 68

дробовой шум, 16

импульсный шум, 17

лавинный шум, 17

фликкер-шум (мерцание), 16, 19

Характеристический импеданс, 24, 26, 33, 35, 36

Ц

Целостность сигнала памяти, 158

Целостность сигнала, 19

Центральный процессор, 45

Цифро-анalogовый, 110

ЦАП, 18, 110, 118, 124

Цифровой видеointерфейс, 20

Цифровой контроллер, 103

Ч

Частота двоичных ошибок, 20

Частота излома, 92, 95, 129, 141, 143

Частота пикселизации, 19

Частотная характеристика, 89, 92

Частотный диапазон, 127

Частотный спектр, 113, 171

III

Шаг квантования, 114

Шаг нагрузки переходной характеристики, 56

ШИМ (широко-импульсная модуляция), 53, 54

Шина PCI express, 21

Широкополосный, 20

Э

Эквивалентное последовательное сопротивление, 68, 74

Экранирование, 155

Экранирующий слой, 166

Электрическое поле, 171

Электролитический, 70

Электромагнитная помеха, 23

электромагнитное излучение, 36, 53, 76, 163, 166, 169

Электромагнитная совместимость, 14, 59

Эпюры напряжений при подключенной и при неподключенной нагрузках, 27

Эффективная разрядность, 117, 120, 124

Эффективный излучатель, 173

Эфекты в линиях передачи, 36, 163

L

LC-фильтр (индуктивно-емкостной), 53

P

PCI-шина, 19

R

Rapid IO, 163

U

USB, 163



КНИГИ ИЗДАТЕЛЬСТВА «ТЕХНОСФЕРА» МОЖНО ПРИОБРЕСТИ:

В магазинах:

г. Москва

Торговый дом «Библио-Глобус»,
м. Лубянка, ул. Мясницкая, 6
тел. 8(495) 781-19-00, 624-46-80

«Московский дом книги»,
м. Арбатская, ул. Новый Арбат, 8
тел. 8(495) 789-35-91

«Дом технической книги»,
м. Ленинский проспект,
Ленинский проспект, 40
тел. 8(499) 137-60-38

«Молодая гвардия»,
м. Полянка, ул. Б. Полянка, 28
тел. 8(499) 238-50-01

«Дом книги на Ладожской»,
м. Бауманская, ул. Ладожская, 8, стр. 1
тел. 8(499) 267-03-01

«Дом Медицинской Книги»,
Комсомольский проспект, 25
тел. 8(495) 789-35-91

ИП Пилогин
СК «Олимпийский», Книжный клуб,
1-й этаж, павильон № 6.
ДК на Соколе,
Ленинградский проспект, 78, кор.1

— наложенным платежом

(заказы принимаются по e-mail, по почте)

— по безналичному расчету

(заказы принимаются по e-mail, по факсу с указанием полных реквизитов юридического лица)



В городах России:

г. Санкт-Петербург

«Санкт-Петербургский дом книги»,
Невский пр., 28

Книготорговая сеть
«Академическая литература»
тел. (812) 329-10-29

г. Екатеринбург

сеть магазинов «Дом книги»
<http://www.domknigi-online.ru>
ИКГ «Фолиант» тел. (343) 374-45-33

г. Новосибирск

ИП Костин тел. (383) 335-61-63
ООО «Книги Сибири»
тел. (383) 335-61-63

г. Омск

«Техническая книга»
тел. 3812-3013-64

г. Ростов-на-Дону

сеть магазинов «Магистр»
<http://www.booku.ru>

г. Минск

ИП Юзувк Наталья Николаевна
тел. 375-17-294-54-65

г. Харьков

«Литера Нова» тел. 057-731-41-69

ИНФОРМАЦИЯ О НОВИНКАХ:

www.technosphera.ru

Как заказать наши книги?

По почте: 125319 Москва, а/я 91

По факсу: (495) 9563346

E-mail: knigi@technosphera.ru

sales@technosphera.ru

ЗАО РИЦ «Техносфера» представляет новую серию «Мир радиоэлектроники». Уникальность этого проекта в том, что в редакционный совет вошли крупнейшие специалисты в данной области, которые в силу своих профессиональных обязанностей хорошо представляют как направление развития современных технологий, так и их востребованность в нашей стране. Члены редакционного совета принимают участие как в отборе книг для серии, так и в научном редактировании, обеспечивая их высокий уровень.

Издательство «ТЕХНОСФЕРА» совместно с Департаментом РЭП Минпромторга РФ приглашает предприятия радиоэлектронной промышленности к участию в серии «Мир радиоэлектроники». Если у Вас есть желание издать свою книгу или принять участие в научном редактировании переводного издания, направляйте Ваши предложения по адресу redsovet_knigi@electronics.ru. В случае принятия положительного решения по запуску книги в серию, дополнительно Вы получите:

1. Право на эксклюзивную рекламу в книге. Любая информация о Вашей компании на страницах книги – рекламные модули на форзацах и цветных вклейках.
2. Возможность размещения на титуле фразы «под редакцией И.И. Иванова...» (зачитывается ВАКом при соискании ученых степеней).
3. Возможность размещения на обороте титула фразы «издание осуществлено при финансовой поддержке ФГУП...».
4. Возможность отгрузки части тиража Вашему предприятию по сниженным ценам.

РТИ

Издание осуществлено при поддержке ОАО «РТИ»

УДК 621.391

ББК 32.811

О-62

О-62 Оппенгейм А., Шафер Р.

Цифровая обработка сигналов

Издание 3-е, исправленное

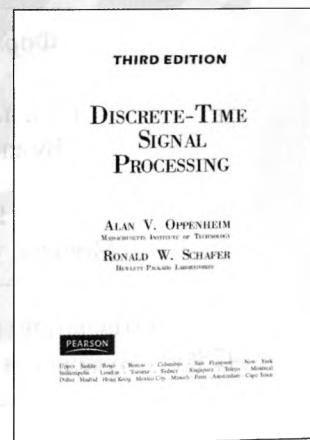
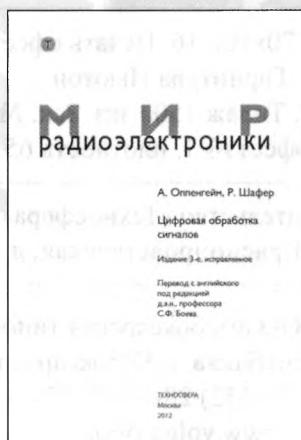
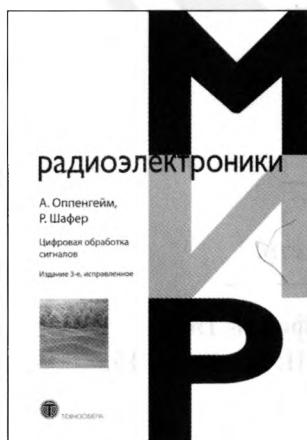
Москва: Техносфера, 2012. – 1048 с., ISBN 978-5-94836-329-5

Предлагаемая вниманию читателя книга — третье переработанное издание всемирно известного классического учебника «Цифровая обработка сигналов», опубликованного в 1975 году. В её основу лег развернутый курс по дискретной обработке сигналов, преподававшийся в течение ряда лет в Массачусетском технологическом институте. Учебник посвящен математическим алгоритмам, реализуемым в дискретных системах. В нем опущены сложные доказательства математических утверждений, но все приемы и методы иллюстрированы многочисленными примерами и задачами.

Книга будет полезна как студентам, осваивающим предмет, так и инженерам-разработчикам и системотехникам.

УДК 621.391

ББК 32.811



**Производство книг на заказ
Издательство «Техносфера»
тел. (495) 234-01-10
e-mail: knigi@technosphera.ru**

Реклама в книгах:

- модульная
- статьи

**Подробная информация о книгах на сайте
www.technosphera.ru**

Танг Т. Чан

**Высокоскоростная цифровая обработка
сигналов и проектирование
аналоговых систем**

Редакторы – С.М. Смольский, Д.Н. Лысяков

Дизайн книжных серий – С.Ю. Биричев

Компьютерная верстка – В.В. Павлова

Дизайн – А.А. Давыдова

Корректор – Н.А. Шипиль

Выпускающий редактор – С.Ю. Артемова

Ответственный за выпуск – С.А. Орлов

Формат 70x100/16. Печать офсетная

Гарнитура Ньютон

Печ. л. 12. Тираж 1500 экз. Зак. № 127

Бумага офсет № 1, плотность 65 г/м²

Издательство «Техносфера»

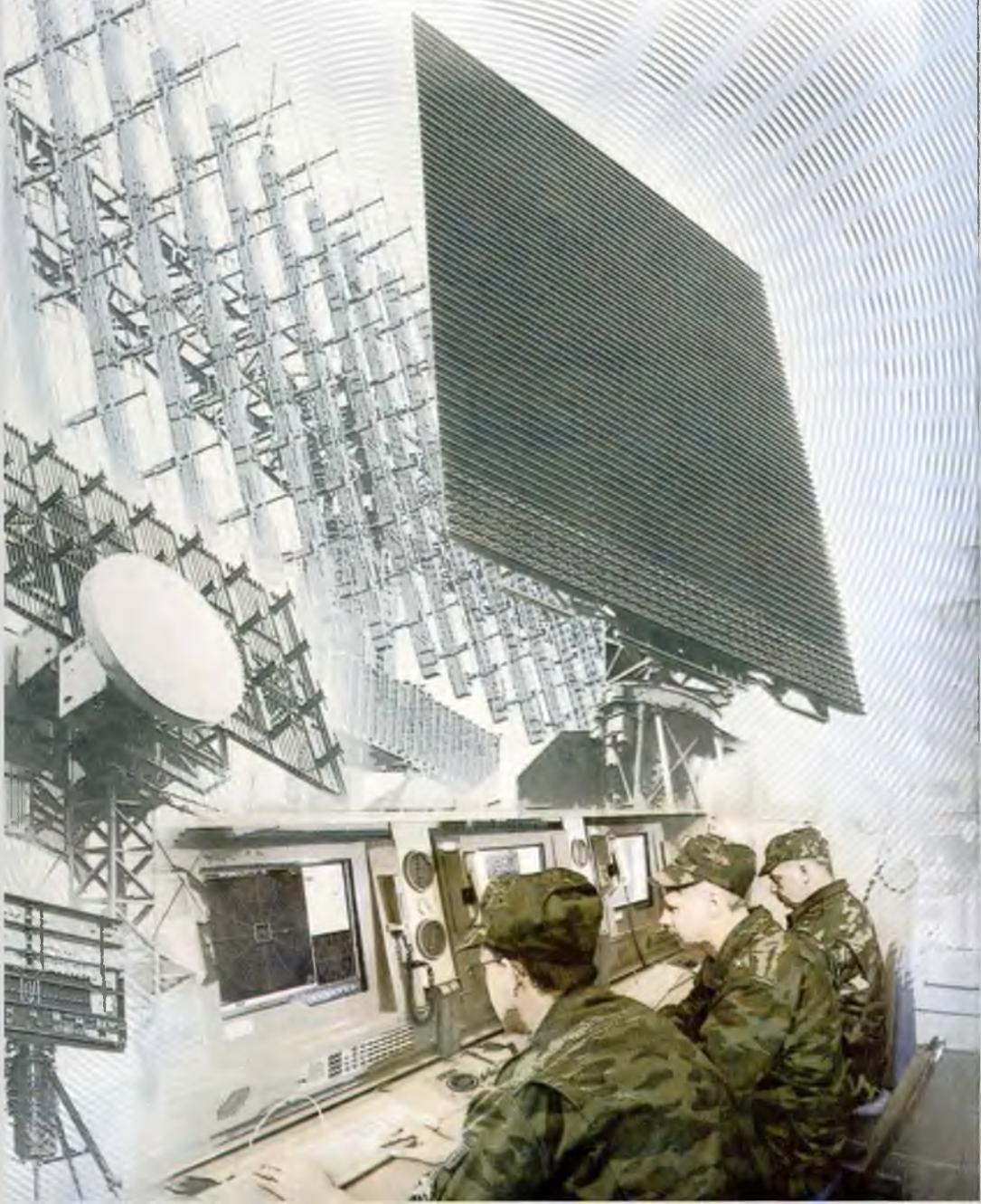
Москва, ул. Краснопролетарская, д. 16, стр. 2

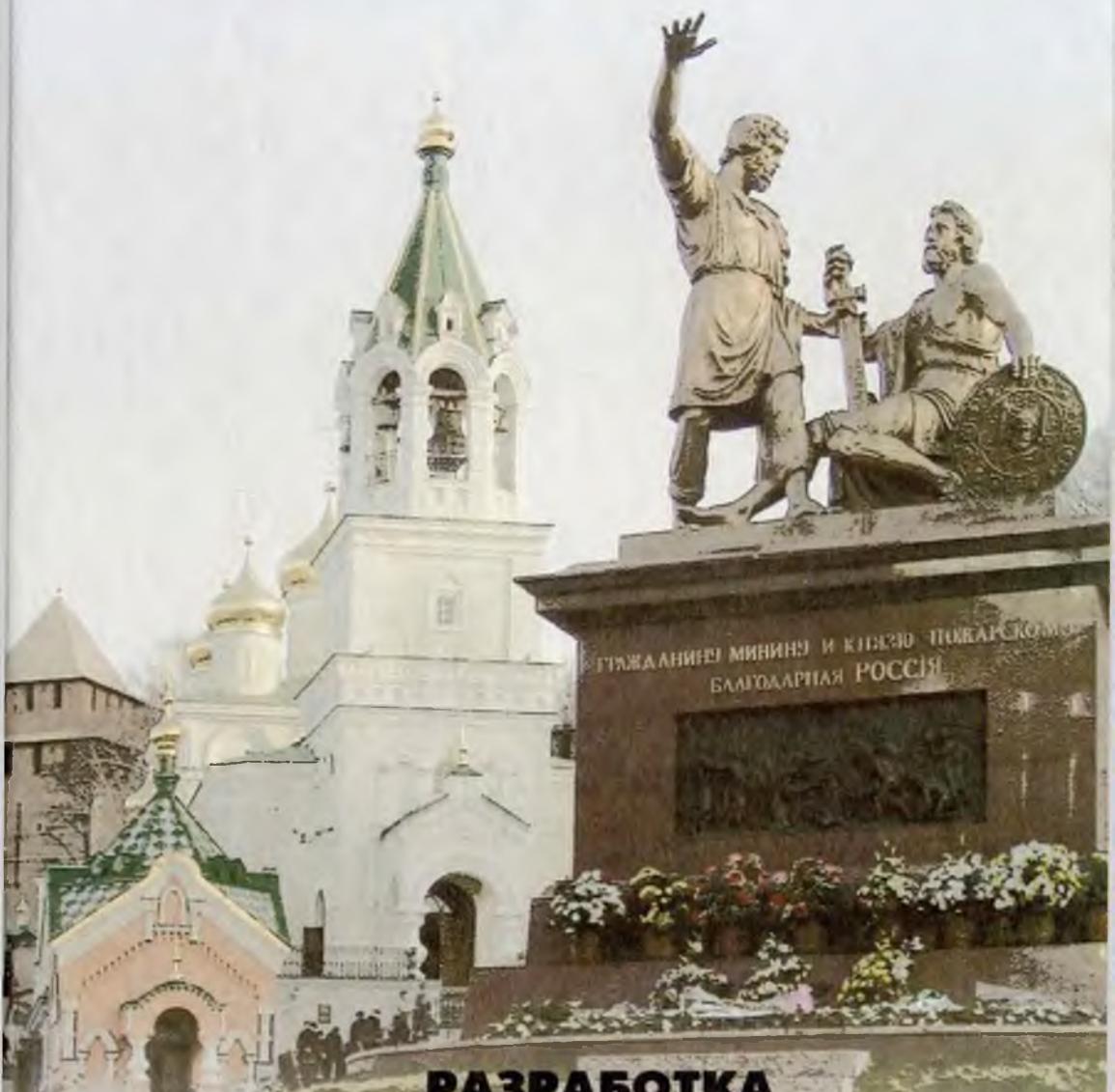
Отпечатано в ООО «Чебоксарская типография № 1»
428000, Чувашская Республика, г. Чебоксары, пр. И. Яковleva, 15.
Тел.: +7(8352) 28-77-98, 57-01-87
www.volga-print.ru

**ОТКРЫТОЕ АКЦИОНЕРНОЕ ОБЩЕСТВО
«ФНПЦ «ННИИРП»**



603950, г. Нижний Новгород, ул. Шапошникова, д.5
Тел: (831)465-00-69. Факс: (831)464-02-83
E-mail: nniirt@nniirt.ru, www.nniirt.ru





**РАЗРАБОТКА
И ПОСТАВКА РЛС ОТЕЧЕСТВЕННЫМ
И ЗАРУБЕЖНЫМ ПОТРЕБИТЕЛЯМ**

**ПРОИЗВОДСТВО МИКРОСБОРОК
И ИНТЕГРАЛЬНЫХ МОДУЛЕЙ ДЛЯ РЛС**

мир радиоэлектроники

ТАНГ Т. ЧАН

ВЫСОКОСКОРОСТНАЯ ЦИФРОВАЯ
ОБРАБОТКА СИГНАЛОВ
И ПРОЕКТИРОВАНИЕ
АНАЛОГОВЫХ СИСТЕМ



ТАНГ Т. ЧАН — ТЕХНИЧЕСКИЙ РУКОВОДИТЕЛЬ В КОМПАНИИ TEXAS INSTRUMENTS INC., Ph.D, ИМЕЕТ СТЕПЕНЬ МАГИСТРА ПО ЭЛЕКТРОТЕХНИКЕ, БАКАЛАВРА ТОЧНЫХ НАУК И ЭЛЕКТРОТЕХНИКИ. РАБОТАЕТ В ОБЛАСТИ КОНСТРУИРОВАНИЯ БЫСТРОДЕЙСТВУЮЩИХ СИСТЕМ ЦОС, КОМПЬЮТЕРОВ И АНАЛОГОВЫХ СИСТЕМ. ЯВЛЯЕТСЯ ОБЛАДАТЕЛЕМ 22 ПАТЕНТОВ И АВТОРОМ БОЛЕЕ 20 ОПУБЛИКОВАННЫХ СТАТЕЙ

МЕТОДЫ ПРОЕКТИРОВАНИЯ
БЫСТРОДЕЙСТВУЮЩИХ СИСТЕМ
АНАЛОГОВОЙ И ЦИФРОВОЙ
ОБРАБОТКИ СИГНАЛОВ (ЦОС):
ПРАКТИЧЕСКИЕ СОВЕТЫ
ИНЖЕНЕРАМ, МЕТОДИЧЕСКИЕ
УКАЗАНИЯ, КОНКРЕТНЫЕ
ПРИМЕРЫ



ТЕХНОСФЕРА



ISBN 978-5-94836-340-0



9 785948 363400