

実験項目	実験 B4 論理回路			
校名 科名	熊本高等専門学校 人間情報システム工学科			
学年 番号	3 年		42 号	
氏名	山口惺司			
班名 回数	4 班		1 回目	
実験年月日	2023 年 7 月 20 日 木曜 天候 晴れ			
建物 部屋名	3 号棟		1 階 HI 実験室	
共同実験者名				

1. 実験目的

組合せ回路の設計手順を習得する。

2. 実験内容

真理値表を基に、条件を満たす論理回路をロジックトレーナー上に実装する。まず、カルノー図を用いて最も簡単な論理式を導出し、理想的な論理回路を設計する。そして、ロジックトレーナーの論理素子を考慮した論理回路を設計し、実装を行う。

3. 実験結果

1. 簡単化

表 3.1, 3.2 に示す論理関数について、カルノー図を用いて簡単化する。また、得られた論理回路をロジックトレーナー上で組み立て動作を確認する。

表 3.1 真理値表 1

Input	Output	Input	Output
A B C D	Y	A B C D	Y
0 0 0 0	1	1 0 0 0	0
0 0 0 1	0	1 0 0 1	0
0 0 1 0	0	1 0 1 0	1
0 0 1 1	0	1 0 1 1	1
0 1 0 0	1	1 1 0 0	0
0 1 0 1	0	1 1 0 1	0
0 1 1 0	0	1 1 1 0	1
0 1 1 1	0	1 1 1 1	1

図 3.1.1 カルノー図 1

CD \ AB	00	01	11	10
00	1	0	0	0
01	1	0	0	0
11	0	0	1	1
10	0	0	1	1

カルノー図から論理式を求めると

$$Y = A'C'D' + AC$$

となり、これを基に回路を組む。

図 3.1.2 理想論理回路と実装時の論理回路

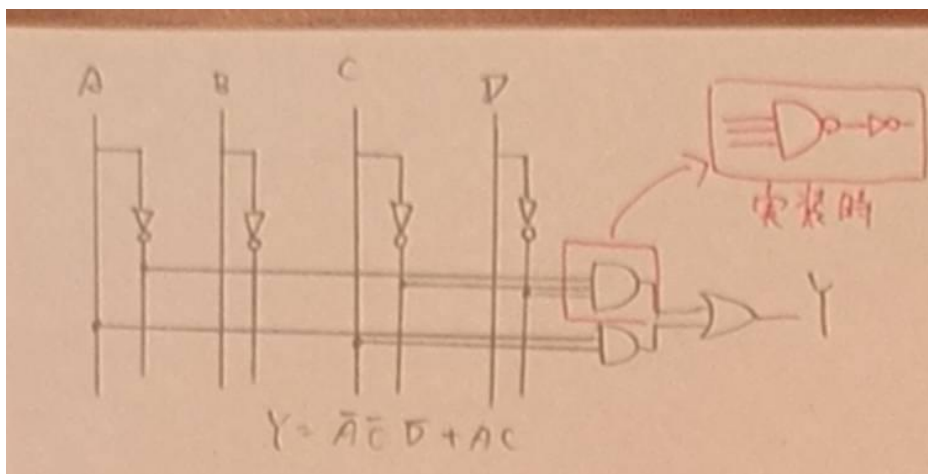


表 3.2 真理値表 2

Input	Output	Input	Output
A B C D	Y	A B C D	Y
0 0 0 0	1	1 0 0 0	1
0 0 0 1	0	1 0 0 1	0
0 0 1 0	1	1 0 1 0	1
0 0 1 1	0	1 0 1 1	0
0 1 0 0	0	1 1 0 0	1
0 1 0 1	0	1 1 0 1	1
0 1 1 0	0	1 1 1 0	0
0 1 1 1	0	1 1 1 1	0

図 3.2.1 カルノー図

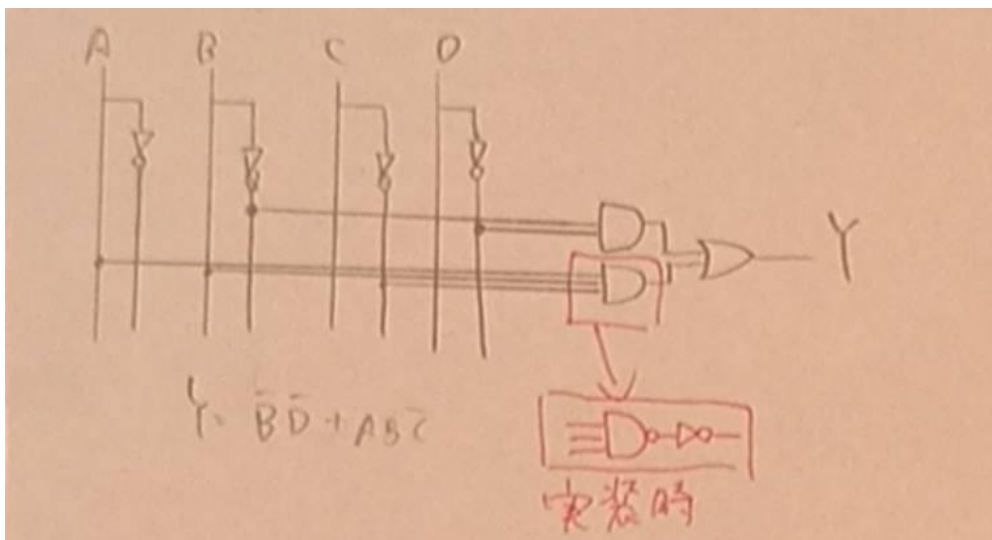
CD \ AB	00	01	11	10
00	1	0	0	1
01	0	0	0	0
11	1	1	0	0
10	1	0	0	1

カルノー図から論理式を求めると

$$Y = B'D' + ABC'$$

となり、これを基に回路を組む。

図 3.2.2 理想論理回路と実装時の論理回路



2. 3 増し符号-BCD 変換

3 増し符号 (excess-3) から BCD への符号変換器を設計し、動作を確認する。対応表を表 3.3 に示す。(-はドントケアとする。)

表 3.3 真理値表 3

Input	Output	Input	Output
A B C D	$Y_0 Y_1 Y_2 Y_3$	A B C D	$Y_0 Y_1 Y_2 Y_3$
0 0 0 0	- - - -	1 0 0 0	0 1 0 1
0 0 0 1	- - - -	1 0 0 1	0 1 1 0
0 0 1 0	- - - -	1 0 1 0	0 1 1 1
0 0 1 1	0 0 0 0	1 0 1 1	1 0 0 0
0 1 0 0	0 0 0 1	1 1 0 0	1 0 0 1
0 1 0 1	0 0 1 0	1 1 0 1	- - - -
0 1 1 0	0 0 1 1	1 1 1 0	- - - -
0 1 1 1	0 1 0 0	1 1 1 1	- - - -

$Y_0 \sim Y_3$ についてのカルノー図を示す。

図 3.3.1 Y_0 について

AB \ CD	00	01	11	10
00	x	x	0	x
01	0	0	0	0
11	1	x	x	x
10	0	0	1	0

図 3.3.2 Y_1 について

AB \ CD	00	01	11	10
00	x	x	0	x
01	0	0	1	0
11	0	x	x	x
10	1	1	0	1

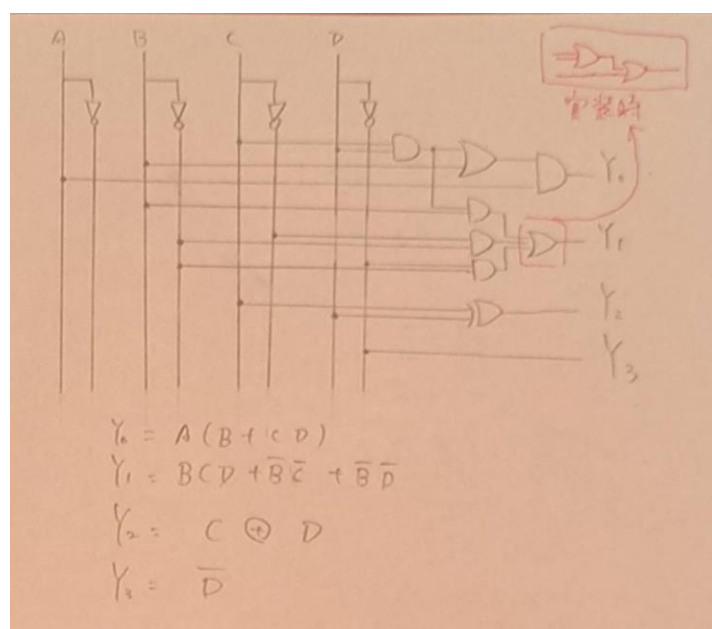
図 3.3.3 Y_2 について

AB \ CD	00	01	11	10
00	x	x	0	x
01	0	1	0	1
11	0	x	x	x
10	0	1	0	1

図 3.3.4 Y_3 について

AB \ CD	00	01	11	10
00	x	x	0	x
01	1	0	0	1
11	1	x	x	x
10	1	0	0	1

図 3.3.5 理想論理回路と実装時の論理回路



カルノー図から論理式を求めると、

$$Y_0 = A(B + CD)$$

$$Y_1 = BCD + B'C' + B'D'$$

$$Y_2 = C \oplus D$$

$$Y_3 = D'$$

となり、これを基に回路を組む。

3. Gray code — 2 進数変換

4 ビットの Gray code から 2 進 数への符号変換回路を設計し、動作を確認する． 対応表を表 3.4 に示す．

表 3.4 Gray code—2 進変換

Input	Output	Input	Output
A B C D	Y ₀ Y ₁ Y ₂ Y ₃	A B C D	Y ₀ Y ₁ Y ₂ Y ₃
0 0 0 0	0 0 0 0	1 1 0 0	1 0 0 0
0 0 0 1	0 0 0 1	1 1 0 1	1 0 0 1
0 0 1 1	0 0 1 0	1 1 1 1	1 0 1 0
0 0 1 0	0 0 1 1	1 1 1 0	1 0 1 1
0 1 1 0	0 1 0 0	1 0 1 0	1 1 0 0
0 1 1 1	0 1 0 1	1 0 1 1	1 1 0 1
0 1 0 1	0 1 1 0	1 0 0 1	1 1 1 0
0 1 0 0	0 1 1 1	1 0 0 0	1 1 1 1

図 3.4.1 Y₀ について

CD \ AB	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	1	1	1
10	1	1	1	1

図 3.4.3 Y₂ について

CD \ AB	00	01	11	10
00	0	0	1	1
01	1	1	0	0
11	0	0	1	1
10	1	1	0	0

図 3.4.5 理想論理回路と実装時の論理回路

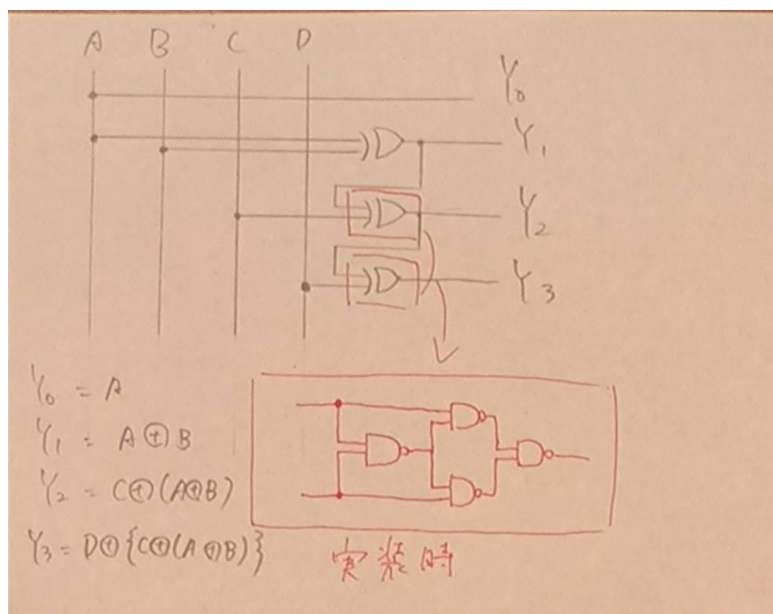


図 3.4.2 Y₁ について

CD \ AB	00	01	11	10
00	0	0	0	0
01	1	1	1	1
11	0	0	0	0
10	1	1	1	1

図 3.4.4 Y₃ について

CD \ AB	00	01	11	10
00	0	1	0	1
01	1	0	1	0
11	0	1	0	1
10	1	0	1	0

カルノー図から論理式を求めると、

$$Y_0 = A$$

$$Y_1 = A \oplus B$$

$$Y_2 = C \oplus (A \oplus B)$$

$$Y_3 = D \oplus (C \oplus (A \oplus B))$$

となり、これを基に回路を組む。

4. 研究課題

1. デコーダ

ロジックトレーナーに組み込まれている 4 ビットデコーダの動きを調べ、真理値表に表せ。また、同様の動きをするための論理式を求めよ。その際、無定義を利用し簡単化せよ。

表 4.1.1 4 ビットデコーダ 真理値表

Y DCBA	0	1	2	3	4	5	6	7	8
0000	0	1	1	1	1	1	1	1	1
0001	1	0	1	1	1	1	1	1	1
0010	1	1	0	1	1	1	1	1	1
0011	1	1	1	0	1	1	1	1	1
0100	1	1	1	1	0	1	1	1	1
0101	1	1	1	1	1	0	1	1	1
0110	1	1	1	1	1	1	0	1	1
0111	1	1	1	1	1	1	1	0	1
1000	1	1	1	1	1	1	1	1	0

真理値表より

$$Y0' = A'B'C'D' \rightarrow Y0 = A + B + C + D$$

$$Y1' = AB'C'D' \rightarrow Y1 = A' + B + C + D$$

$$Y2' = A'BC'D' \rightarrow Y2 = A + B' + C + D'$$

$$Y3' = ABC'D' \rightarrow Y3 = A' + B' + C + D$$

$$Y4' = A'B'CD' \rightarrow Y4 = A + B + C' + D$$

$$Y5' = AB'CD' \rightarrow Y5 = A' + B + C' + D$$

$$Y6' = A'BCD' \rightarrow Y6 = A + B' + C' + D$$

$$Y7' = ABCD' \rightarrow Y7 = A' + B' + C' + D$$

$$Y8' = A'B'C'D \rightarrow Y8 = A + B + C + D'$$

となる。

2. Gray code

Gray code の特徴を調査し説明せよ。

Gray code とは 2 進数表現の一つである。数が 1 増減したときに常に 1 ビットしか変化しないという特徴がある。(参考文献：<https://qiita.com/redpeaks33/items/90ed199549be32cc4e79#>)

5. 感想

使用したロジックトレーナーでは素子の数が足りず、ほかの素子で代用することを考え、実装しようとする
と、とても大変だった。

複雑な回路になる時があり、出力が思ったのと違ったときに間違っている箇所を探すのが大変だった。