

5 実験 B4 論理回路（組合せ回路）

5.1 実験目的

組合せ回路の設計手順を習得する．

5.2 実験内容

真理値表を基に，条件を満たす論理回路をロジックトレーナー上に実装する．

まず，カルノー図を用いて最も簡単な論理式を導出し，理想的な論理回路を設計する．

そして，ロジックトレーナーの論理素子を考慮した論理回路を設計し，実装を行う．

※ロジックトレーナーに実装後，指導教員が実行チェックを行う．全てのチェック終了後，ノートチェックを行う．（上述の式，回路を記載したもの）

5.2.1 簡単化

表 4.1，4.2 に示す論理関数について，カルノー図を用いて簡単化する．また，得られた論理回路をロジックトレーナー上で組み立て動作を確認する．

表 4.1 真理値表 1

Input	Output	Input	Output
A B C D	Y	A B C D	Y
0 0 0 0	1	1 0 0 0	0
0 0 0 1	0	1 0 0 1	0
0 0 1 0	0	1 0 1 0	1
0 0 1 1	0	1 0 1 1	1
0 1 0 0	1	1 1 0 0	0
0 1 0 1	0	1 1 0 1	0
0 1 1 0	0	1 1 1 0	1
0 1 1 1	0	1 1 1 1	1

表 4.2 真理値表 2

Input	Output	Input	Output
A B C D	Y	A B C D	Y
0 0 0 0	1	1 0 0 0	1
0 0 0 1	0	1 0 0 1	0
0 0 1 0	1	1 0 1 0	1
0 0 1 1	0	1 0 1 1	0
0 1 0 0	0	1 1 0 0	1
0 1 0 1	0	1 1 0 1	1
0 1 1 0	0	1 1 1 0	0
0 1 1 1	0	1 1 1 1	0

5.2.2 3増し符号－BCD変換

3増し符号 (excess-3) から BCD への符号変換器を設計し, 動作を確認する. 対応表を表 4.4 に示す. (-はドントケアとする.)

表 4.4 3増し符号－BCD変換

Input	Output	Input	Output
A B C D	Y ₀ Y ₁ Y ₂ Y ₃	A B C D	Y ₀ Y ₁ Y ₂ Y ₃
0 0 0 0	- - - -	1 0 0 0	0 1 0 1
0 0 0 1	- - - -	1 0 0 1	0 1 1 0
0 0 1 0	- - - -	1 0 1 0	0 1 1 1
0 0 1 1	0 0 0 0	1 0 1 1	1 0 0 0
0 1 0 0	0 0 0 1	1 1 0 0	1 0 0 1
0 1 0 1	0 0 1 0	1 1 0 1	- - - -
0 1 1 0	0 0 1 1	1 1 1 0	- - - -
0 1 1 1	0 1 0 0	1 1 1 1	- - - -

5.2.3 Gray code－2進変換

4ビットの Gray code から 2進数への符号変換回路を設計し, 動作を確認する.
対応表を表 4.5 に示す.

表 4.5 Gray code－2進変換

Input	Output	Input	Output
A B C D	Y ₀ Y ₁ Y ₂ Y ₃	A B C D	Y ₀ Y ₁ Y ₂ Y ₃
0 0 0 0	0 0 0 0	1 1 0 0	1 0 0 0
0 0 0 1	0 0 0 1	1 1 0 1	1 0 0 1
0 0 1 1	0 0 1 0	1 1 1 1	1 0 1 0
0 0 1 0	0 0 1 1	1 1 1 0	1 0 1 1
0 1 1 0	0 1 0 0	1 0 1 0	1 1 0 0
0 1 1 1	0 1 0 1	1 0 1 1	1 1 0 1
0 1 0 1	0 1 1 0	1 0 0 1	1 1 1 0
0 1 0 0	0 1 1 1	1 0 0 0	1 1 1 1

5.3 研究課題

5.3.1 デコーダ

ロジックトレーナーに組み込まれている 4ビットデコーダの動きを調べ, 真理値表に表せ. また, 同様の動きをするための論理式を求めよ. その際, 無定義を利用し簡単化せよ.

5.3.2 Gray code

Gray code の特徴を調査し説明せよ.