

# 実験報告書

実験題目 デジタル回路Ⅲ

実験日 ① 2019年 6月 4日 火曜日 ⑤ 年 月 日 曜日  
② 2019年 6月 18日 火曜日 ⑥ 年 月 日 曜日  
③ 2019年 6月 25日 火曜日 ⑦ 年 月 日 曜日  
④ 年 月 日 曜日 ⑧ 年 月 日 曜日

実験室名 電子回路 実験室

報告書提出日 2019年 7月 2日 火曜日

報告者

香川高等専門学校

電子システム工学科

4年 40番 20班

氏名 山地 駿徹

共同実験者

氏名 白石 竜也

氏名 \_\_\_\_\_

氏名 \_\_\_\_\_

氏名 \_\_\_\_\_

氏名 \_\_\_\_\_

氏名 \_\_\_\_\_



受付	指導教員印	評価

## 1. 目的

集積化された NAND 回路を用いて、パルス幅決定（用単安定）回路、パルス増幅器を組み立て、実験を通してその動作原理、特性を理解する。なお、デジタル回路Ⅱで組み立てた前段回路と合わせてパルス発生回路を作ることとする。

## 2. 原理

### 単安定回路 B（パルス幅決定回路）の動作

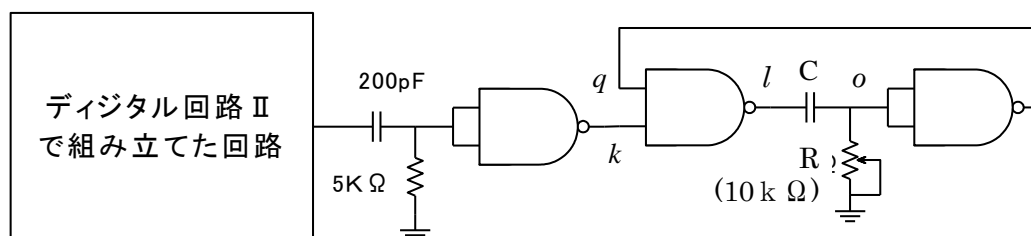


図 1 単安定回路 B（パルス幅決定回路）

図 1 の単安定回路において、可変抵抗の抵抗値  $R$  を変化させることによりパルス幅を容易に変化させることができる。前段の微分回路によりパルス幅の非常に狭いパルスを作成し、NAND 回路により反転している。単安定回路は、入力  $k$  が  $L$ （負のトリガに相当）となると時定数  $CR$  に比例した時間

$$CR \ln (V_H/V_S)$$

だけ  $L$  となるパルスを出力する。（次段のパルス増幅器で反転するため、 $L$  の幅がパルス幅となる。）

デジタル回路Ⅱの同期信号で同期させて、各点  $k, l, o, q$  の各波形を観測して相互の関係を求めると図 2 のようになる。

## 3. 実験方法と実験結果の処理

### 3. 1 単安定回路 B（パルス幅決定回路）の各部の波形測定

図 1 の回路を作製し、 $C=0.2[\mu F]$ 、 $R=\text{約 } 1 [K\Omega]$  として、各点  $k, l, o, q$  の波形を観察し、その結果を記録し、デジタル回路Ⅱで組み立てた回路の出力  $a$ 、微分回路の出力  $b$  を含め、図 2 のように信号変化のタイミングがわかる様にまとめよ。但し、発振器の周波数は  $1 [KHz]$  とし、可変抵抗の抵抗値はデジタルマルチメータで測定しておくこと。

### 3. 2 パルス幅決定回路のパルス幅・周波数特性の測定

デジタル回路Ⅱの結果より、パルス幅  $T_w$  は容量  $C$ 、可変抵抗の抵抗値  $R$  により決定され、 $C, R$  が一定であればパルス幅は一定値となる。しかし、入力の発振器（デジタル回路Ⅱ）の周波数を増加させていくと、パルス幅  $T_w$  が減少する。更に、周波数を増加させると元のパルス幅に戻る（この時、パルス周波数は発振器の周波数の半分となっている）。

図 3 はパルス幅  $T_w$  を縦軸に、パルス周波数を横にとったパルス幅特性の実測値の一例を示す。ここで、 $C=0.2[\mu F]$ 、 $R=1 [K\Omega]$  としている。

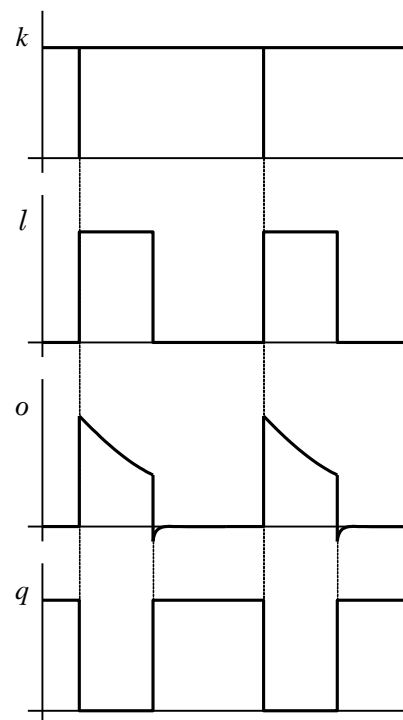


図 2 実験方法と実験結果処理

図 1 の“デジタル回路Ⅱで組み立てた回路”の入力信号用発振器の発振周波数を変化させて、図 3 のパルス幅・周波数特性を測定する。更に、パルス幅が理論値より小さくなっている場合の各部の波形を観測し、3. 1 の測定結果と比較する。

### 3. 3 パルス幅決定回路のパルス幅・抵抗値特性の測定

前述のように、パルス幅  $T_w$  は  $CR \ln(V_H/V_S)$  となる。パルス幅と抵抗値の関係を図 4 に例示する。ここで、発振器の周波数は 1[KHz]、 $C=0.2[\mu F]$  としている。

パルス幅がパルス周期（周波数の逆数）に近づくと、パルス幅は理論値より小さくなっている。

可変抵抗器の抵抗値を変化させて、図 4 のパルス幅・抵抗値特性を測定する。マーク率（パルス幅とパルス周期の比）がほぼ 0～100%まで変化できない場合はコンデンサ容量  $C$  を変更しておくこと。

### 3. 4 パルス増幅器の各部の波形の測定

図 5 のパルス増幅器において、入力が L の時、トランジスタはベース電流が流れず、しゃ断状態となり、コレクタ電位は 10[V]となる。一方、入力は H の時、ベース電流が流れ、飽和状態となり、コレクタ電位は 0[V]となる。このコレクタ電圧を可変抵抗器（可変減衰器）で出力を取り出すことにより、出力パルスの振幅を 0 ～10[V]と可変にすることができる。

ベースに接続されているコンデンサはスピードアップコンデンサと呼ばれ、出力パルスの立上り、立下り時間を短くでき、応答特性を改善している。

図 5 のパルス増幅回路を作製し、図 1 の  $q$  点の出力を入れたときの増幅器の出力波形を観測し、最大出力電圧を測定する。

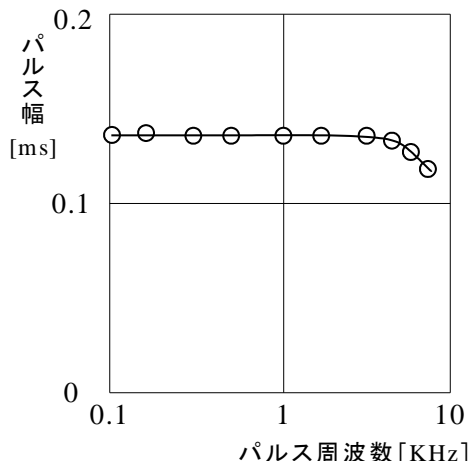


図 3 パルス幅・周波数特性

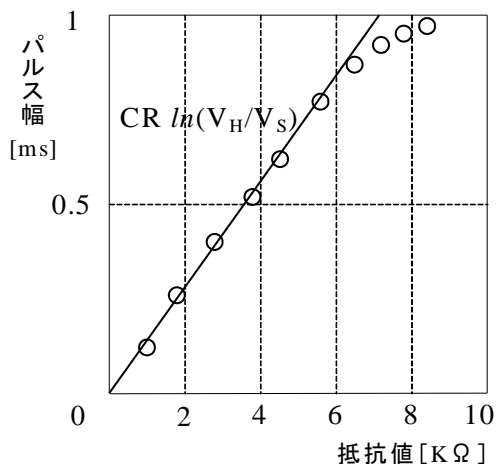


図 4 パルス幅の抵抗値依存

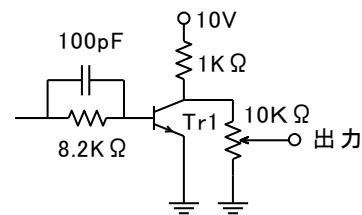


図 5 パルス増幅回路

#### 4. 実験結果

図 1 の単安定回路 B に基づき測定実験のために製作した実際の測定回路図を図 6 に示す。

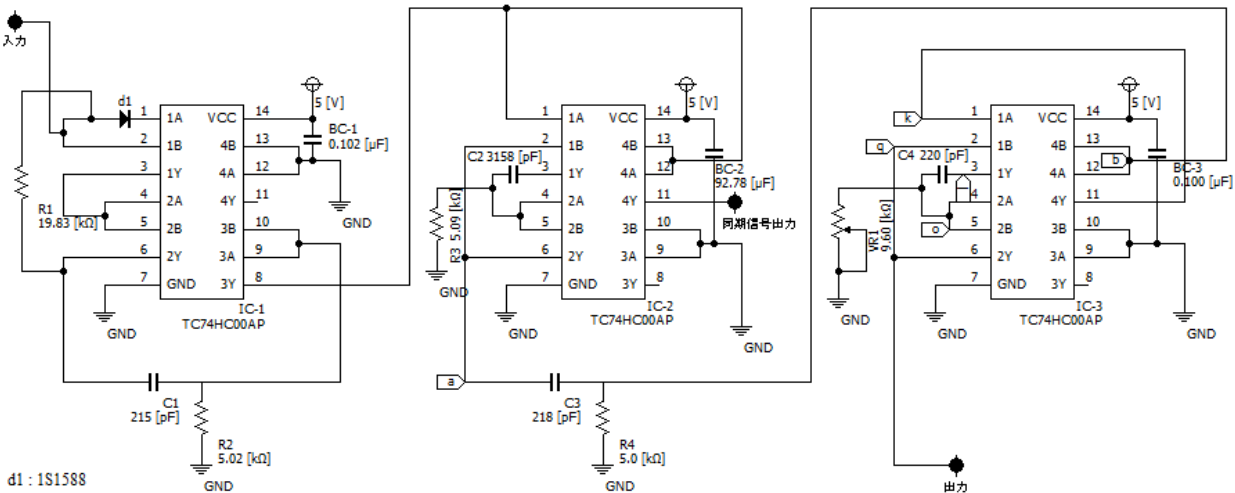


図 6 測定回路図

また、今回の実験中を通じて以下表 A-1 に示す電源及び発振器，電圧計を用いて測定を行った。

表 A-1 使用器具

使用器具名	型番	管理番号等
デジタルオシロスコープ	DSO3062A	BH43H17S00000021
多出力直流安定化電源	PW26-1AT	"20"と書いた黄色いシールのあるもの
直流安定化電源	PR18-1.2A	い 102 383
直流電圧計	2051-05	い 54 102
低周波発振器	AG-203E	"20"と書いた黄色いシールのあるもの
デジタル・マルチメータ	VOAC86A	"20"と書いた赤いシールのあるもの

#### 4. 1 パルス幅決定回路の波形観測

パルス幅決定回路の動作を検証するために、図 6 の測定回路に示す 6 つの点(a,b,k,l,o,q)の波形をオシロスコープで測定する。

このとき、可変抵抗 VR1 は  $1.0055\text{ [k}\Omega\text{]}$  となるように調整し、コンデンサ C4 の静電容量は  $220\text{ [pF]}$  とした。

図 7 に(a,b,k,l,o,q)各点における電圧波形の相互関係を示す。

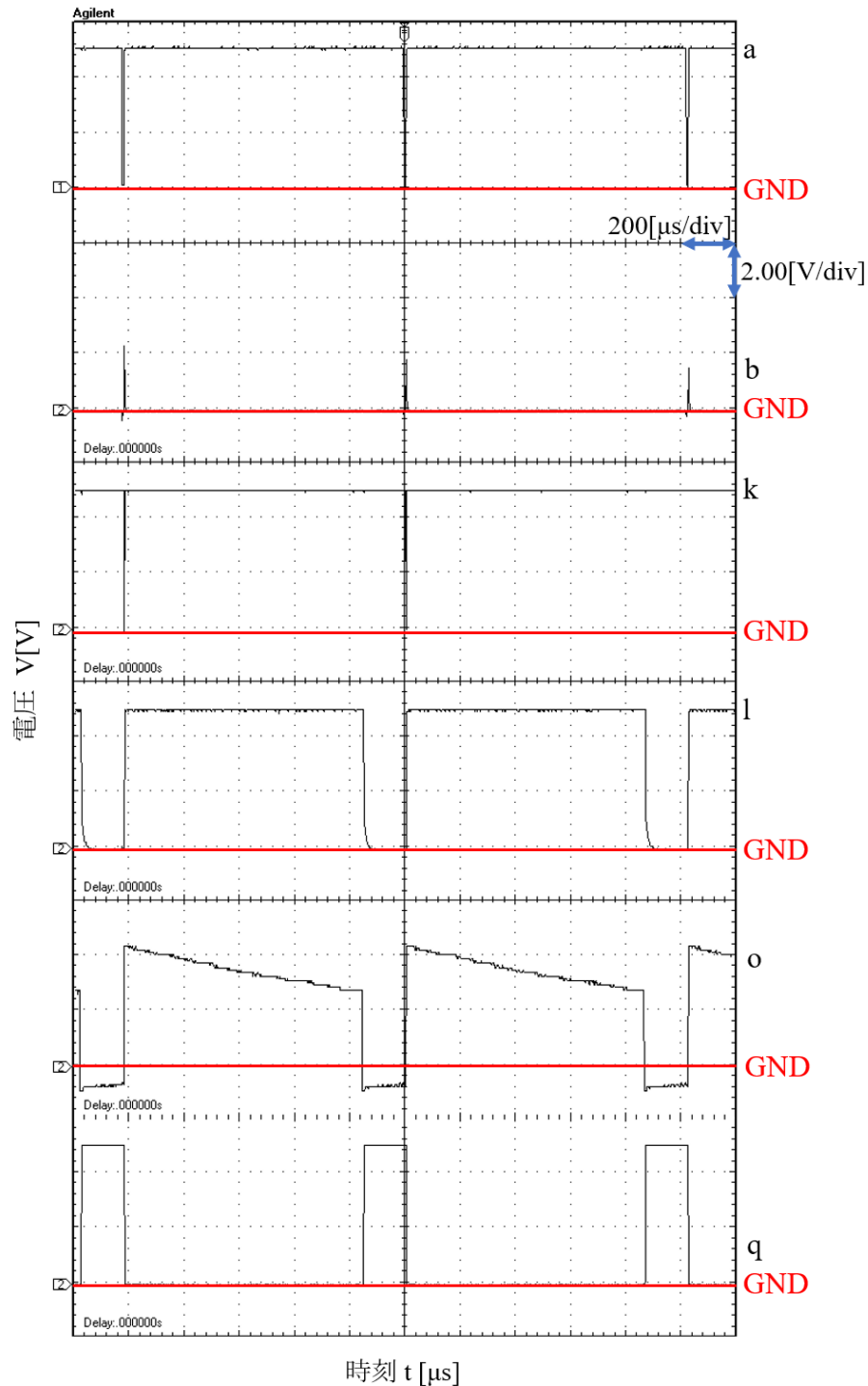


図 7 測定した電圧波形

この測定結果から，おおよそ原理通りの動作を示していることが読み取れる．  
しかし，このとき点  $k$  の測定波形にパルスの欠落がみられた．

4. 2 パルス幅決定回路のパルス幅・周波数特性測定

パルス幅・周波数特性を調べるために、図 6 の測定回路を用いて入力端子へのパルス周波数を変化させながら出力端子のパルス幅  $T_w$  を測定する。

その他素子の実測値は図 6 に示したとおりである。

表 1 に、測定回路の発振器からの入力周波数と出力パルス幅の測定結果を示す。

図 8 は、表 1 を基に作成したパルス幅・周波数特性のグラフである。

表 1 測定結果

パルス周波数[kHz]	パルス幅[ms]
0.10	1.20
0.20	1.10
0.30	1.00
0.40	1.00
0.50	1.00
0.60	0.90
0.70	0.90
0.80	0.90
0.90	0.90
1.00	0.85
1.02	0.81

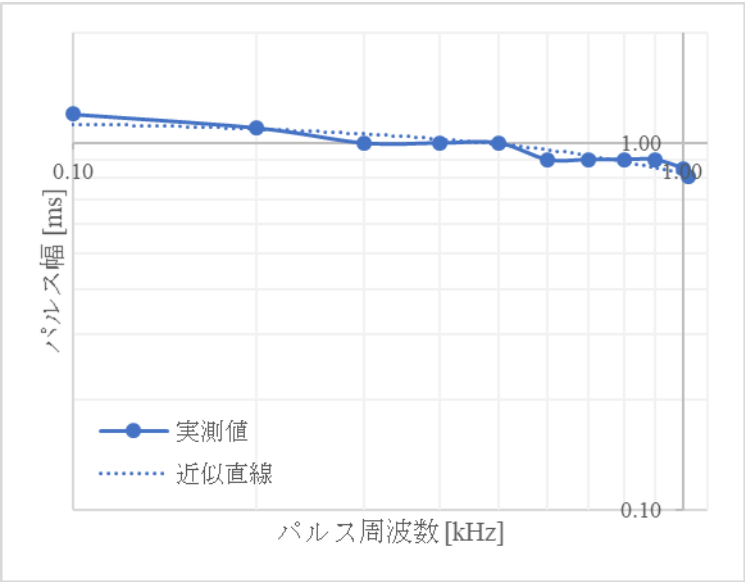


図 8 測定結果のグラフと近似直線

この測定結果から、パルス幅とパルス周波数は比例関係にあることがわかる。しかし、パルス周波数が 1.02[kHz]を超えたところで測定不能となった。

#### 4. 3 パルス幅決定回路のパルス幅・抵抗値特性測定

パルス幅・抵抗値特性を調べるために、図 6 の測定回路を用いて入力が発振器の周波数を変化左遷ながらオシロスコープを用いて測定した波形からパルス幅を読み取る。測定回路のコンデンサ C4 は  $0.22[\mu\text{F}]$  とし、発振器から  $1[\text{kHz}]$  の正弦波を入力して測定を行った。

表 2 に、出力パルス幅・抵抗値特性の測定結果を示す。

図 10 は、表 2 を基に作成したパルス幅・抵抗値特性のグラフである。

表 2 測定結果

抵抗値[Ω]	パルス幅[ms]
0.55	-
1007.00	0.14
2005.00	0.24
3000.00	0.36
4002.00	0.46
5020.00	0.56
6025.00	0.64
7002.00	0.72
8014.00	0.80
9013.00	0.90
9630.00	0.95

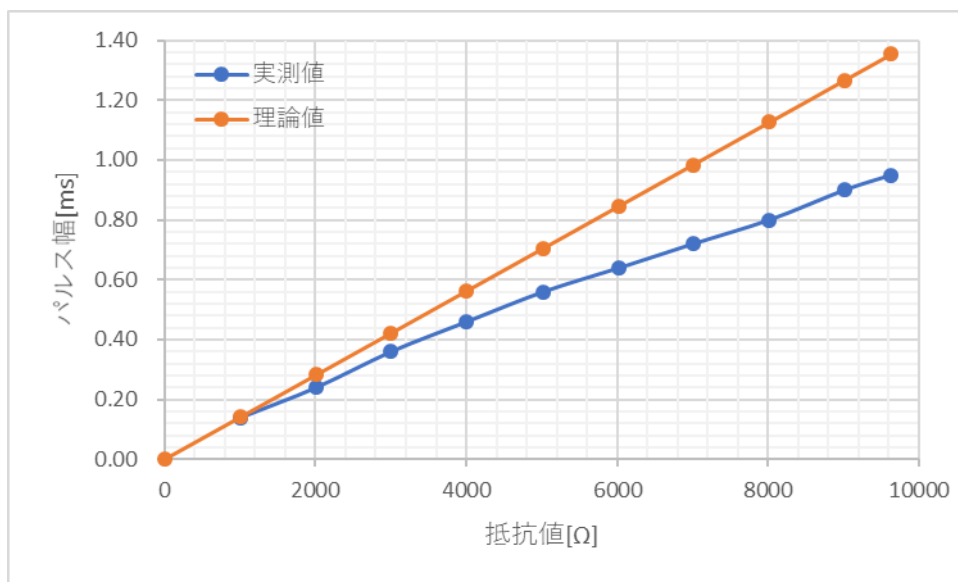


図 1 測定結果のグラフ

この結果から、パルス幅・抵抗値特性は抵抗値が増大するにつれ、よりパルス幅が小さくなっていることが読み取れる。



#### 4. 4 パルス増幅器の各部の波形測定

図 5 のパルス増幅回路に基づき測定実験のために製作した実際の測定回路図を図 11 に示す。

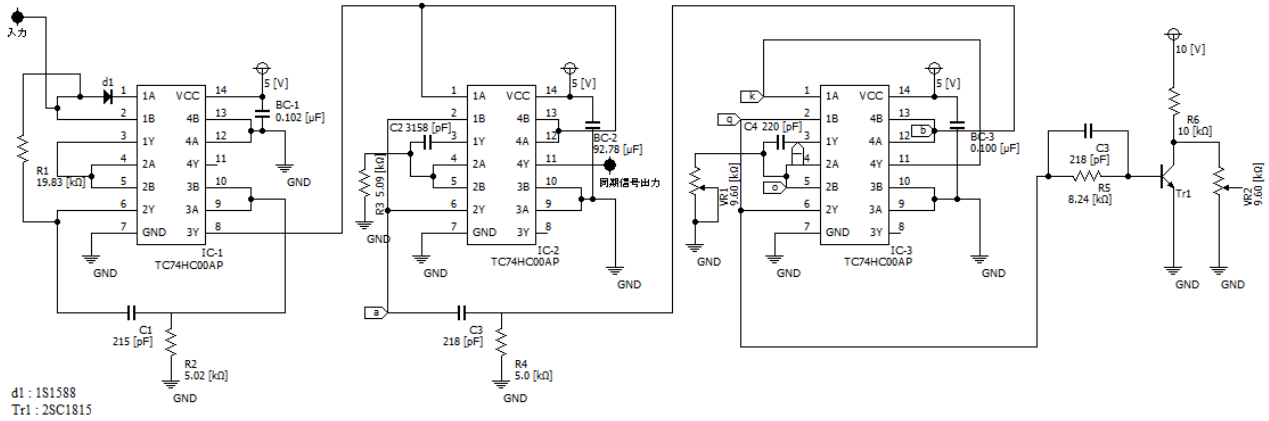


図 11 パルス増幅回路の測定回路図

図 12 は、図 11 に示す測定回路に対して観測された出力波形である。

このとき、回路には 1[kHz]の正弦波を入力し、出力波形の測定を行った。

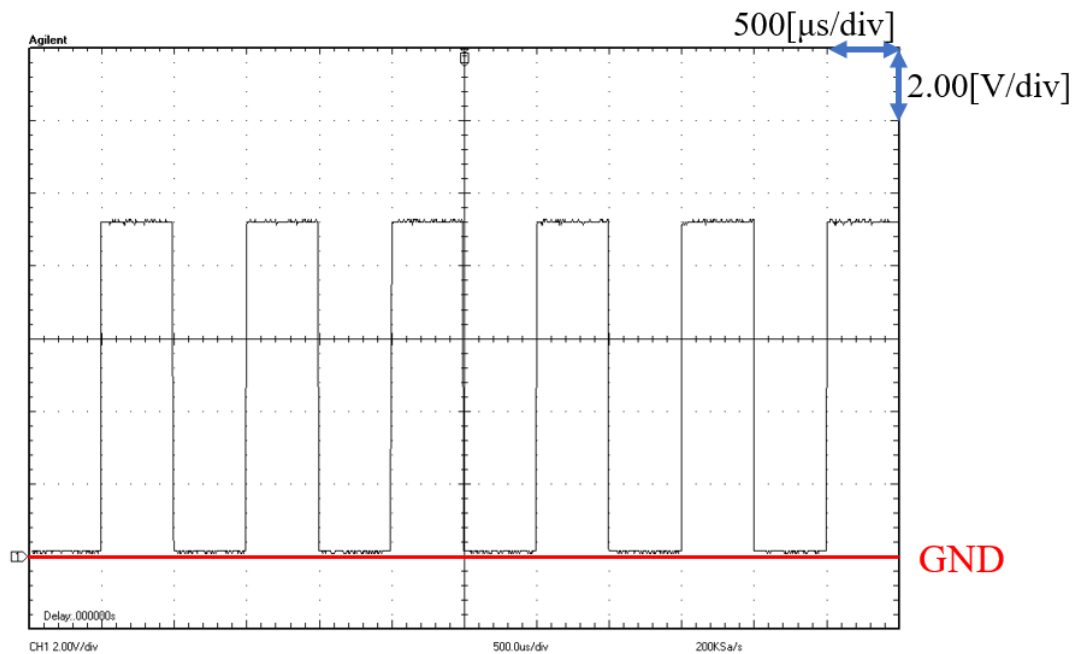


図 12 出力波形

このとき、可変抵抗器の抵抗値を最大にしたところ、最大出力電圧は 10[V]となった。

## 5. 考察 (吟味事項)

- (1) パルス周期 (パルス周波数の逆数) がパルス幅に比べ十分に大きければ, 単安定回路のパルス幅  $T_W$  は  $T_W \doteq CR \ln (V_H/V_S)$  で与えられる。この式を導出せよ。

この吟味事項は私ではわからなかった。

- (2) パルス周期がパルス幅に近づくとパルス幅は短くなる。なぜこのような現象が発生するのか、実験結果をもとに説明せよ。

実験 3.2 の結果より、確かにパルス周波数がパルス幅に近づくとパルス幅が短くなっていることがわかる。

これは、パルス幅を変化させ、パルス周期がパルス周波数を超えたとき、入力信号二周期で一つの出力波形が形成されたことから、この場合ではパルスに合わせて動作しきれなくなっていることがわかった。

このことから、パルス幅は回路が応答可能なパルス周期の幅を示していると考えられる

また、測定時のオシロスコープの波形を観察すると、波形のうちで **LOW** が出力されている時間はパルス幅を変化させても変化していないため、出力波形の 1 周期に占める **LOW** の割合はパルス幅がパルス周期に近づくと大きくなっている。

よって、パルス周期がパルス幅に近づくとパルス幅は短くなると考える。

- (3) スピードアップコンデンサにより，出力パルスの立上り，立下り時間を短くできる理由を，実験結果をもとに説明せよ。

スピードアップコンデンサの働きは，立ち上がりの瞬間には抵抗器を介さず電流をそのままトランジスタへ伝達し，立ち下がり際には放電をすることでベース電流に瞬間的に負電荷をかける．この働きによって，応答時間を若干短くしている．

(4) パルス発生時（立上り）の波形をパルスの立ち上がり前から観測するにはこの方法で可能になった。それでは、パルス終了時（立下り）時の波形を、パルスの立ち上がり波形の観測と同様、立ち下がりの少し前からパルス立ち下がり波形を観測するためには、パルス発生器の構成をどうすればよいか、同期信号との関係を考えながら、その測定方法について図などを使って具体的に述べよ。

デジタルオシロスコープを用いるのが最も簡単な手法である。