

1 目的

この実験課題はデジタル回路の基礎的特性測定を通し、デジタル IC の特性に関する基礎概念並びに測定技術の習得を目的とする。

2 原理

集積回路 (IC = Integrated Circuit) の Integrated(集積) の意味は、1 つの基盤にお互いに分離できない状態で回路素子が結合されているということで、半導体集積回路 (monolithic) と薄膜集積回路 (thin film) および両者を併用した混成集積回路 (hybrid) とがある。半導体集積回路にはバイポーラトランジスタを用いたものと MOS トランジスタを用いたものがあり、後者のほうが高集積密度のものを作りやすい。デジタル IC には DTL, TTL, ECL, CMOS 等種々の回路形式がありそれぞれ特徴がある。

電圧反転機 (inverter)

集積回路について述べる前に CMOS 反転機について簡単に説明する。n チャンネル MOSFET と p チャンネル MOSFET を相補的に接続した CMOS の反転 (インバータ) 回路を図 1 に示す。入力電圧 V_i が低レベルの電圧 (L) のときは、 T_p のゲート・ソース間は 0V になるためオフ (遮断) 状態となる。よって、出力 V_o は高レベル (H) となる。一方、入力電圧 V_i が高レベルの電圧 (H) のときは、 T_p のゲート・ソース間は 0V となるためオフ状態となり、 T_n のゲート・ソース間は負のバイアスが印加されるためオン状態となる。よって出力 V_o は低レベル (L) となる。従って、入出力特性は図 2 のようになる。

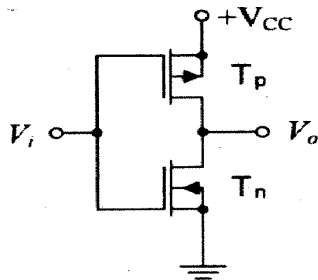


図 1: CMOS 反転器

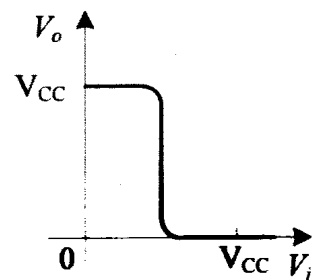


図 2: CMOS 反転器の入出力特性

標準 CMOS の測定

一口に集積回路といっても種々の論理特性を持ったものがあるが、ここでは代表的な CMOS IC 74HC00(NAND ゲート) について考える。

74HC00 の回路図を図 3 に示す。この素子 4 組を 1 個として Dual-in-line package されて製品化されている。代表的な端子接続図を図 4 に示す。図 4 中の NAND は図 3 の回路を意味する記号である。端子 14 には電源電圧 +5V を印加し、端子 7 は共通接地点である。以下、端子 14-7 間には定格電源電圧が加えられているものとする。

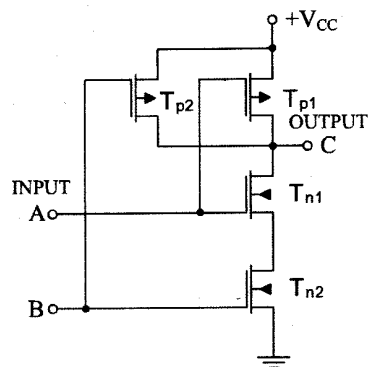


図 3: IC 74HC00 の回路

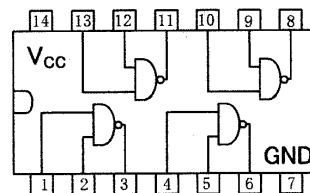


図 4: IC 74HC00 の端子接続図

図 3 の NAND ゲートにおいて、入力 $A=L$ かつ $B=L$ のとき、 T_{p1} と T_{p2} がオン状態、 T_{n1} と T_{n2} がオフ状態であるので、電源から出力に至る経路は導通状態であり出力 $C=H$ となる。入力 $A=H$ かつ $B=L$ のとき、 T_{p1} はオフ状態そして T_{p2} はオン状態、 T_{n1} はオン状態そして T_{n2} がオフ状態であるので、出力は T_{p2} を通して電源と導通状態であり出力 $C=H$ となる。入力 $A=L$ かつ $B=H$ も同様に考えられ、出力 $C=H$ となる。これに対して、入力 $A=H$ かつ $B=H$ のとき、 T_{p1} と T_{p2} がオフ状態、 T_{n1} と T_{n2} がオン状態であるので、接地から出力に至る経路は導通状態であり出力 $C=L$ となる。以上のことから、この論理ゲートが NAND 機能を実装していることは明らかである。

次に、入力 B を $5V$ 一定とし、入力 A の電圧を $0V$ から徐々に上昇させていくことを考える。ここで、出力 C を流れる電流は 0 とする。前述のように A 電圧が低いとき T_{p1} はオン状態そして T_{p2} はオフ状態、 T_{n1} はオフ状態そして T_{n2} はオン状態となっており、電源から流れ出す電流は 0 である。しかし、 A 電圧が大きくなり出力が反転する電圧付近に近づくとき T_{n1} はオフ状態からソース・ドレイン間に電流が流れる状態 (能動状態) に変わり、 T_{p1} と T_{n1} はともに能動状態となる。このとき電源から接地に向けて電源電流が流れ、この電流を貫通電流と呼んでいる。更に、入力 A を上昇させると T_{p1} はオフ状態、 T_{n1} はオン状態となり、電源電流は流れなくなる。

3 実験方法

3.1 電源電流特性 (貫通電流特性) の測定

電源電流特性 (貫通電流特性) の測定回路図を図 5 に, 測定結果例を図 6 に示す. まず, 図 7 に示す回路を基板上に制作し, NAND の入力の片方を "1" (High レベル=5V) に接続し, もう一方の入力には保護抵抗を介して可変電源を接続する.

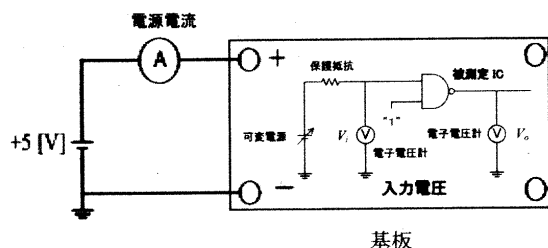


図 5: IC 74HC00 の回路

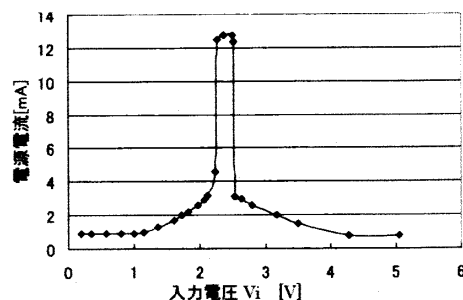


図 6: IC 74HC00 の端子接続図

可変電源の出力電圧を 0V から徐々に上げ, NAND の入力に印加する. 入力電圧 V_i を電子電圧計で測定しながら, 電源電流がどのように変化するか調べる. 電源電流が急激に変化する部分は, 入力電圧 V_i を細かく変化させて測定する. この時, 使用していない入力端子をすべて "High(H)" ($\equiv 5V$) あるいは "Low(L)" ($\equiv 0V$) のいずれかになるよう接続しておくこと.

3.2 入出力伝達特性の測定

入出力伝達特性の測定回路を図 7 に, 測定結果例を図 8 に示す. 電圧伝達特性結果より, 資料 IC の閾値を求める.

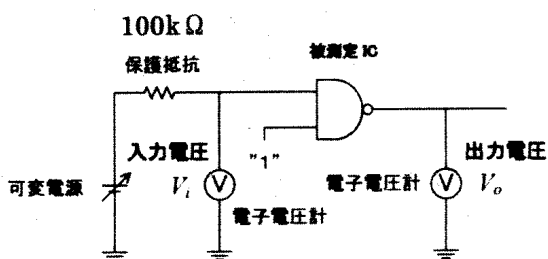


図 7: IC 74HC00 の回路

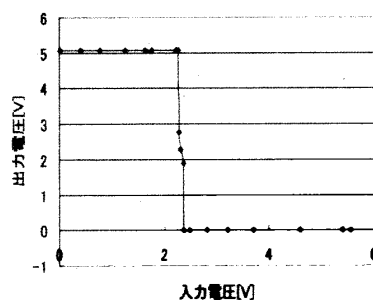


図 8: IC 74HC00 の端子接続図

V_{cc} または 0V に近い電圧値 H または L の意味は, 図 8 に示した論理特性が変化しない範囲の電圧値を示している. これらの値は製品のばらつきのために個々の IC によって多少異なるが, 標準の CMOSIC ($V_{cc}=5V$) では入力電圧に関して L は 1.5V 以下そして 3.5V 以上, 出力電圧に反して L は 0.05V 以下そして H は 4.95V 以上と規定されている. 入力電圧 V_i によって出力電圧 V_o の値が急に変化するときの入力電圧の値を閾値 (threshold level) といい, V_s で表す. この測定例では $V_s=2.4V$ である.

3.3 出力特性の測定

入力特性は FET のゲート電流は流れないので、CMOS では 0 である。出力特性は図 9 に示す測定回路により測定でき、その測定例を図 10 に示す。出力特性を図 9 に従って出力電流測定する。

その結果より、出力抵抗を求める。さらに、出力電圧が CMOS 規格を満足する条件下での最大出力電流を求める。出力特性より出力抵抗を求めてみると入力が 0V のときは約 50Ω 、 V_{cc} のときは約 100Ω であることが得られる。

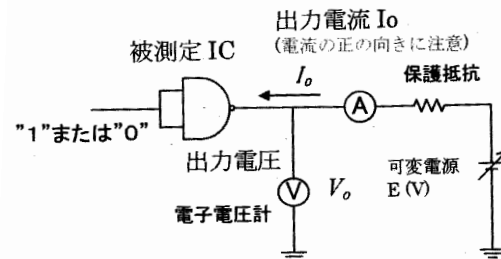


図 9: 出力特性測定回路

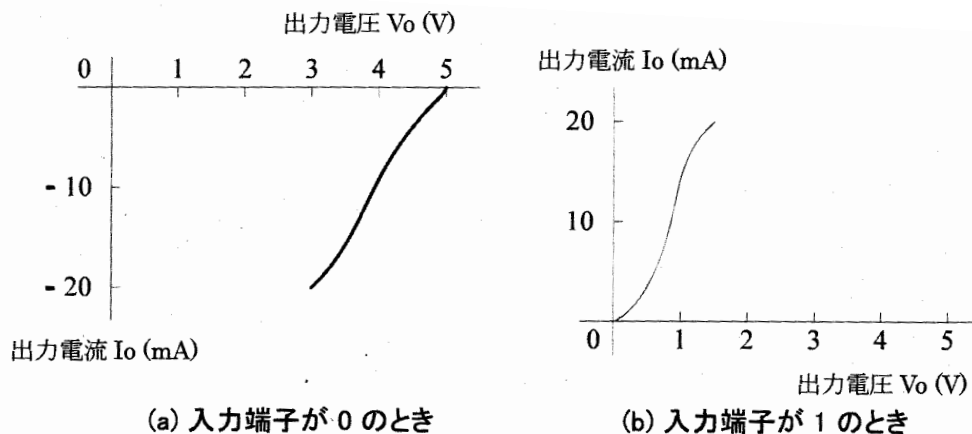


図 10: 出力特性

入力特性及び出力特性は互いに密接に関連した意味を持っている。なぜならば、1 個の IC で何個まで負荷 IC を駆動できるかが決まるからである。この最大負荷数のことをファンアウト数という。CMOS の場合には TTL と異なり入力電流がほとんど流れないため、ファンアウトを考える必要はない。しかし、ゲートを複数段接続すると負荷されるコンデンサ容量が大きくなり、その充放電時間が長くなる。そこで、保証されているファンアウト数は 50 までであり、容量負荷では 500pF までである。

一方、TTL を負荷として接続する場合は最大出力電流が問題となる (CMOS よび TTL の入出力電圧規格を参照すると、CMOS を直接 TTL 入力に接続しても問題ないことが確認できる)。今回の実験試料である TC74HC00AP は LSTTL を直接 10 個駆動可能となっている。

3.4 非安定性マルチバイブレータの特性測定

一般に2変数NANDまたはNORゲートなどだけでいかなる論理特性をも実現できることはキロンの的に明らかにされているので、74HC00によって任意の機能を持つ回路を実現できる。ここでは、マルチバイブレータについて考えてみよう。マルチバイブレータには双安定形(実はflip flopのこと)、単安定形(monostable multivibrator または oneshot multivibrator) および非安定形(astable multivibrator これをマルチバイブレータと呼ぶこともある)があるが、非安定マルチバイブレータについて考えてみる。回路の一例を図11に示す。制御信号 V_c によって発振を制御できる。発振周期 T は次式により決定できる。

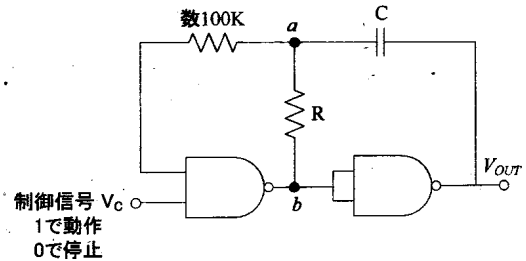


図 11: 非安定マルチバイブレータ

$$T \approx 2CR \log_e \{(V_H + V_S)/V_S\} = 2CR \ln \{(V_H + V_S)/V_S\} \quad (1)$$

V_H および V_S は、図8に示したようにそれぞれ $V_i=0$ としたときの出力電圧 V_H および理論値の変化するところの入力電圧すなわち閾値 V_S である。

図11の非安定マルチバイブレータの各部の波形を観測し、周期を測定する。数種類の C について同様の実験を行う。

実験を行う上で、以下の点に注意し実験を行うこと。

1. 試料74HC00には4個のNAND素子が入っているが、配線の容易なものを選ぶこと。
2. 各ICの電源電圧は必ず定格値5Vに保持し、また入力電圧も5Vを超えないように注意すること。過大に加えたりすると破壊される。端子位置特に電源端子の位置に十分注意すること。ICをソケットに挿入する方向を間違わないこと。
3. 今後の回路制作のためにも、各ICにおいて電源と接地端子間にはバイパスコンデンサを接続しておくこと。

4 結果の処理

4.1 電源電流特性 (貫通電流特性) の測定

3.1 に示した実験の測定値を表 1 に、測定値をもとに入力電圧と電源電流の関係を図 12 に示す。

表 1: 測定値

入力電圧 [V]	電源電流 [mA]
0.002	0.050
0.200	0.050
0.398	0.050
0.610	0.050
0.811	0.055
1.011	0.110
1.203	0.282
1.308	0.420
1.356	0.516
1.400	0.598
1.446	0.680
1.502	0.792
1.558	0.910
1.607	1.040
1.710	1.290
1.802	1.504
1.900	1.800
1.953	1.990
2.011	2.200
2.053	2.440
2.108	3.200
2.156	12.400
2.202	12.400
2.305	12.300
2.404	12.300
2.505	12.200
2.601	12.100
2.707	11.500
2.747	1.800
2.808	1.630
2.911	1.490
3.015	1.250
3.302	0.790
3.612	0.380
3.709	0.170
3.818	0.100
3.915	0.050
4.009	0.020
4.520	0.000
5.060	0.000

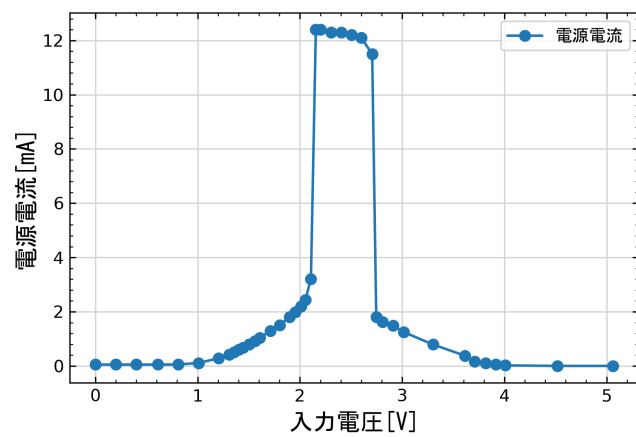


図 12: 測定した電源電流特性

4.2 入出力伝達特性の測定

3.2 に示した実験の測定値を表 2 に、測定値をもとに入力電圧と出力電圧の関係を図 13 に示す。

表 2: 測定値

入力電源 [V]	出力電源 [V]
0.000	4.98
0.198	4.99
0.409	5.00
0.602	5.00
0.803	5.00
1.007	5.00
1.202	5.00
1.404	5.00
1.608	5.00
1.802	4.99
2.007	4.98
2.107	4.80
2.117	2.21
2.151	2.17
2.208	1.98
2.252	1.83
2.302	1.75
2.353	1.59
2.400	1.40
2.454	1.19
2.505	1.05
2.550	0.00
2.601	0.00
2.809	0.00
3.001	0.00
3.507	0.00
4.007	0.00
4.500	0.00
5.006	0.00

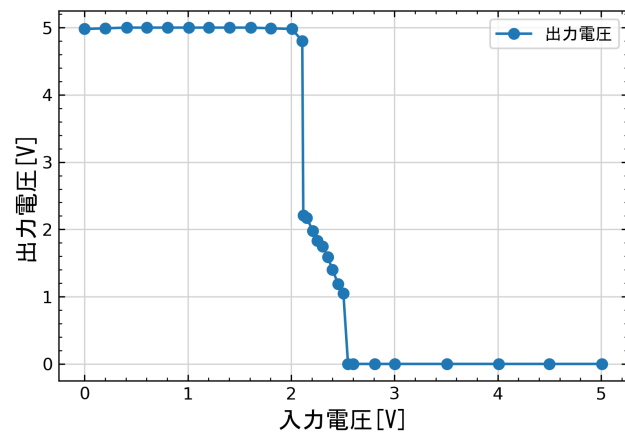


図 13: 測定した入出力伝達特性

4.3 出力特性の測定

3.3 に示した実験の測定値を出力の条件ごとに表 3, 表 4 に, 測定値をもとに出力電流と出力電圧の関係をそれぞれ図 14, 図 15 に示す.

表 3: 測定値

出力電圧 [V]	出力電流 [mA]
5.000	-0.560
4.980	-1.180
4.960	-1.600
4.940	-2.240
4.920	-2.620
4.900	-3.180
4.880	-3.780
4.860	-4.280
4.840	-4.650
4.820	-5.210
4.800	-5.650
4.780	-6.190
4.760	-6.700
4.740	-7.180
4.720	-7.700
4.700	-8.200

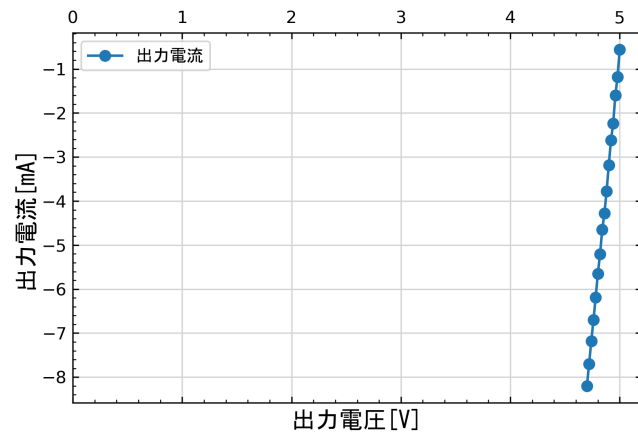


図 14: 測定した出力特性

出力 0 のとき

表 4: 測定値

出力電圧 [V]	出力電流 [mA]
0.000	0.000
0.100	3.490
0.200	6.721
0.300	10.000
0.400	12.607
0.500	16.100
0.600	18.883
0.700	22.600
0.800	23.667
0.900	25.900
1.000	27.821

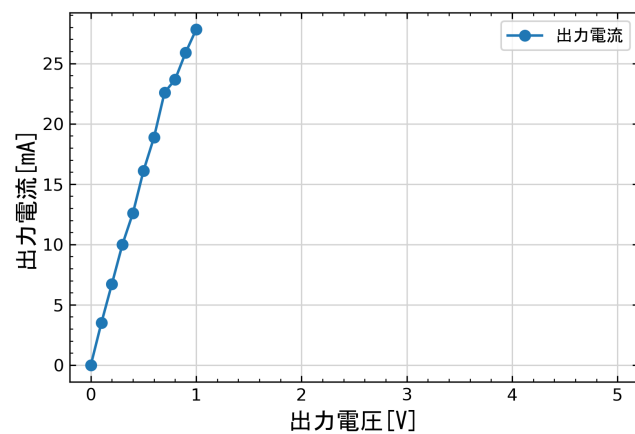


図 15: 測定した出力特性

出力 1 のとき

4.4 非安定マルチバイブレータの特性

3.4 に示した実験の結果を以下の図に示す。また、実験時に使用したコンデンサを以下の表 5 に示す。

表 5: コンデンサの値と周期 T

静電容量 $C[\mu\text{F}]$	周期 $T [\text{ms}]$	
	理論値	測定値
1.000	2.197	2.4
0.220	0.483	0.53
0.022	0.048	0.06

4.4.1 $C = 1[\mu\text{F}]$ の時の波形

以下に図 11 の C を $1.000[\mu\text{F}]$ としたときの $V_{\text{out}}, V_a, V_b, V_d$ の各波形を示す。

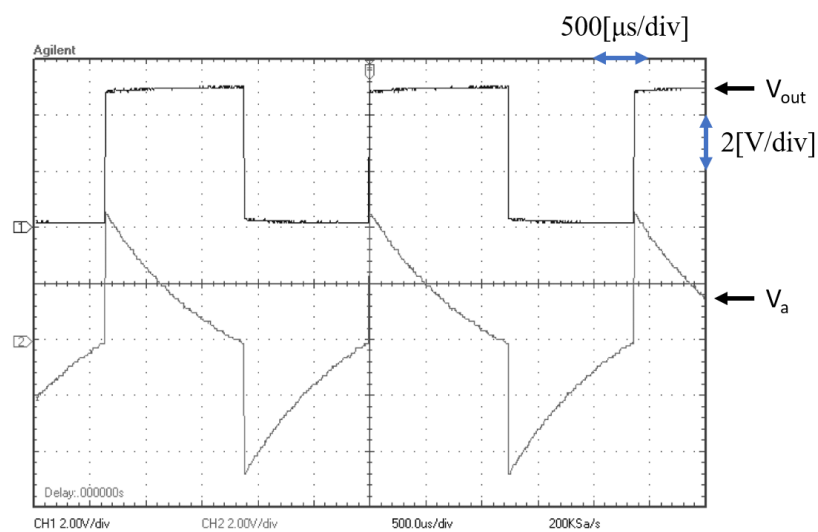


図 16: V_{out}, V_a の出力波形

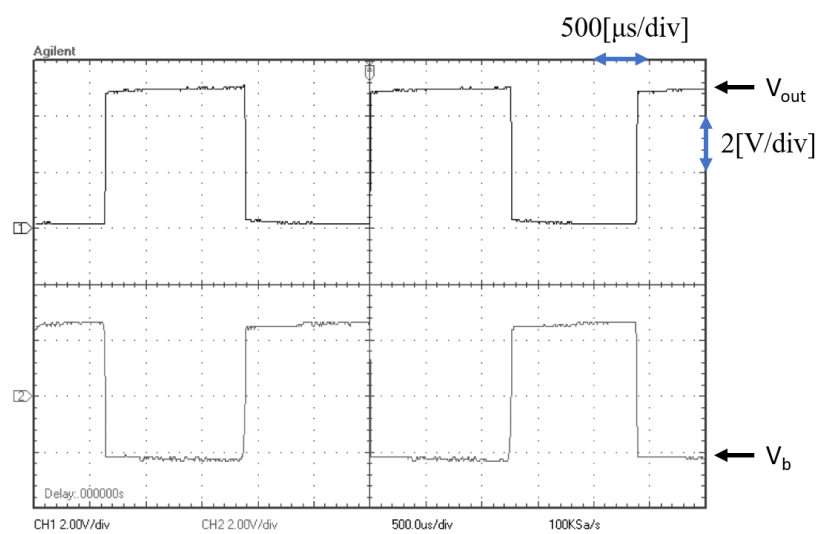


図 17: V_{out} , V_b の出力波形

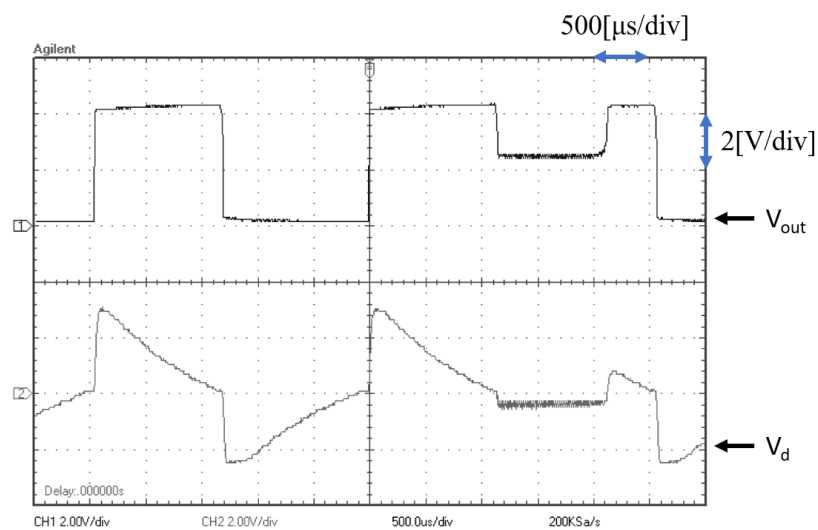


図 18: V_{out} , V_d の出力波形

4.4.2 $C = 0.220[\mu\text{F}]$ の時の波形

以下に図 11 の C を $0.220[\mu\text{F}]$ としたときの $V_{\text{out}}, V_a, V_b, V_d$ の各波形を示す.

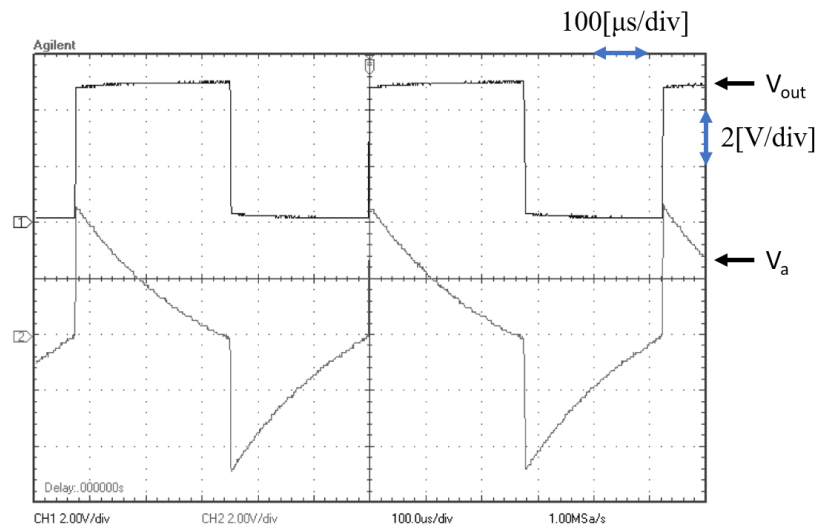


図 19: V_{out}, V_a の出力波形

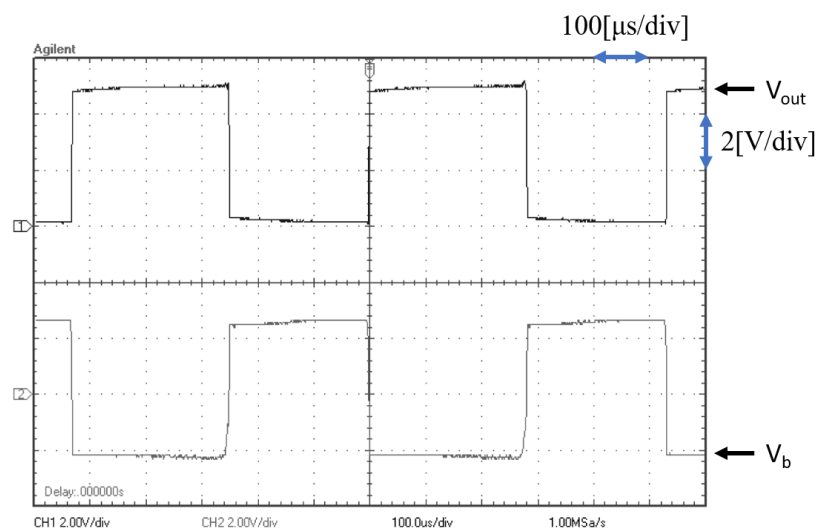


図 20: V_{out} , V_b の出力波形

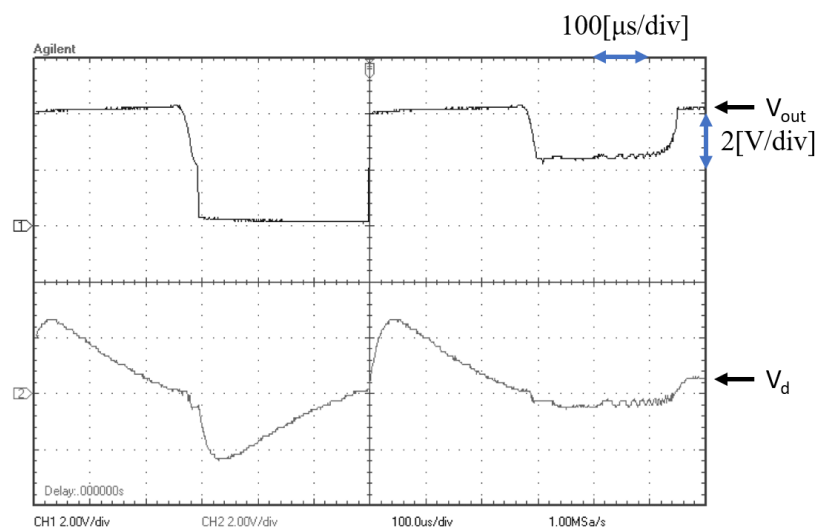


図 21: V_{out} , V_d の出力波形

4.4.3 $C = 1[\mu\text{F}]$ の時の波形

以下に図 11 の C を $0.022[\mu\text{F}]$ としたときの $V_{\text{out}}, V_a, V_b, V_d$ の各波形を示す.

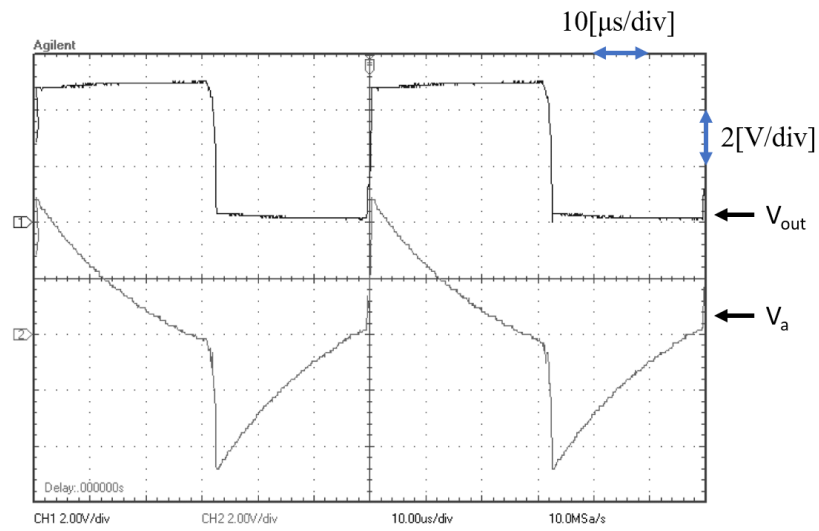


図 22: V_{out}, V_a の出力波形

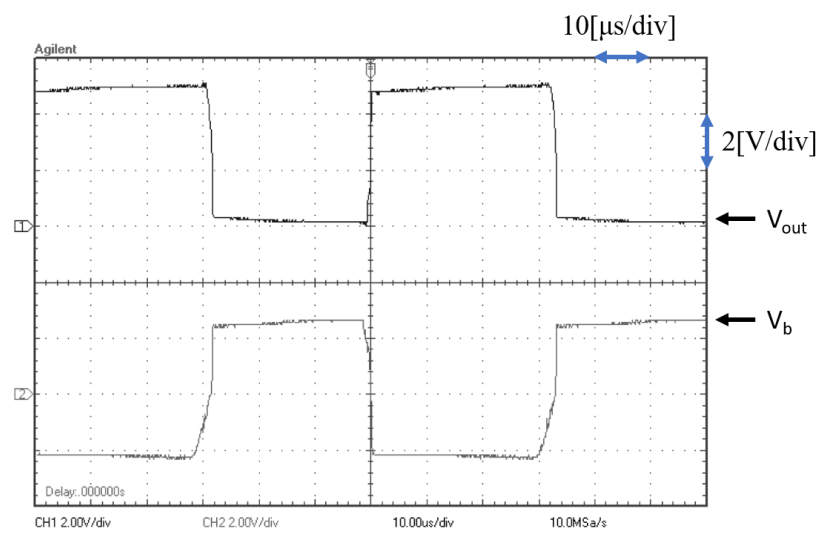


図 23: V_{out} , V_b の出力波形

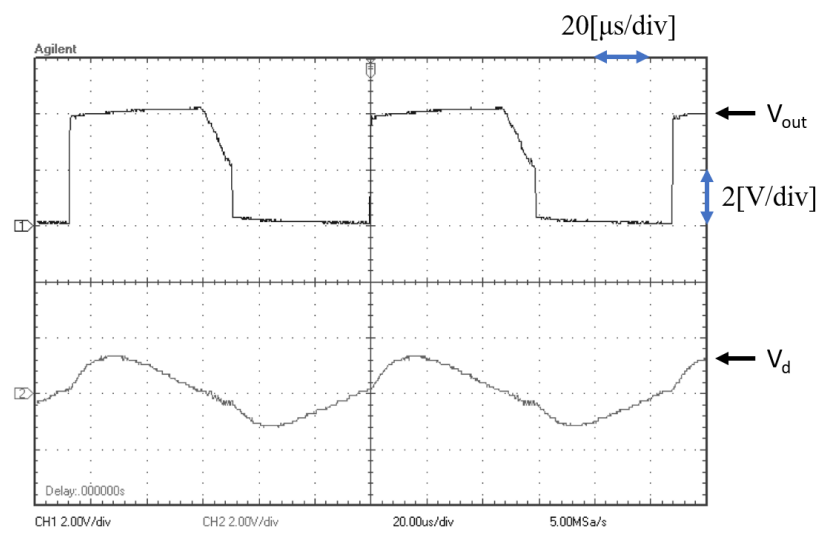


図 24: V_{out} , V_d の出力波形

5 考察

5.1 電源電流特性 (貫通電流特性) の測定

4.1 の図 12 より，回路の電源電流は入力電圧 2.1[V]～2.8[V] にかけて顕著に大きくなっていることが読み取れる．使用した NANDIC である TC74HC00AP のデータシートを確認すると，入力電圧が 3.15[V] 以上の時 H，入力電圧が 1.35[V] 以下の時 L として扱われることがわかる．このとき，入力電圧が H，L の閾値の間になると，内部回路に含まれる nMOS，pMOS の両方が同時にオンになってしまうタイミングが生まれる．その結果，IC の内部で V_{cc} と V_d が短絡してしまい，大きい電流が流れていると考えられる．この実験結果から，NANDIC に H とも L とも判別できない電圧を入力することは，電源電流を大きくしてしまい，回路の誤動作や IC の破損を引き起こす可能性があるため，そのような入力を行うべきでないことがわかる．

また，データシートの動作範囲に入力上昇・下降時間という項目があり，回路中で TC74HC00AP を使用する場合は入力の変化は $V_{cc}=4.5[V]$ の場合 500[ns] 以下で使用するべきであることがわかる．

5.2 入出力伝達特性の測定

4.2 の図 13 と 4.1 の図 12 を比較すると，図 13 で出力が変化している入力電圧の範囲は図 12 で電源電流が大きくなっている入力電圧の範囲と重なることがわかる．また，データシートでは，特性として 3.15[V] 以上の時 H，入力電圧が 1.35[V] 以下の時 L として扱われるとあるが，実際にはそれより広い範囲で扱えるように見える．しかし，前述の通り NANDIC に H とも L とも判別できない電圧を入力することは，電源電流を大きくしてしまい，回路の誤動作や IC の破損を引き起こす可能性があるため，データシートの動作範囲内で使用するべきである．

5.3 出力特性の測定

4.3 の図 14，図 15 を見ると，出力電圧に対して出力電流は比例しているが，その比例定数は非常に大きいことがわかる．

5.4 非安定マルチバイブレータの特性

4.4 の図 16～図 24 から，コンデンサ C の容量により周期 T は変化するが，波形はほぼ同じであることがわかる．しかし，静電容量が大きい時，すなわち 4.4.1，4.4.2 の場合において， V_d の波形が乱れてい部分があった．このいびつな波形が出力される頻度を調べるため，波形を取得する時間を長く設定し，同じオシロスコープを用いてデータを採取した．以下，図 25，図 26，図 27 にそのデータを示す．

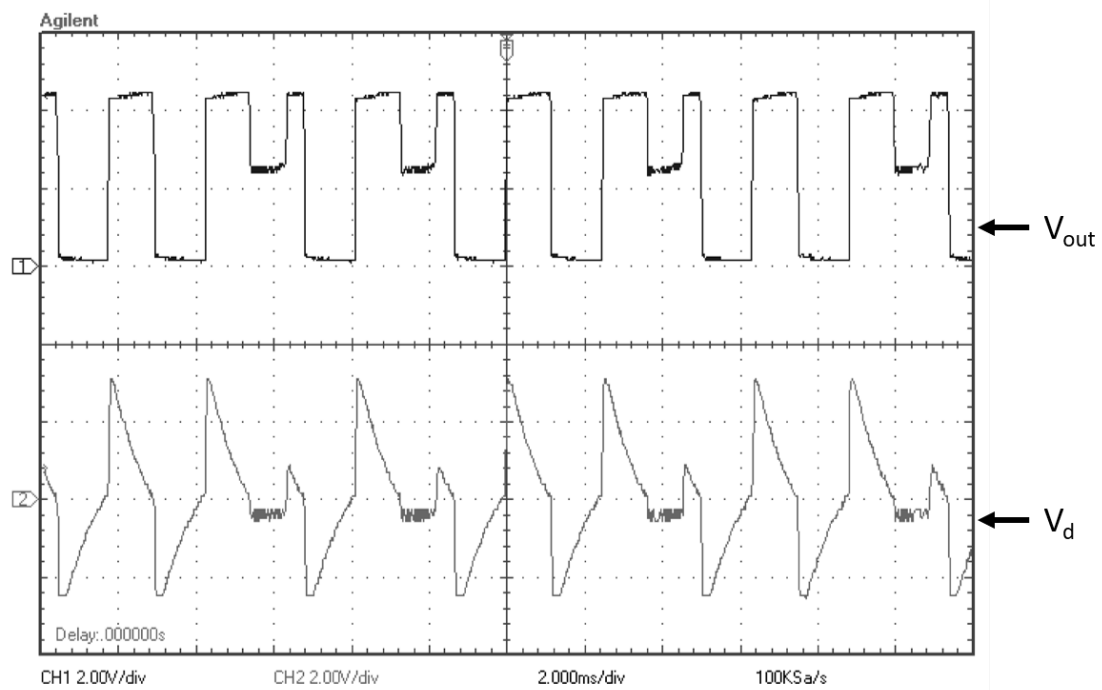


図 25: $C = 1.000[\mu\text{F}]$ のときの V_{out} と V_d の波形

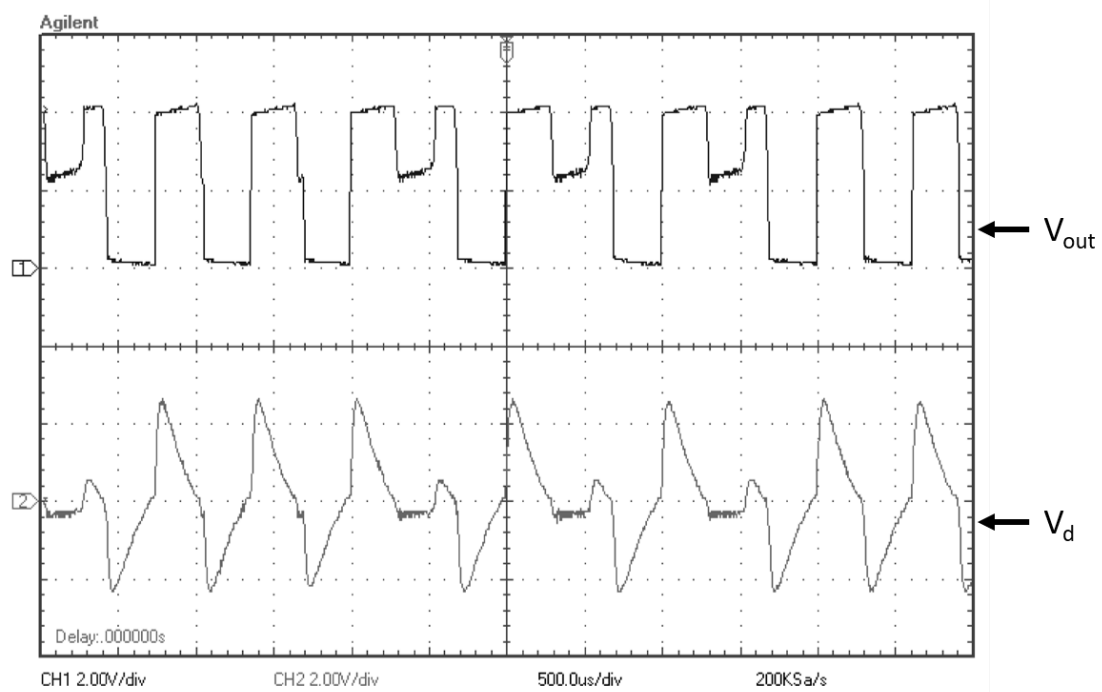


図 26: $C = 0.220[\mu\text{F}]$ のときの V_{out} と V_d の波形

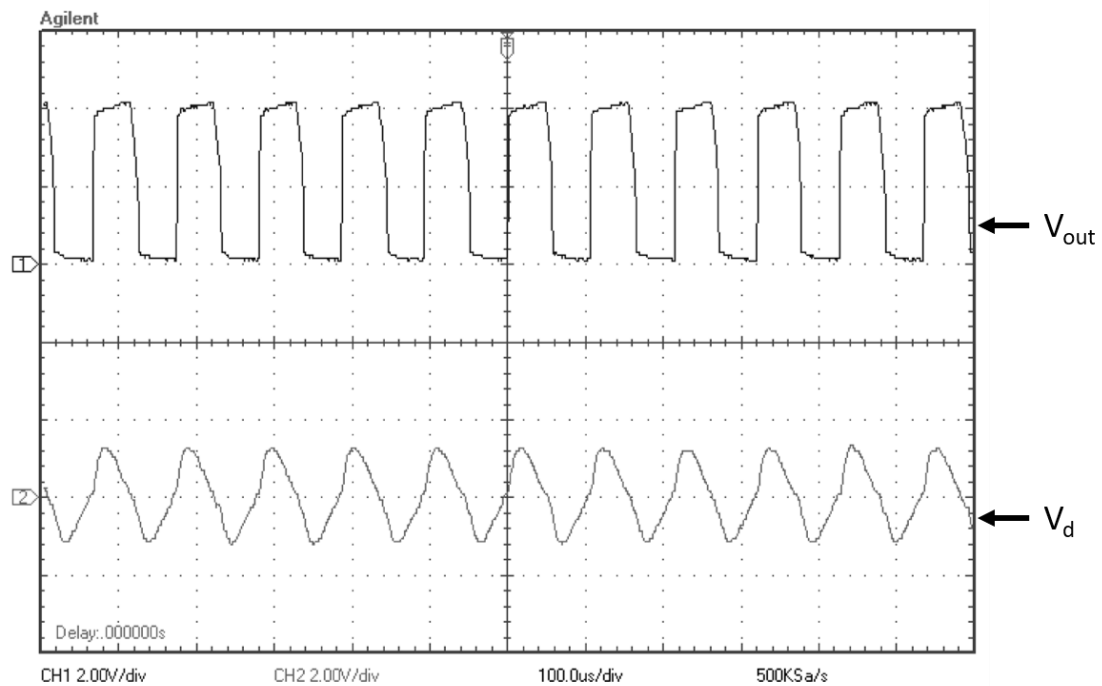


図 27: $C = 0.022[\mu\text{F}]$ のときの V_{out} と V_d の波形

これらの波形から、やはり 4.4.1, 4.4.2 の条件下では波形の一部に乱れが生じていることがわかる。これらの測定は静電容量 C のみを変化させた対照実験のため、この原因は静電容量の差にあると考えられる。このとき、コンデンサは充放電を繰り返しているため、コンデンサの静電容量が大きいことにより、充放電に必要な時間が長くなってしまい、その間に変化した別の波形の作用によって電流の向き等が変化し、波形が乱れているのだと予想する。

吟味事項

5.4.1 直流雑音余裕度とはなにか説明せよ。また、HC シリーズ CMOS と TTL の直流雑音余裕度について説明し比較せよ。

雑音余裕度 (ノイズ・マージン) とは, IC の出力側と入力側のそれぞれにおいて, H として出力される (入力される), もしくは L として入力される (出力される) 電圧の差で表される。これは, 実際に回路を使用する際にどれくらいの大きさのノイズまで誤動作を起こさずに使用できるかという指標になる。そのため, 雑音余裕度が大きいものは安定性が良いといえる。

ここで, TC74HC00AP と SN74LS00N を比較して, CMOSIC と TTLIC の雑音余裕度の差について議論する。

TC74HC00AP では, H 側, L 側それぞれの雑音余裕度は, V_{cc} を 4.5[V] とすると,

$$V_{OH} - V_{IH} = 4.4[V] - 3.15[V] = 1.25[V] \quad (2)$$

$$V_{IL} - V_{OL} = 1.35[V] - 0.1[V] = 1.25[V] \quad (3)$$

SN74LS00N では, H 側, L 側それぞれの雑音余裕度は, V_{cc} を 4.5[V] とすると,

$$V_{OH} - V_{IH} = 2.5[V] - 2.0[V] = 0.5[V] \quad (4)$$

$$V_{IL} - V_{OL} = 0.8[V] - 0.4[V] = 0.4[V] \quad (5)$$

となる。これらを比較すると, TTL の雑音余裕度は CMOS と比べて非常に小さく, CMOS を用いたほうが扱いやすいことがわかる。

5.4.2 ファンアウトとはなにか, 説明せよ。HC シリーズ CMOS と TTL のファンアウトについて説明し, 比較せよ。

ファンアウトとは, 一つの出力端子から駆動できる負荷 IC の数のことである。6. 参考文献の 5. に示すサイトを参考に, ファンアウトの計算方法をしめす。

CMOS では, ファンアウトは C_L/C_{IN} で求められる。

TTL では, 入力・出力レベルが H の場合 I_{OH}/I_{IH} , L の場合 I_{OL}/I_{IL} を求め, このうち値の小さい方がファンアウト数となる。

これに従い計算を行うと, TC74HC00AP では,

$$C_L/C_{IN} = 50[pF]/10[pF] = 5 \quad (6)$$

SN74LS00N では,

$$I_{OH}/I_{IH} = 0.4[mA]/20[\mu A] = 20 \quad (7)$$

$$I_{OL}/I_{IL} = 8[mA]/0.4[mA] = 20 \quad (8)$$

このとき, 入力・出力レベルの違いによってファンアウト数が変わらないので, ファンアウト数は 20。

以上より, TTL のファンアウト数は CMOS のそれを上回っており, 負荷を多く接続する場合には TTL を用いた IC を使うほうが良いと考えられる。

5.4.3 理論値の変化する所で電源電流が最大になるが，入力電圧 V_i と電源電流 I_{cc} との関係調べ，この事実を定量的に説明せよ。

5.1 に記述したとおりである。

5.4.4 非安定マルチバイブレータについて，各部波形を用いて動作原理を説明せよ。

非安定マルチバイブレータの動作原理を，以下図 28 に動作を表す図を示し，それに基づいて順を追って記述すると，

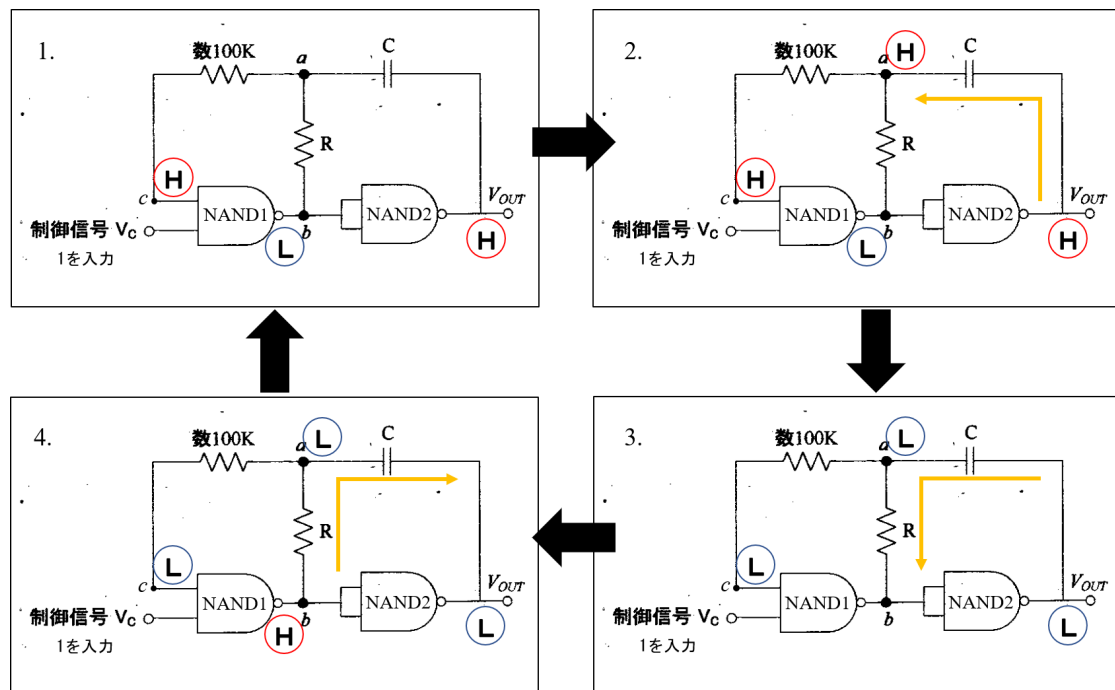


図 28: 非安定マルチバイブレータの動作原理

1. 制御信号 V_c を 1 にした瞬間：コンデンサ C が未充電で，かつ NAND2 の出力 V_{out} を “H” とすれば，NAND1 出力 (b 点) と NAND2 入力 (a 点) が “L”，NAND1 入力 (c 点) が “H” となる。
2. 電圧の高い V_{out} から (a 点)，(b 点) の経路で電流が発生し，コンデンサ C の充電が開始される。このとき，(a 点) と (b 点) の間に抵抗 R に流れる電流と R の抵抗値に等しい電位差 (電圧) が発生する。しかし，(a 点) と (c 点) は現時点では “H” なので NAND1 と NAND2 の状態は保持される。
3. コンデンサ C の充電が進むと抵抗 R に流れる電流が小さくなるので，(a 点) と (c 点) の電圧が下がってくる。この値が “L” になると (b 点) が “L” から “H” に反転して V_{out} が “H” から “L” になる。
4. その瞬間に (b 点) から (a 点)， V_{out} の経路で電流が流れ，コンデンサ C の放電が始まる。放電が進むに従って (a 点)，(c 点) の電圧が上昇し，この値が “H” の状態になると 1 の状態に戻り，結果として NAND2 の出力 V_{out} から “H”，“L” を繰り返し出力する。

また、波形については 4.4 に示したとおりである。

5.4.5 非安定マルチバイブレータの周期を数種類 (桁の異なる 3 種類) の容量 C について測定し、理論値 $T \approx 2CR \ln\{(V_H + V_S)/V_S\}$ と比較検討してみよ。

吟味事項 4. 及び比較結果より理論式が間違っていることが明らかであれば、新しい理論式を求めなさい。

非安定マルチバイブレータの周期の理論値と測定値は表??に示したとおりである。これらの値を比較すると、多少誤差が見られる。これは、周期の測定値はデジタルオシロスコープの測定結果から読み取ったことが原因の一つとして考えられる。

6 感想

今回の実験を通して、IC の基本的な使い方や特性等を知り、その測定法を学ぶことができた。これまで趣味で行っていた電子工作では、まだまだ知識が足りなかったため、IC にパソコンをつないだことなどなかったのが、今後の私生活にとっても非常に有益な実験であった。しかし、実験データのとり方 (特にデジタルオシロスコープのデータ) には問題があったので、あとで報告書を作成することを考えて、予め複数パターンのデータを取る。また、必要になるかもしれない実験の過程等は写真等におさめておこうと思う。

ところで、今回から私は報告書を L^AT_EX2e を用いて作成し、グラフについては python(matplotlib) を用いて作成している。特に、L^AT_EX2e の利点はマークアップ言語を記述するような間隔でレポートを作成できることであると思う。これにより、文書の構造を明示的に扱うことができ、非常に心地良く報告書を作成できた。また、グラフについては python とそのライブラリである matplotlib を用いて作成したが、こちらは、使用するパソコンの性能によって処理にかかる時間に差があったり、グラフの書式の設定が面倒だったので Excel で作成したほうが楽だったかもしれないと今頃になって後悔している。一部図を作成する際に PowerPoint を使用したときは、その相変わらずの有用さに心を打たれた。閑話休題。

前述の通り、この実験は私にとって非常に面白く、また有益な実験であった。次回以降の実験も楽しみである。

7 参考文献

1. 「宮崎技術研究所」の技術講座「電気と電子のお話」5.2.(2-B)
(URL : <http://www.miyazaki-gijutsu.com/series4/densi0523.html>)
2. 1 入力ゲートと入出力特性 - TTL — mixi コミュニティ
(URL : https://mixi.jp/view_bbs.pl?comm_id=478269&id=9482402)
3. TC74HC00AP データシート
(URL : <https://toshiba.semicon-storage.com/info/docget.jsp?did=6907&prodName=TC74HC00AP>)
4. SN74LS00N データシート
(URL : <http://www.ti.com/lit/ds/symlink/sn7400.pdf>)
5. ファンアウト (URL : <http://www.f-kmr.com/fanout.htm>)