① 当前作业

り 历史作业

》<u>《指令系</u> 统、处理器》

<u>自测题(20</u> <u>题)</u>

※《数据表示、运算器、存储器》自测题(25题)

《指令系统、处理器》自测题 (20题)

作业时间: 2025-05-20 10:43:00 至 2025-06-08 23:00:00

作业满分: <u>100.00</u>, 共 <u>20道</u> 题

自测题的成绩会计入平时成绩记载, 所以大家认真完成!

🎤 单选题

转移指令的	主要操作是_A	【 正确答案: A】		
	十数器PC的值			
B.改变地址				
	汁数器的值和堆栈指针S ☆	SP的值		
D.以上都不	χij			
首次提交时	间: 2025-06-08 17:11:18	8 最后一次提交时门	间: 2025-06-08 17:1	1:18
在指令格式	设计中,采用扩展操作码	码的目的是C	【 正确答案	: c]
A.增加指令·	长度			
B.增加寻址3	空间			
C.增加指令	数量			
D.以上都不	对			
首次提交时	间: 2025-06-08 17:12:46	6 最后 一 次提交时ì	间: 2025-06-08 17:1	2:49
	用微程序控制器,共有3			
令,各指令	用微程序控制器,共有3对应的微程序平均由4多地址,则微指令中下址5	条微指令组成,采用	断定法(下址字段》	
令,各指令 下条微指令	对应的微程序平均由4 象	条微指令组成,采用	断定法(下址字段》	去) 确定
令,各指令 下条微指令 C】	对应的微程序平均由4 象	条微指令组成,采用	断定法(下址字段》	去) 确定
令,各指令 下条微指令 c】 A. 5	对应的微程序平均由4 象	条微指令组成,采用	断定法(下址字段》	去) 确定
令,各指令 下条微指令 C】 A.5 B.6	对应的微程序平均由4 象	条微指令组成,采用	断定法(下址字段》	去) 确定
令,各指令 下条微指令 C】 A. 5 B. 6 C. 8 D.9	对应的微程序平均由4 象	条微指令组成,采用 字段的位数至少是 <u>C</u>	断定法(下址字段) 【 正	去)确定 确答案:
令,各指令 下条微指令 C】 A.5 B.6 C.8 D.9 解析:计	对应的微程序平均由4 第 地址,则微指令中下址等	条微指令组成,采用 字段的位数至少是 <u>C</u> 各个指令对应的微程	断定法(下址字段) 【 正 『 上 『 『 上 『 『 下 『 下 『 下 』 『 下 』 『 下 』 『 下 』 『 、	去) 确定 确答案: 则指令
令,各指令 下条微指令 C】 A.5 B.6 C.8 D.9 解析:计算 对应的微指	对应的微程序平均由4	条微指令组成,采用 字段的位数至少是 <u>C</u> 个指令对应的微程 而公共微指令还有2	斯定法(下址字段) 【 正 是序平均为4 条,则 条,整个系统中	去) 确 定 确答案: 则指令令令
令,各指令 下条微指令 C】 A.5 B.6 C.8 D.9 解析:计算 对应的微类 的条数共为	对应的微程序平均由4 第 地址,则微指令中下址等	条微指令组成,采用 字段的位数至少是 <u>C</u> 个指令对应的微程 而公共微指令还有2	斯定法(下址字段) 【 正 是序平均为4 条,则 条,整个系统中	去) 确 定 确答案: 则指令令令
令,各指令 下条微指令 C】 A.5 B.6 C.8 D.9 解析:计算 对应的微数 的条数共为	对应的微程序平均由4 分 地址,则微指令中下址等 享机共有32 条指令,各 计令为32x4 = 128条,而 128 + 2 = 130 条,所	条微指令组成,采用 字段的位数至少是 <u>C</u> 个指令对应的微程 而公共微指令还有2	斯定法(下址字段) 【 正 是序平均为4 条,则 条,整个系统中	去) 确 定 确答案: 则指令令令
令,各指令 下条微指令 C】 A.5 B.6 C.8 D.9 解	对应的微程序平均由4 分 地址,则微指令中下址等 享机共有32 条指令,各 计令为32x4 = 128条,而 128 + 2 = 130 条,所	条微指令组成,采用 字段的位数至少是 <u>C</u> 各个指令对应的微程 所公共微指令还有2 所以需要「log2130	断定法(下址字段): 【正 【序平均为4 条,则 条,整个系统中位 1 =8 位才能寻址:	去) 确答案: 则指指令令 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
令,各指令 下条微指令 C】 A.5 B.6 C.8 D.9 解对应条指 的数指令 , 操交 时, 使数据 使数据 使数据 使数据 使数据 使数据 使数据 使数据 使数据 使数据	对应的微程序平均由4 条地址,则微指令中下址等 地址,则微指令中下址等 6 令为32 x4 = 128条,而 128 + 2 = 130 条,所 答案选C 。	条微指令组成,采用字段的位数至少是 <u>C</u> 字段的位数至少是 <u>C</u> 各个指令对应的微程 而公共微指令还有2 所以需要「log2130 0 最后—次提交时i	断定法(下址字段): 【正 【序平均为4 条,则 条,整个系统中位 1 =8 位才能寻址:	去) 确答案: 则指指令令 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
令,各指令 下条微指令 C] A.5 B.6 C.8 D.9 解对应条指 的数共令, 首次提交时	对应的微程序平均由4 条 地址,则微指令中下址等 4 个为32 条指令,各 3 个为32 x4 = 128条,而 128 + 2 = 130 条,所 答案选C 。	条微指令组成,采用字段的位数至少是 <u>C</u> 字段的位数至少是 <u>C</u> 各个指令对应的微程 而公共微指令还有2 所以需要「log2130 0 最后—次提交时i	断定法(下址字段) 【 正 《 译 是字平均为4 条,则 条,整个系统中位 1 =8 位才能寻址:	去) 确答案: 则指指令令 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
令, 各指令 C) A. 5 B. 6 C. 8 D. 9 解对的条微指 放为条微指 次, 关于RIS A.RISC 普遍	对应的微程序平均由4 条 地址,则微指令中下址等 算机共有32 条指令,各 (令为32x4 = 128条,而 1128 + 2 = 130 条,所 答案选C。 (c) 的叙述中,错误的是A	条微指令组成,采用字段的位数至少是 <u>C</u> 各个指令对应的微程 而公共微指令还有2 所以需要「log2130 0 最后—次提交时i	断定法(下址字段) 【 正 《 译 是字平均为4 条,则 条,整个系统中位 1 =8 位才能寻址:	去) 确答案: 则指指令令 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
令, 各指令 C] A. 5 B. 6 C. 8 D. 9 解 析 应 数 描 令 , 首 次 提 交 时 下 列 系 器 E. R. I. S. C. 中 时 B. R. I. S. C. 中 中	对应的微程序平均由4 条地址,则微指令中下址等 建机共有32 条指令,各 读令为32x4 = 128条,而 128 + 2 = 130 条,所 答案选C。 简: 2025-06-08 17:13:10 C 的叙述中,错误的是 <u>A</u> 采用微程序控制器	条微指令组成,采用字段的位数至少是C 各个指令对应的微程 而公共微指令还有2 所以需要「log2130 0 最后一次提交时) 如用内完成	断定法(下址字段) 【 正 《 译 是字平均为4 条,则 条,整个系统中位 1 =8 位才能寻址:	去) 确答案: 则指指令令 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0

解析:相对于CISC,RISC 的特点是:指令条数少;指令长度固定,指令格式和寻址种类少;只有取数 / 存数指令访问存储器,其余指令的操作均在寄存器之间进行; CPU 中通用寄存器多;大部分指令在一个或小千一个机器周期内完成;以硬布线逻辑为主,不用或少用微程序控制。选项B、C、D 都是R ISC 的特点,选项A 是错误的,因为RISC 的速度快,所以普遍采用硬布线控制器,而非微程序控制器。

某计算机的控制器采用微程序控制方式,微指令中的操作控制字段采用字段直接 编码法, 共有33 个微命令, 构成5 个互斥类, 分别包含7、3、12、5 和6 个微命 令,则操作控制字段至少

____【 正确答案: C】 有C

A. 5 位

B. 6 位

C. 15 位

D.33 位

解析: 字段直接编码法将微命令字段分成若干小字段, 互斥性微命令组合在 同一字段中,相容性微命令分在不同字段中,每个字段还要留出一个状态, 表示本字段不发出任何微命令。5 个互斥类, 分别包含7 、3 、12 、5 和6 个微命令, 需要3、2、4、3和3位, 共15位。

6. 首次提交时间: 2025-06-08 17:13:30 最后一次提交时间: 2025-06-08 17:13:30 已提交

相对于微程序控制器,硬布线控制器的特点是D

【 正确答案: D】

- A. 指令执行速度慢, 指令功能的修改和扩展容易
- B. 指令执行速度慢, 指令功能的修改和扩展难
- C. 指令执行速度快, 指令功能的修改和扩展容易
- D.指令执行速度快,指令功能的修改和扩展难

解析: 微程序控制器采用了"存储程序"的原理,每条机器指令对应一个微 程序,因此修改和扩充容易,灵活性好,但每条指令的执行都要访问控制存 储器,所以速度慢。硬布线控制器采用专门的逻辑电路实现,其速度主要取 决千逻辑电路的延迟, 因此速度快, 但修改和扩展困难, 灵活性差。

7. 首次提交时间: 2025-06-08 17:14:10 最后一次提交时间: 2025-06-08 17:14:10 已提交

减法指令sub R1,R2,R3 的功能为"(R1)-(R2) → R3",该指令执行后将生成进位/借 位标志CF 和溢出标志OF。若(R1)=FFFFFFFH, (R2)=FFFFFFFOH, 则该减法指令执行 后, CF 与0F 分别为A 【 **正确答案: A**】

A.CF=0, 0F=0

B.CF=1, OF=0

C.CF=0, OF=1

D.CF=1, 0F=1

解析: [x]补一[y] 补= [x]补十[-y] 补, [-R2] 补= 00000010H, 很明显[R1]补+[-R2]补的最高位进位和符号位

进位都是1 (当最高位进位和符号位进位的值不相同时才产生溢出),可以 判断溢出标志OF 为0。同时,减法操作只需判断借位标志, R1 大于R2,所 以借位标志为0,综上答案选A。

8. 首次提交时间: 2025-06-08 17:14:24 最后一次提交时间: 2025-06-08 17:14:26

己提交

下列关于主存 (MM) 和控制存储器 (CS) 的叙述中, 错误的是 B

【 正确答案: B】

A. MM 在CPU 外, CS 在CPU 内

- B. MM 按地址访问, CS 按内容访问
- C. MM 存储指令和数据, CS 存储微指令
- D.MM 用RAM 和ROM 实现, CS 用ROM 实现

解析: 主存储器就是我们通常所说的主存,它在CPU 外,用于存储指令和数据,由RAM 和ROM实现。控制存储器用来存放实现指令系统的所有微指令,是一种只读型存储器,机器运行时只读不写,在CPU 的控制器内。CS 按照微指令的地址访问,所以B 错误。

9. 首次提交时间: 2025-06-08 17:14:37 最后一次提交时间: 2025-06-08 17:14:37

已提交

某计算机采用大端方式,按字节编址。某指令中操作数的机器数为1234 FF00 H,该操作数采用基址寻址方式,形式地址(用补码表示)为FF12 H,基址寄存器的内容为F000 0000 H,则该操作数的LSB(最低有效字节)所在的地址是 D 【**正确答**

案: D】

A.F000 FF12 Hv

B.F000 FF15 H

C.F000 FF12 H D.EFFF FF15 H

解析:注意,内存地址是无符号数。操作数采用基址寻址方式, EA=(BR)+A,基址寄存器BR 的内容为F000 0000H,形式地址用补码表示为FF12H 即1 111 1111 0001 0010B,因此有效地址为F000 0000H + (-00EEH)=EFFF FF1 2H 。计算机采用大端方式编址, 所以低位字节存放在字的高地址处,机器数一共占4字节,该操作数的LSB 所在的地址是EFFF FF12H + 3=EFFF FF15 H,所以选D 。

10. 首次提交时间: 2025-06-08 17:14:48 最后一次提交时间: 2025-06-08 17:14:48

已提交

单周期处理器中所有指令的指令周期为一个时钟周期。下列关于单周期处理器的叙述中,错误的是 A 【正确答案: A】

- A. 可以采用单总线结构数据通路
- B. 处理器时钟频率较低
- C. 在指令执行过程中控制信号不变
- D.每条指令的CPI 为1

已提交

下列寻址方式中,最适合按下标顺序访问一维数组元素的是 D 【 正确答

案: D】

A.相对寻址

B.寄存器寻址

C.直接寻址

D.变址寻址

解析: 在变址操作时,将计算机指令中的地址与变址寄存器中的地址相加, 得到有效地址,指令提供数组首地址,由变址寄存器来定位数据中的各元 素。所以它最适合按下标顺序访问一维数组元素,选D。相对寻址以PC 为基 地址,以指令中的地址为偏移量确定有效地址。寄存器寻址则在指令中指出 需要使用的寄存器。直接寻址在指令的地址字段直接指出操作数的有效地 址。

12. 首次提交时间: 2025-06-08 17:15:14 最后一次提交时间: 2025-06-08 17:15:14 已提交

指令周期是C

【 正确答案: C 】。

- A. CPU执行—条指令的时间
- B. CPU从主存取出一条指令的时间
- C. CPU从主存取出一条指令加上执行这条指令的时间。

13. 首次提交时间: 2025-06-08 17:15:21 最后一次提交时间: 2025-06-08 17:15:21 已提交

假设变址寄存器R 的内容为1000H, 指令中的形式地址为2000H; 地址1000H 中的内容为 2000H, 地址2000H 中的内容为3000H, 地址3000H 中的内容为4000H, 则变址寻址方式 下访问到的操作数是 D 【 正确答案: D】

A.1000H B.2000H

C.3000H

D.4000H

解析:根据变址寻址的主要方法,变址寄存器的内容与形式地址的内容相加 之后,得到操作数的实际地址,根据实际地址访问内存,获取操作数 4000 Н。

(王道论坛)根据变址寻址的方法, 变址寄存器的内容C1000H) 与形式地址的内 容(2000H) 相加,得到操作数的实际地址(3000H),根据实际地址访问内存,获 取操作数4000H

14. 首次提交时间: 2025-06-08 17:15:42 最后一次提交时间: 2025-06-08 17:15:42 已提交

偏移寻址通过将某个寄存器内容与一个形式地址相加来生成有效地址。下列寻址方式 中,不属于偏移寻址方式的是A 【 **正确答案:** A】

A.间接寻址

B.基址寻址

C.相对寻址

D.变址寻址

解析:间接寻址不需要寄存器,EA=(A)。基址寻址:EA=A+基址寄存器内同;相对寻址:EA=A+PC内容;变址寻

址: EA = A+变址寄存器内容。 (试卷解析)

(王道论坛)间接寻址不需要寄存器, EA=(A)。基址寻址: EA=A+(BR); 相对寻址: EA=A+ (PC):

变址寻址: EA=A + (IX) (BR 表示基址寄存器, PC 表示程序计数器, IX 表示变址寄存器)。

某计算机主存空间为4 GB,字长为32 位,按字节编址,采用32 位定长指令字格式。若指令按字边界对齐存放,则程序计数器(PC)和指令寄存器(IR)的位数至少分别是 B 【 正确答案: B】

A. 30、30

B. 30、32

C. 32、30

D.32、32

解析:程序计数器(PC)给出下一条指令字的访存地址(指令在内存中的地址),它取决千存储器的字数(4GB/32位=230),因此程序计数器(PC)的位数至少是30位;指令寄存器(IR)用于接收取得的指令,它取决于指令字长(32位),因此指令寄存器CIR)的位数至少为32位。

16. 首次提交时间: 2025-06-08 17:16:11 最后一次提交时间: 2025-06-08 17:16:11

已提交

某计算机字长为16 位,主存按字节编址,转移指令采用相对寻址,由两个字节组成,第一字节为操作码字段,第二字节为相对位移量字段。假定取指令时,每取一个字节PC自动加1。若某转移指令所在主存地址为2000H,相对位移量字段的内容为06H,则该转移指令成功转移后的目标地址是C

A.2006E

B.2007H

C.2008H

D.2009H

解析:相对寻址EA= (PC)+A, 先计算取指后的PC 值。转移指令由2字节组成,每取一字节PC加1,在取指后PC 值为2002H,因此EA= (PC)+A=2002H+06H=2008H。本题易误选A或B,选项A未考虑PC值的自动更新,选项B虽然考虑了PC值的自动更新,但未注意到该转移指令是一条2字节指令,PC值应是"+2"而不是"+1"。

17. 首次提交时间: 2025-06-08 17:16:22 最后一次提交时间: 2025-06-08 17:16:22

已提交

某指令功能为 $R[r2] \leftarrow R[r1] + M[R[r0]]$,其两个源操作数分别采用寄存器、寄存器间接寻址方式。对于下列给定部件,该指令在取数及执行过程中需要用到的是 B 【 正确答案: B】.

I. 通用寄存器组(GPRs) II. 算术逻辑单元(ALU)

Ⅲ. 存储器 (Memory) Ⅳ. 指令译码器 (ID)

A. 仅I、II

B. 仅I、II、III

C. 仅II、III、IV

D.仅I、II、IV

解析:该指令的两个源操作数分别采用寄存器、寄存器间接寻址方式,因此在取数阶段需要用到通用寄存器组(GPRs)和存储器(Memory);在执行阶段,两个源操作数相加需要用到算术逻辑单元(ALU)。而指令译码器(ID)用千对操作码字段进行译码,向控制器提供特定的操作信号,在取数及执行阶段用不到,所以选B。

某计算机采用16 位定长指令字格式,操作码位数和寻址方式位数固定,指令系统中有4 8 条指令,支持直接、间接、立即、相对4 种寻址方式,单地址指令中直接寻址方式可

寻址范围是A _____【**正确答案: A**】

A.0 \sim 255

B.0 ∼1023

C.-128 ∼127

D.-512 \sim 511

19. 首次提交时间: 2025-06-08 17:16:42 最后一次提交时间: 2025-06-08 17:16:42

已提交

某计算机有16 个通用寄存器,采用32 位定长指令字,操作码字段(含寻址方式位)为8位,Store 指令的源操作数和目的操作数分别采用寄存器直接寻址和基址寻址方式。 若基址寄存器可使用任一通用寄存器,且偏移量用补码表示,则Store 指令中偏移量的

取值范围是A 【 正确答案: A】

A.−32768 ~ +32767

B.-32767 \sim +32768

C.-65536 \sim +65535

D.-65535 ~ +65536

解析:采用32 位定长指令宇,其中操作码为8 位,两个地址码共占用32 -8 = 24 位,而Store 指令的源操作数和目的操作数分别采用寄存器直接寻址和基址寻址,机器中共有16 个通用寄存器,因此寻址一个寄存器需要 $\log 216$ = 4 位,源操作数中的寄存器直接寻址用掉4 位,而目的操作数采用基址寻址也要指定一个寄存器,同样用掉4 位,则留给偏移址的位数为24-4-4= 16 位,而偏移址用补码表示,因此16 位补码(含1位符号位)的表示范围为一3 2768 $^{\sim}$ +32767。

20. 首次提交时间: 2025-06-08 17:16:55 最后一次提交时间: 2025-06-08 17:16:55

已提交

某计算机按字节编址,指令字长固定且只有两种指令格式,其中三地址指令29条,二地址指令107条,每个地址字段为6位,则指令字长至少应该是A 【正

确答案: A】

A.24 位

B.26 位

C.28 位

D.32 位

解析: 三地址指令有29 条,所以其操作码至少为5 位。以5 位进行计算,它剩余32 - 29 = 3 种操作码给二地址。而二地址另外多了6 位给操作码,因此其数量最大达3x64 = 192 。所以指令字长最少为23 位,因为计算机按字节编址,需要是8 的倍数, 所以指令字长至少应该是24位。

华中农业大学信息学院教学、实验与科研一体化支撑平台