

تکلیف سری اول درس ریزپردازنده

یاسمن سادات میرمحمد

9431022

(1)

(الف) یک نمونه از پردازنده های DSP را از طریق اینترنت انتخاب و ویژگیهای آنرا لیست نمایید.

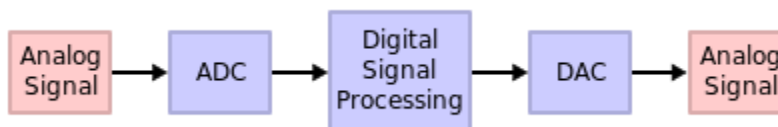
پردازشگر سیگنالهای دیجیتال (به انگلیسی **DSP: Digital Signal Processor** ، ریزپردازنده یا مجموعه مداری که بر روی سیگنالهای دیجیتالی ورودی بر اساس الگوریتم تعریف شده پردازش خاصی را انجام می دهد.



یک تراشه ی DSP

سیگنال دیجیتال، سیگنالی است که هم از نظر زمان رخداد و هم از نظر مقدار در بازه خاصی محدود شده باشد. سیگنال دیجیتال در مقابل سیگنال آنالوگ تعریف می شود، که در آن حدودی برای پارامترهای یادشده تعریف نمی شود. سیگنال دیجیتال از نظر ریاضی سیگنالی است که فقط از صفرها و یکهای منطقی تشکیل شده باشد. این یک و صفرها ممکن است به شیوه های مختلفی نشان داده شوند که به این شیوه، کدینگ سیگنال گویند.

الگوریتم های پردازش دیجیتال عملاً نیاز به انجام اعمال ریاضی زیاد روی داده ها با سرعتی بالا و پی درپی دارند. سیگنال های پیوسته از آنالوگ به دیجیتال تبدیل شده بصورت دیجیتال بکار برده و تغییر می کنند و سپس دوباره به فرم آنالوگ همان طور که در دیاگرام زیر قابل مشاهده است تبدیل می شود



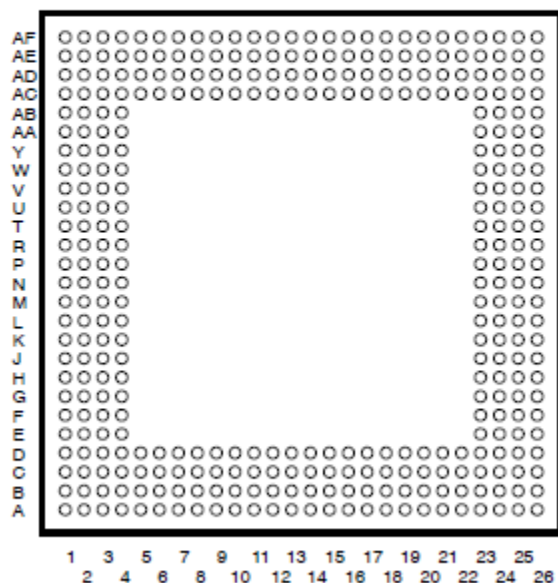
یک پردازشگر سیگنال دیجیتال یک میکروپروسسور ویژه است با معماری خاصی که برای نیازهای قابل استفاده پردازش سیگنال دیجیتال بهینه شده است. از اهداف پردازشگرهای سیگنال دیجیتال می توان به اندازه گیری، فیلتر و/یا فشرده سازی سیگنال های آنالوگ پیوسته دنیای واقعی اشاره کرد. از اهداف کلی میکروپروسسورها این است که می توانند الگوریتم های پردازش سیگنال های دیجیتال را با موفقیت اجرا کنند؛ ولی پردازشگرهای سیگنال دیجیتال مخصوص کارایی بهتری دارند بنابراین برای وسیله های قابل حمل مثل تلفن همراه

به خاطر محدودیت در توان مصرفی مناسب تر می باشند. پردازشگرهای سیگنال دیجیتال اغلب از معماری های ویژه برای حافظه خود استفاده می کنند که می توانند داده ها و/یا دستورالعمل هایی را به طور همزمان بگیرند.

به عنوان نمونه ای از این ریزپردازنده ها، میتوان به خانواده ی **TMS320CXX** از شرکت **Texas Instrument** و خانواده ی **56000** از شرکت **Motorola** اشاره نمود.

### TMS320C6201:

#### GJC/GJL 352-PIN BALL GRID ARRAY (BGA) PACKAGES (BOTTOM VIEW)



ویژگی ها:

HARDWARE FEATURES		C6201 (FIXED-POINT DSP)
Peripherals	EMIF	1
	DMA	1
	HPI	1
	McBSPs	2
	32-Bit Timers	2
On-Chip Memory	Size (Bytes)	72K
	Organization	512-Kbit Program Memory 512-Kbit Data Memory (organized as two blocks)
CPU ID+Rev ID	Control Status Register (CSR.[31:16])	0x0002
Frequency	MHz	200
Cycle Time	ns	5 ns (C6201-200)
Voltage	Core (V)	1.8
	I/O (V)	3.3
PLL Options	CLKIN frequency multiplier	Bypass (x1), x4
BGA Packages	27 x 27 mm	352-Pin BGA (GJL)
	35 x 35 mm	352-Pin BGA (GJC)
Process Technology	μm	0.18 μm
Product Status	Product Preview (PP) Advance Information (AI) Production Data (PD)	PD
Device Part Numbers	(For more details on the C6000™ DSP part numbering, see Figure 4)	TMS320C6201GJC200 TMS320C6201GJCA200 TMS320C6201GJL200 TMS320C6201GJLA200



- **High-Performance Fixed-Point Digital Signal Processor (DSP) TMS320C6201**
  - **5-ns Instruction Cycle Time**
  - **200-MHz Clock Rate**
  - **Eight 32-Bit Instructions/Cycle**
  - **1600 MIPS**
- **VelociTI™ Advanced Very Long Instruction Word (VLIW) TMS320C62x™ DSP CPU Core**
  - **Eight Independent Functional Units:**
    - **Six ALUs (32-/40-Bit)**
    - **Two 16-Bit Multipliers (32-Bit Results)**
  - **Load-Store Architecture With 32 32-Bit General-Purpose Registers**
  - **Instruction Packing Reduces Code Size**

- **All Instructions Conditional**
- **Instruction Set Features**
  - **Byte-Addressable (8-, 16-, 32-Bit Data)**
  - **32-Bit Address Range**
  - **8-Bit Overflow Protection**
  - **Saturation**
  - **Bit-Field Extract, Set, Clear**
  - **Bit-Counting**
  - **Normalization**
- **1M-Bit On-Chip SRAM**
  - **512K-Bit Internal Program/Cache (16K 32-Bit Instructions)**
  - **512K-Bit Dual-Access Internal Data (64K Bytes) Organized as Two Blocks for Improved Concurrency**
- **32-Bit External Memory Interface (EMIF)**
  - **Glueless Interface to Asynchronous Memories: SRAM and EPROM**
  - **Glueless Interface to Synchronous Memories: SDRAM and SBSRAM**
- **Four-Channel Bootloading Direct-Memory-Access (DMA) Controller with an Auxiliary Channel**
- **16-Bit Host-Port Interface (HPI)**
  - **Access to Entire Memory Map**
- **Two Multichannel Buffered Serial Ports (McBSPs)**
  - **Direct Interface to T1/E1, MVIP, SCSA Framers**
  - **ST-Bus-Switching Compatible**
  - **Up to 256 Channels Each**
  - **AC97-Compatible**
  - **Serial Peripheral Interface (SPI) Compatible (Motorola™)**
- **Two 32-Bit General-Purpose Timers**
- **Flexible Phase-Locked Loop (PLL) Clock Generator**
- **IEEE-1149.1 (JTAG <sup>†</sup>) Boundary-Scan Compatible**
- **352-Pin BGA Package (GJC Suffix)**
- **352-Pin BGA Package (GJL Suffix)**
- **CMOS Technology**
  - **0.18-μm/5-Level Metal Process**
- **3.3-V I/Os, 1.8-V Internal**

ب) سه دستورالعمل این ریزپردازنده که برای پردازش رقمی سیگنالها ارائه شده است را انتخاب و کارکرد آنها را توضیح دهید.

(1)

ADDAB (.unit) src2, src1, dst  
or  
ADDAH (.unit) src2, src1, dst  
or  
ADDAW (.unit) src2, src1, dst

عملکرد: source 1, 2 جمع شده و داخل dst ذخیره میشوند.

(2)

AND (.unit) src1, src2, dst

عملکرد: src1, 2 با یکدیگر and شده و حاصل داخل dst نگه داری میشود.

(3)

CMPEQ (.unit) src1, src2, dst

عملکرد: src1, 2 را مقایسه میکند و اگر برابر بودند، مقدار 1 در dst ذخیره میشود، در غیر این صورت، صفر ذخیره میشود.

(2)

یکی از ویژگیهایی که شرکت TI برای میکروکنترلر RM571843 در دیتاشیت آن ارائه کرده عبارت است از:  
Dual-Core Lockstep CPUs With ECC-Protected Caches  
[ TI.com]

2-1: در خصوص ویژگیهای Dual-Core Lockstep CPUs و ECC-Protected Caches تحقیق و آنها را توضیح دهید.

**A:**

**Dual-Core Lockstep CPU:**

تکنیکی است که برای چک کردن میزان قابل اعتماد بودن سیستم به کار می رود.

با اضافه کردن یک پردازنده ی دوم به سیستم انجام میشود که وظیفه ی آن، چک کردن دائمی و شناسایی عملیات پردازنده ی اصلی است.

هر دو پردازنده در یک زمان مشخص، مقدار دهی شده و مقدار اولیه ای به عنوان ورودی به آن ها داده میشود. (کد، اطلاعات قرار گرفته روی باس مشترک و ..). پس در زمان انجام عملیات نرمال، هر دو پردازنده به صورت کلاک\_به\_کلاک کار میکنند و در این حالت گفته میشود آنها در حالت **Lock step** هستند. این سیستم صحت خروجی را در هر لحظه مورد بررسی قرار داده و در صورت مشاهده ی خطا، پیغام خطا ارسال میکند.

**B:**

### **Error-correcting code memory (ECC memory)**

([https://en.wikipedia.org/wiki/ECC\\_memory](https://en.wikipedia.org/wiki/ECC_memory))

نوعی حافظه است که توانایی تشخیص و اصلاح خطاهایی که در انتقال اطلاعات به وجود می آید را دارد. هنگامی استفاده میشود که خطا در انتقال اطلاعات به گونه ای رخ دهد که توسط سیستم، به روش های محاسباتی و اصلاحاتی عادی، قابل رفع کردن نباشد. اگر خطایی در ارسال اطلاعات رخ داده باشد، حافظه ی ما از نوع "تصحیح کننده ی خطا" نباشد، نمیتواند خطا را رفع کند(حتی اگر بتواند آن را تشخیص دهد)

## **2-2 انواع روشهای بسته بندی تراشه این میکروکنترلر کدامند؟**

**337 BGA (Plastic Grid Array)**

که خود دارای انواع مختلفی است از جمله:

**GFS,GFM,GFN,GFX,ZVA....**

انواع دیگری روش های بسته بندی هم وجود دارد از جمله: **BGA MICROSTAR, BGA MICROSTAR JUNIOR, NFBGATPOP-FCBGAT-FC/CSP, CFCBGA, CBGA** و.... که رواج کمتری نسبت به **BGA** دارند.

## **3-2: محدوده های دمایی کار آن کدامند؟**

از منفی **40**، تا **105** درجه ی سانتی گراد.

**-40°C to 105°C**

## **4-2: ولتاژ کاری این میکروکنترلر چند ولت است؟**

ولتاژ داخلی آن باید بین **1.14** تا **1.32** و ولتاژ ورودی/خروجی آن، بین **3** تا **3.5** باشد.

**(3)**

**تحقیق اختیاری:**

بعضی از دیگر تولیدات شرکت **TI** کدامند؟

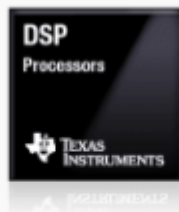
## Amplifiers:



INA188

Zero-drift, 36V instrumentation amplifier

## Processors



Digital signal  
processors



Sitara processors

## Light sensors:



Stellar visual  
experience

Smart lighting and display  
control for optimal visual  
experiences

## Blood Glucose Monitors

And so many others!



