



计算机原理

COMPUTER PRINCIPLE

第四章 第二节 (3) 单周期处理器的性能

□CPU性能公式

$$\text{CPU Time} = \text{IC} \times \text{CPI} \times \text{Cycle Time} = \text{IC} \times \text{CPI} / f$$

■IC：指令数（Instruction Count）

■CPI：平均每指令周期数（Cycles Per Instruction）

■Cycle Time：时钟周期时间

■f：处理器主频



回顾：CPU性能公式

$$\square \text{CPU Time} = \text{IC} \times \text{CPI} \times \text{Cycle Time} = \text{IC} \times \text{CPI} / f$$

■ **IC**：指令数 (Instruction Count)

■ **CPI**：平均每指令周期数 (Cycles Per Instruction)

■ **Cycle Time**：时钟周期时间

■ **f**：处理器主频

- 其他条件(IC、f、Cycle Time)一定，CPI越小，性能越好！
- 单周期处理器CPI = 1 → 性能很好？

□问题：单周期处理器的性能是不是很好？为什么？

■CPU性能除了受CPI影响外，还取决于时钟周期时间

■对于单周期处理器，

□时钟周期时间是最复杂指令的执行时间

□而很多指令可以在更短的时间内完成

□那些只能改进多数指令的延迟而不能改进最差情况延迟的技术是无用的



单周期处理器的性能举例

□例：假设某单周期处理器各主要功能单元的操作时间为：

■存储单元：200ps

■ALU和加法器：100ps

■寄存器文件（读/写）：50ps

若不考虑MUX、控制单元、PC、符号扩展部件和传输线路的延迟，下面实现方式中，**哪个更快？快多少？**

① 每条指令在一个固定长度的时钟周期内完成

② 每条指令在一个时钟周期内完成，但时钟周期仅为指令所需，是可变的（实际不可行，仅为了说明问题）

■ 假设指令组成为：25%取数、10%存数、45%ALU、15%分支、5%跳转。

□解： $\text{CPU时间} = \text{IC} \times \text{CPI} \times \text{Cycle Time}$

■两种方案的指令数（IC）相同，CPI都为1，所以只要比较时钟周期时间即可。

指令类型	该类指令使用的功能单元				
R-型	取指部件	寄存器文件	ALU	寄存器文件	
Load字数据	取指部件	寄存器文件	ALU	存储器	寄存器文件
Store字数据	取指部件	寄存器文件	ALU	存储器	
条件分支	取指部件	寄存器文件	ALU		
无条件跳转	取指部件				

□解：（续）

■各种类型的指令要求的时间为：

指令类型	指令存储器	读寄存器	ALU运算	数据存储器	写寄存器	合计
R-型	200	50	100	0	50	400 ps
Load字数据	200	50	100	200	50	600 ps
Store字数据	200	50	100	200		550 ps
条件分支	200	50	100			350 ps
无条件跳转	200					200 ps

□解：（续）

■方案一：时钟周期由最长的指令决定，这里是load指令，**600ps**

■方案二：时钟周期是可变的，为各条指令所需的时间，从600ps到200ps不等。因此，平均时钟周期时间为

$$600 \times 25\% + 550 \times 10\% + 400 \times 45\% + 350 \times 15\% + 200 \times 5\% =$$

447.5ps

指令类型	指令存储器	读寄存器	ALU运算	数据存储器	写寄存器	合计
R-型	200	50	100	0	50	400 ps
Load字数据	200	50	100	200	50	600 ps
Store字数据	200	50	100	200		550 ps
条件分支	200	50	100	0		350 ps
无条件跳转	200					200 ps



单周期处理器的性能举例

□解：（续）

■方案一：时钟周期由最长的指令决定，这里是load指令，**600ps**

■方案二：时钟周期是可变的，为各条指令所需要的实际时间，从600ps到200ps不等。因此，平均时钟周期时间为

$$600 \times 25\% + 550 \times 10\% + 400 \times 45\% + 350 \times 15\% + 200 \times 5\% =$$

447.5ps

因此，CPU性能比为： $600/447.5 \approx 1.34$ 。

结论：可变时钟周期的性能是定长周期的1.34倍。

（但是，对每类指令采用可变长时钟周期实现非常困难，而且所带来的额外开销会很大，不合算！）

- 单周期处理器的CPI为1，所有指令的执行时间都以最长的Load指令为准。
- 单周期处理器的时钟周期远大于其他指令实际所需的执行时间，效率极低。因为：
 - R-型指令、立即数运算指令不需读内存
 - Store指令不需写寄存器
 - 条件分支指令不需访问内存和写寄存器
 - Jump 不需ALU运算，不需读内存，也不需读/写寄存器

- 单周期处理器的CPI为1，所有指令的执行时间都以最长的Load指令为准。
- 单周期处理器的时钟周期远大于其他指令实际所需的执行时间，效率极低。因为：
 - R-型指令、立即数运算指令不需读内存
 - Store指令不需写寄存器
 - 条件分支指令不需访问内存和写寄存器
 - Jump 不需ALU运算，不需读内存，也不需读/写寄存器

怎样解决？



单周期处理器的缺陷

- 单周期处理器的CPI为1，所有指令的执行时间都以最长的Load指令为准。
- 单周期处理器的时钟周期远大于其他指令实际所需的执行时间，效率极低。因为：
 - R-型指令、立即数运算指令不需读内存
 - Store指令不需写寄存器
 - 条件分支指令不需访问内存和写寄存器
 - Jump 不需ALU运算，不需读内存，也不需读/写寄存器

怎样解决？

多周期处理器



谢谢！