



第七章频率合成

Frequency Synthesis



频率合成的概念及应用



● 频率合成

将一个高稳定度和高精度的频率——参考频率，经过加（混频取和频）、减（混频取差频）、乘（倍频器）、除（分频器）四则运算后产生同样稳定度和精度的大量离散频率的技术，称之为频率合成技术。根据它的原理组成的设备或仪器成为频率合成器或频率综合器。

● 频率合成技术的应用

如通信机的本振等。

● 频率合成技术的分类

直接 - 模拟、数字(Direct Digital Synthesis, DDS)

间接 - 锁相频率合成、组合频率合成……

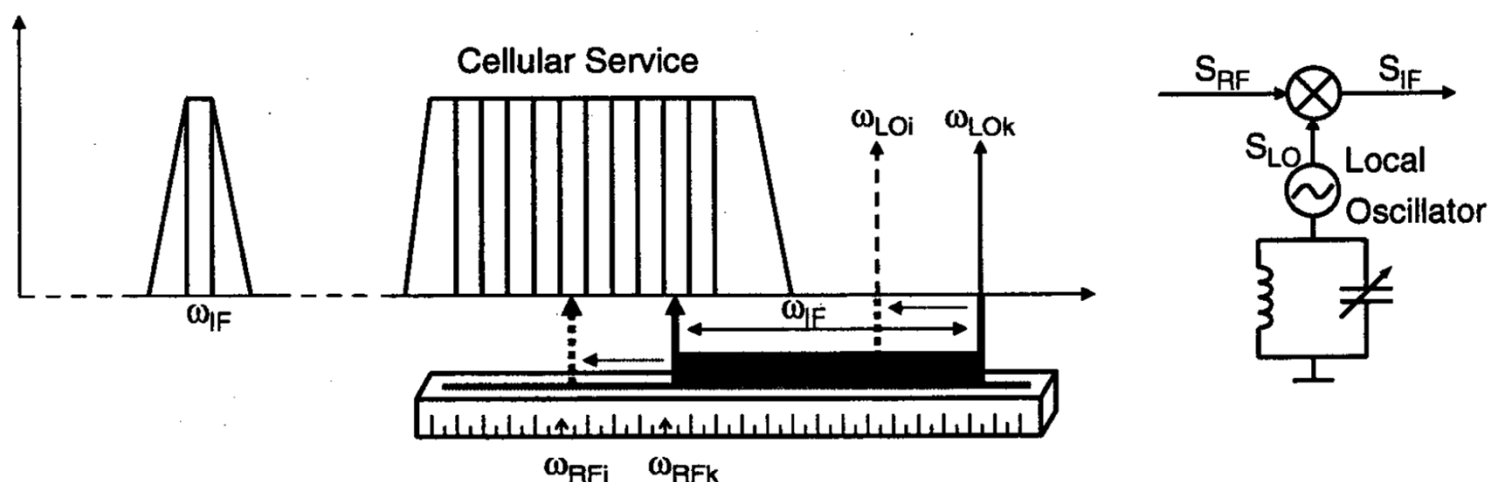


频率合成器在通信系统中的应用



Frequency Synthesis and its Applications: Wireless Example

Channel Selection:



- LO frequency must be programmable
- LO frequency must be very accurate
- Variability and accuracy (invariability) tend to conflict each other

$$\text{GSM: } \omega_{RFn} = 2\pi(935 \text{ MHz} + n \cdot 0.2 \text{ MHz}) \quad (267)$$

$$\rightarrow \omega_{LOn} = 2\pi(935 \text{ MHz} + n \cdot 0.2 \text{ MHz}) + \omega_{IF} \quad (268)$$

GSM: ω_{LO} tolerance less than
0.1 ppm (parts per million)

频率合成的指标



➤ 输出频率范围

频率范围是指频率合成器输出最低频率和输出最高频率之间的变化范围，包括中心频率和带宽两个方面的含义；

➤ 频率稳定度

在一定时间间隔内，合成器输出频率变化的大小，分为长期、短期和瞬间等3种稳定度；

➤ 频率分辨率（输出频率间隔）

频率间隔是指相邻两个输出频率的最小间隔；





➤ 频率转换时间

频率转换时间是指输出频率由一个频率转换到另一个频率的时间。

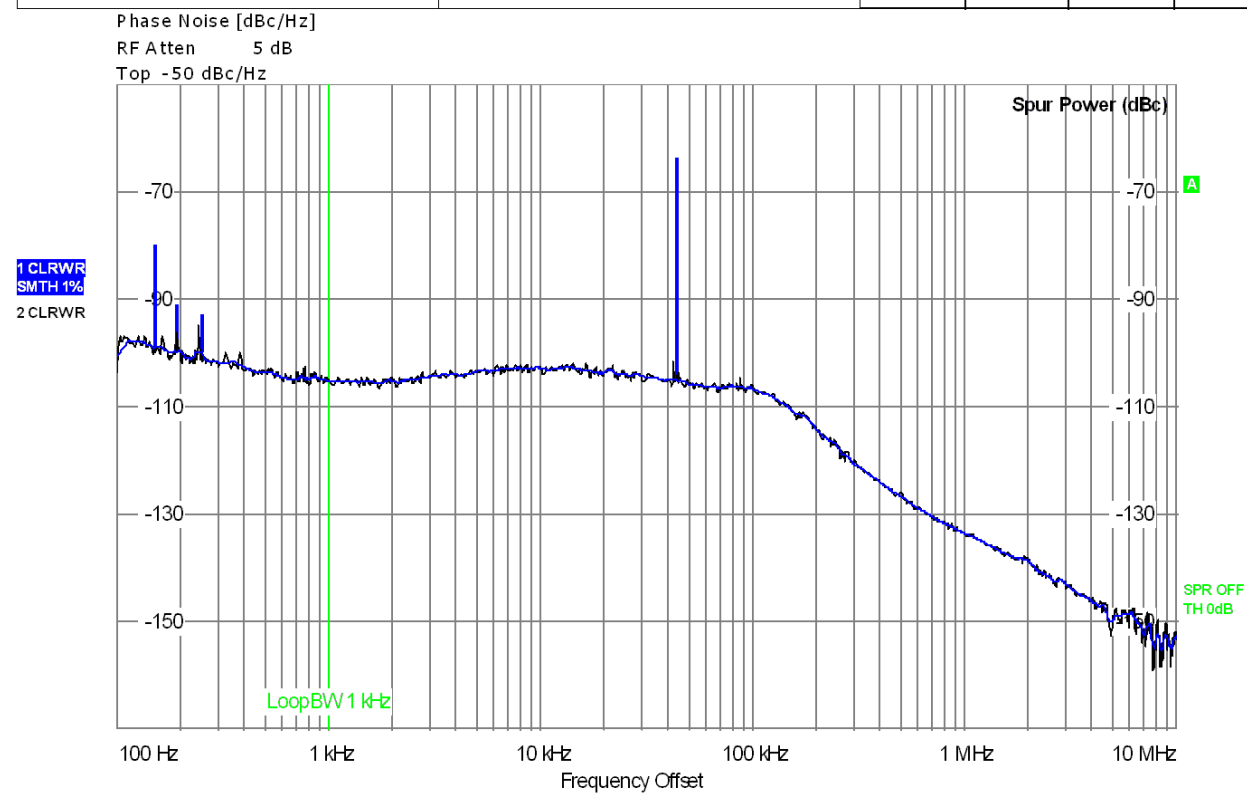
➤ 频谱纯度

频谱纯度是指输出频率信号接近纯正弦波的程度，以杂散分量和相位噪声来衡量，杂散又称寄生信号，分为谐波分量和非谐波分量两种，主要由频率合成过程中的非线性失真产生；相位噪声是衡量输出信号相位抖动大小的参数。

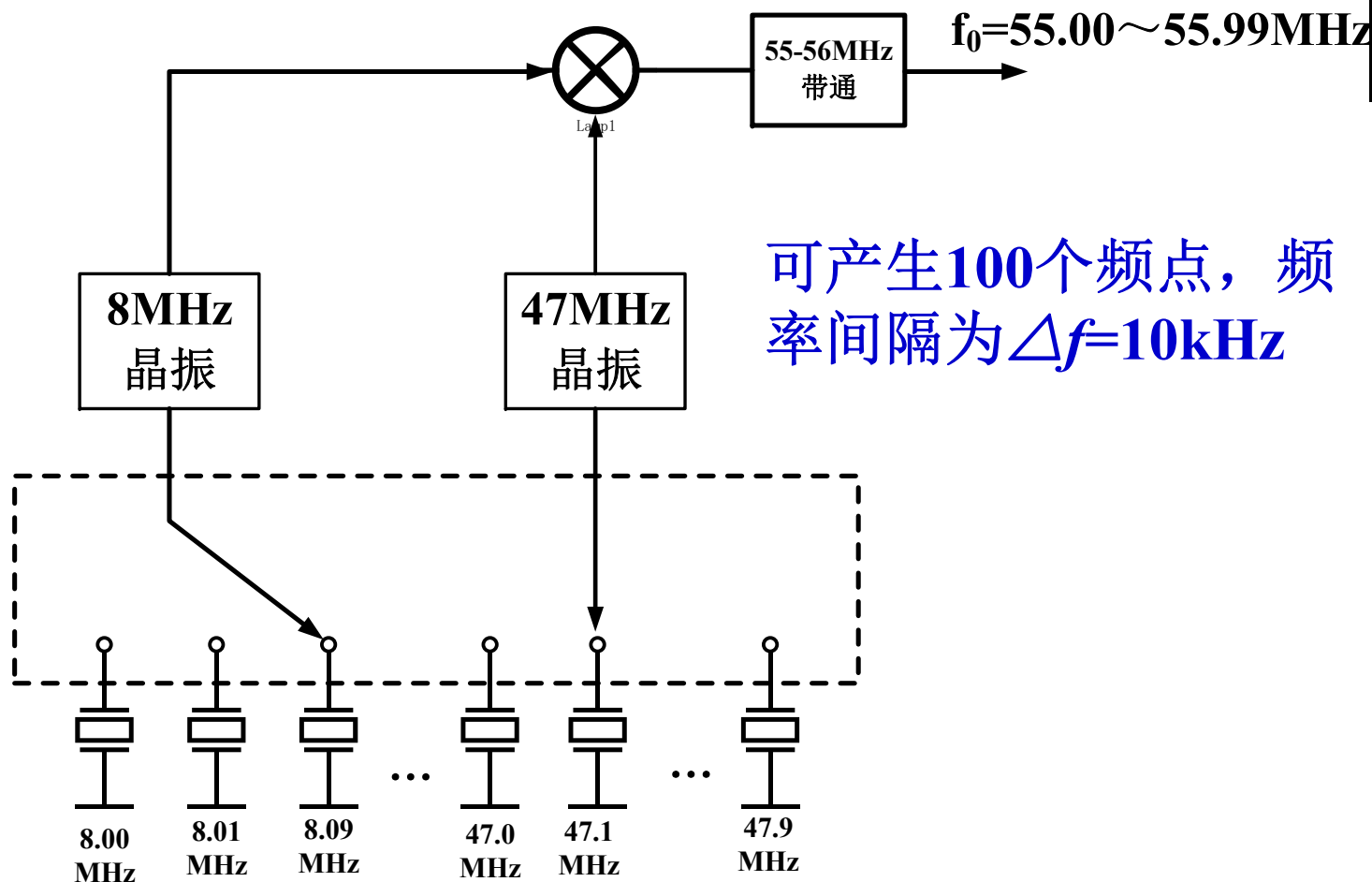




PS	R&S FSUP 50 Signal Source Analyzer			LOCKED			
	Settings		Residual Noise [T1 w/o spurs]		Phase Detector +20 dB		
Signal Frequency:	3.999990 GHz		Int PHN (100.0 .. 10.0 M) -53.4 dBc				
Signal Level:	-11.68 dBm		Residual PM 0.173 °				
Cross Corr Mode	Harmonic 1		Residual FM 939.058 Hz				
Internal Ref Tuned	Internal Phase Det		RMS Jitter 0.1205 ps				



直接频率合成



非相干直接合成框图



频率合成的基本方法

➤ 模拟直接频率合成——古典合成法

是由谐波发生器、滤波器、倍频器、分频器和混频器等组合成的电路，由一个或多个参考频率通过模拟器件合成的一系列所需的实用要求频率。根据合成频率过程中所用的参考频率数目的不同，可分为非相干和相干合成。

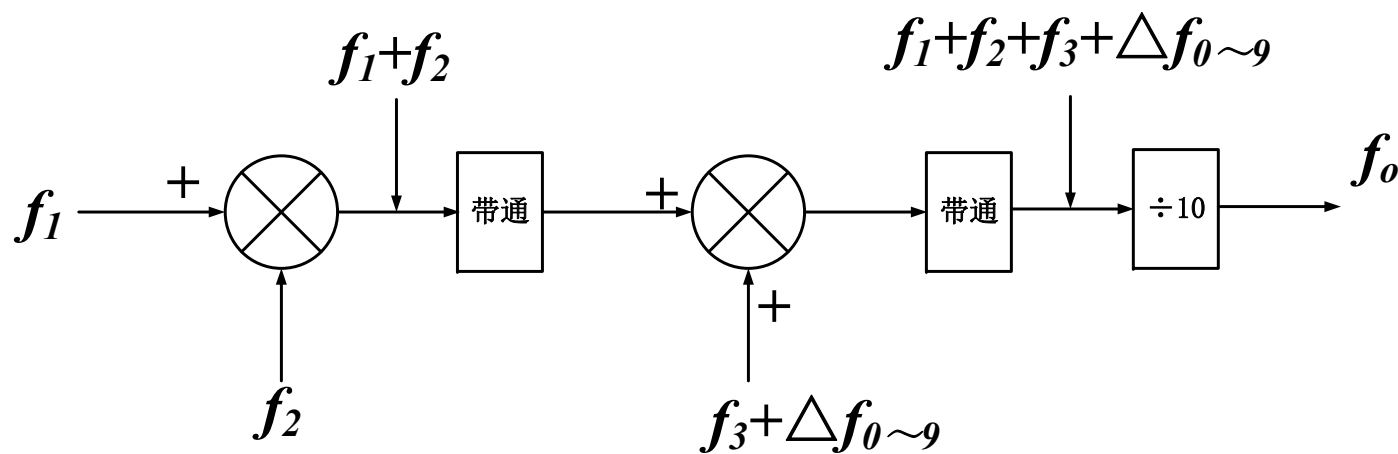
➤ 非相干直接合成

由若干晶振组成参考频率合成一系列所需频率。（上图）

➤ 相干直接合成（相干直接合成、锁相、DDS）

由一个高稳定的晶振振荡器的参考频率合成一系列所需频率。





非相干双混频分频直接合成框图

$$f_o = (f_1 + f_2 + f_3 + \Delta f_{0 \sim 9}) / 10$$

若令： $f_1 + f_2 + f_3 = 10f_1$

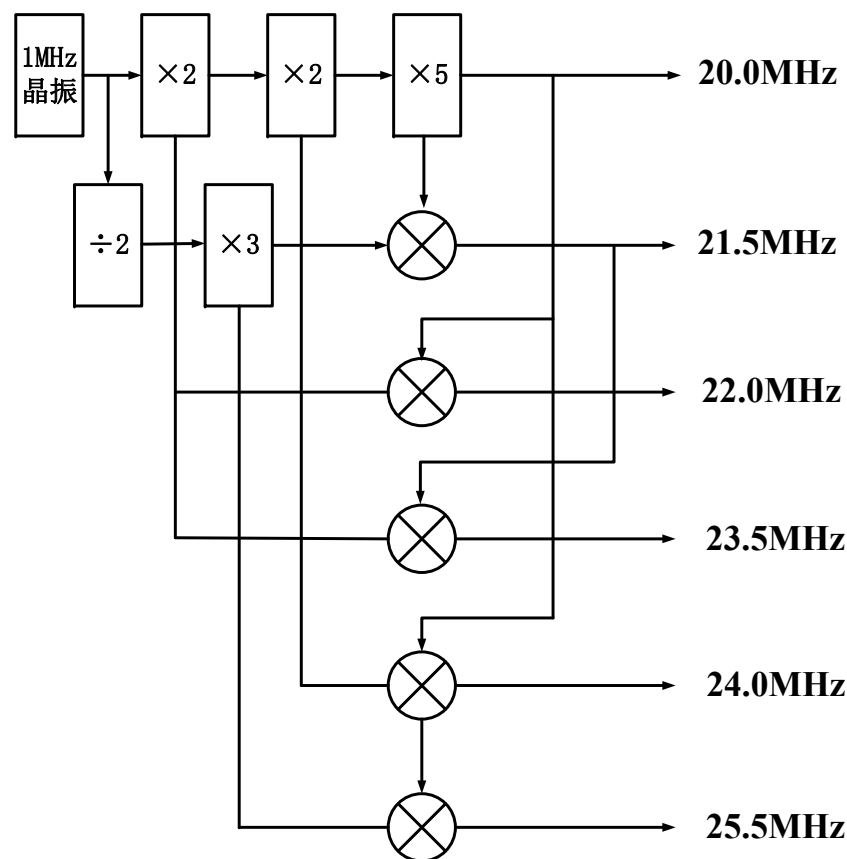
则： $f_o = f_1 + \Delta f_{0 \sim 9} / 10$

输出频率间隔缩小了10倍，频率分辨率 Δf_0 提高了10倍。

非相干合成的缺点：

输出信号频率的稳定度、准确度和相位噪声由各参考晶振频率稳定度、准确度和相位噪声之和组成。

频率合成的基本方法



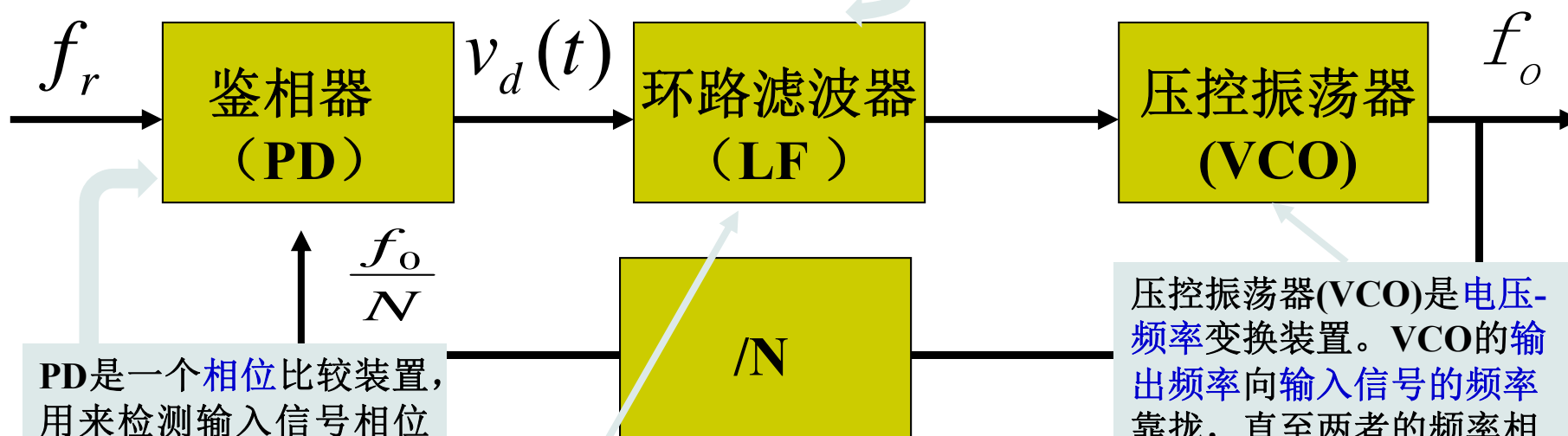
相干直接合成框图

直接频率合成能够实现快速频率切换、很高的频率分辨率、低的相位噪声和高的输出频率，所以一直沿用至今，但是，直接频率合成需要很多参考晶振、带通滤波器和分频、倍频等硬件设备，输出频率中难免包含大量由混频和倍频产生的无用寄生频率，所以，间接频率合成技术大规模的使用。

锁相频率合成

(相干间接频率合成)

环路滤波器是一个低通滤波器，用于滤除鉴相输出误差中的高频分量及干扰分量，而让其中的低频分量或直流分量通过，得到控制电压。

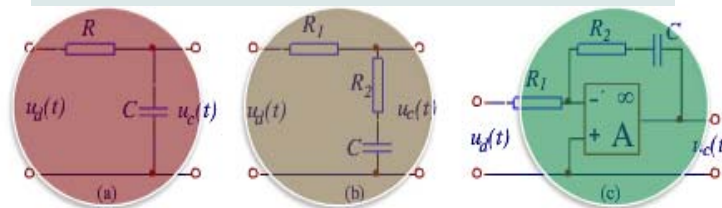


PD是一个相位比较装置，用来检测输入信号相位与反馈信号相位之间的相位差，并将其转换为电压输出，输出的误差信号是相差的函数。

PLL 方框原理图

常用的环路滤波器有简单RC积分滤波器、RC比例滤波器和有源比例积分滤波器等。

压控振荡器(VCO)是电压-频率变换装置。VCO的输出频率向输入信号的频率靠拢，直至两者的频率相同。VCO输出信号的相位与输入信号的相位保持某种关系，达到相位锁定。压控振荡器采用压控元件作为频率控制器件，压控原件一般都是变容二极管。



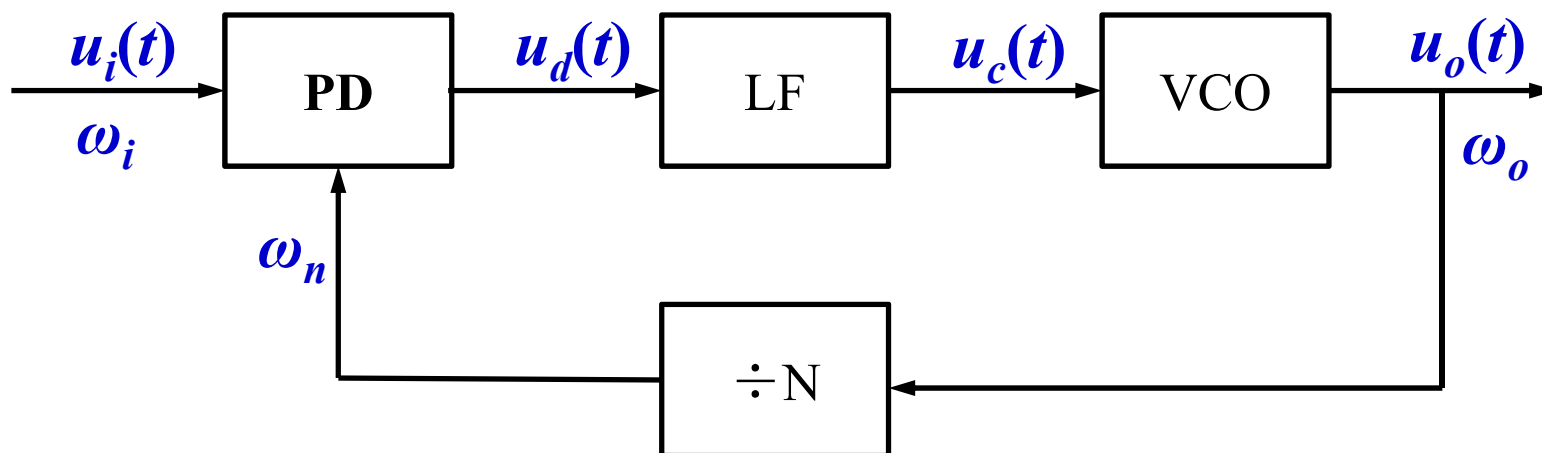


环路锁定时 $f_o = Nf_r$, 改变 N 则输出为一系列点频

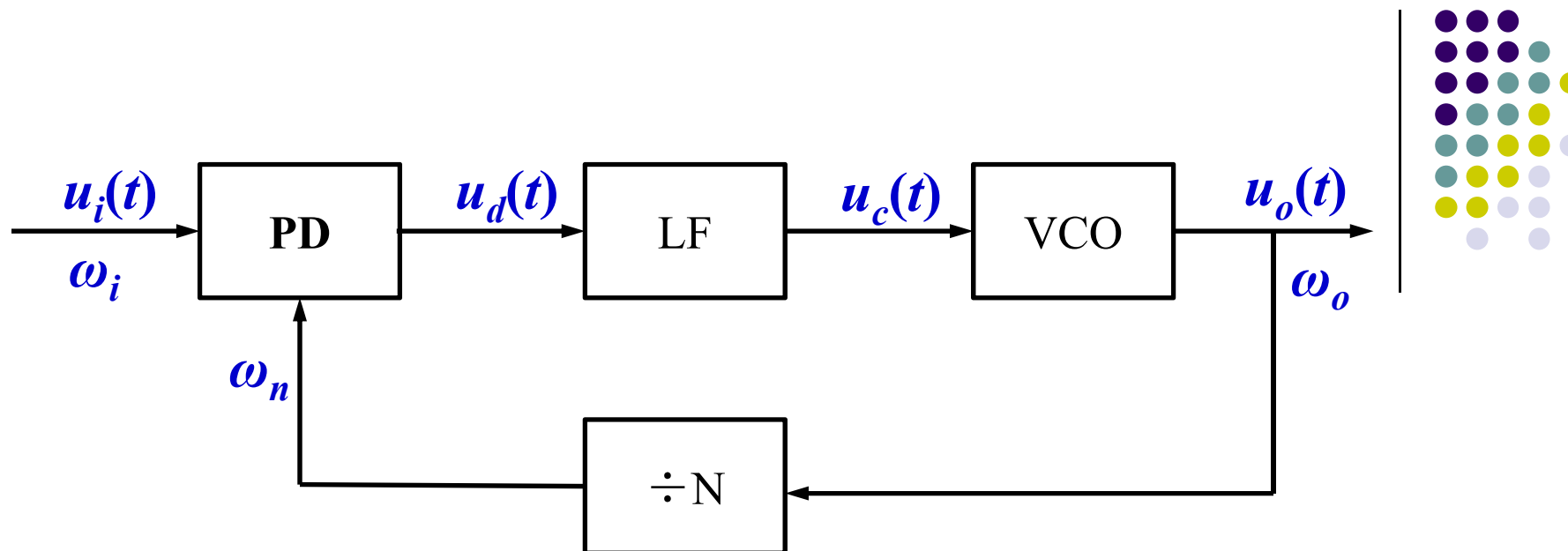
- 当波段范围宽且分辨率高时, N 要大, 使得PLL 性能不稳定。
- 单环 PLL 合成的分辨率与 f_r 相关和环路性能是矛盾的, 解决办法是采用小数、多环或 DDS。



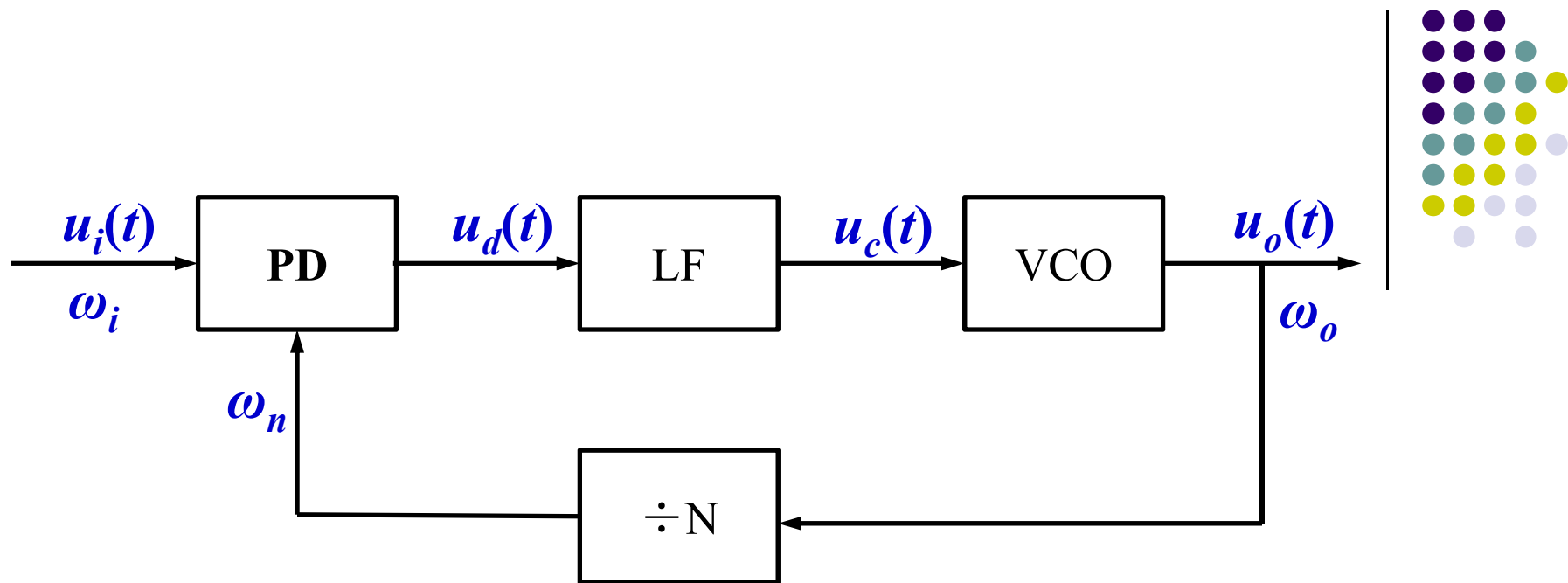
锁相环工作原理



第一步**判断**，如果输入信号 $u_i(t)$ 的角频率 ω_i 和输出信号 $u_o(t)$ 的频率 ω_o 不相等，则称锁相环路处于“**失锁**”状态，此时两个信号必然存在变动的相位差。



第二步**比较与滤波**， $u_i(t)$ 将 $u_o(t)$ 进行相位比较，由PD输出一个与相位差成正比的误差电压 $u_d(t)$ 。误差电压 $u_d(t)$ 经LF滤波后去除其中缓慢变化的直流或低频电压分量 $u_c(t)$ 作为控制电压。



第三步**锁定**，环路滤波器（LF）输出 $u_c(t)$ 控制VCO的振荡频率，使 ω_o 不断改变， $u_i(t)$ 与 $u_o(t)$ 的相位差不断减小，当减小到某一较小的恒定值时，就称锁相环路处于“锁定”状态。

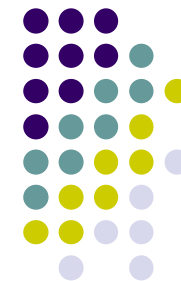
锁相环小结



- 锁相环路是一种以消除频率误差为目的的反馈控制电路。
- 利用相位误差电压去消除频率误差，是一个闭环的相位控制系统；
- 输出信号的相位能自动跟踪输入信号的相位，从而实现无频差的频率跟踪和相位跟踪。

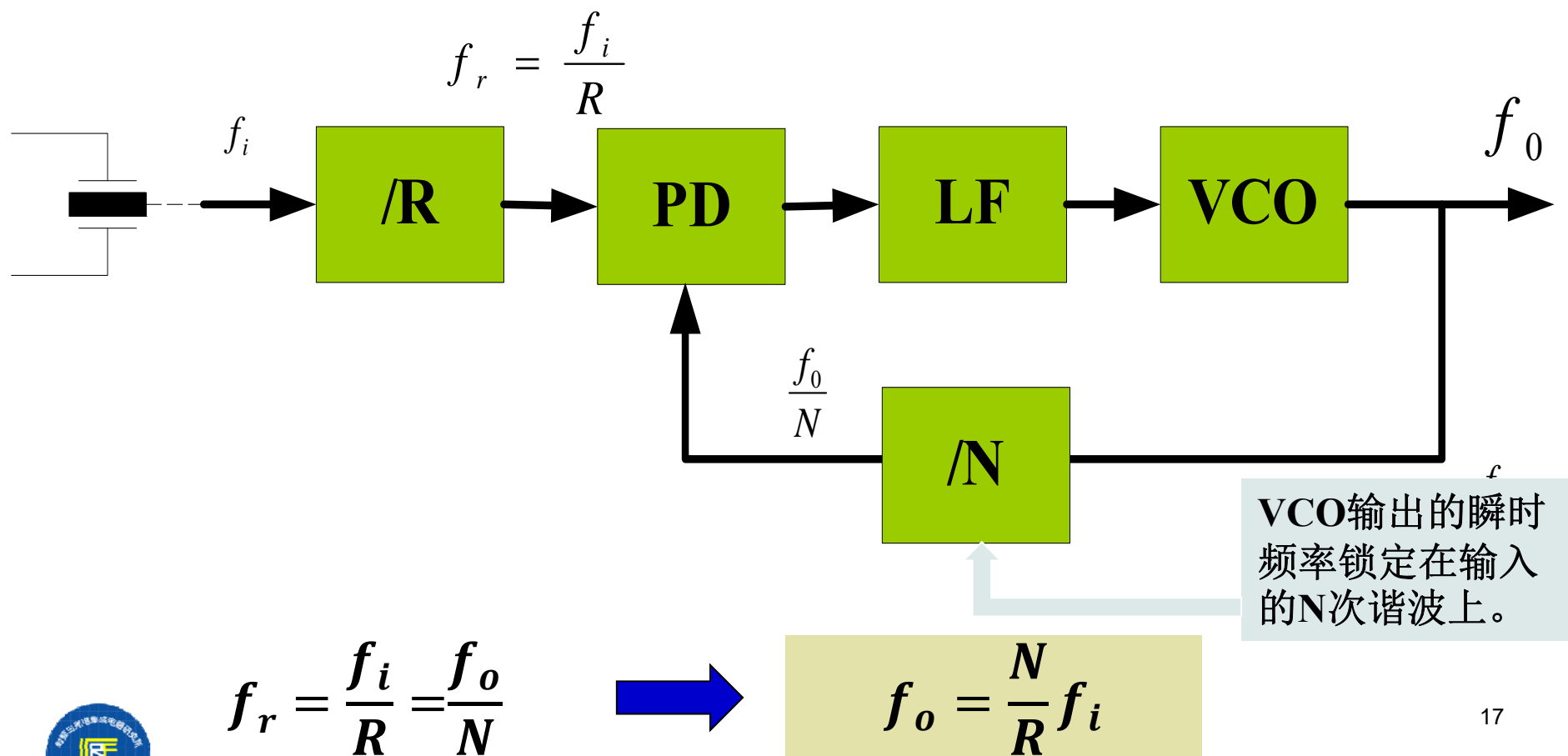


锁相频率合成



单环锁相频率合成器

1. 基本型单环频率合成器



单环锁相频率合成器



- 基本单环频率合成的优缺点

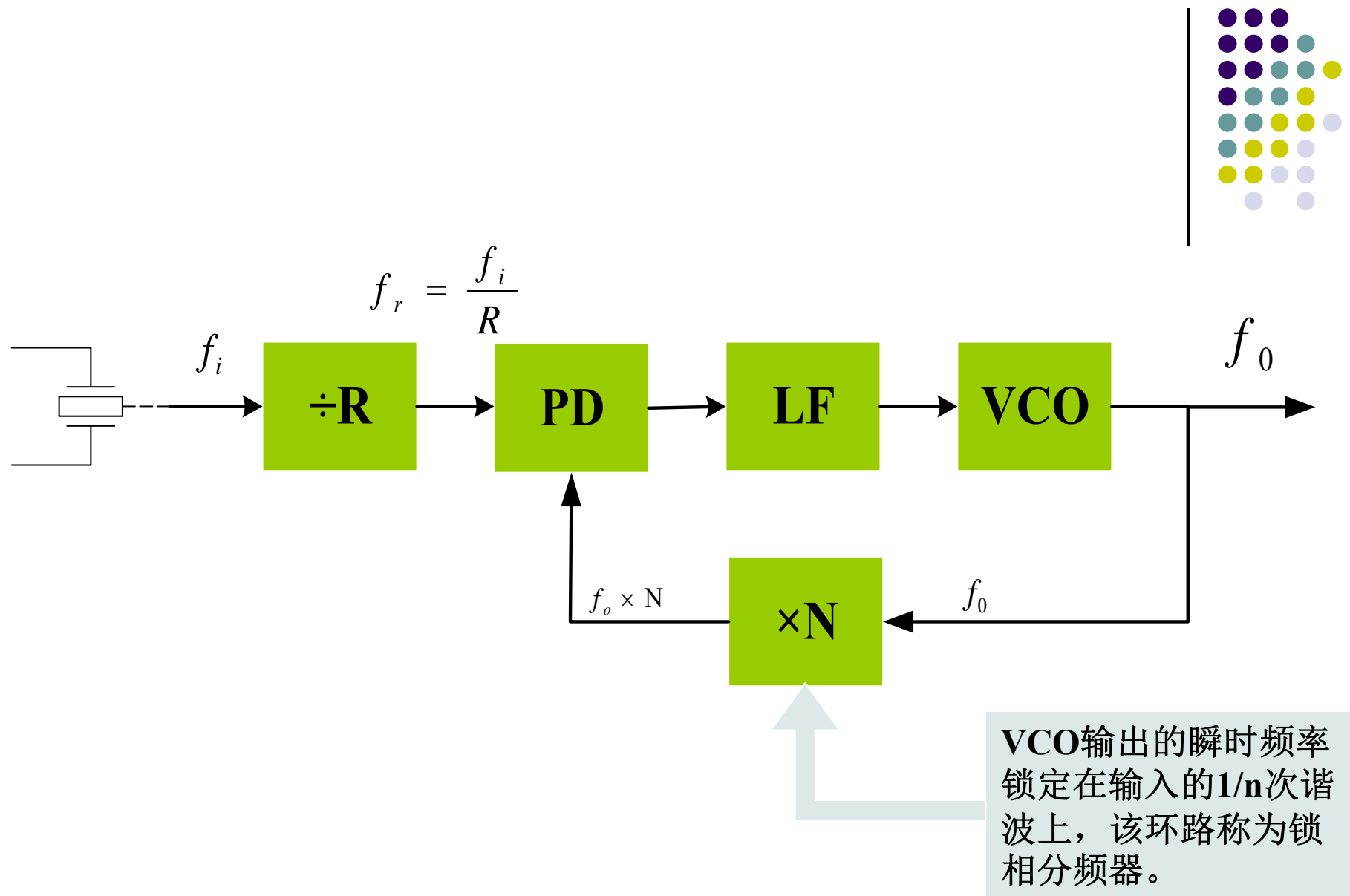
- ◆ 电路简单，易实现。

- ◆ 可编程分频器 N 的输入频率限制了合成器输出频率。

锁相倍频器与普通倍频器的比较：

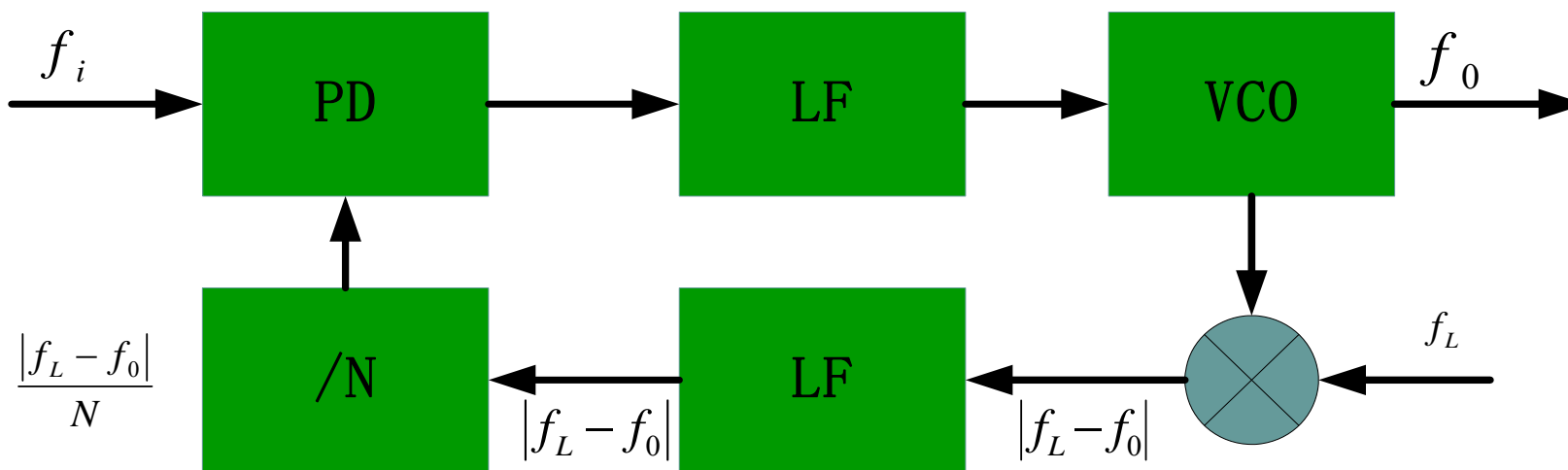
- 锁相环路具有良好的窄带滤波特性，容易得到高纯度的输出频率，而普通倍频的输出有谐波干扰；
- 锁相环路具有良好的跟踪特性和滤波特性，适用于信号频率在较大范围内漂移，并同时伴有噪声干扰的情况；





下变频型单环频率合成器

环路内插入混频器，用下变频方法降低输入 N 频率（毫米波频率合成器）。



$$f_o = f_L \pm Nf_i$$

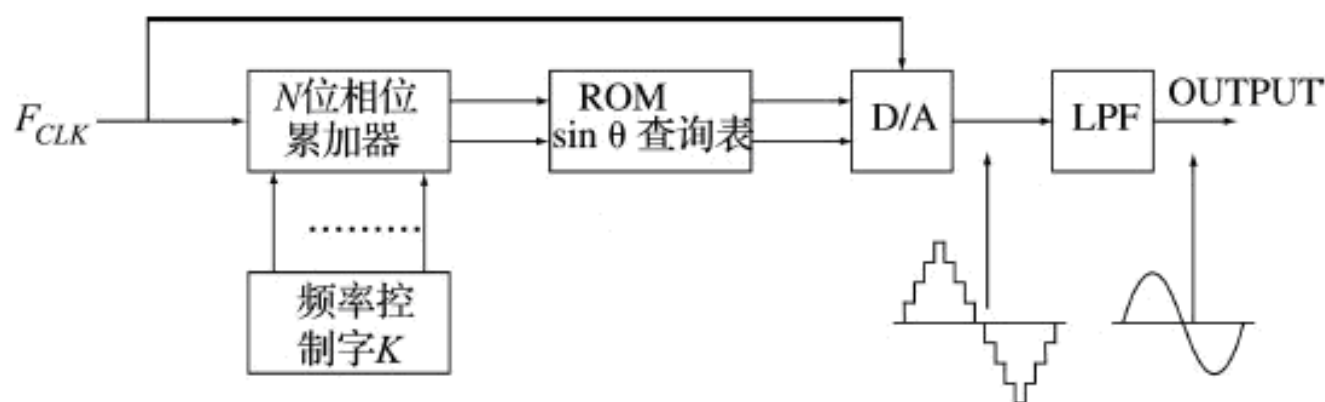
直接数字合成DDS

Direct Digital Synthesis



- 工作原理：直接数字频率合成器**DDS**是直接对参考标频时钟正弦信号进行抽样，数字化，然后用数字计算技术和**DAC**变换成大模拟量形式的合成频率。
- 方法：**DDS**是根据正弦函数，从相位出发，不同的相位给出不同的电压幅度输出，再用滤波器平滑，得到所需的输出频率。

若正弦波的相位不是连续增长的，而是以等步长的增量阶跃式增加，输出将得到阶梯式的近似正弦函数。当步长数目增加时，阶梯式正弦波就接近实际的正弦波。



DDS包括相位累加器、波形存储器**ROM**、数模转换器、低通滤波器和参考时钟等五部分。

DDS工作原理



相位累加器ACCU有 N 位；最低有效位相当于 $2\pi/2^N\text{rad/s}$ ，即最小相位增量；频率控制字 M 值相对应为相位增量为 $M \times 2\pi/2^N\text{rad/s}$ 。这样完成一周期的正弦波需要 $2\pi/(M \times 2\pi/2^N)$ 个参考时钟，即 $2^N/M$ 个时钟。故输出频率的周期为

$$T_0 = 2^N / M \cdot T_{\text{CLK}}$$

其中， T_{CLK} 为参考时钟频率 f_{CLK} 的周期，则输出频率为

$$f_0 = M \cdot f_{\text{CLK}} / 2^N$$

M 为频率控制字， $0 < M < 2^{N-1}$

频率分辨率 $\Delta f_0 = f_{\text{CLK}} / 2^N$



DDS芯片现状



Part# Results: 34	Reference Circuit	# Chan	Master fclk	Resolutio n (Bits)	Tuning Word Width (bits)	I/O Interface	REFCLK Multiplier	Complian ce Range (V)	FS Iout (mA nom)	I Supply total (max)	Automotiv e Qualified	Nominal Supply (V)	Power Dissipatio n	US Price 1000- 4999
AD9914	-	1	3.5GHz	12bit	32bit	Parallel, Serial	Yes	500mV	20mA	-	-	Single (+1.8), Single (+3.3)	-	\$135.58
AD9915	-	1	2.5GHz	12bit	32bit	Parallel, Serial	Yes	500mV	20mA	-	-	Single (+1.8), Single (+3.3)	-	\$108.38
AD9837	-	1	16MHz	10bit	28bit	Serial	Yes	800mV	3mA	-	-	Single (+2.3 to +5.5)	-	\$1.65
AD9838	-	1	16MHz	10bit	28bit	Serial	Yes	800mV	3mA	-	-	Single (+2.3 to +5.5)	11mW	\$2.1
AD9912	YES	1	1GHz	14bit	48bit	Serial	Yes	500mV	20mA	394mA	-	Multi(+1.8, +3.3)	-	\$37.7
AD9913	YES	1	250MHz	10bit	32bit	Parallel, Serial	Yes	800mV	4.6mA	63.5mA	-	Single (+1.8)	-	\$9.77
AD9910	YES	1	1GHz	14bit	32bit	Parallel, Serial	Yes	500mV	20mA	-	-	Single (+1.8), Single (+3.3)	-	\$35.33
AD9957	-	1	1GHz	14bit	32bit	Serial	Yes	500mV	20mA	759mA	-	Multi(+1.8, +3.3)	-	\$21.25
AD9911	YES	1	500MHz	10bit	32bit	Serial	Yes	1.8V	10mA	73mA	-	Single (+1.8)	351mW	\$15.69
AD5932	-	1	50MHz	10bit	24bit						-	Single (+2.3 to +5.5)	40mW	\$4.15

$$f_{out} = \frac{M}{2^N} f_{clk}$$



组合式频率合成



利用模拟直接合成、PLL和DDS合成三者的优点设计而成。

频率合成器的主要技术指标

- ◆ 频率范围
- ◆ 频率分辨率
- ◆ 频率准确度和稳定度
- ◆ 换频时间
- ◆ 频谱纯度
- ◆ 相位噪声

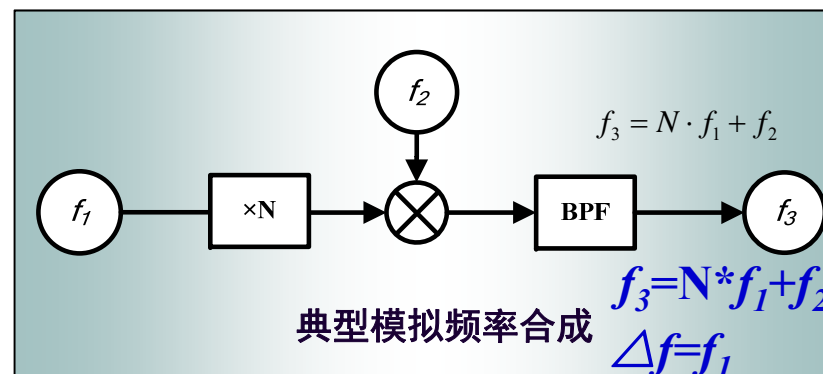
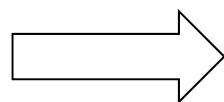


频率合成技术基本技术



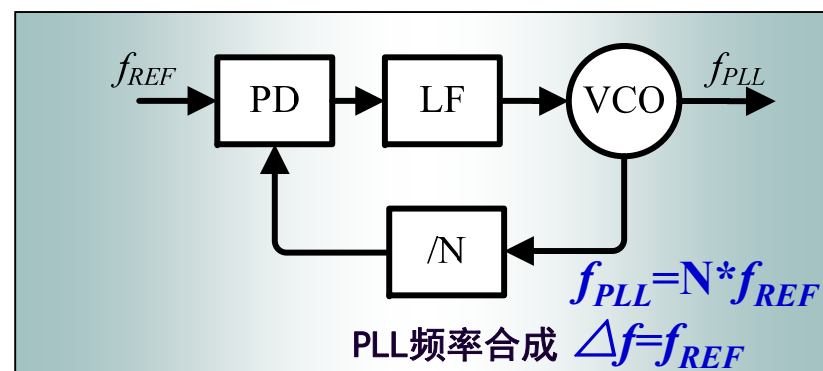
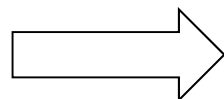
(1) 直接频率合成技术

模拟频率合成



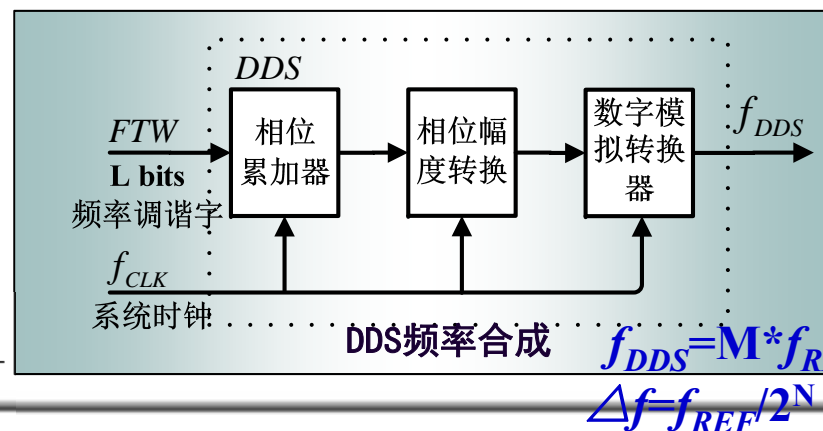
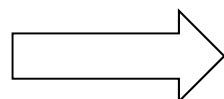
(2) 间接频率合成技术

PLL



(3) 直接数字频率合成技术

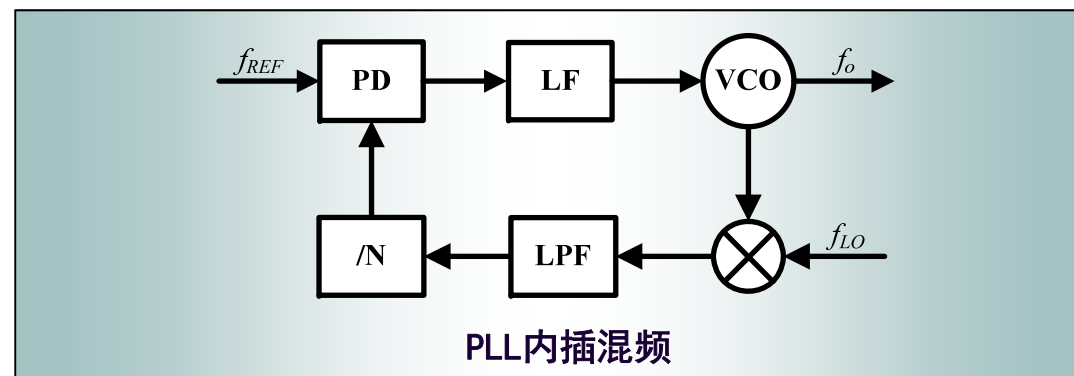
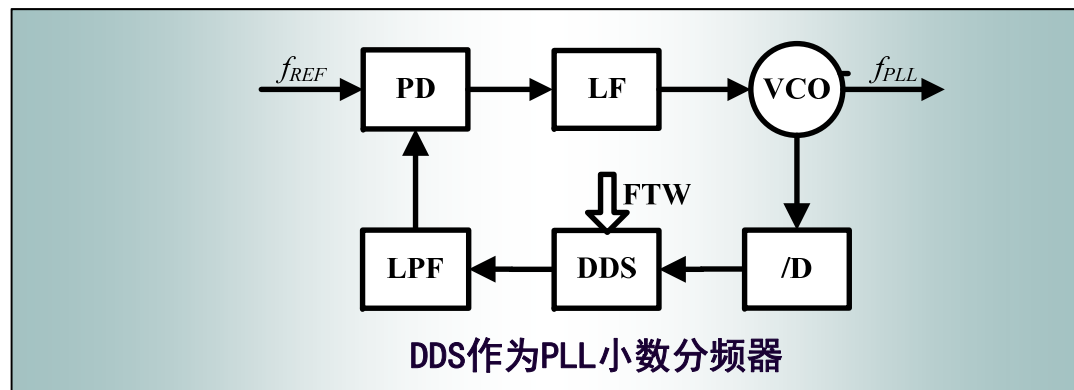
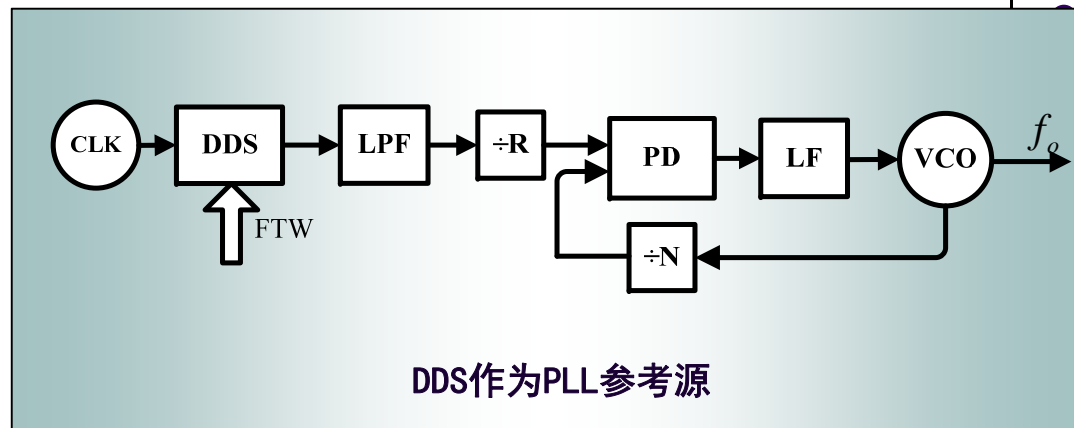
DDS



$$f_o = M \cdot \Delta f_o = M \cdot f_c / 2^N, \Delta f_o = \frac{f_c}{2^N}$$

(4) 混合频率合成

技术
DDS+PLL

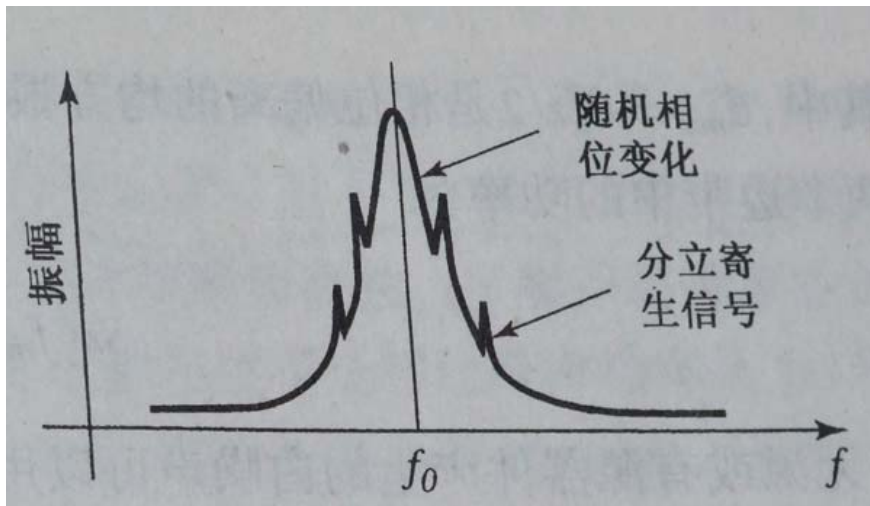


相位噪声



频率合成器的相位噪声通信系统的性能，增加了接收机的噪声电平，将邻道信号引入接收机，限制接收机的选择性。

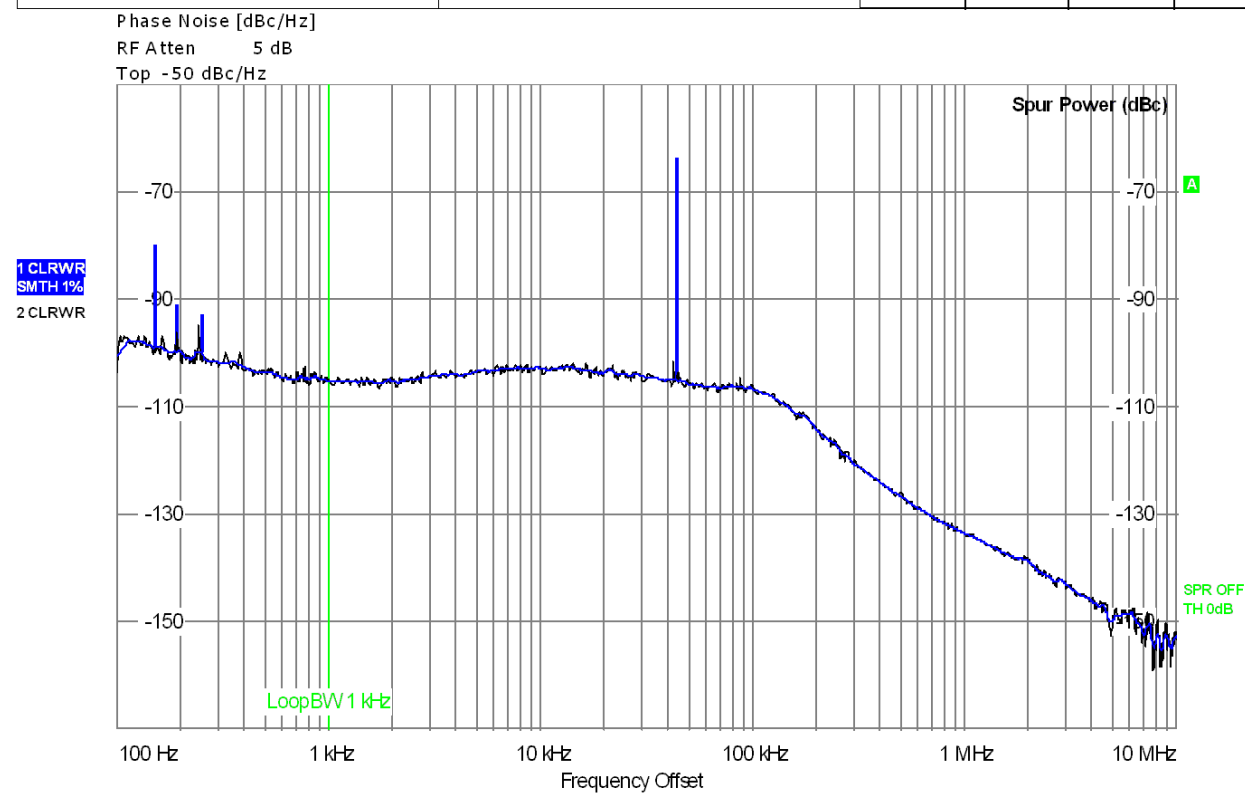
相位噪声是由于振荡器信号频率（或相位）的短期随机起伏。相位噪声定义为：来自信号频率特定的偏离 f_m 处，一个相位调制边带的单位带宽（1Hz）功率与总信号功率之比，表示为 $L(f_m)$ ，它通常用每Hz带宽内的噪声功率相对于载波功率的分贝数表示，（dBc/Hz）。



偏离中心频率	10Hz	100Hz	1KHz	10KHz
单边相噪	-120dBc/Hz	-130dBc/Hz	-140dBc/Hz	-150dBc/Hz

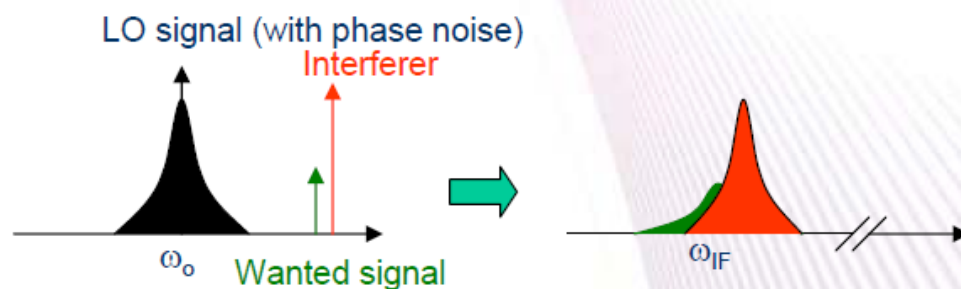
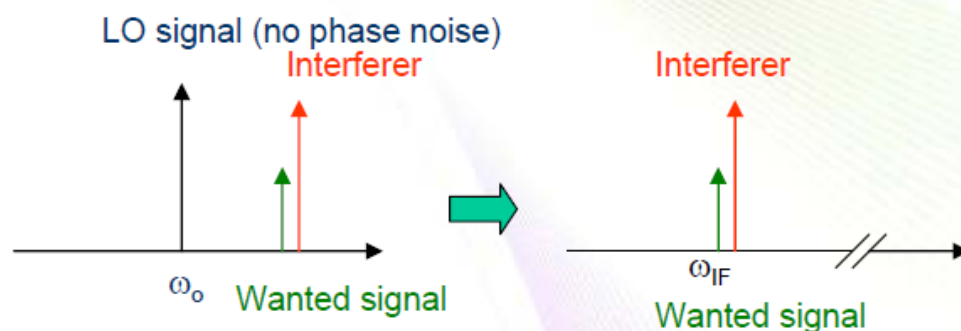


PS	R&S FSUP 50 Signal Source Analyzer			LOCKED			
	Settings		Residual Noise [T1 w/o spurs]		Phase Detector +20 dB		
Signal Frequency:	3.999990 GHz		Int PHN (100.0 .. 10.0 M) -53.4 dBc				
Signal Level:	-11.68 dBm		Residual PM 0.173 °				
Cross Corr Mode	Harmonic 1		Residual FM 939.058 Hz				
Internal Ref Tuned	Internal Phase Det		RMS Jitter 0.1205 ps				





Down Conversion (receivers):



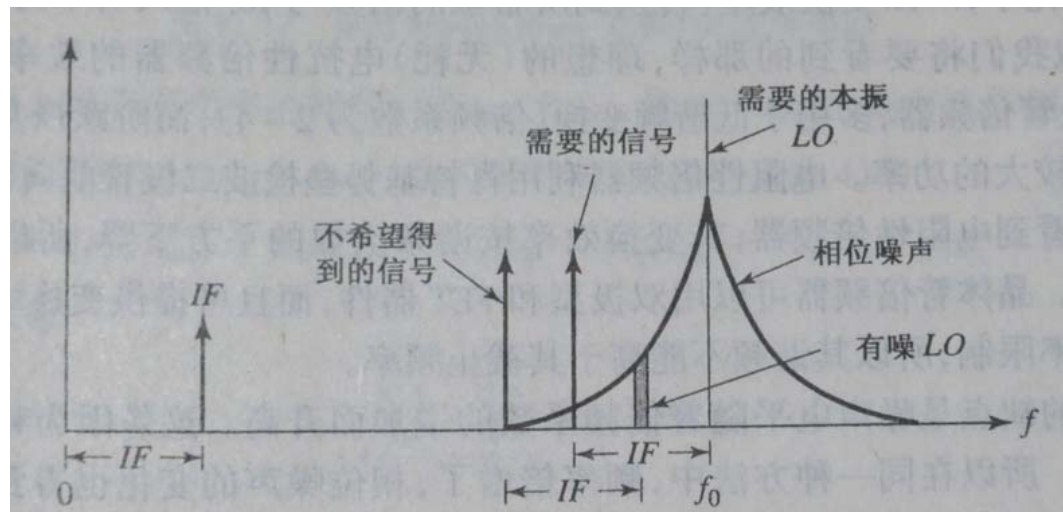
Down-converted bands consist of two overlapping spectra, with the wanted signal suffering from significant noise due to the tail of the interferer

Interferer end up within the IF bandwidth and **cannot** be filtered out



倒易混频

在接收机中，相位噪声的影响使信噪比和选择性变坏。频率为 f_0 的本机振荡器使所需的信号下变频到中频信号，由于相位噪声的存在，使不需要的干扰信号下变频后也落在带内。



为了使相邻通道抑制率达到SdB，最大可容许相位噪声的表达式为：

$$L(f_m) = C(\text{dBm}) - S(\text{dB}) - I(\text{dBm}) - 10 \lg(B), \quad (\text{dBc/Hz})$$

所需要用得
信号电平

不希望得到的
干扰信号电平

中频滤波
器带宽



GSM接收机相位噪声要求



GSM（全球移动通信系统）蜂窝标准要求最小干扰信号抑制度为9dB；当载波电平为-99dBm时，干扰信号电压在离载波3MHz处为-23dBm，离载波1.6MHz处为-33dBm；离载波0.6MHz处为-43dBm，确定在这些载波频率偏离处，所需本振的相位噪声。通道带宽是200kHz。

解：

$$\begin{aligned} L(f_m) &= C(\text{dBm}) - S(\text{dB}) - I(\text{dBm}) - 10\lg(B) \\ &= -99\text{dBm} - 9\text{dB} - I(\text{dBm}) - 10\lg(20000) \end{aligned}$$

频率偏离（MHz）	干扰信号电平（dBm）	相位噪声dBc/Hz
3.0	-23	-138
1.6	-33	-128
0.6	-43	-118





- **DDS频率合成**
 - **DDS原理**
 - **DDS频率合成与M、 ΔM 的计算**
 - **DDS:**

$$f_o = M \cdot \Delta f_o = M \cdot f_c / 2^N, \Delta f_o = \frac{f_c}{2^N}$$

- **PLL:**

$$f_o = N \cdot \Delta f_o = N \cdot f_r, \Delta f_o = f_r$$



(M=10)

Block diagram of a PLL frequency synthesizer with two feedback loops. The top loop includes an up-converter (上混频), a bandpass filter (带通滤波), a phase detector (PD2), a low-pass filter (LF2), and a voltage-controlled oscillator (VCO2). The bottom loop includes a phase detector (PD1), a low-pass filter (LF1), a voltage-controlled oscillator (VCO1), and a divider (N₁分频). Various frequency relationships are labeled in blue and red text.

Key frequency relationships and components:

- Input frequency: f_{r2}
- Reference frequency: $f_{r1} = 1 \text{ kHz}$
- Reference divider: N_1 (10000~12000)
- VCO1 output: $f_{o1} = N_1 f_{r1}$
- Divider M: M (500~700)
- Divider N₂: N_2 (500~700)
- Intermediate frequency: $f_{oI} = f_{o1}/M$
- Reference divider N₂: N_2 (500~700)
- Intermediate frequency: $f_{r2}' = f_{oI}/N_2$
- Bandpass filter output: $f_1 = f_{r2} + f_{r2}'$
- Phase detector PD2 output: $f_o = N_2 (f_{r2} + f_{r2}')$
- Final output frequency: $f_o = N_2 (f_{r2} + f_{r2}') = N_2 f_{r2} + f_{oI}/M = N_2 f_{r2} + N_1 f_{r1}/M$





解： (1)
$$f_o = N_2 f_{r2} + N_1 f_{r1} / M$$

(2) 该频率合成器的频率分辨率（信道间隔）

$$f_{ch} = f_{r1} / M = 100 \text{ Hz}$$

(3)

$$f_{r1} = 1 \text{ kHz}, N_1 = 10000 \sim 12000, M = 10, N_2 = 500 \sim 700, f_{r2} = 100 \text{ kHz}$$

则：

$$f_{omin} = N_{2min} f_{r2} + N_{1min} f_{r1} / M = 500 \times 10^5 + 10^4 \times 100 = 51 \text{ MHz}$$

$$\begin{aligned} f_{omax} &= N_{2max} f_{r2} + N_{1max} f_{r1} / M = 700 \times 10^5 + 1.2 \times 10^4 \times 100 \\ &= 72 \text{ MHz} \end{aligned}$$

该频率合成器的频率输出范围为（51~72）MHz

