

CUADERNO BITÁCORA

MODULO 3

PROTOCOLO RS232

Objetivo:El objetivo de este módulo es implementar un protocolo de comunicación basado en un intercambio de datos binarios, para esta entrega se estableció trabajar el protocolo RS232. El protocolo es altamente conocido, y se considera una norma o un estándar mundial que rige los parámetros de uno de los modos de comunicación serial.

Para la entrega total del proyecto se debe establecer un protocolo de comunicación el cual servirá para poder realizar el intercambio de información que se necesitará entre los puestos de atención y el dispositivo encargado de asignar los turnos.

Como todo protocolo de comunicación está basado en unas normas que permiten un buen funcionamiento entre el emisor y el receptor.

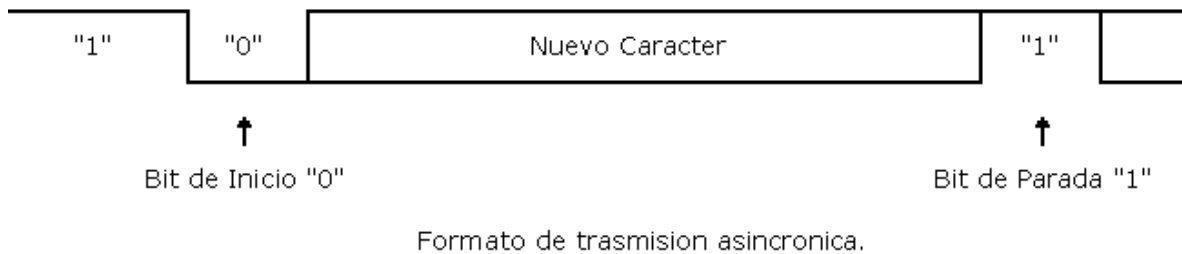
El modo de operar en el protocolo RS232 es de la siguiente manera:

La transmisión del protocolo es asíncrona, ya que no necesita una señal de reloj que indique la duración de un bit. De forma general el sistema funciona asíncrono, lo que conlleva a que cada dispositivo tenga su propio reloj, y que la comunicación entre los dispositivos este previamente acordada, la velocidad en la que los dispositivos transmitirán datos, en este caso será de 19200 baudios. Este dato es muy importante ya que se creará un módulo llamado divisor de frecuencia, el cual como su nombre lo indica de cierta manera dividirá la señal de reloj para que su salida se active cada determinado tiempo.

El resultado final de la operación para saber cuántos periodos de reloj se necesita dejar transcurrir para llegar a cumplir con la frecuencia establecida fue de 2604, o sea que el divisor de frecuencia se activará cada 2604 periodos de reloj de 20 ns.

El segundo punto del protocolo es establecer el bit de inicio y el bit de parada, el estándar dice que el canal de transmisión debe generar un constante "1" lógico y cuando se pretende avisar que un mensaje será enviado, se enviará un "0", siendo así este el bit de inicio, después de este bit el emisor transmitirá el mensaje de 5 u 8 bits, en nuestro caso de 8, y después se generará un "1" siendo este el bit de parada.

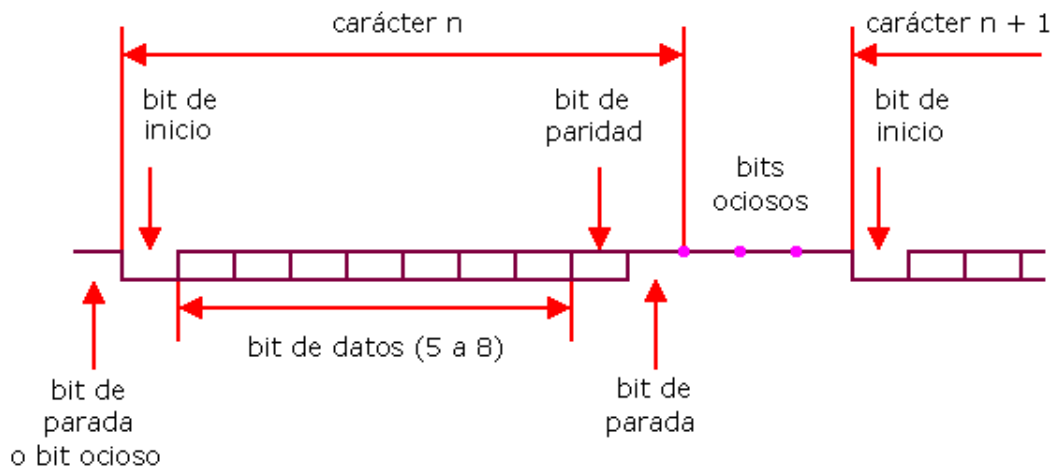
La siguiente imagen plasmará un poco más lo mencionado.



Después de tener claro cómo interpretar el bit de inicio, la cantidad de bits del mensaje y el bit de parada, se procede a establecer el bit de paridad.

El bit de paridad es utilizado para detectar posibles errores, fallos o interferencias en el mensaje enviado; consiste de la siguiente manera:

Se podrá escoger si se manejará el bit de paridad par o impar, en nuestro caso, se escogió paridad par y lo que quiere indicar es que, si la cantidad de unos del mensaje es par, el mensaje fue correcto, pero si por el contrario la cantidad de unos es impar y se estableció que iba a ser par, el mensaje se desechará porque hubo un error en el mensaje ya que se perdió un 1.



Para la entrega se explicó que se tenían dos dispositivos, llamados Tx y Rx.

El funcionamiento del Tx consiste en recibir el mensaje de ocho bits empaquetados con una entrada en paralelo llamada campana, la cual avisaría que se va a enviar un mensaje en ese momento, el módulo como tal lo que hace es hacer que la salida del mensaje sea organizada de acuerdo al protocolo explicado anteriormente de forma serial.

Y el funcionamiento del módulo Rx consiste en recibir el mensaje de forma serial con todas las normas explicadas del protocolo RS232 y verificar que el mensaje haya llegado de forma correcta.

Todo el circuito como tal ya conectado seria de esta manera:

El divisor de frecuencia recibe como entrada la señal de reloj de la cual partirá para determinar la cantidad de periodos de reloj que deben transcurrir para poder enviar una señal de activación. El divisor de frecuencia entra en paralelo al módulo Tx y Rx los cuales también reciben una señal de reloj para poder hacer rising_edge de una entrada y así proceder a realizar las comparaciones.

Webgrafía

https://es.wikipedia.org/wiki/RS-232#Los_circuitos_y_sus_definiciones

<http://perso.wanadoo.es/pictob/comserie.htm#rs232>

INTEGRANTES:

MARIA CATALINA CASTRO ARIAS

YEFERSON GAITAN GOMEZ