



UNIVERSIDAD DEL VALLE

ESCUELA DE INGENIERIA ELÉCTRICA Y ELÉCTRONICA

CÁTEDRA DE PERCEPCIÓN Y SISTEMAS INTELIGENTES

LABORATORIO No. 4 Fundamentos de electrónica

Compuertas Lógicas

I. OBJETIVOS.

- Conocer el funcionamiento, conexión y utilización de las compuertas lógicas AND, OR, NOT, XOR, XNOR.
- Describir la operación de las tablas de la verdad para las compuertas AND, OR, XOR.
- Familiarizarse con el diseño de circuitos lógicos partiendo desde el planteamiento de la solución hasta la implementación.

II. INTRODUCCIÓN

La electrónica digital utiliza sistemas y circuitos en los que sólo existen dos estados posibles. Estos estados se representan mediante dos niveles de tensión diferentes: ALTO (HIGH) y BAJO (LOW).

Estos dos estados también pueden representarse mediante niveles de corriente, bits y relieves en un CD o en un DVD, etc. En los sistemas digitales como las computadoras, las combinaciones de los dos estados, denominadas *códigos*, se emplean para representar números, símbolos, caracteres alfabéticos y otros tipos de datos. El sistema de numeración de dos estados se denomina *binario* y los dos dígitos que emplea son 0 y 1. Un dígito binario se denomina *bit*.

En la práctica, los voltajes típicos correspondientes a los circuitos integrados digitales de tecnología *Lógica Transistor Transistor* (TTL), son de 0 - 0.5V para el valor lógico (0) y de 3.5 - 5.0 V para el valor lógico (1). Esto se ilustra en la figura 1 y la interpretación de los valores lógicos en los sistemas digitales en la tabla 1

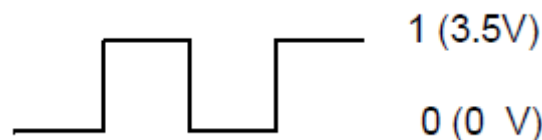


Fig. 1 Valores típicos de voltaje para niveles de entrada en los circuitos integrados (CI) TTL.

“0” Lógico	“1” Lógico
Falso	Verdadero
Desactivado	Activado
Nivel Bajo (L)	Nivel Alto (H)
No	Sí
Interruptor Abierto	Interruptor Cerrado

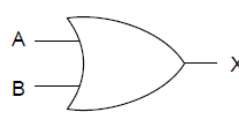
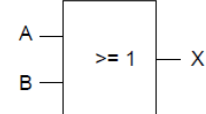
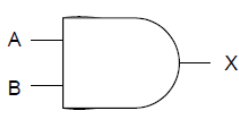
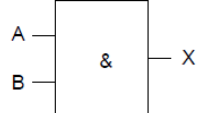
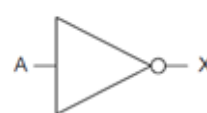
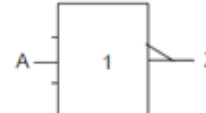
Tabla 1 Interpretación de los valores lógicos en los sistemas digitales.

Los tipos de transistores con los que se implementan los circuitos integrados pueden ser transistores bipolares o MOSFET (*Metal-Oxide Semiconductor Field-Effect Transistor*, transistor de efecto de campo por unión metal-óxido-semiconductor). Una tecnología de circuitos que utiliza MOSFET es la tecnología CMOS (*Complementary MOS*, MOS complementario). Un tipo de tecnología de CI de función fija que utiliza los transistores bipolares es la TTL (*Transistor-Transistor Logic*, lógica transistor-transistor). BiCMOS utiliza una combinación de las tecnologías CMOS y TTL. Todas las compuertas y otras funciones se pueden implementar con cualquier tipo de tecnología de circuitos.

Generalmente, los circuitos con integración a pequeña escala (entre 10 y 100 transistores en un mismo chip) están disponibles en CMOS y en TTL. Las tecnologías con más transistores en un chip suelen implementarse con tecnología CMOS o NMOS, porque requieren una menor superficie de chip y consumen menos potencia.

En el álgebra de Boole existen operadores binarios que obedecen a cada uno de los teoremas y postulados del álgebra de Boole. Los operadores lógicos principales son: AND (y), OR (o) y NOT (no), de ahí se derivan otros operadores que complementan las reglas de algebra de Boole. Puesto que las funciones booleanas se expresan en términos de operaciones AND (y), OR (o) y NOT (no), es más fácil implementar una función booleana con estos tipos de compuertas.

Considerando como entradas a ‘A’ y ‘B’, y como salida a X en la Tabla 2 se presentan las principales compuertas con la tabla de verdad, el símbolo representativo del operador lógico y la simbología normalizada de la compuerta.

Compuerta	Tabla de verdad	Simbología Convencional	Simbología IEEE															
OR	<table><tr><th>A</th><th>B</th><th>X=A+B</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	X=A+B	0	0	0	0	1	1	1	0	1	1	1	1		
A	B	X=A+B																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
AND	<table><tr><th>A</th><th>B</th><th>X=A*B</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	X=A*B	0	0	0	0	1	0	1	0	0	1	1	1		
A	B	X=A*B																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
NOT	<table><tr><th>A</th><th>X=A̅</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	X=A̅	0	1	1	0											
A	X=A̅																	
0	1																	
1	0																	

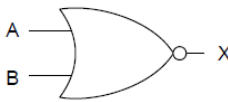
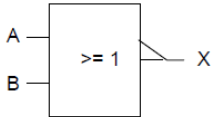

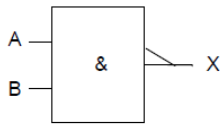

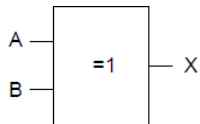

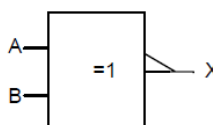
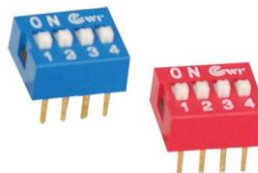
NOR	<table><tr><th>A</th><th>B</th><th>$X=\overline{(A+B)}$</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	$X=\overline{(A+B)}$	0	0	1	0	1	0	1	0	0	1	1	0		
A	B	$X=\overline{(A+B)}$																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
NAND	<table><tr><th>A</th><th>B</th><th>$X=\overline{(A \cdot B)}$</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	$X=\overline{(A \cdot B)}$	0	0	1	0	1	1	1	0	1	1	1	0		
A	B	$X=\overline{(A \cdot B)}$																
0	0	1																
0	1	1																
1	0	1																
1	1	0																
XOR	<table><tr><th>A</th><th>B</th><th>$X=AB+\overline{A}B$</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	$X=AB+\overline{A}B$	0	0	0	0	1	1	1	0	1	1	1	0		
A	B	$X=AB+\overline{A}B$																
0	0	0																
0	1	1																
1	0	1																
1	1	0																
XNOR	<table><tr><th>A</th><th>B</th><th>$X=AB+\overline{(AB)}$</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	$X=AB+\overline{(AB)}$	0	0	1	0	1	0	1	0	0	1	1	1		
A	B	$X=AB+\overline{(AB)}$																
0	0	1																
0	1	0																
1	0	0																
1	1	1																

Tabla 2. Compuertas lógicas.

III. MATERIALES Y EQUIPO

- 1 74LS04 (Compuerta NOT) (**opcional**, realice primero el diseño de la guía y determine si necesita adquirirla)
- 1 74LS08 (Compuerta AND)
- 1 74LS32 (Compuerta OR)
- 1 74LS86 (Compuerta XOR)
- 1 Diodo Led
- 4 Resistencia de 220Ω
- 3 pulsadores normalmente abiertos ó dip switch (como el que se muestra en la figura).



- 1 Multímetro.
- Cables de conexión.
- Protoboard.
- Fuente de DC y puntas de conexión.

IV. PROCEDIMIENTO

- Realice el montaje del circuito de la figura 2, y complete la tabla de verdad:

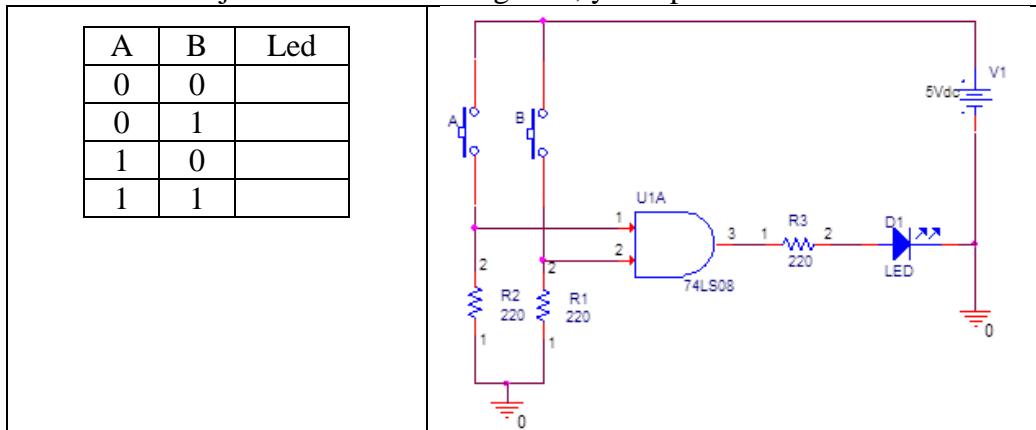


Fig. 2 Circuito con compuerta AND.

- Realice el montaje del circuito de la figura 3, y complete la tabla de verdad:

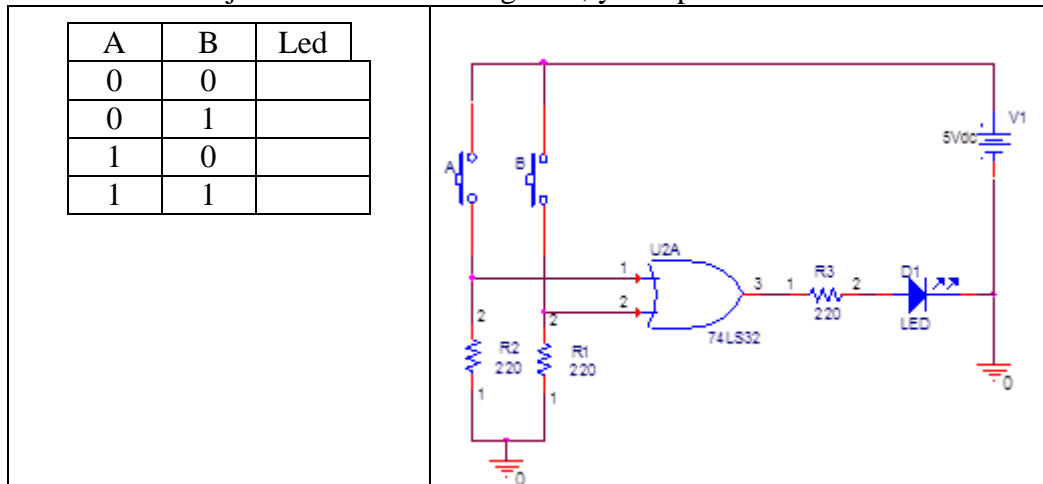


Fig. 3 Circuito con compuerta OR.

- Realice el montaje del circuito de la figura 4, y complete la siguiente tabla:

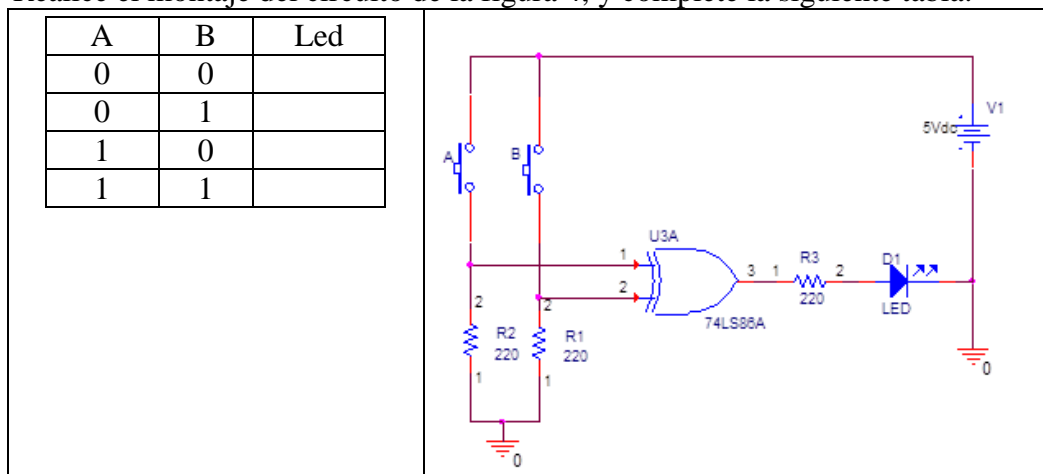


Fig. 4 Circuito con compuerta XOR.

PROBLEMA PRÁCTICO

Un comité de 3 personas se encuentran en una votación de ciertas propuestas. Una propuesta es aceptada si al menos 2 de los 3 representantes votan a favor. Diseñar el circuito que permita determinar si una propuesta es aceptada o no.

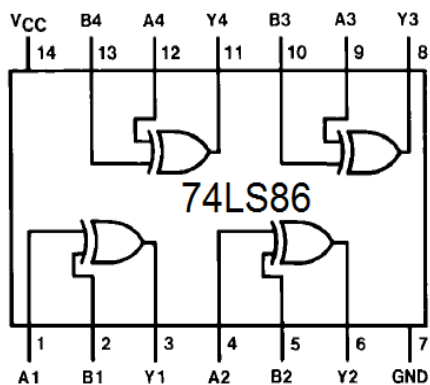
Cuando se acepta la propuesta se debe encender un led que indique la aceptación de la propuesta (Led=1). El diseño propuesto debe ser probado en el laboratorio y deben entregar los resultados obtenidos y el diseño propuesto al profesor(a).

Tips. Significa que existen 3 votos (A B y C) que corresponden a las entradas del circuito y una salida que determina cuando se aceptó la propuesta.

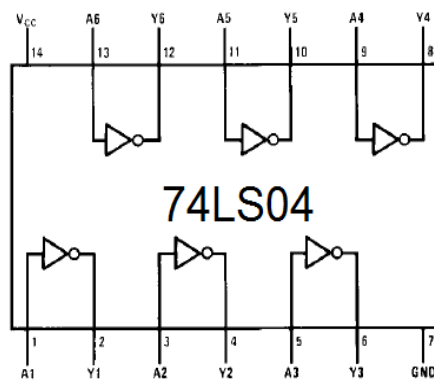
V. BIBLIOGRAFÍA.

- **JOHN WAKERLY.** “DISEÑO DIGITAL, PRINCIPIOS Y PRÁCTICAS”. Prentice – Hall, 2001.
- **RICHARD TINDER.** “DIGITAL ENGINEERING DESIGN”. Prentice Hall Englewood Cliffs NJ
- **RONALD J. TOCCI.** “SISTEMAS DIGITALES”. Prentice Hall.
- **NELSON; NAGLE; CARROL; IRWIN.** “ANÁLISIS Y DISEÑO DE CIRCUITOS LÓGICOS DIGITALES”. Prentice Hall}
- **FLOYD; TOMAS.** “FUNDAMENTOS DE SISTEMAS DIGITALES”. Prentice Hall.

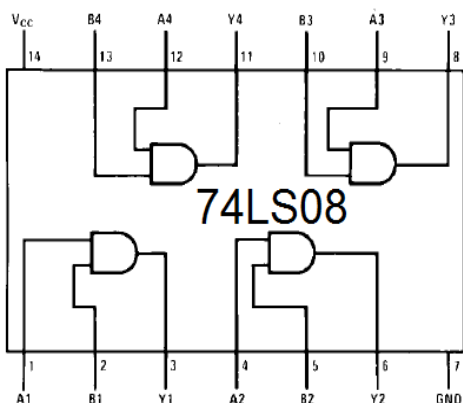
Connection Diagram



Connection Diagram



Connection Diagram



Connection Diagram

