

Lab 2

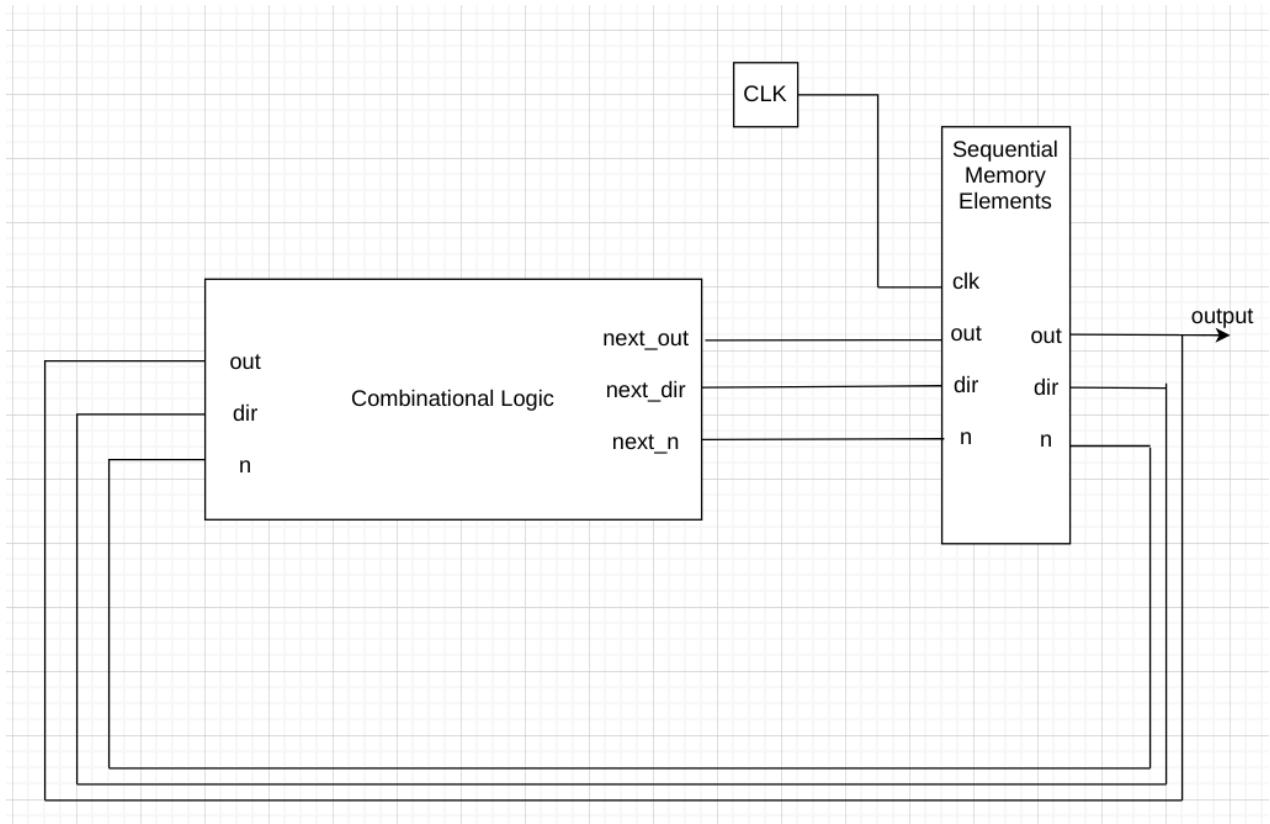
學號: 109062302

姓名: 郭品毅

1. 實作過程

- Lab 2_1

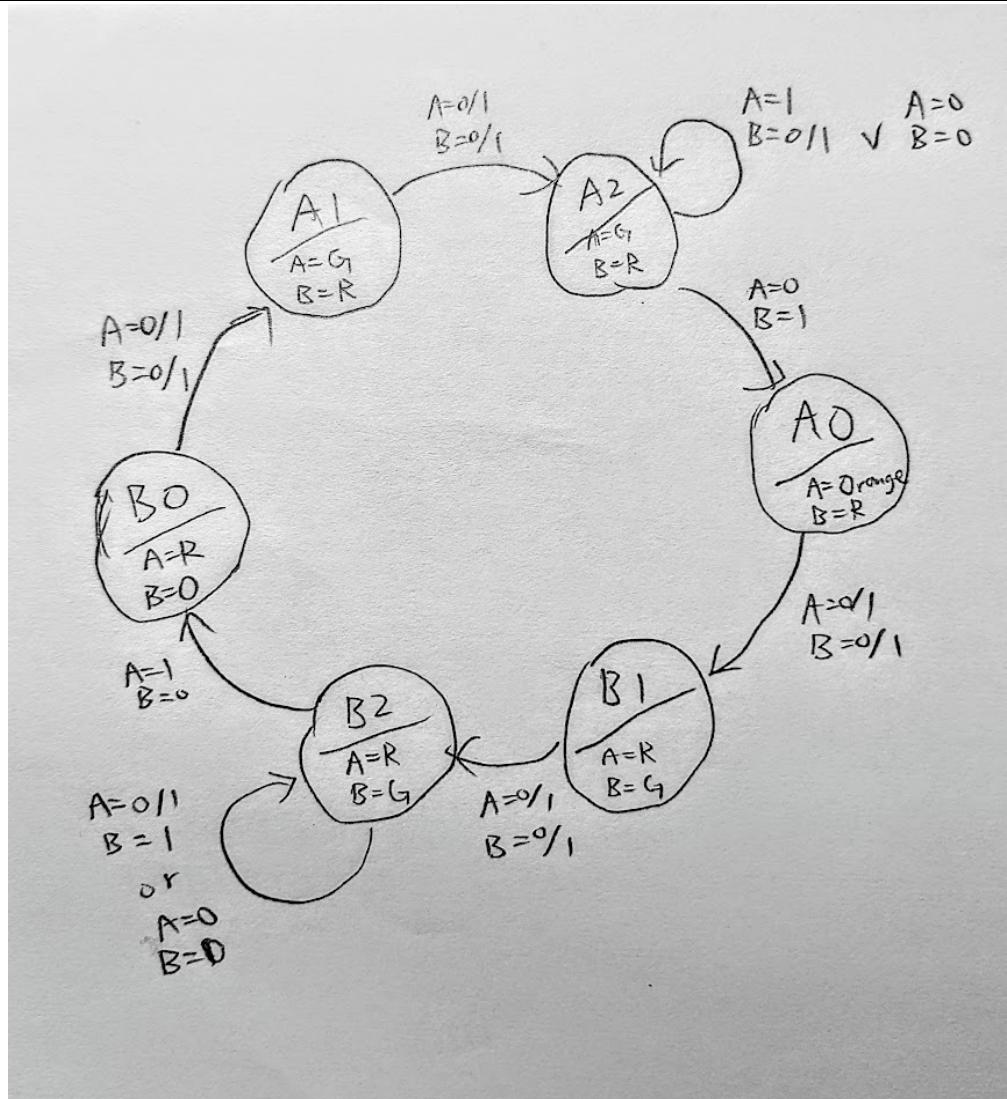
- 使用 Sequential 的 Memory elements 來儲存數列的狀態 (數列數值、Counting 方向和目前的項數), 然後 Feedback 紿計算用的 Combinational Logic, Combinational Logic 會由現在的數列狀態計算出下一個狀態, 下一次的 Clock 來的時候, 這些新的狀態就會被儲存起來
- 由 Memory Elements 和 Combinational Logic 組成一個時序電路



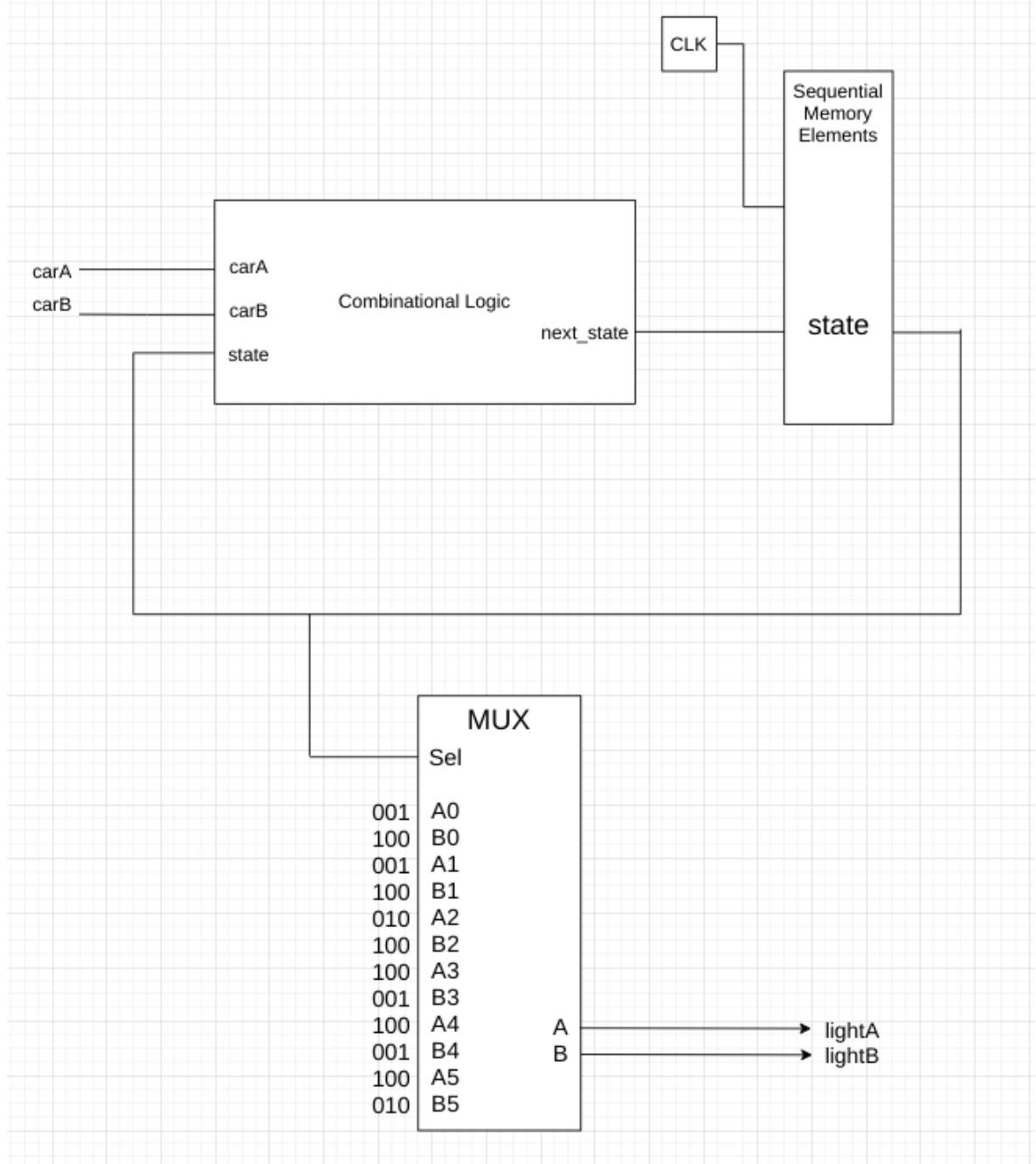
-

- Lab 2_2

- 製作一個 Finite State Machine (如下頁圖)
- 製作 6 個 state, 分別為 A1(A綠燈1), A2(A綠燈2), AO(A橘燈), B1(B綠燈1), B2(B綠燈2), BO(B橘燈)
- 因為至少需要兩個 cycle 才能換燈, 因此把綠燈分成兩個 state, 第一次綠燈時將無條件換到第二個綠燈的 state, 才開始判斷要不要換燈
- 輸出採用 Moore Model 的形式, 輸出只與目前在哪個 state 有關, 不會因為 input 改變而即時發生變化



- 實作方式與 lab2_1 差不多，因為都是 Sequential Logic，就是由決定下一個 state 的 Combinational Logic 與儲存 state 的 Sequential memory element 組成
- 因為是 Moore Machine，所以 output 都是接在 memory elements 之後



2. 學到的東西與遇到的困難

- 學到如何製作 Combinational Logic 與 Sequential Logic
- 學會 always 的不同種用法
 - always @(*) for combinational logic
 - always @(posedge ..., negedge) for sequential logic (memory elements)
- 學會如何表達 Finite State Machine
- 學會使用 parameter 來為 state 命名
- 深刻瞭解 HDL 完全不能用程式語言的想法來寫
- 學會如何寫簡單的 Testbench 來測試自己的電路
- 學會使用 \$monitor 來檢查變數的變化
- 學會寫 asynchronous reset 電路
- 發現把 combinational logic 與 memory elements 分開真的好理解很多

- 遇到很多小問題：
 - lab2_1 判斷 a sequence 時用 $a - n > 0$ 會有 unsigned 的問題，所以要用 `if (a > n)`
 - 因為 rst 時的 0 算作 sequence 的開始 ($n = 0$)，所以 n 要設成 1，才不會多停一個 0 的 cycle
 - 因為 a sequence 的結尾算是 b sequence 的開始 ($n = 0$)，所以 b sequence 的 n 要設成 1，才不會多停一個 63 的 cycle
- 3. 想對老師或助教說的話
 - 老師上課好風趣 ><
 - 老師的上課直播的影像和聲音品質都好高，是我看過最好的！是不是用了很專業的設備？
 - 我沒有笑話 QQ