

第 6 章 习题答案

6.2 比较 NEMOS、NDMOS、PEMOS 与 PDMOS 特性曲线的联系与区别。

解：

略。

6.3 试说明图 6.2.5 所示 MOS 晶体管交流小信号电路模型各参数的物理意义，以及跨导 g_m 、漏源电阻 r_{ds} 的手工计算方法。并在此基础上进一步说明考虑背栅偏置效应后，如图 6.2.6 所示的 MOS 晶体管的高频小信号电路模型的物理意义。

解：

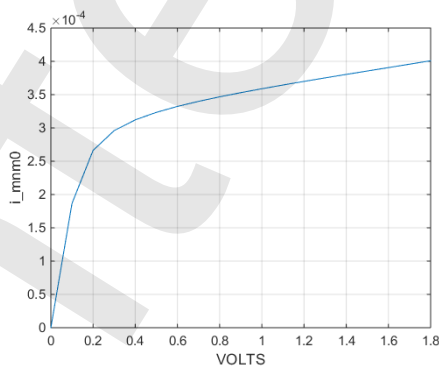
略。

6.4 参考如图 6.2.8 所示 NMOS 晶体管直流仿真电路图，如设 $V_{DS}=1.8V$ ， $V_{GS}=0.75V$ ，基于 $0.18\mu m$ 工艺，NMOS 晶体管栅长 $L=0.18\mu m$ ，栅宽 $W=5\mu m$ ，用 Hspice 仿真 MOS 晶体管输出特性曲线，以及交流小信号电路参数： g_m 、 g_{ds} 、 C_{gs} 与 C_{gd} 。

解：

参考本书电子版资料提供的 NMOS 晶体管直流仿真文件（即教材图 6.2.9），在此基础上修改参数进行仿真。详见附录代码。

输出特性曲线如下图所示。利用 OP 仿真，可以得到各交流小信号参数。。

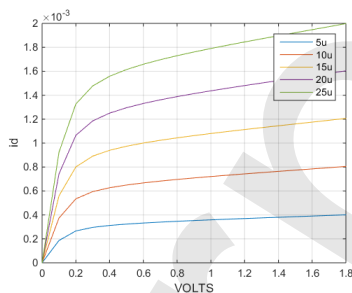


6.5 仍然参考如图 6.2.8 所示 NMOS 晶体管直流仿真电路图，基于 $0.18\mu\text{m}$ 工艺，除栅宽 W 外其他参数同习题 6.4，通过不同栅宽 W 情况下对输出特性曲线的仿真，说明栅宽 W 对晶体管特性 (I_D 、 g_m 、 g_{ds} 、 C_{gs} 与 C_{gd}) 的影响，并作出定性解释。

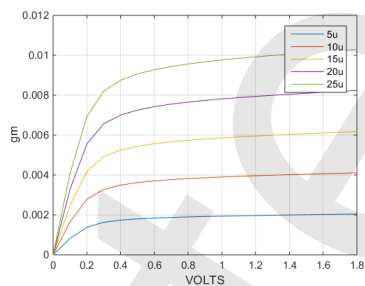
解：

参考本书电子版资料提供的 NMOS 晶体管直流仿真文件（即教材图 6.2.9），在此基础上进行仿真研究。详见附录代码。

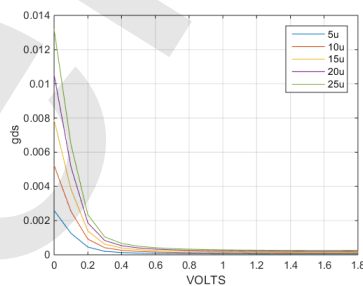
栅宽 W 对晶体管特性的影响如下图所示。可以发现，在其它条件不变的前提下，随着栅宽增大， I_D 、 g_m 、 g_{ds} 、 C_{gs} 与 C_{gd} 都是几乎呈线性增大。



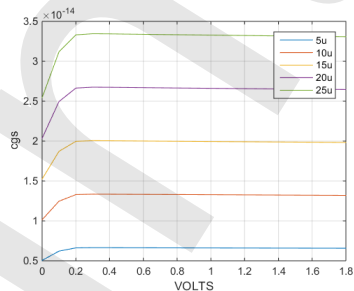
(a)



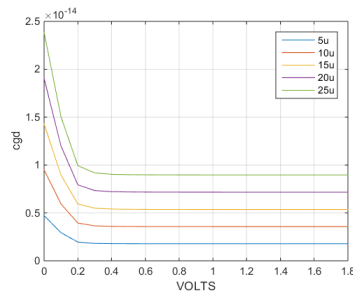
(b)



(c)



(d)



(e)

栅宽影响: (a) I_D ; (b) g_m ; (c) g_{ds} ; (d) C_g ; (e) C_{gd}

6.6 如题图 6.6 所示, 已知 $V_{TP}=-0.8V$, $V_{DD}=3.3V$, PMOS (M_1) 的参数 $\mu_p C_{ox}=100\mu A/V^2$, 两个 PMOS 管 (M_1 、 M_2) 均工作在饱和区, 忽略沟道长度调制效应, 且 M_1 的宽长比 $W_1/L_1=10$, M_2 的宽长比 $W_2/L_2=50$ 。设计图示电路, 使得输出电流为 $1mA$ 。

解:

根据题意, M_1 、 M_2 工作在饱和区且不计沟道长度调制效应, 故有

$$I_{D1} = \frac{1}{2} \mu_p C_{ox} \frac{W_1}{L_1} (V_{GS1} - V_{TP})^2$$

$$I_{D2} = \frac{1}{2} \mu_p C_{ox} \frac{W_2}{L_1} (V_{GS2} - V_{TP})^2$$

因为 $V_{GS1}=V_{GS2}$, 故由以上 2 式可得

$$\frac{I_{D1}}{I_{D2}} = \frac{\frac{W_1}{L_1}}{\frac{W_2}{L_1}} = \frac{10}{50} = \frac{1}{5}$$

已知 $I_{D2}=1mA$, 因此 $I_{D1}=1mA/5=200\mu A$, 并进一步得到

$$|V_{GS1} - V_{TP}| = \sqrt{\frac{I_{D1}}{\frac{1}{2} \mu_p C_{ox} \frac{W_1}{L_1}}} = \sqrt{\frac{200}{\frac{1}{2} \times 100 \times 10}} = 0.63V$$

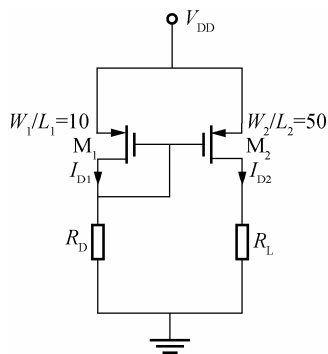
$$V_{GS1} = -0.63 + V_{TP} = -1.43V$$

$$V_{G2} = V_{G1} = V_{D1} = V_{DD} - |V_{GS1}| = 3.3 - 1.43 = 1.87V$$

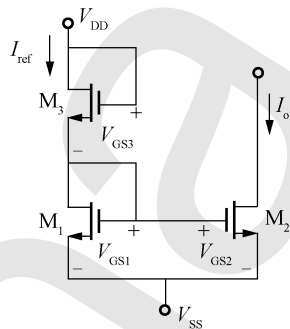
$$R_D = \frac{V_{D1}}{I_{D1}} = \frac{1.87}{0.2} = 9.3k\Omega$$

R_L 的选择应使 M_2 工作于饱和区。

6.7 设计一个满足特定电流值要求的 MOSFET 电流源电路。建议采用题图 6.7 所示的电路, 晶体管的参数为 $\mu_n C_{ox}/2 = 20 \mu\text{A}/\text{V}^2$, $V_{TN} = 1\text{V}$, $\lambda = 0$ 。令 $V_{DD} = 5\text{V}$, $V_{SS} = 0\text{V}$ 。要求电流 $I_{\text{ref}} = 0.25\text{mA}$, $I_o = 0.1\text{mA}$ 。求晶体管的宽长比 W_i/L_i ($i=1,2,3$)。



题图 6.6



题图 6.7

提示: 如果选择非常小的 V_{GS2} , 但仍大于 V_{TN} , 则在 V_{DS2} 的很大范围内, M_2 偏置于饱和区。可令 $V_{GS2} = 1.85\text{V}$ 。

解:

$$\left(\frac{W}{L}\right)_2 = \frac{I_o}{\left(\frac{1}{2}\mu_n C_{ox}\right)(V_{GS2} - V_{TN})^2} = \frac{0.1}{(0.02)(1.85 - 1)^2} = 6.92$$

参考电流为

$$I_{\text{ref}} = \left(\frac{W}{L}\right)_1 \left(\frac{1}{2}\mu_n C_{ox}\right)(V_{GS2} - V_{TN})^2$$

显然, $V_{GS1} = V_{GS2}$, 则有

$$\left(\frac{W}{L}\right)_1 = \frac{I_o}{\left(\frac{1}{2}\mu_n C_{ox}\right)(V_{GS2} - V_{TN})^2} = \frac{0.25}{(0.02)(1.85 - 1)^2} = 17.3$$

同时, V_{GS3} 的值为

$$V_{GS3} = (V_{DD} - V_{SS}) - V_{GS1} = 5 - 1.85 = 3.15\text{V}$$

故有

$$\left(\frac{W}{L}\right)_3 = \frac{I_o}{\left(\frac{1}{2}\mu_n C_{ox}\right)(V_{GS3} - V_{TN})^2} = \frac{0.25}{(0.02)(3.15 - 1)^2} = 2.70$$

在此设计中，晶体管 M_1 与 M_3 始终处于饱和区，这是因为

$$V_{DS}(=V_{GS}) > V_{DS}(\text{sat})(=V_{GS} - V_{TN})$$

而只要输出电压不低于 0.85V ， M_2 也处于饱和区。

6.8 电路如题图 6.8 所示， M_2 、 M_3 、 M_4 构成镜像电流源，为 M_1 提供偏置电流。晶体管参数 $K_{n1}=0.2\text{mA/V}^2$ ， $K_{n2}=K_{n3}=K_{n4}=0.1\text{mA/V}^2$ ， $V_{TN1}=V_{TN2}=V_{TN3}=V_{TN4}=1\text{V}$ 。计算恒流源中的支路电流与节点电压。

解：

M_3 与 M_4 参考电流相同，

$$K_{n3}(V_{GS3} - V_{TN3})^2 = K_{n4}(V_{GS4} - V_{TN4})^2$$

而

$$V_{GS3} + V_{GS4} = 5\text{V}$$

联立求解以上 2 式得到

$$V_{GS3} = V_{GS4} = 2.5\text{V}$$

由于 $V_{GS3}=V_{GS2}$ ，而 $V_{GS3}=2.5\text{V}$ ，所以偏置电流为

$$I_o = K_{n2}(V_{GS3} - V_{TN2})^2 = 0.1 \times (2.5 - 1)^2 = 0.225\text{mA}$$

M_1 的栅源电压为

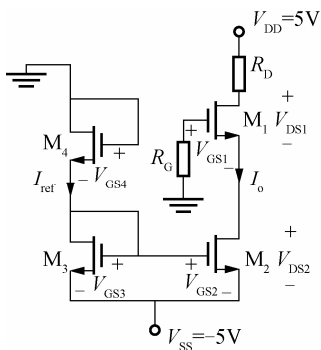
$$I_o = K_{n1}(V_{GS1} - V_{TN1})^2 \Rightarrow 0.225 = 0.2 \times (V_{GS1} - 1)^2 \Rightarrow V_{GS1} = 2.06\text{V}$$

M_2 的漏源电压为

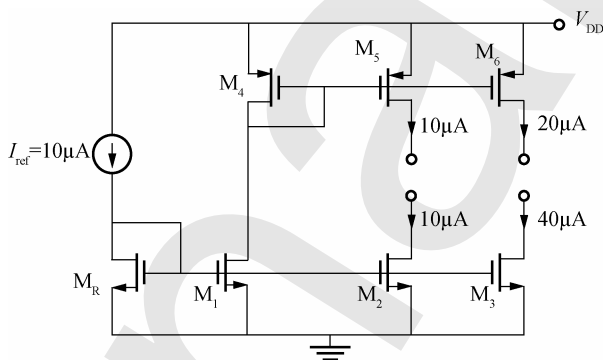
$$V_{DS2} = -V_{GS1} - V_{SS} = -2.06 + 5 = 2.94\text{V}$$

由于 V_{DS2} 大于 $(V_{GS2}-V_{TN2})$ ，故 M_2 工作于饱和区。

6.9 设计一个产生 $10\mu\text{A}$ 和 $20\mu\text{A}$ 的电流源，以及 $10\mu\text{A}$ 和 $40\mu\text{A}$ 的电流阱，电路结构如题图 6.9 所示，所有电流源和电流阱的小信号电阻需要大于 $10\text{M}\Omega$ 。电流源与电流阱的 $V_{\text{DS,SAT}} < 0.5\text{V}$ 。有一个 $10\mu\text{A}$ 的基准电流源，可用于驱动其他器件。器件参数如下： $V_{\text{TN}} = 1\text{V}$ ， $V_{\text{TP}} = -1\text{V}$ ， $\mu_n C_{\text{ox}} = 50\mu\text{A}/\text{V}^2$ ， $\mu_p C_{\text{ox}} = 25\mu\text{A}/\text{V}^2$ ， $\lambda_n = \lambda_p = 0.1\text{V}^{-1}$ ，当 $L = 1\mu\text{m}$ 。



题图 6.8



题图 6.9

提示：按设计要求，为满足 $V_{\text{DS,SAT}} < 0.5\text{V}$ ，因为阈值电压 V_{T} 为 1V ，故需要 $V_{\text{GS,NMOS}} = V_{\text{GS,PMOS}} \leq 1.5\text{V}$ 。

同时由 MOS 管工作于饱和区的电压-电流关系，又可得

$$\bullet \quad V_{\text{GS}} = V_{\text{TN}} + \sqrt{\frac{I_{\text{ref}}}{\frac{W}{2L} \mu_p C_{\text{ox}}}}$$

解：

按照提示，先计算 $(W/L)_R$ 的值。将 $I_{\text{ref}} = 10\mu\text{A}$ ， $V_{\text{GS,NMOS}} \leq 1.5\text{V}$ 代入上式可得

$$(W/L)_R = 1.6$$

取 $(W/L)_1 = (W/L)_2 = (W/L)_R = 1.6$ ，则 $I_{\text{D1}} = I_{\text{D2}} = 10\mu\text{A}$ 。为了使 $I_{\text{D3}} = 40\mu\text{A}$ ，

$$(W/L)_3 = 4(W/L)_2 = 6.4$$

PMOS 管的计算按相同的方法计算

$$V_{\text{GS}} = 1.5\text{V} = -V_{\text{TP}} + \sqrt{\frac{I_{\text{ref}}}{\frac{W}{2L} \mu_p C_{\text{ox}}}}$$

将已知条件代入，可得 $(W/L)_4 = 3.2$ 。

为保证 $I_{\text{D5}} = 10\mu\text{A}$ ， $I_{\text{D6}} = 20\mu\text{A}$ ，可得 $(W/L)_5 = 3.2$ ， $(W/L)_6 = 6.4$ 。

以上诸式确定了宽长比 $(W/L)_i$ 。 W 、 L 的值还影响到小信号输出电阻，据此可确定 W 、 L 的具体数值。MOS 器件小信号输出电阻

$$r_o = \frac{1}{\lambda I_D}$$

当 $I_D = 10\mu\text{A}$ 、 $L = 1\mu\text{m}$ 时， $\lambda_n = \lambda_p = 0.1\text{V}^{-1}$ ，此时输出电阻

$$r_o|_{L=1\mu\text{m}, \lambda=1\mu\text{m}} = \frac{1}{0.1 \times 10 \times 10^{-6}} = 1\text{M}\Omega$$

设表示沟道长度调制效应的 λ 与栅长 L 成反比, 则为了获得 $10\text{M}\Omega$ 输出电阻, 需要栅长 $L=10\mu\text{m}$ 。对于 $I_D=20\mu\text{A}$, 需要栅长为 $20\mu\text{m}$; 对于 $I_D=40\mu\text{A}$, 需要栅长为 $40\mu\text{m}$ 。

综合以上结果, 器件设计参数为:

$$(W/L)_R = (W/L)_1 = (W/L)_2 = 16/10$$

$$(W/L)_4 = (W/L)_5 = 32/10$$

$$(W/L)_3 = 256/40$$

$$(W/L)_6 = 128/20$$

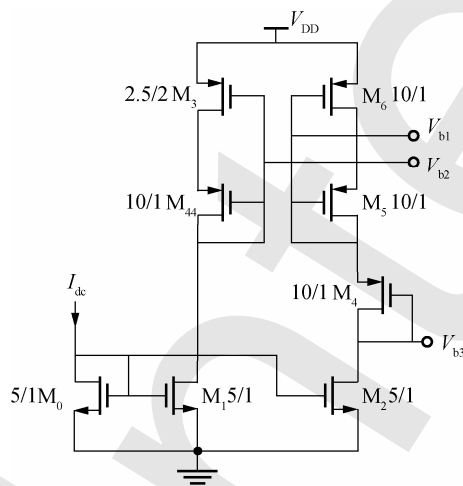
6.11 题图 6.11 所示电路是以 PMOS 电流镜作负载的共源极放大器电路, 基于 $0.18\mu\text{m}$ 工艺, 晶体管 M_1 、 M_2 、 M_3 的宽长比均为 $W/L=1/0.2$ 。 $V_{DD}=1.8\text{V}$, 并设输出负载 $C_L=1\text{pF}$ 。

(1) 利用 Hspice 对该电路进行直流仿真, 并选择合适的输入直流偏置电压:

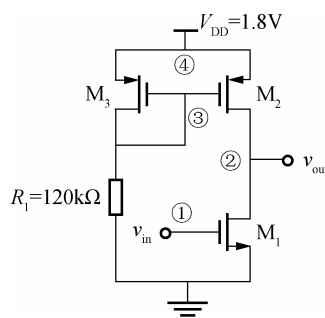
(a) 电压转移特性 $V_{out}-V_{in}$;

(b) M_1 直流工作点: V_{DS1} 、 V_{GS1} 、 I_{D1} ;

(c) M_1 小信号等效电路参数跨导 g_{m1} 、漏源电导 g_{ds1} 、栅源电容 C_{gs1} 、栅漏电容 C_{gd1} , PMOS 电流镜从 M_2 漏极看入的等效电阻。



题图 6.10



题图 6.11

(2) 继续进行瞬态仿真, 给出瞬态特性仿真结果 (输入、输出电压波形)。

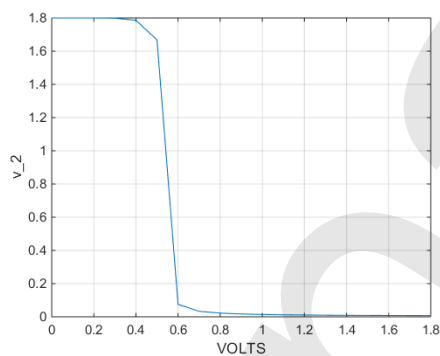
(3) 继续进行交流仿真, 给出交流特性仿真结果。

解:

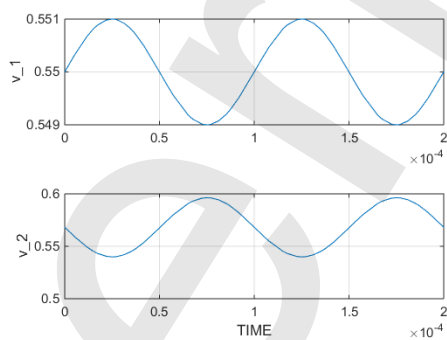
参考本书电子版资料提供的 CMOS 共源放大器仿真文件 (对应教材节 6.4.2), 在此基础上进行仿真研究。详见附录代码。

(1)

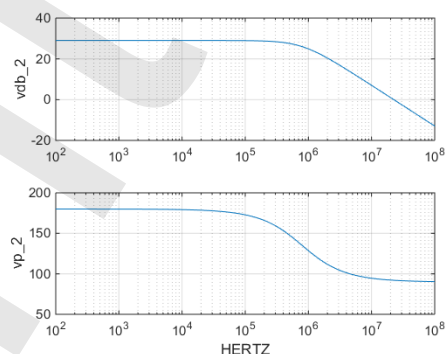
(a) 电压转移特性如下图所示；(b) 根据电压转移特性，确定 M_1 直流工作点： $V_{GS1}=0.55V$ ，则 V_{DS1} 与 I_{D1} 可利用 OP 仿真得到；(c) 利用 OP 仿真，可以得到各小信号等效电路参数。



(2) 瞬态特性仿真结果



(3) 交流特性仿真结果



6.12 电路仍然如题图 6.11 所示，在题 6.11 直流仿真结果的基础上，完成以下内容：

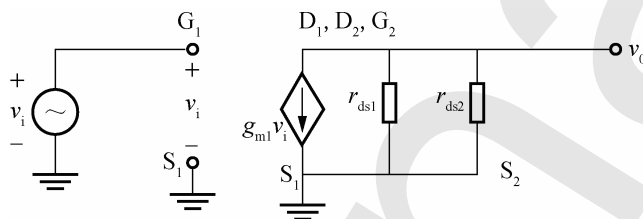
- (1) 构建该放大器低频小信号电路模型，计算低频小信号增益；
- (2) 构建该放大器高频小信号电路模型，计算该电路增益频率特性。

与题 6.11 的结果比较，并作出解释。

解：

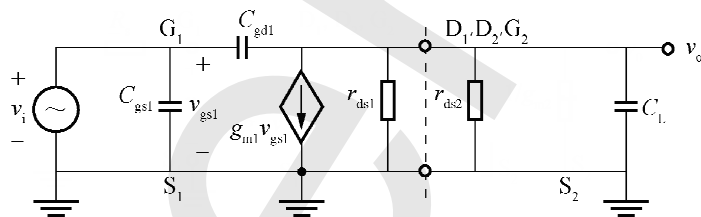
根据电压转移特性，取 $V_{in}=0.55V$ ，即 $V_{GS1}=0.55V$ 。

- (1) 低频小信号电路模型基本与图 6.4.5 相同，但是需去掉 $1/g_{m2}$ 。



根据 $g_{m1}=142\mu S$ 、 $g_{ds1}=3.42\mu S$ 、 $g_{ds2}=1.61\mu S$ ，可以得到低频小信号增益 $A_0=g_{m1}/(g_{ds1}+g_{ds2})=28.23$ ($\approx 29dB$)，与仿真结果一致。

- (2) 高频小信号电路模型基本与图 6.4.6 相同，但是需去掉 $1/g_{m2}$ 。



由于所有寄生电容在 fF 量级，故以输出节点电容 C_{out} 为主，且 $C_{out}\approx C_L=1pF$ 。对应输出节点电导 $1/R_{out}=g_{ds1}+g_{ds2}=5.03\mu S$ ，增益频率特性 $A(s)=A_0/(1+sRC)$ ，即 3dB 频率 $f=1/(RC)/2\pi=0.80MHz$ ，与仿真结果一致。