

תרגיל חובה מספר 1 בארכיטקטורה

מועד הגשה: עד לתאריך 4.3.2014

(ניתן להגיש גם במייל ramb@afeka.ac.il)

1) איזו פקודה מיוצגת על ידי המספר ההקסדצימלי הבא: 0x21ce0002

2) הציגו את הקוד הבא בצורות הבאות:

- א. בעשרוני עם רווח בין חלקי הפקודה השונים.
- ב. בבינארי עם רווח בין חלקי הפקודה השונים
- ג. בבינארי ברצף 32 סיביות רצופות
- ד. בהקסא עם רווח בין חלקי הפקודה השונים
- ה. בהקסא ברצף 8 ספרות

bne \$5,\$6,-3
lb \$6,120(\$9)
or \$9,\$19,\$29

3) האם בבצוע הפקודה add \$t0, \$t1, \$t2 תהיה גלישה לפי משלים לשניים, ומה יהיה תוכן \$t0, אם נתון:

- א. \$t2 = 0xffffffff \$t1 = 0x80000000
- ב. \$t2 = 0x10000000 \$t1 = 0x70000000

4) כפי שצוין בהרצאה (מצגת אסמבלי של MIPS) ובספר בעמודים 140-141 pseudoinstructions אינן חלק מאוסף הפקודות (ISA) של ה-MIPS אלא תוספת של האסמבלר להקלה על המתכנת.

עבור כל pseudoinstruction בטבלה הבאה, מיצאו סדרה מינימלית של פקודות MIPS אמיתיות המבצעות אותו דבר. סביר שתזדקקו ל-\$at בחלק מהסדרות. בטבלה הבאה, big מתייחס למספר ספציפי שזקוק ל-32 סיביות כדי לייצגו, ו-small מתייחס למספר שייכנס ב-16 סיביות.

מה היא מבצעת	pseudoinstruction
\$t1 = \$t2	move \$t1,\$t2
\$t0 = 0	clear \$t0
if (\$t1=small) go to L	beq \$t1,small,L
if (\$t2=big) go to L	beq \$t2,big,L
\$t1 = small	li \$t1,small
\$t2 = big	li \$t2,big
if (\$t3<=\$t5) go to L	ble \$t3,\$t5,L
if (\$t4>\$t5) go to L	bgt \$t4,\$t5,L
if (\$t5>=\$t3) go to L	bge \$t5, \$t3,L
\$t0 = \$t2+big	addi \$t0,\$t2,big
\$t5 = memory[\$t2+big]	lw \$t5,big(\$t2)

(5) נתונה תמונת סגמנט הקוד הבאה שנלקחה מה MARS

Text Segment				
Bkpt	Address	Code	Basic	
<input type="checkbox"/>	0x00400014	0x3c011234	lui \$1,4660	11: lui \$1,0x1234
<input type="checkbox"/>	0x00400018	0x34211234	ori \$1,\$1,4660	12: ori \$1,0x1234
<input type="checkbox"/>	0x0040001c	0x00010c02	srl \$1,\$1,16	13: srl \$1,\$1,16
<input type="checkbox"/>	0x00400020	0x30215678	andi \$1,\$1,22136	14: andi \$1,\$1,0x5678
<input type="checkbox"/>	0x00400024	0xac210000	sw \$1,0(\$1)	15: sw \$1,0(\$1)
<input type="checkbox"/>	0x00400028	0x0000000c	syscall	16: syscall
<input type="checkbox"/>	0x0040002c	0x30840003	andi \$4,\$4,3	17: andi \$a0,\$a0,3
<input type="checkbox"/>	0x00400030	0x34840016	ori \$4,\$4,22	18: ori \$a0,\$a0,22
<input type="checkbox"/>	0x00400034	0x00042140	sll \$4,\$4,5	19: sll \$a0,\$a0,5

שאלות:

- האם ההוראה שבשורה 12 (ori \$1,0x1234) הינה פקודת מכונה בסיסית של ה MIPS?
- מהו ערכו של אוגר \$1 בעקבות ביצוע הפקודה שבשורה 12 (ori \$1,0x1234)? (התשובה בבסיס הקסא)
- מהו ערכו של אוגר \$1 בעקבות ביצוע הפקודה שבשורה 14 (andi \$1,\$1,0x5678)? (התשובה בבסיס הקסא)
- בהנחה שה MARS מאפשר גישה לכתובות נמוכות בזיכרון מה תבצע הפקודה בשורה 15? עבור מעבד העובד בשיטת little endian?
- בהנחה שה MARS מאפשר גישה לכתובות נמוכות בזיכרון מה תבצע הפקודה בשורה 15? עבור מעבד העובד בשיטת big endian?

(6) הסבירו מדוע האסמבלר של ה-MIPS מתרגם את הפסיאודו פקודה la לשתי פקודות: lui ו-ori.

7) נתונה תמונת סגמנט הקוד הבאה שנלקחה מה MARS

Text Segment				
Bkpt	Address	Code	Basic	
<input type="checkbox"/>	0x00400010	0x2404000f	addiu \$4,\$0,15	10: li \$a0,15
<input type="checkbox"/>	0x00400014	0x30840003	andi \$4,\$4,3	11: andi \$a0,\$a0,3
<input type="checkbox"/>	0x00400018	0x34840016	ori \$4,\$4,22	12: ori \$a0,\$a0,22
<input type="checkbox"/>	0x0040001c	0x00042140	sll \$4,\$4,5	13: sll \$a0,\$a0,5
<input type="checkbox"/>	0x00400020	0x10840006	beq \$4,\$4,6	14: beq \$a0,\$a0,agtb
<input type="checkbox"/>	0x00400024	0x0810000f	j 4194364	15: j agtb
<input type="checkbox"/>	0x00400028	0x0149582a	slt \$11,\$10,\$9	16: slt \$t3,\$t2,\$t1
<input type="checkbox"/>	0x0040002c	0x11600003	beq \$11,\$0,3	17: beq \$t3,\$zero,agtb

שאלות

- בסיום הפקודה בשורה 12 (ori \$a0,\$a0,22) מה ערכו של האוגר \$a0 בבסיס הקסא?
- בסיום הפקודה שבשורה 13 (sll \$a0,\$a0,5) מה ערכו של האוגר \$a0 בבסיס הקסא?
- על סמך הפקודה בשורה 14 (beq \$a0,\$a0,agtb) האם תתבצע קפיצה לתווית agtb?
- על סמך הפקודה בשורה 14 (beq \$a0,\$a0,agtb) ושאר העמודות בשורה זו, מהי הכתובת המלאה של התווית agtb?
- האם על סמך הפקודה בשורה 15 (j agtb) ושאר העמודות בשורה זו ניתן לדעת מהי הכתובת המלאה של התווית agtb?

בהצלחה !