



中国科学院大学

University of Chinese Academy of Sciences

本科生毕业论文（设计）开题报告

论文题目 多发射乱序 CPU 的 RTL 级实现与验证

学生姓名 周盈坤 学号 2015K8009929023

指导教师 胡伟武 职称 研究员

导师单位 中国科学院计算所

学位类别 工学学士

专 业 计算机科学与技术

学院（系） 计算机科学与技术学院

填表日期 2019-01-07

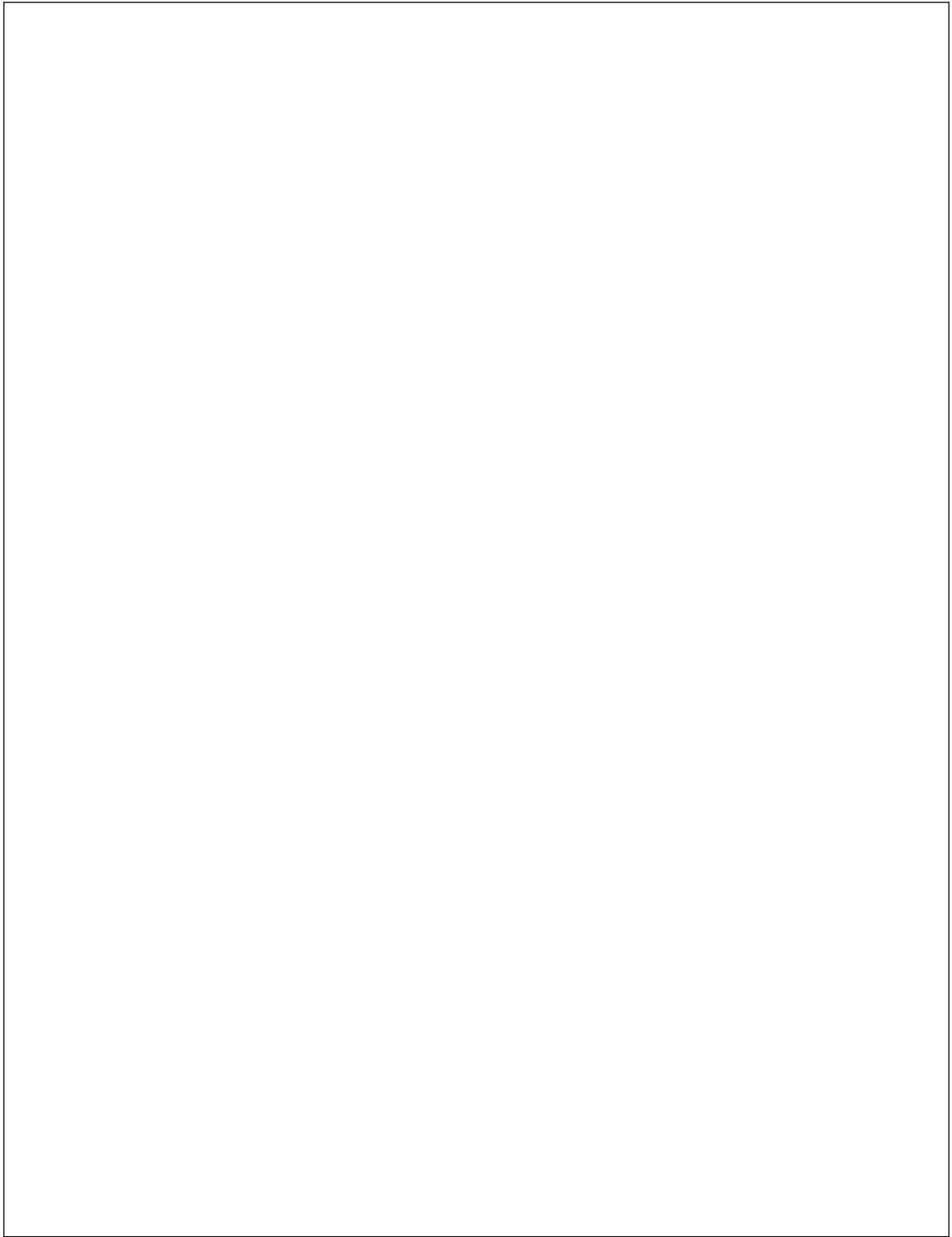
中国科学院大学制

填表说明

1. 本表内容须真实、完整、准确。
2. “学位类别”名称：填写理学学士、工学学士等。
3. “专业”名称：填写专业全称。
4. “课题类型”：选填论文、设计。
5. “课题性质”：选填基础研究、应用研究、综合研究及其它。
6. “课题来源”从下列项目中选填：
 - ☐ 973、863 项目 ☐ 国家社科规划、基金项目
 - ☐ 教育部人文、社会科学研究项目 ☐ 国家自然科学基金项目
 - ☐ 中央、国家各部门项目 ☐ 省（自治区、直辖市）项目
 - ☐ 国际合作研究项目 ☐ 与港、澳、台合作研究项目
 - ☐ 企、事业单位委托项目 ☐ 外资项目
 - ☐ 学校自选项目 ☐ 国防项目
 - ☐ 非立项 ☐ 其他
7. 该表填写完毕后，须请指导教师审核，并签署意见。
8. 本表格不够可自行扩页。

毕业论文（设计）开题报告

题目	多发射乱序 CPU 的 RTL 级实现与验证		
课题类型	设计	课题性质	基础研究
课题来源	学校自选项目		
<p>选题的背景及意义：</p> <p>体系结构迎来了开源之光,这是一个大的背景。RISC-V 开源的项目越来越多,有微处理器设计的如 Rocket 和 BOOM;有更高级的刻画电路的语言的如 Chisel;也有针对 RISC-V 的调试工具如 Spike,以及上层已经移植好的基础软件栈如 Linux,GCC 和 LLVM。大大降低了独立设计出一款高性能处理器以及在上面跑系统的难度与门槛。所以计划本科毕业设计顺着这股大的潮流先基于 64 位 RISC-V 自行实现一款高性能的处理器。同时编写调试的过程也是在学习开源资料中优秀的思想的过程,也是不断提高自我修养的过程。事成之后再移植到 MIPS 的 ISA 上,就可以做到同样架构对比两个 ISA 之间的优劣势了,这样更加客观。</p> <p>但是本科阶段没有发论文的打算,一是体系结构这个领域十年磨一剑,仅凭本科毕设估计很难有成色;二是在本科阶段参与和体系结构、操作系统、编译原理有关的基础性工作,打好以后研究的基础,所以借设计一款高性能的 CPU 并能够运行系统来提升自己软硬件的素养就是这个选题的意义所在。</p>			



国内外本学科领域的发展现状与趋势：

课题主要研究内容、预期目标：

拟采用的研究方法、技术路线、实验方案及其可行性分析：

已有研究基础与所需的研究条件：

研究工作计划与进度安排：

参考文献：

指导教师意见（课题难度是否适中、工作量是否饱满、进度安排是否合理、工作条件是否具备、是否同意开题等）：

指导教师签名：

年 月 日

学院（系）意见：

审查结果：☐ 同意 ☐ 不同意

学院（系）负责人签名：

年 月 日