

תרגיל בית רטוב מספר 1

מגישים:

322654617	ינון להב
327812483	נועם בן שמעון

13/07/2024

תאריך:

322654617	ינון להב
327812483	נועם בן שמעון

מימוש רכיבי $MUX2 \rightarrow 1$ ו- $MUX4 \rightarrow 1$:

3.1:

שער	$t_{PDHL} [ps]$	$t_{PDHL} [ps]$
NAND2	2	1
OR2	7	2
XNOR2	8	4

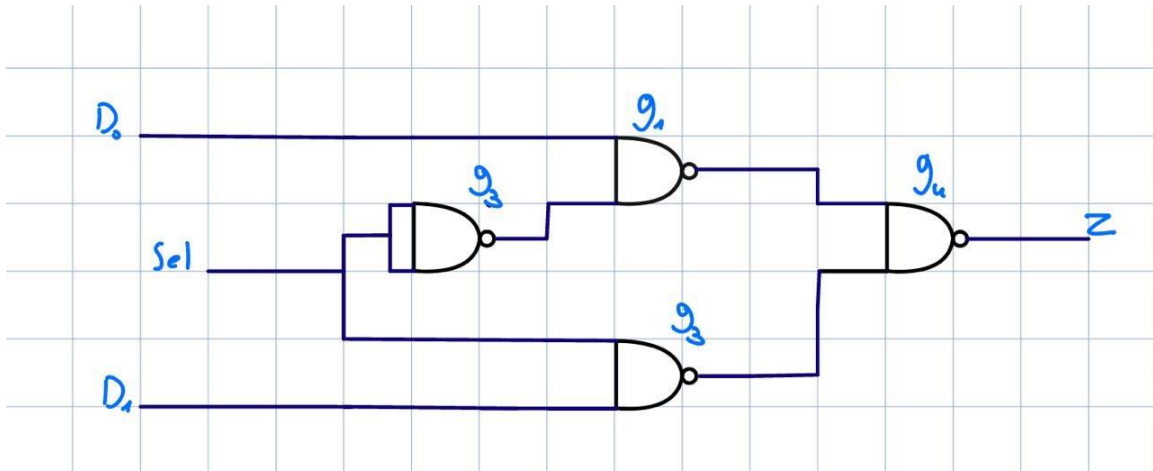
נוסחה של בורר $2 \rightarrow 1$:

$$\begin{aligned} MUX_{2 \rightarrow 1}(d_0, d_1, sel) &= \overline{\overline{\bar{s}} \cdot \overline{d_0} \cdot \overline{s} \cdot d_1} = \bar{s} \cdot d_0 + s \cdot d_1 \\ &= \text{NAND}(\text{NAND}(\text{NAND}(sel, sel), d_0), \text{NAND}(sel, d_1)) \end{aligned}$$

טבלת אמת בורר $2 \rightarrow 1$:

sel	d_0	d_1	z
0	0	0	0
0	0	1	0
0	1	1	1
0	1	0	1
1	1	0	0
1	1	1	1
1	0	1	1
1	0	0	0

שרטוט בורר 1 → 2



Path	d_0	d_1	sel	t_{pd}
$d_0 g_1 g_4 z$	0→1	1	0	3
$d_0 g_1 g_4 z$	1→0	1	0	3
$d_1 g_3 g_4 z$	0	0→1	1	3
$d_1 g_3 g_4 z$	0	1→0	1	3
$sel g_3 g_4 z$	0	1	0→1	3
$sel g_3 g_4 z$	0	1	1→0	3
$sel g_2 g_1 g_4 z$	1	0	0→1	4
$sel g_2 g_1 g_4 z$	1	0	1→0	5
$d_1 g_3 g_4 z$	1	0→1	1	3
$d_1 g_3 g_4 z$	1	1→0	1	3

זמני $t_{pdhl}(d_0, d_1, sel)$ של בורר 1 → 2:

$:d_0 \rightarrow z, sel \rightarrow z \quad \diamond$

$$t_{pdhl}(MUX_{2 \rightarrow 1})_{sel \rightarrow z} = t_{pdhl}(MUX_{2 \rightarrow 1})_{d_0 \rightarrow z} = 3 \cdot t_{pdhl}(NAND) = 6 [ps]$$

$:d_1 \rightarrow z \quad \diamond$

$$t_{pdhl}(MUX_{2 \rightarrow 1})_{d_1 \rightarrow z} = 2 \cdot t_{pdhl}(NAND) = 4 [ps]$$

$$t_{pdhl}(MUX_{2 \rightarrow 1}) = 6 [ps]$$

זמני $t_{pdhl}(D_0, D_1, S)$ של בורר 1 → 2:

זהים, שכן לכל השערים מתקיים $t_{pdh} = t_{pdl}$. לכן: $t_{pdh}(MUX_{2 \rightarrow 1}) = 6 [ps]$.

מעטה נשתמש בטבלה המופשטת, כמו בהנחיות:

שער	$t_{PDLH} [ns]$	$t_{PDHL} [ps]$
NAND2	2	2
OR2	7	7
XNOR2	8	8

3.2:

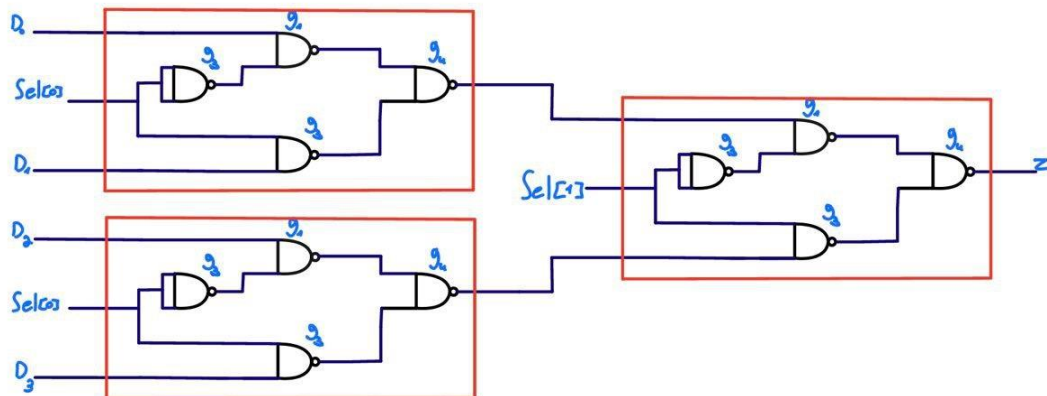
טבלת אמת עבור היציאה שתיבחר:

S[1]	S[0]	Z
0	0	D_0
0	1	D_1
1	0	D_2
1	1	D_3

נוסחה של בורר 1 $\rightarrow 4$:

$$MUX4_1(MUX2_1(D_0, D_1, S_1), MUX2_1(D_2, D_3, S_1), S_0)$$

שרטוט בורר 1 $\rightarrow 4$:



(1) זמני $t_{pdhl}(d_0, d_1, d_2, d_3, sel_0, sel_1)$ מקסימליים של בורר 1 $\rightarrow 4$:

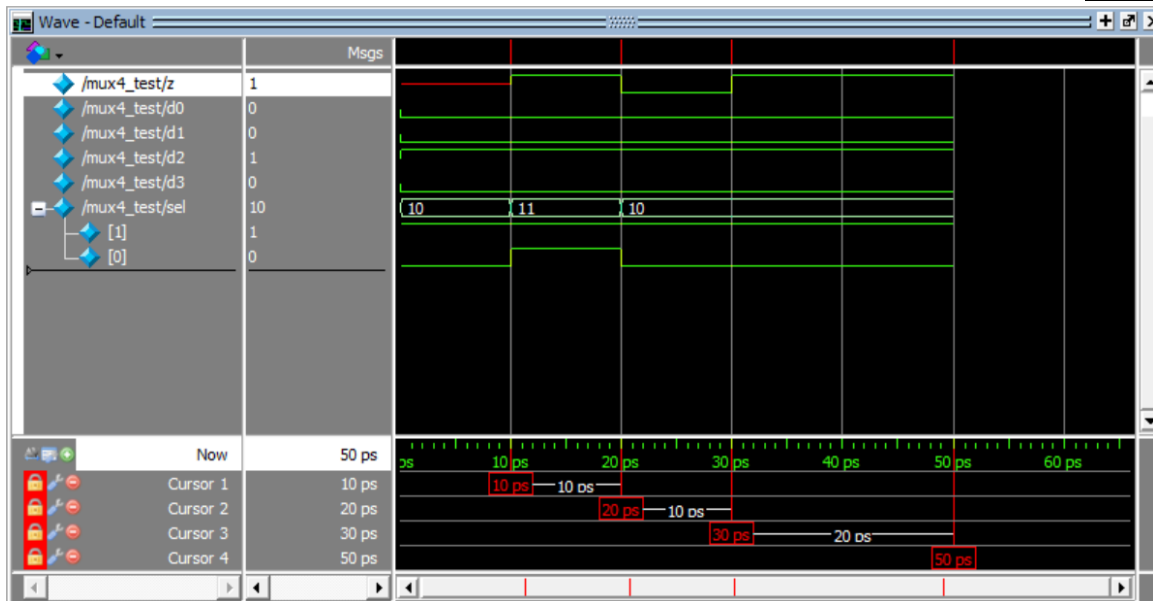
$$\begin{aligned}
& (d_0 \rightarrow z, d_1 \rightarrow z, d_2 \rightarrow z, d_3 \rightarrow z) : \text{mux_mux_mux_mux} \\
& t_{pdhl}(MUX_{4 \rightarrow 1})_{d \rightarrow z} = 2 * t_{pdhl}(MUX_{2 \rightarrow 1})_{d \rightarrow z} = 8 [ps] \\
& t_{pdhl}(MUX_{4 \rightarrow 1})_{sel_0 \rightarrow z} = t_{pdhl}(MUX_{2 \rightarrow 1})_{t \rightarrow z} + t_{pdhl}(MUX_{2 \rightarrow 1})_{d_0 \rightarrow z} = 10 [ps] \\
& t_{pdhl}(MUX_{4 \rightarrow 1})_{sel_1 \rightarrow z} = t_{pdhl}(MUX_{2 \rightarrow 1})_{sel \rightarrow z} = 6 [ps]
\end{aligned}$$

$$t_{pdhl}(\text{MUX}_{4 \rightarrow 1}) = 10 \text{ [ps]}$$

(2) זמני $t_{pdlh}(d_0, d_1, d_2, d_3, sel[1:0])$ מקסימליים של בורר $4 \rightarrow 1$:

זהים, שכן לכל השערים מתקיים $t_{pdhl} = t_{pdlh}$. לכן: $t_{pdlh}(MUX_{4 \rightarrow 1}) = 10 [ps]$

3.3:



ניתן לראות כי ציר הזמן הוא כך עבור ערכי הרכיב:

❖ $t = 0$:

הקלטים נכנסו למערכת, $sel = 10$.

❖ $t = 10 [ps]$:

הקלטים נכנסו ועובדו והערך של $z = 1$ כבר התקבל והתייצב. כעת: $sel[0]: 0 \rightarrow 1$.

❖ $t = 20 [ps]$:

הקלט החדש נכנס והערך החדש של $z = 0$ כבר התקבל והתייצב. כעת: $sel[0]: 1 \rightarrow 0$.

❖ $t = 30 [ps]$:

הקלט החדש נכנס והערך החדש של $z = 1$ התקבל והתייצב.

לסיכום, אנו מקבלים כי אכן עם שינוי הקלט $sel[0]$, אז לאחר כמות זמן ששווה לזמני ההשהיה שחישבנו, הפלט מתייצב.

322654617	ינון להב
327812483	נועם בן שמעון

מימוש רכיב $:Full\ Adder/Subtractor$

3.4:

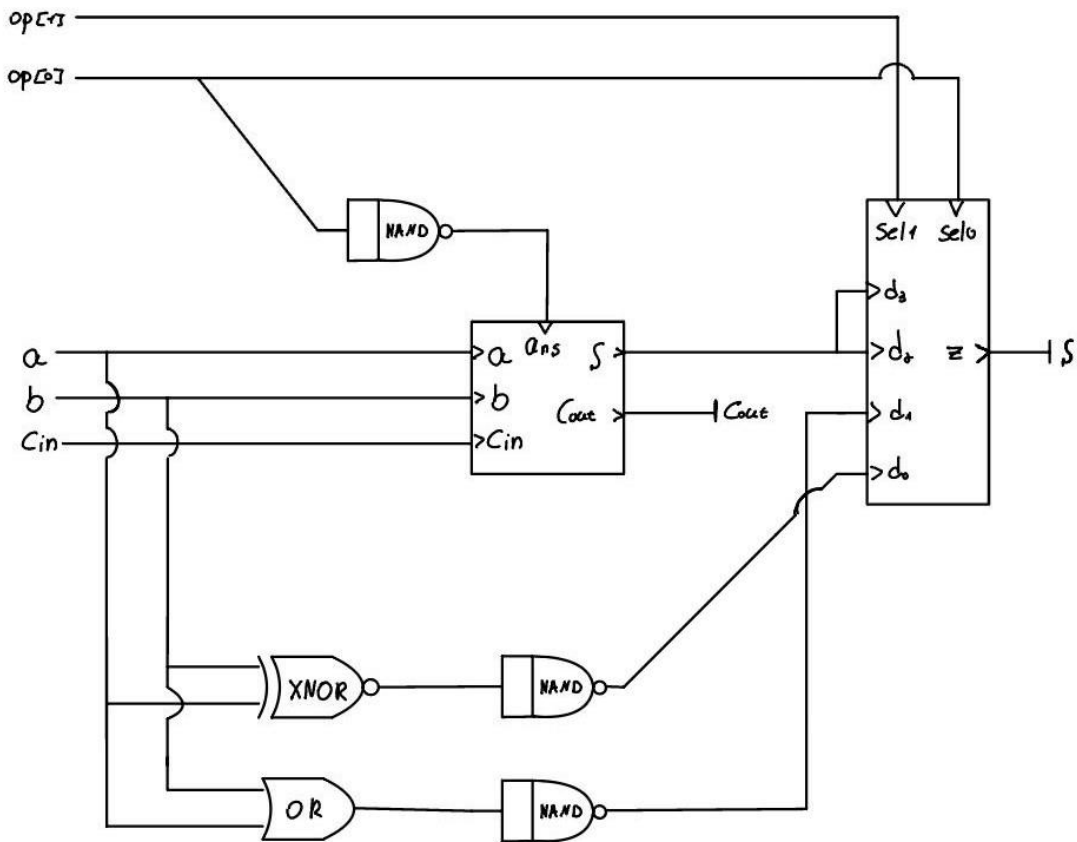
נוסחה של הרכיב $:Full\ Adder/Subtractor$

$$\begin{aligned}
 & \text{Full Adder Subtractor } (A, B, C_{in}, A_{ns}): \\
 & \left\{ \begin{aligned} S &= \text{XNOR}(\text{XNOR}(A, B), C_{in}) = \text{XOR}(\text{XOR}(A, B), C_{in}) = (A \oplus B) \oplus C_{in} = \\ C_{out} &= \text{OR} \left(\begin{aligned} & \text{NAND}(\text{NAND}(\text{XNOR}(\text{NAND}(\text{XNOR}(A, B), 1), A_{ns}), C_{in}), 1), \\ & \text{NAND}(\text{NAND}(b, \text{XNOR}(A, A_{ns})), 1) \end{aligned} \right) = \\ &= \text{OR} \left(\begin{aligned} & \text{AND}(\text{XNOR}(\text{XOR}(A, B), A_{ns}), C_{in}), \\ & \text{AND}(b, \text{XNOR}(A, A_{ns})) \end{aligned} \right) = \\ & \stackrel{\text{דה-מורגן}}{=} \text{OR} \left(\begin{aligned} & \overline{(A \oplus B) \oplus A_{ns}} \cdot C_{in}, \\ & B \cdot \overline{A \oplus A_{ns}} \end{aligned} \right) = \overline{(A \oplus B) \oplus A_{ns}} \cdot C_{in} + B \cdot \overline{A \oplus A_{ns}}
 \end{aligned} \right.
 \end{aligned}$$

טבלת אמת בורר $:Full\ Adder/Subtractor$

A_{ns}	A	B	C_{in}	S	C_{out}
1	0	0	0	0	0
1	0	0	1	1	0
1	0	1	0	1	0
1	0	1	1	0	1
1	1	0	0	1	0
1	1	0	1	0	1
1	1	1	0	0	1
1	1	1	1	1	1
0	0	0	0	0	0
0	0	0	1	1	1
0	0	1	0	1	1
0	0	1	1	0	1
0	1	0	0	1	0
0	1	0	1	0	0
0	1	1	0	0	0
0	1	1	1	1	1

שרטוט Full Adder/Subtractor:



נשים לב כי כיוון הזמני ההשהיה במעבר מנמוך-לגבוה במתח, שווים לאלו מגבוה-לנמוך, אין צורך להתייחס לשני המקרים בזמני השהיה.

על מנת לקבל את המסלול הארוך ביותר, נקבע תחילה את הכניסות להיות:

$$\begin{cases} A = 1 \\ B = 0 \\ C_{in} = 1 \\ A_{ns} = 0 \end{cases} \rightarrow \begin{cases} S = 0 \\ C_{out} = 1 \end{cases}$$

נשנה את הכניסה A כך ש $A: 1 \rightarrow 0$. היציאה S משתנה תוך שתי יחידות זמן של $t_{pd}(XOR)$, כך ש $S: 0 \rightarrow 1$, והיציאה C_{out} תשתנה כך ש $C_{out}: 0 \rightarrow 1$ באופן המתואר בהמשך, וזהו המסלול הארוך ביותר שקיים, המהווה t_{pd} .

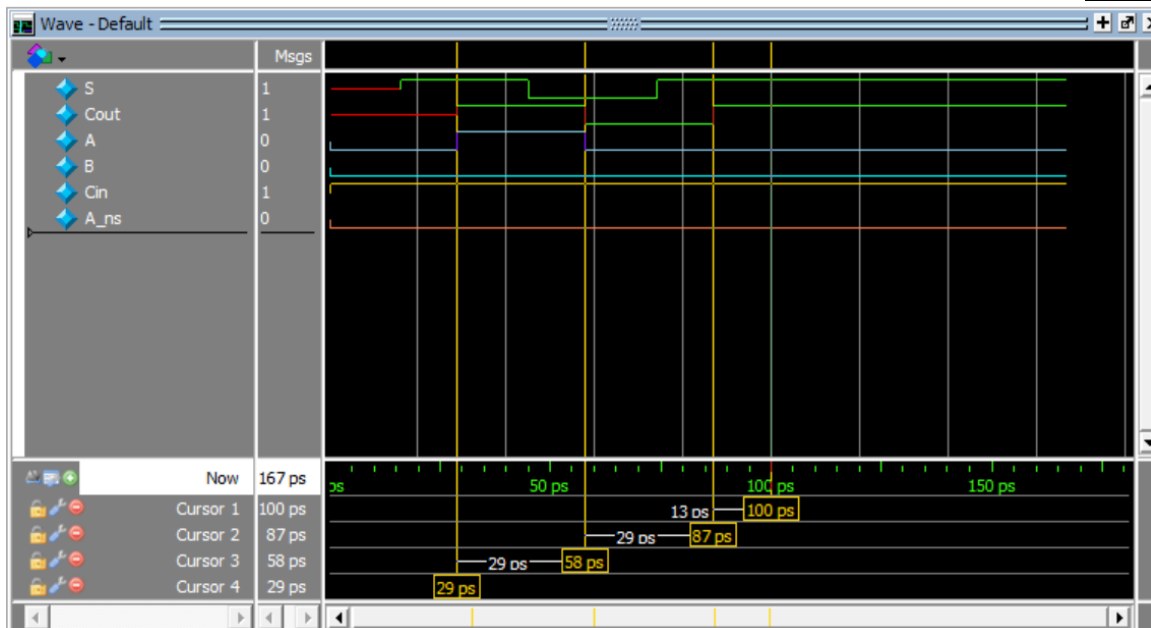
$$t_{pd}(F_{A/S})_{A \rightarrow S} = 2 \cdot t_{pd}(XOR) = 16 [ps] \quad \diamond$$

$$t_{pd}(F_{A/S})_{A \rightarrow C_{out}} = t_{pdlh}(XNOR) + t_{pdhl}(NAND) + t_{pdlh}(XNOR) + \text{❖}$$

$$t_{pdhl}(NAND) + t_{pdlh}(NAND) + t_{pdlh}(OR) = 29 [ps]$$

$$t_{pd}^{Full\ Adder/subtractor} = 29 [ps]$$

3.5:



ניתן לראות כי ציר הזמן הוא כך עבור ערכי הרכיב:

הקלטים נכנסו למערכת.	$t = 0$ ❖
הקלטים נכנסו, אך לא עובדו ולכן אין פלטים תקינים.	$0 < t < 16 [ps]$ ❖
הערך של s התקבל, כצפוי.	$t = 16 [ps]$ ❖
הקלטים נכנסו, הפלט s התקבל, הפלט c_{out} לא, כצפוי.	$16 < t < 29 [ps]$ ❖
הערך של c_{out} התקבל, כצפוי. לאחר מכן, $A: 0 \rightarrow 1$.	$t = 29 [ps]$ ❖
הקלטים החדשים נכנסו, אך לא עובדו ולכן אין פלטים חדשים.	$29 < t < 45 [ps]$ ❖
הערך החדש של s התקבל, כצפוי.	$t = 45 [ps]$ ❖
הקלטים החדשים נכנסו, ובפלטים החדשים s התקבל, c_{out} לא, כצפוי.	$45 < t < 58 [ps]$ ❖
הערך החדש של c_{out} התקבל, כצפוי. לאחר מכן, $A: 1 \rightarrow 0$.	$t = 58 [ps]$ ❖
הקלטים החדשים נכנסו, אך לא עובדו ולכן אין פלטים חדשים.	$58 < t < 74 [ps]$ ❖
הערך החדש של s התקבל, כצפוי.	$t = 74 [ps]$ ❖
הקלטים החדשים נכנסו, ובפלטים החדשים s התקבל, c_{out} לא, כצפוי.	$74 < t < 87 [ps]$ ❖
הערך החדש של c_{out} התקבל, כצפוי.	$t = 87 [ps]$ ❖
הקלטים לא משתנים יותר, והפלט יציב.	$87 < t [ps]$ ❖

לסיכום, אנו מקבלים כי אכן עם שינוי הקלטים, אז לאחר כמות זמן ששווה לזמני ההשהיה שחישבנו, הפלט מתייצב.

322654617	ינון להב
327812483	נועם בן שמעון

מימוש הרכיבים

Arithmetic Logic Unit (1 bit)- ו-ALU(64 bit):

3.6:

טבלת אמת עבור קביעת פעולת ALU = Arithmetic Logic Unit:

Operation	פעולת ALU
00	NOR
01	XOR
10	Adder
11	Subtractor

שרטוט ALU(1 bit):

נציג טבלה עם חישובי זמני t_{pdh} ו- t_{pdhl} מקסימליים של הרכיב FULL ADDER/SUBTRACTOR מכל כניסה לכל יציאה:

Input	Output	t_{pdh} [ps]	t_{pdhl} [ps]
A	S	16	16
B	S	16	16
C_{in}	S	8	8
A	C_{out}	29	29
B	C_{out}	29	29
C_{in}	C_{out}	11	11
A_{ns}	C_{out}	19	19

$$\begin{aligned}
 t_{pdh}(F_{A/S})_{A \rightarrow S} &= t_{pdhl}(F_{A/S})_{A \rightarrow S} = t_{pdh}(F_{A/S})_{B \rightarrow S} = t_{pdhl}(F_{A/S})_{B \rightarrow S} = 16 [ps] & \diamond \\
 t_{pdh}(F_{A/S})_{C_{in} \rightarrow S} &= t_{pdhl}(F_{A/S})_{C_{in} \rightarrow S} = t_{pdh}(XOR)_{A \rightarrow S} = 8 [ps] & \diamond \\
 t_{pdh}(F_{A/S})_{A \rightarrow C_{out}} &= t_{pdhl}(F_{A/S})_{A \rightarrow C_{out}} = t_{pdh}(F_{A/S})_{B \rightarrow C_{out}} = t_{pdhl}(F_{A/S})_{B \rightarrow C_{out}} = 29 [ps] & \diamond \\
 t_{pdh}(F_{A/S})_{C_{in} \rightarrow C_{out}} &= t_{pdhl}(F_{A/S})_{C_{in} \rightarrow C_{out}} = t_{pdhl}(NAND)_{A \rightarrow S} + t_{pdhl}(NAND)_{A \rightarrow S} + t_{pdhl}(OR)_{A \rightarrow S} = & \diamond \\
 & 11 [ps] \\
 t_{pdh}(F_{A/S})_{A_{ns} \rightarrow C_{out}} &= t_{pdhl}(F_{A/S})_{A_{ns} \rightarrow C_{out}} = t_{pdh}(XNOR)_{A \rightarrow S} + t_{pdhl}(NAND)_{A \rightarrow S} + t_{pdhl}(NAND)_{A \rightarrow S} + & \diamond \\
 & t_{pdh}(OR)_{A \rightarrow S} = 19 [ps]
 \end{aligned}$$

כעת נשתמש בטבלה כדי למצוא את הזמנים t_{pdh} ו- t_{pdhl} המקסימליים לכל כניסה עבור כל יציאה של הרכיב $ALU(1\ bit)$:

<i>Input</i>	<i>Output</i>	<i>Calculation</i>	$t_{pd}\ [ps]$
<i>A</i>	<i>S</i>	$t_{pd}(F_{A/S})_{A \rightarrow S} + t_{pd}(MUX_{4 \rightarrow 1})$	26
<i>B</i>	<i>S</i>	$t_{pd}(F_{A/S})_{A \rightarrow S} + t_{pd}(MUX_{4 \rightarrow 1})$	26
<i>C_{in}</i>	<i>S</i>	$t_{pd}(F_{A/S})_{C_{in} \rightarrow S} + t_{pd}(MUX_{4 \rightarrow 1})$	18
<i>Op[0]</i>	<i>S</i>	$t_{pd}(NAND) + t_{pd}(F_{A/S})_{A_{ns} \rightarrow S}$ $+ t_{pd}(MUX_{4 \rightarrow 1})$ $= t_{pd}(NAND)$ $+ t_{pd}(MUX_{4 \rightarrow 1})$	12
<i>Op[1]</i>	<i>S</i>	$t_{pd}(F_{A/S})_{A_{ns} \rightarrow S} + t_{pd}(MUX_{4 \rightarrow 1})$ $= t_{pd}(MUX_{4 \rightarrow 1})$	10
<i>A</i>	<i>C_{out}</i>	$t_{pd}(F_{A/S})_{A \rightarrow C_{out}}$	29
<i>B</i>	<i>C_{out}</i>	$t_{pd}(F_{A/S})_{B \rightarrow C_{out}}$	29
<i>C_{in}</i>	<i>C_{out}</i>	$t_{pd}(F_{A/S})_{C_{in} \rightarrow C_{out}}$	11
<i>Op[0]</i>	<i>C_{out}</i>	$t_{pd}(NAND) + t_{pd}(F_{A/S})_{A_{ns} \rightarrow C_{out}}$	21

לכן:

$$t_{pd}(ALU\ 1\ bit)_{\rightarrow S} = 26\ [ps]$$

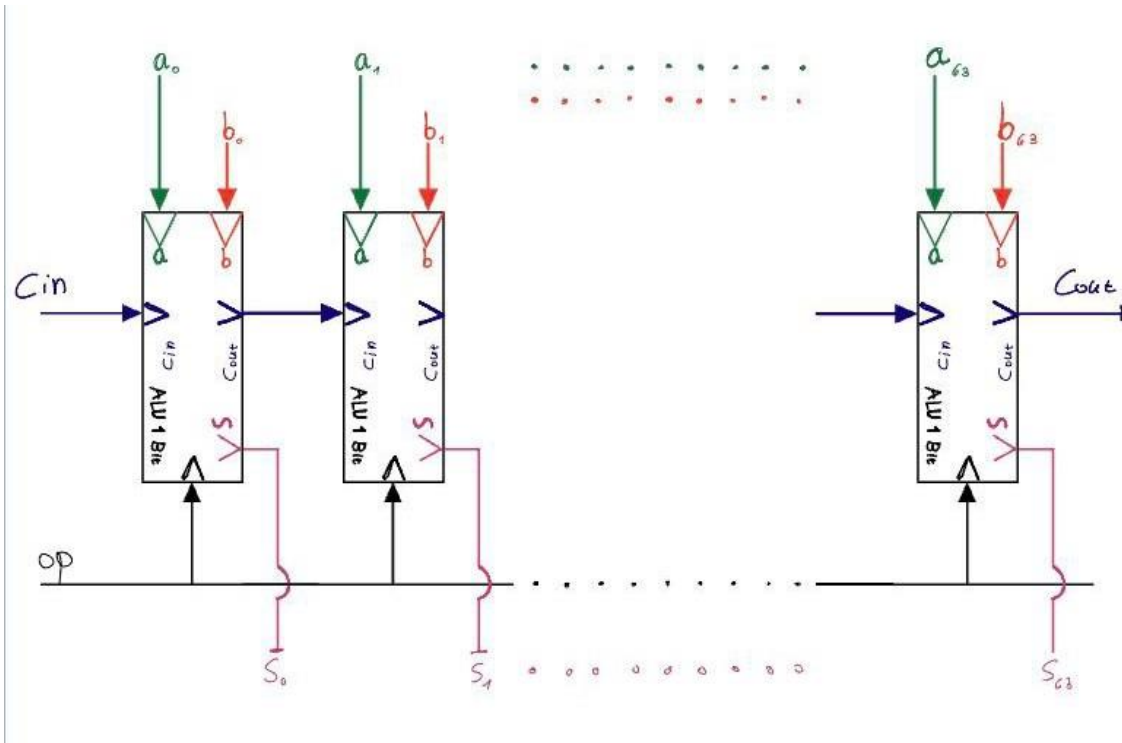
$$t_{pd}(ALU\ 1\ bit)_{\rightarrow C_{out}} = 29\ [ps]$$

ולסיכום:

$$t_{pd}(ALU\ 1\ bit) = 29\ [ps]$$

4.2:

שרטוט $ALU(64\text{ bit})$:

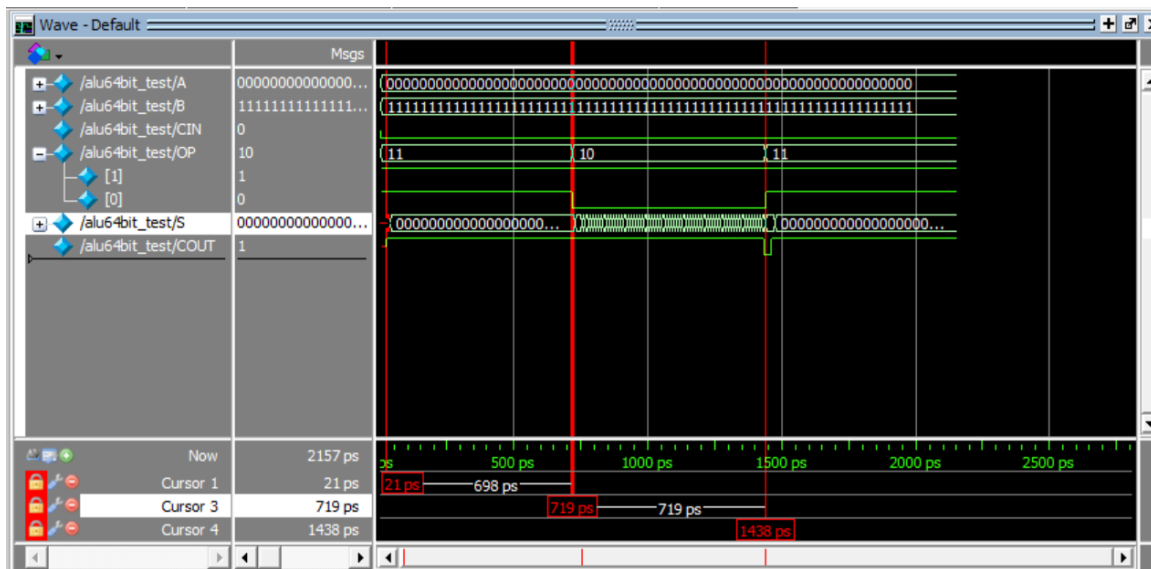


נשרשר 64 רכיבי ה- $ALU1\text{Bit}$ כך שכל אחד מהם מעביר את ה- c_{out} שלו ל- c_{in} של הבא, והראשון מקבל את ה- c_{in} של הקלט הרגיל והאחרון מוציא את הפלט c_{out} ל- c_{out} הרגיל. נוציא את הפלט s של ה- ALU ה- i ל- $s[i]$, כאשר $0 \leq i < 64$, והוא יקבל את $a[i], b[i]$.

נקבל כי זמן ההשהיה הכי גדול מתקבל עקב שינוי של $1 \leftrightarrow 0$ של $op[0]$, כאשר $a = \underbrace{1 \dots 1}_{64\text{ times}}, b = \underbrace{0 \dots 0}_{64\text{ times}}$, $c_{in} = 0$, $op[1] = 1$. נקבל כי זמן ההשהיה יהיה:

$$t_{pd}(ALU_{64\text{ Bit}}) = t_{pd}(NAND) + t_{pd}(ALU_{1\text{ Bit}})_{op[0] \rightarrow c_{out}} + 62 \cdot (t_{pd}(ALU_{1\text{ Bit}})_{c_{in} \rightarrow c_{out}} - t_{pd}(NAND)) + t_{pd}(ALU_{1\text{ Bit}})_{c_{in} \rightarrow s} = 719\text{ [ps]}$$

4.5:



ניתן לראות כי ציר הזמן הוא כך עבור ערכי הרכיב:

❖ $t = 0$:

הקלטים נכנסו למערכת, $op = 10$.

❖ $t = 21$:

הפלט c_{out} מקבל ערך.

❖ $t = 37$:

הפלט s מקבל ערך.

❖ $t = 719 [ps]$:

הקלטים התקבלו ברכיב, הערך של C_{out} התקבל והתייצב. כעת: $op[0]: 0 \rightarrow 1$.

❖ $t = 1438 [ps]$:

הקלט החדש נכנס, והערך החדש של s בדיוק מתקבל. כעת: $sel[0]: 1 \rightarrow 0$.

❖ $t = 30 [ps]$:

הקלט החדש נכנס, והערך החדש של s בדיוק מתקבל ומתייצב, והאיטרציה הסתיימה.

לסיכום, אנו מקבלים כי אכן עם שינוי הקלט $sel[0]$, אז לאחר כמות זמן ששווה לזמני ההשהיה שחשבנו, הפלט מתייצב ובדיוק באותו הזמן שנשנה.