ושב 3

① א. הדקדוק אינו LL(1) משום שבכללי הגזירה של CMD
יש התחלות זהות לכללים שונים

$$\begin{cases} CMD \rightarrow printf\ num\ ';' \\ CMD \rightarrow printf\ var\ ';' \end{cases}$$

ולכן בטבלה יהיה קונפליקט בטבלת המעברים.

ב. נבצע Left-factoring: נשנה רק את החוק הראשון - CMD:

CMD → printf Elem ';' | var ':=' num ';' | BLK

Elem → num | var

ג. נחשב Select של 6 כללים ונראה שאין התנגשויות.

סמל דקדוק	אפיס	FIRST	FOLLOW
PROG	לא	{var, '{'}	{$}
TDEF	כן	{var}	{'{'}
BLK	לא	{'{'}	{$, '}', '{', printf, var}
STL	כן	{printf, var, '{'}	{'}'}
CMD	לא	{printf, var, '{'}	{'}', printf, var, '{'}
Elem	לא	{num, var}	{;}

Select (PROG → TDEF BLK) = FIRST (TDEF) = {var} (TDEF: לא אפיס)

Select (TDEF → var is type ';' TDEF) = FIRST(α) = {var} (α = var is type ';' TDEF)

Select (TDEF → ε) = Follow (TDEF) = {'{'}

Select (BLK → '{' STL '}') = {'{'}

Select (STL → CMD STL) = FIRST (CMD) = {printf, var, '{'}

$Select(STL \to \varepsilon) = FOLLOW(STL) = \{ \} \}$

$Select(CMD \to printf\ Elem\ ';') = \{printf\}$

$Select(CMD \to var\ '='\ num\ ';') = \{var\}$

$Select(CMD \to BLK) = FIRST(BLK) = \{ \{ \}$

$Select(Elem \to num) = \{num\}$

$Select(Elem \to var) = \{var\}$

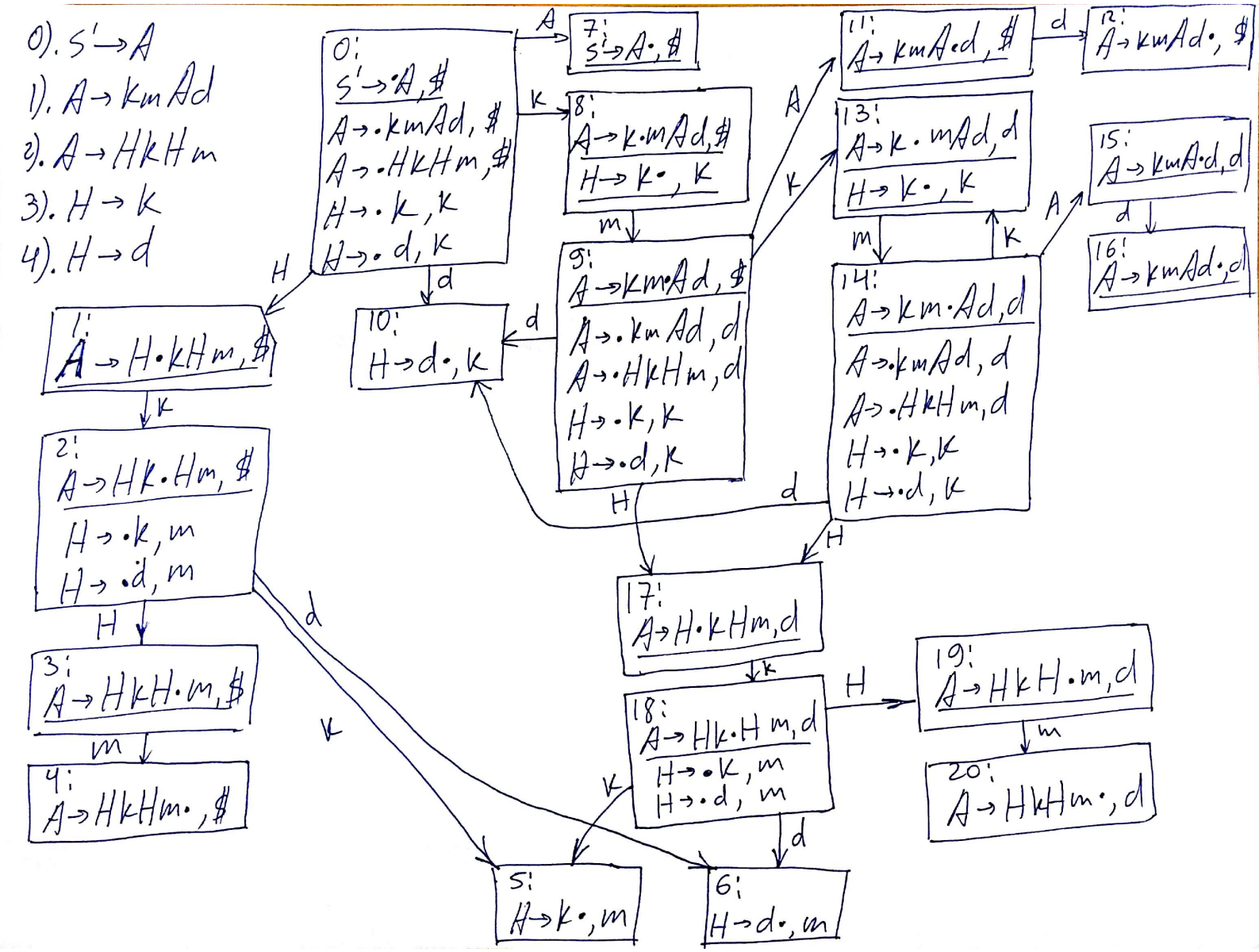
כפי שרואים, אין התנגשויות ולכן הדקדוק החדש הינו LL(1).

ב-1) נבנה עמודה פר טרמינל ושורה פר משתנה

2) לכל Select שחושב בסעיף ג' מהצורה $Select(A \to B)=\{\alpha_1,..\alpha_n\}$ נשבץ את B בשורה A ובעמודות $\alpha_1,...,\alpha_n$.

משתנים \ טרמינלים	is	printf	type	var	num	{	}	=
PROG				TDEF BLK				
TDEF				var 'is' type ';' TDEF		ε		
BLK						{ STL }		
STL		CMD STL		CMD STL		CMD STL	ε	
CMD		printf Elem ';'		var '=' num ';'		BLK		
Elem				var	num			

* בטבלה הנ"ל שיבצתי } ימין של B בגזירה ללא { שמאל כי השורה מבטאת את { שמאל ומטעמי חיסכון במקום.



ג׳ בהינתן $L \rightarrow \ell \bullet$

לפי מה שנאמר בהרצאה, מתנהג כמו SLR ‏(LR(0) רק במקום למלא שורה שלמה ב Reduce ממלאים רק את העמודות של Follow(L).

במקרה שלנו מדובר ב $Follow(H) = \{m,k\}$ כלומר אותו קונפליקט מסעיף קודם לא נפתר על ידי כך.

ד׳ לפי מכונת המצבים, רואים שאין קונפליקטים, כלומר בכל מצב ישנה רק החלטה אחת שמתקבלת הדרך.

ה׳ בבניית מכונת מצבים של LR(0), מצבים #13, #8 היו הופכים למצב יחיד:

$A \rightarrow k \bullet mAd$

$H \rightarrow k \bullet$

במצב זה לא ברור אם צריך לעשות reduce לפי הכלל השני או shift (כמו שהיינו רוצים במידה ורואים m בקלט).

ו׳ הטבלה בעמוד הבא/

Scanned by CamScanner

	d	m	k	$	H	A
0	s10		s8		1	7
1			s2			
2	s6		s5		3	
3		s4				
4				r2		
5		r3				
6		r4				
7				acc		
8		s9	r3			
9	s10		s13		17	11
10			r4			
11	s12					
12				r1		
13		s14	r3			
14	s10		s13		17	15
15	s16					
16	r1					
17			s18			
18	s6		s5		19	
19		s20				
20	r2					