



UNSE

Universidad Nacional
de Santiago del Estero



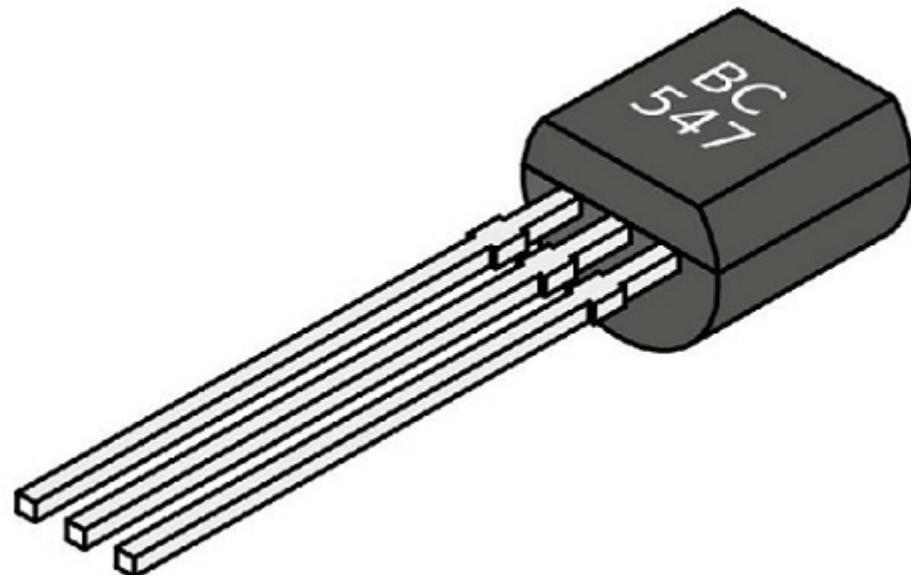
Facultad de Ciencias
Exactas y Tecnologías

Santiago del Estero, 30 de mayo del 2025

Ingeniería eléctrica

TP N° 5: Amplificador con BJT

Electronica II



DOCENTES:

- Ing. Mario Gomez
- Ing. Lucas Moscatelli

ALUMNO

- Chevauchey Clément

ÍNDICE

Objetivos	3
Introducción	3
Materiales usados	3
Amplificador 1	4
Desarrollo	4
Desarrollo en laboratorio	7
Conclusion	11
Amplificador 2	12
Desarrollo	12
Referencias	15

Objetivos

- Diseñar un amplificador de ganancia 20 y realizar el barrido de frecuencia.

Introducción

Transistor bipolar de unión

El transistor bipolar de unión (BJT) es un dispositivo semiconductor fundamental en el diseño de amplificadores analógicos. En configuraciones como el **emisor común**, permite amplificar señales débiles gracias a la relación entre la corriente de base y la corriente de colector, controlada por el parámetro de ganancia β .

Para asegurar un funcionamiento lineal del amplificador, el transistor debe operar en la **región activa**. Esta región se caracteriza por una polarización directa de la unión base-emisor (con $V_{BE} > 0,6 - 0,7V$) y una polarización inversa de la unión base-colector (con $V_{CE} > V_{BE}$). El punto de operación del transistor bajo condiciones de polarización continua se conoce como **punto Q** (punto quiescente). Este punto debe seleccionarse adecuadamente para evitar distorsión en la señal amplificada y permitir una oscilación simétrica en torno a V_{CE} .

Materiales usados

- Frecuencímetro
 - Corriente alterna
 - Frecuencia variable
- Osciloscopio Rigol DS1052t
 - 2 canales
 - 50 MHz
- Protoboard
- Fuente de tensión
 - Corriente continua
- Transistor BJT 337
- Capacitores
 - 2.2 μ F (Entrada)
 - 10 μ F (Salida)
 - 100 μ F (Bypass)
- Resistencias:
 - 2.2 k Ω , 560 Ω , 180 Ω , 47 k Ω , 8.2 k Ω
 - 3.3 k Ω , 470 Ω , 220 Ω , 47 k Ω , 6.2 k Ω

Amplificador 1

Desarrollo

Se eligen los parámetros de diseño siguientes:

- Fuente: $V_{CC} = 15V$
- Transistor: BC337 (NPN)
- Objetivo: ganancia en tensión $A_V = -20V$

Se elige trabajar con una corriente de colector $I_C = 2mA$ y una caída de tensión en el emisor de $V_E = 1V$ como punto de partida para mantener el transistor en la región activa y evitar distorsión.

Resistencia del emisor

$$R_E = \frac{V_E}{I_E} = \frac{1V}{2mA} = 500\Omega \rightarrow \text{Se elige el valor comercial } \mathbf{470\Omega}$$

Tensión en base

$$V_B = V_E + V_{BE} = 1 + 0,7 = 1,7V$$

Resistencia de colector

Para asegurar que el punto Q esté en la región activa, se ubica idealmente en el centro de la recta de carga:

$$V_{CE} = \frac{V_{CC}}{2}V \text{ Aplicando KVL en la rama de colector: } R_C = \frac{V_{CC}-V_{CE}}{I_C} = \frac{15-7,5}{2mA} = 3,75\text{ k}\Omega$$

→ Se usa el valor comercial **3.3 kΩ**

Resistencia del emisor

$$r_e = \frac{V_T}{I_E} = \frac{25mV}{2mA} = 12,5\Omega$$

Ganancia sin bypass

$$A_V = -\frac{R_C}{r_e + R_E} \text{ Con } R_E = 470\Omega, \text{ la ganancia sería: } A_V = -\frac{3300}{12,5 + 470} = -6,8$$

Cálculo de la resistencia de bypass

$$R_{E1} = \frac{R_c}{A_v} - r_e = \frac{3300}{20} - 12,5 = 152,5 \Omega$$

Es la resistencia que se deja sin Bypass → Se puede usar **150 Ω comercial**

Para lograr $R_{E1} = 152,5 \Omega$ buscando una resistencia de $R_E = 470\Omega$, se agrega en serie una R_{E2} tal que:

$$R_{E\text{Total}} = R_{E1} + R_{E2} \rightarrow R_{E2} = 470 - 152,5 = 317,5 \Omega \rightarrow \text{Se puede usar } \mathbf{320 \Omega \text{ comercial}}$$

El objetivo es mantener una resistencia R_E suficientemente alta en DC pero al mismo tiempo, reducir R_E en AC

capacitor C_E

Se elige $f_{min} = 20 \text{ Hz}$

$$C_E = \frac{1}{2\pi \cdot 20 \cdot 320\Omega} = 25 \mu F \rightarrow \text{Se puede usar un capacitor de } \mathbf{47 \mu F}$$

Corriente del divisor

$$I_B = \frac{I_c}{\beta} = 10 \mu A$$

con: $I_C = 2mA$; $\beta = 200$

$$I_{\text{divisor}} > 10 \cdot I_B \text{ (Mínimo)}$$

Resistencia total del divisor

$$R_1 + R_2 = \frac{V_{cc}}{I_{\text{divisor}}} = \frac{15 V}{100 \mu A} = 150 K\Omega$$

→ Se decide usar **47 kΩ** para R_1

$$R_2 = \frac{V_B \cdot R_1}{V_{cc} - V_B} = \frac{1,7 \cdot 47000}{15 - 1,7} = 6K\Omega \rightarrow \text{Se puede usar } \mathbf{6.2 k\Omega \text{ comercial}}$$

Cálculo de los capacitores de entrada y salida

Se elige $f_{min} = 20 \text{ Hz}$

$$R_{Base} = (\beta + 1)(r_e + R_{E'}) = 37,2 K\Omega$$

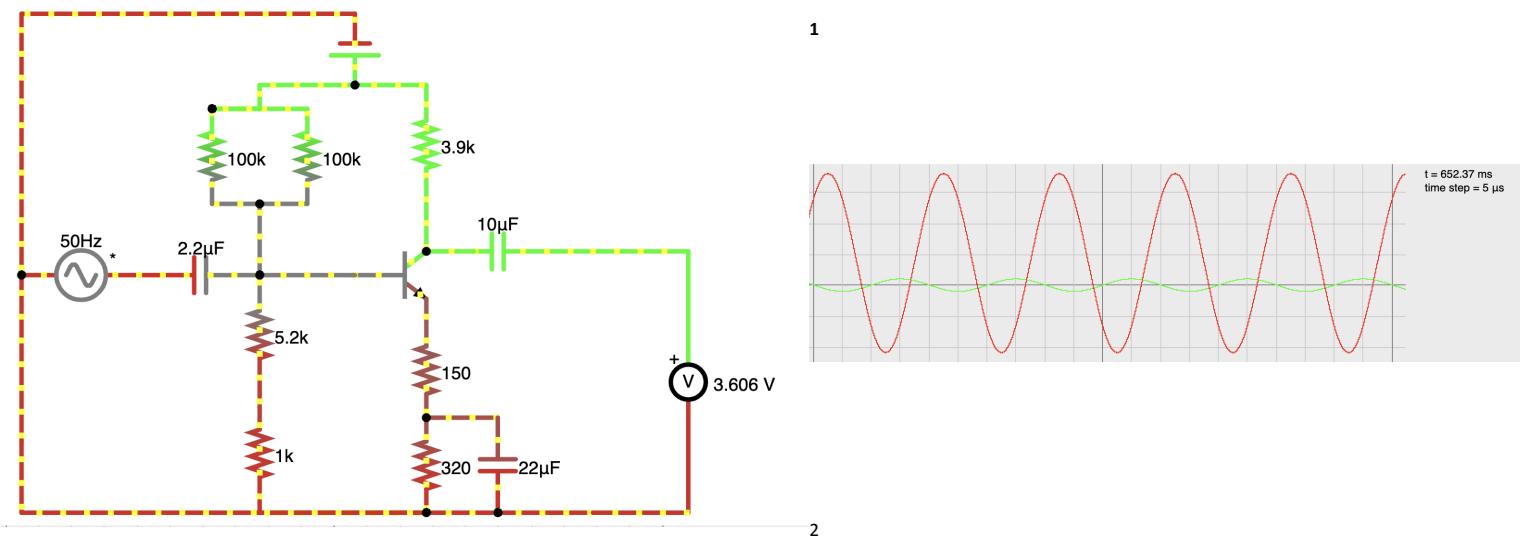
$$R_{div} = \frac{47 \cdot 6,2}{47+6,2} = 5,55 K\Omega$$

$$R_I = \left(\frac{1}{5,55K} + \frac{1}{37,2K} \right)^{-1} = 4,78 K\Omega$$

$$C_i = \frac{1}{2\pi \cdot 20 \cdot 4,78 K\Omega} = 1,66 \mu F \rightarrow \text{Se puede usar un capacitor de } 2,2 \mu F$$

$C_{out} = \frac{1}{2\pi \cdot 20 \cdot 10000 K\Omega} = 0,8 \mu F \rightarrow \text{Se puede usar un capacitor de } 10 \mu F$, se elige más grande para permitir las frecuencias bajas de no tener tanta distorsión.

Simulación del amplificador

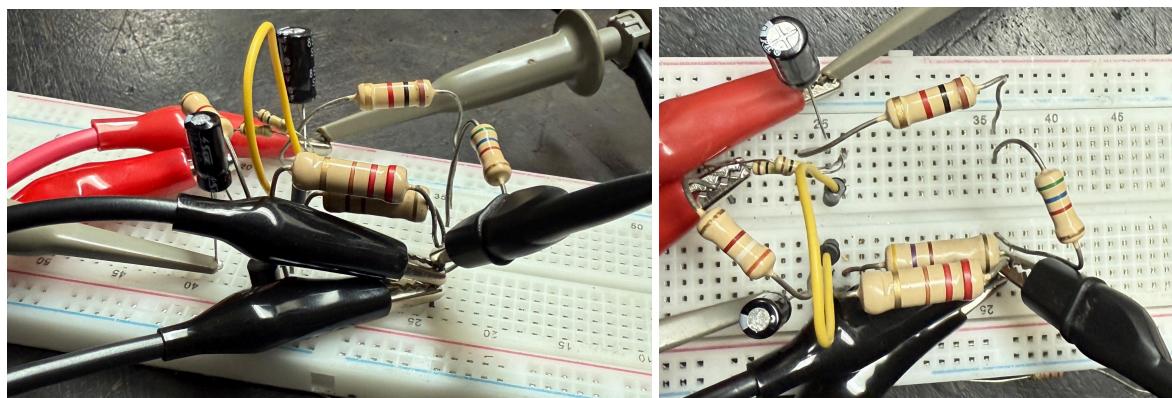
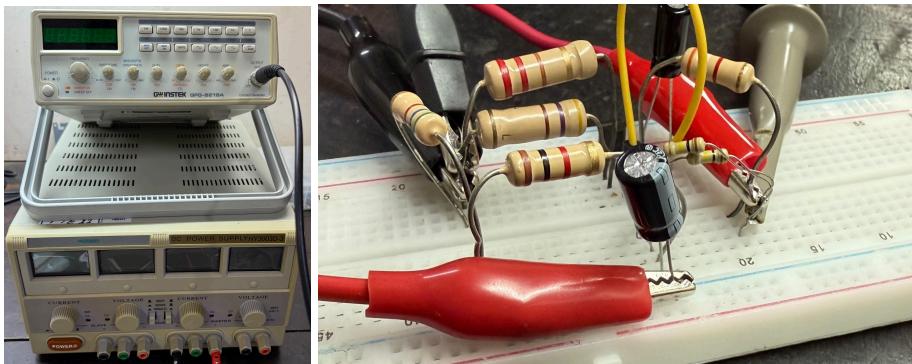


¹ Paul Falstad. (2025, April 26). *Circuits builder*. Falstad. <https://www.falstad.com/>

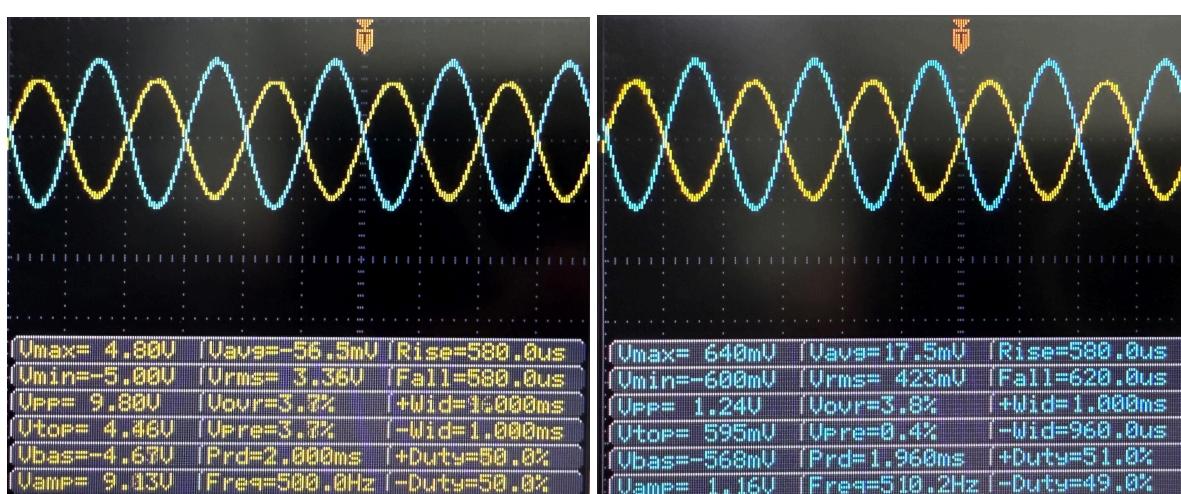
² Paul Falstad. (2025, April 26). *Circuits builder*. Falstad. <https://www.falstad.com/>

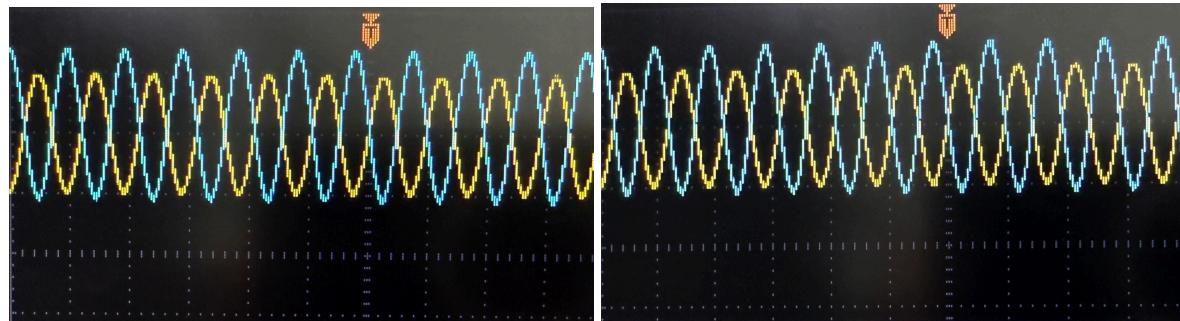
Desarrollo en laboratorio

Se conectaron los componentes calculados anteriormente siguiendo el circuito ya presentado. Se puso bajo tensión variable y tensión continua el circuito con la fuente y el Frecuencímetro.



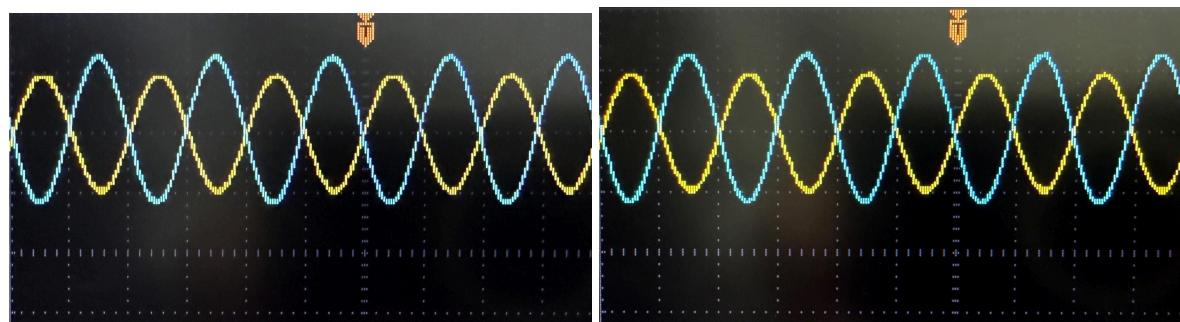
Se hizo variar la frecuencia de frecuencímetro desde 20 Hz hasta 3,2 MHz obteniendo los resultados siguientes:





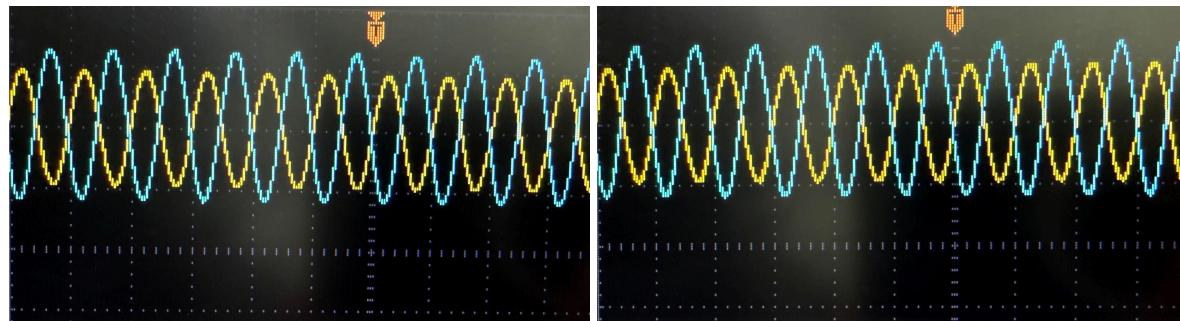
```
(Umax= 4.80U (Uave=-62.9mV (Rise=68.00us
(Umin=-5.00U (Urms= 3.37V (Fall=64.00us
(Upp= 9.80U (Uovr=2.0% (+Wid=96.00us
(Utop= 4.80U (Upre=2.0% (-Wid=96.00us
(Ubas=-5.00U (Prd=192.0us (+Duty=50.0%
(Uamp= 9.80U (Freq=5.208kHz -Duty=50.0%
```

```
(Umax= 640mV (Uave=29.7mV (Rise=64.00us
(Umin=-600mV (Urms= 425mV (Fall=64.00us
(Upp= 1.24V (Uovr=0.0% (+Wid=96.00us
(Utop= 640mV (Upre=3.2% (-Wid=96.00us
(Ubas=-600mV (Prd=188.0us (+Duty=51.1%
(Uamp= 1.24U (Freq=5.319kHz -Duty=51.1%
```



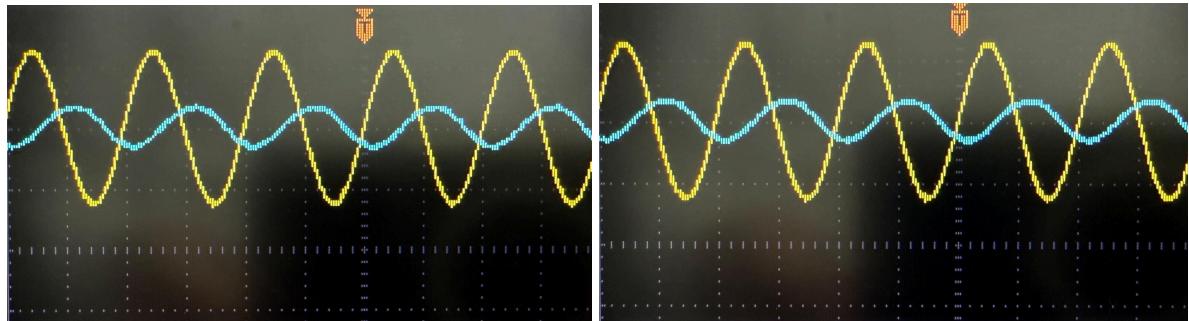
```
(Umax= 4.80U (Uave=-55.2mV (Rise=5.800us
(Umin=-5.00U (Urms= 3.35V (Fall=5.800us
(Upp= 9.80U (Uovr=2.6% (+Wid=9.800us
(Utop= 4.37V (Upre=2.6% (-Wid=9.800us
(Ubas=-4.63U (Prd=19.60us (+Duty=50.0%
(Uamp= 9.80U (Freq=51.02kHz -Duty=50.0%
```

```
(Umax= 640mV (Uave=26.0mV (Rise=5.800us
(Umin=-500mV (Urms= 423mV (Fall=5.800us
(Upp= 1.22V (Uovr=2.0% (+Wid=10.00us
(Utop= 597mV (Upre=2.0% (-Wid=9.600us
(Ubas=-555mV (Prd=19.60us (+Duty=51.0%
(Uamp= 1.15U (Freq=51.02kHz -Duty=49.0%
```



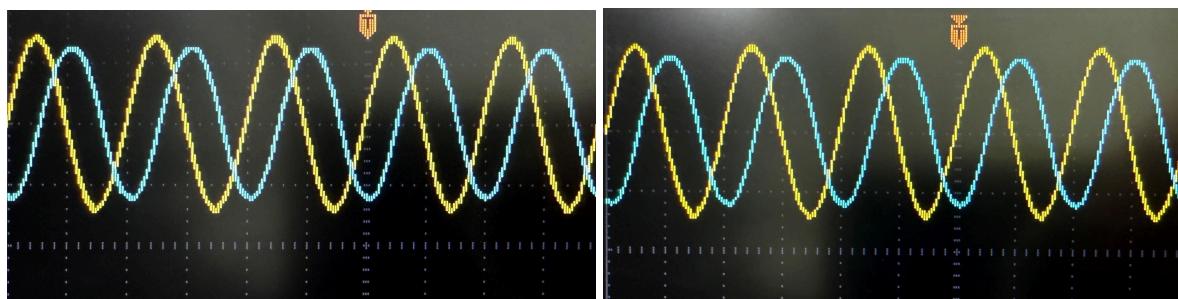
```
(Umax= 4.60U (Uave=-27.4mV (Rise=3.400us
(Umin=-4.80U (Urms= 3.28V (Fall=3.800us
(Upp= 9.40U (Uovr=2.1% (+Wid=5.200us
(Utop= 4.60U (Upre=2.1% (-Wid=5.000us
(Ubas=-4.80U (Prd=10.00us (+Duty=52.0%
(Uamp= 9.40U (Freq=100.0kHz -Duty=50.0%
```

```
(Umax= 640mV (Uave=25.6mV (Rise=3.000us
(Umin=-580mV (Urms= 430mV (Fall=3.200us
(Upp= 1.22V (Uovr=1.6% (+Wid=5.200us
(Utop= 640mV (Upre=0.0% (-Wid=5.000us
(Ubas=-580mV (Prd=10.20us (+Duty=51.0%
(Uamp= 1.22U (Freq=98.04kHz -Duty=49.0%
```



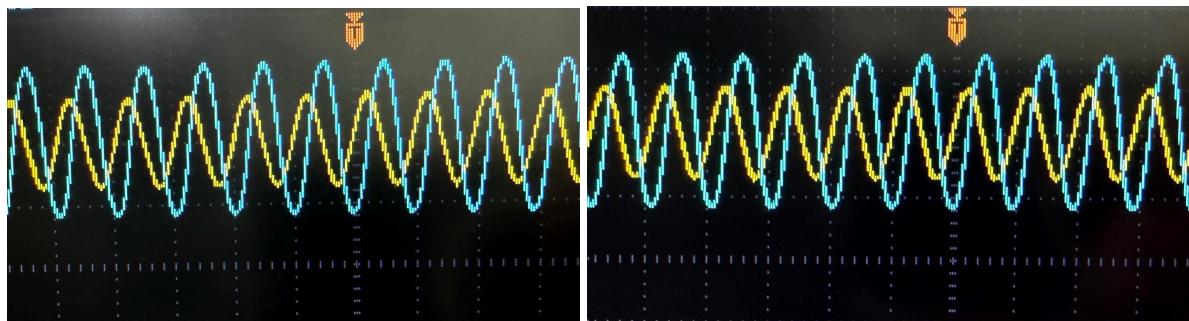
Umax= 2.56U |Uave=30.6mV |Rise=580.0ns
 Umin=-2.56U |Urms= 1.77V |Fall=600.0ns
 Upp= 5.12U |Uovr=1.6% |+Wid=1.000us
 Utpp= 2.45U |Upre=1.6% |-Wid=1.020us
 Ubias=-2.48U |Prd=2.020us |+Duty=49.5%
 Uamp= 4.85U |Freq=495.0kHz -Duty=50.5%

Umax= 720mV |Uave=90.6mV |Rise=500.0ns
 Umin=-640mV |Urms= 460mV |Fall=460.0ns
 Upp= 1.36U |Uovr=10.2% |+Wid=1.040us
 Utpp= 611mV |Upre=10.2% |-Wid=980.0ns
 Ubias=-461mV |Prd=2.020us |+Duty=51.5%
 Uamp= 1.07U |Freq=495.0kHz -Duty=48.5%



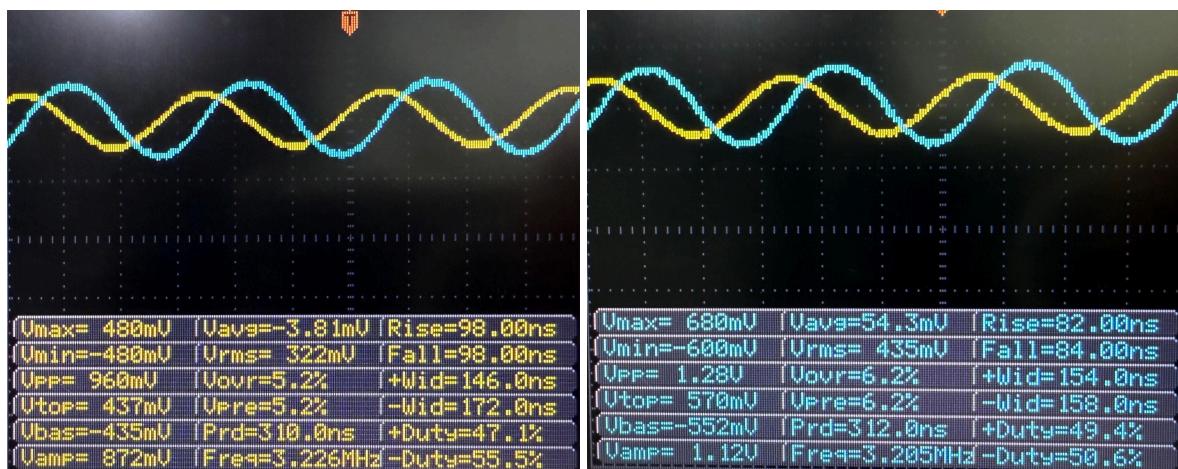
Umax= 1.44U |Uave=-4.01mV |Rise=310.0ns
 Umin=-1.44U |Urms= 985mV |Fall=310.0ns
 Upp= 2.88U |Uovr=0.0% |+Wid=490.0ns
 Utpp= 1.37U |Upre=1.4% |-Wid=500.0ns
 Ubias=-1.44U |Prd=990.0ns |+Duty=49.5%
 Uamp= 2.81U |Freq=1.010MHz -Duty=50.5%

Umax= 620mV |Uave=18.7mV |Rise=290.0ns
 Umin=-620mV |Urms= 443mV |Fall=280.0ns
 Upp= 1.24U |Uovr=1.9% |+Wid=500.0ns
 Utpp= 598mV |Upre=1.9% |-Wid=490.0ns
 Ubias=-583mV |Prd=990.0ns |+Duty=50.5%
 Uamp= 1.18U |Freq=1.010MHz -Duty=49.5%



Umax= 760mV |Uave=-1.14mV |Rise=180.0ns
 Umin=-760mV |Urms= 492mV |Fall=170.0ns
 Upp= 1.52U |Uovr=2.6% |+Wid=240.0ns
 Utpp= 760mV |Upre=7.9% |-Wid=250.0ns
 Ubias=-760mV |Prd=490.0ns |+Duty=49.0%
 Uamp= 1.52U |Freq=2.041MHz -Duty=51.0%

Umax= 620mV |Uave=5.89mV |Rise=150.0ns
 Umin=-580mV |Urms= 438mV |Fall=150.0ns
 Upp= 1.20U |Uovr=1.7% |+Wid=250.0ns
 Utpp= 620mV |Upre=1.7% |-Wid=240.0ns
 Ubias=-580mV |Prd=490.0ns |+Duty=51.0%
 Uamp= 1.20U |Freq=2.041MHz -Duty=49.0%



Conclusion

El objetivo inicial fue diseñar un amplificador emisor común con una **ganancia de -20**. Sin embargo, debido a la necesidad de **estabilizar** el punto de operación y **evitar distorsiones**, se retiró una de las **resistencias del emisor** y el **capacitor de bypass**. Como resultado, la ganancia obtenida fue de **aproximadamente -7 en baja frecuencia**.

Durante el barrido de frecuencia, se observó que el amplificador mantiene esa ganancia hasta alrededor de **100 kHz**. A partir de allí, la respuesta comienza a decaer:

- A **500 kHz** la ganancia cae a **-3.85**
- A **1 MHz** se reduce a **-2**
- A **2 MHz**, cae a **-1**
- Y a **3.2 MHz**, apenas alcanza **-0.75**

Estos resultados muestran que el circuito presenta una **respuesta en frecuencia típica de un amplificador con limitaciones de ancho de banda**, lo que es coherente con la **ausencia del capacitor de bypass** y con las **capacitancias internas del transistor**.

A pesar de no alcanzar la ganancia inicialmente prevista, el circuito se **comportó de manera estable**, invirtiendo **correctamente** la señal y permitiendo **analizar** con claridad su **comportamiento dinámico**.

La decisión de **reducir la ganancia** fue motivada por la necesidad de **evitar saturación o corte** del transistor, que en pruebas iniciales generaban **señales severamente recortadas**.

La **caída progresiva** de **ganancia** a partir de los **100 kHz** indica que el **ancho de banda** del **amplificador** está limitado principalmente por las **capacitancias internas del transistor** y por la **ausencia de un bypass capacitivo**. Este trabajo permitió **comprobar la importancia** del correcto diseño del **punto Q** y la **interacción** entre **ganancia, estabilidad y respuesta en frecuencia**.

Amplificador 2

Desarrollo

Se eligen los parámetros de diseño siguientes:

- Fuente: $V_{CC} = 15V$
- Transistor: BC337 (NPN)
- Objetivo: ganancia en tensión $A_V = -15V$

Se elige trabajar con una corriente de colector $I_C = 2,5mA$ y una caída de tensión en el emisor de $V_E = 1,5V (\approx 10\% V_{CC})$ como punto de partida para mantener el transistor en la región activa y evitar distorsión.

Resistencia del emisor

$$R_E = \frac{V_E}{I_E} = \frac{1V}{2,5mA} = 600\Omega \rightarrow \text{Se elige el valor comercial } \mathbf{560\Omega}$$

Tensión en base

$$V_B = V_E + V_{BE} = 1,5 + 0,7 = 2,2V$$

Resistencia de colector

Para asegurar que el punto Q esté en la región activa, se ubica idealmente en el centro de la recta de carga:

$$V_{CE} = \frac{V_{CC}}{2}V \text{ Aplicando KVL en la rama de colector: } R_C = \frac{V_{CC}-V_{CE}}{I_C} = \frac{15-7,5}{2,5mA} = 3k\Omega$$

→ Se usa el valor comercial **2.2 kΩ**

Resistencia del emisor

$$r_e = \frac{V_T}{I_E} = \frac{25mV}{2,5mA} = 10\Omega$$

Ganancia sin bypass

$$A_V = -\frac{R_C}{r_e + R_E} \text{ Con } R_E = 560\Omega, \text{ la ganancia sería: } A_V = -\frac{2200}{10 + 560} = -3,8$$

Cálculo de la resistencia de bypass

$$R_{E1} = \frac{R_c}{A_v} - r_e = \frac{2200}{15} - 10 = 136,7 \Omega \text{ Es la resistencia que se deja sin Bypass}$$

→ Se puede usar **150 Ω comercial**

Con $R_{E1} = 150 \Omega$ buscando una resistencia de $R_E = 560\Omega$, se agrega en serie una R_{E2} tal que:

$$R_{E\ Total} = R_{E1} + R_{E2} \rightarrow R_{E2} = 560 - 150 = 410 \Omega \rightarrow \text{Se puede usar } \mathbf{470 \Omega \text{ comercial}}$$

El objetivo es mantener una resistencia R_E suficientemente alta en DC pero al mismo tiempo, reducir R_E en AC

capacitor C_E

Se elige $f_{min} = 20 \text{ Hz}$

$$C_E = \frac{1}{2\pi \cdot 20 \cdot 470\Omega} = 17 \mu F \rightarrow \text{Se puede usar un capacitor de } \mathbf{47 \mu F \text{ o } 100 \mu F}$$

Corriente del divisor

$$I_B = \frac{I_C}{\beta} = 12,5 \mu A$$

con: $I_C = 2,5mA$; $\beta = 200$

$$I_{divisor} > 10 \cdot I_B \text{ (Mínimo)}$$

Resistencia total del divisor

$$R_1 + R_2 = \frac{V_{cc}}{I_{divisor}} = \frac{15V}{125 \mu A} = 120 K\Omega$$

→ Se decide usar **47 kΩ** para R_1

$$R_2 = \frac{V_B \cdot R_1}{V_{cc} - V_B} = \frac{2,2 \cdot 47000}{15 - 2,2} = 8,2 K\Omega \rightarrow \text{Se usa } \mathbf{8.2 k\Omega \text{ comercial}}$$

Cálculo de los capacitores de entrada y salida

Se elige $f_{min} = 20 \text{ Hz}$

$$R_{Base} = (\beta + 1)(r_e + R_E) = 32,2 \text{ K}\Omega$$

$$R_{div} = \frac{47 \cdot 6,2}{47+6,2} = 6,97 \text{ K}\Omega$$

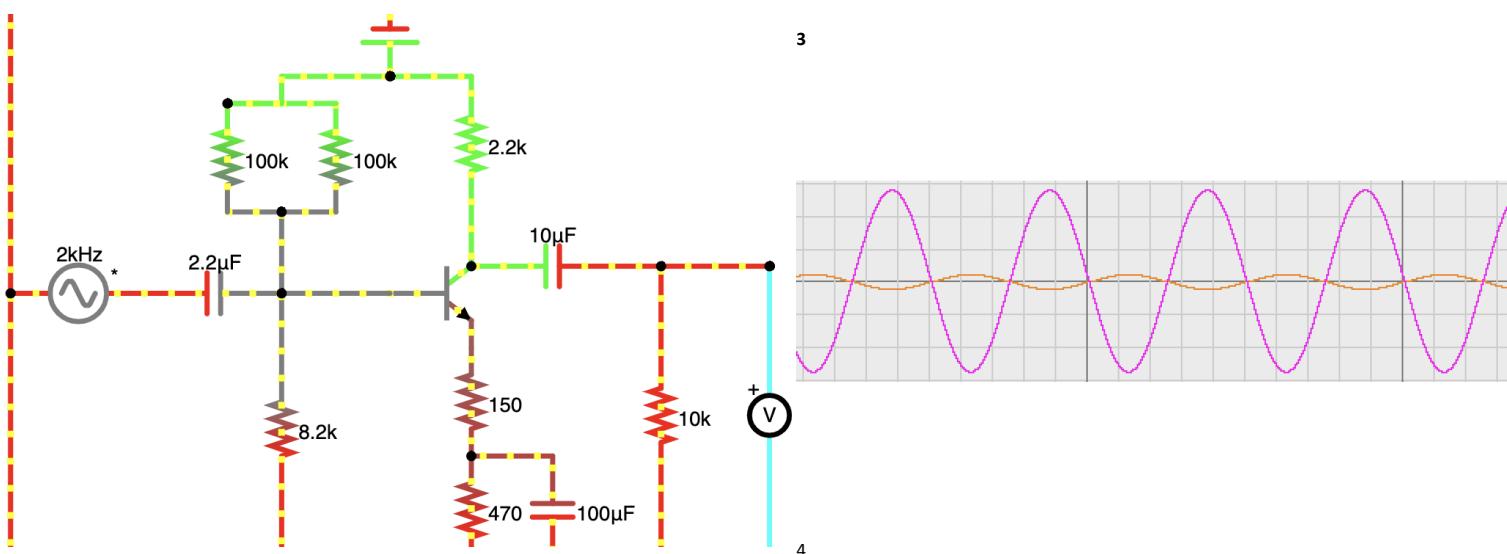
$$R_i = \left(\frac{1}{5,55 \text{ K}} + \frac{1}{32,2 \text{ K}} \right)^{-1} = 5,5 \text{ K}\Omega$$

$$C_i = \frac{1}{2\pi \cdot 20 \cdot 5,5 \text{ K}\Omega} = 1,45 \mu\text{F} \rightarrow \text{Se puede usar un capacitor de } 2,2 \mu\text{F}$$

$$C_{out} = \frac{1}{2\pi \cdot 20 \cdot 10000 \text{ K}\Omega} = 0,8 \mu\text{F} \rightarrow \text{Se puede usar un capacitor de } 10 \mu\text{F, se elige más grande}$$

para permitir las frecuencias bajas no tener tanta distorsión.

Simulación del amplificador

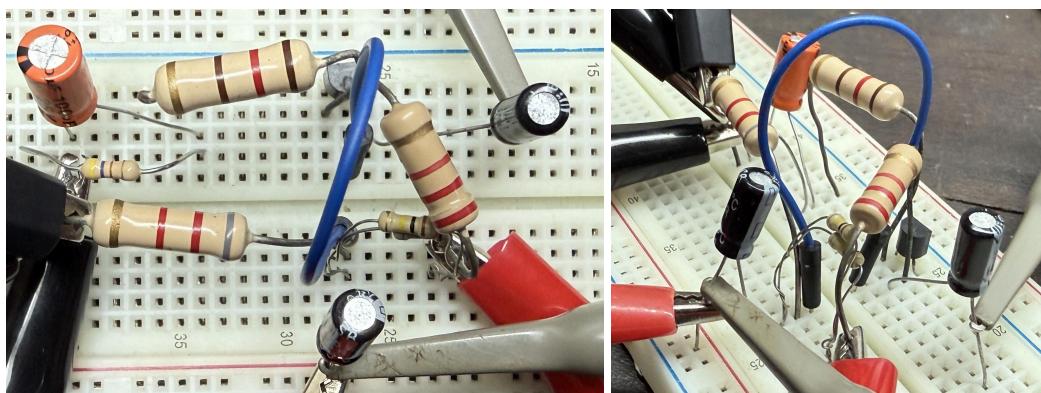
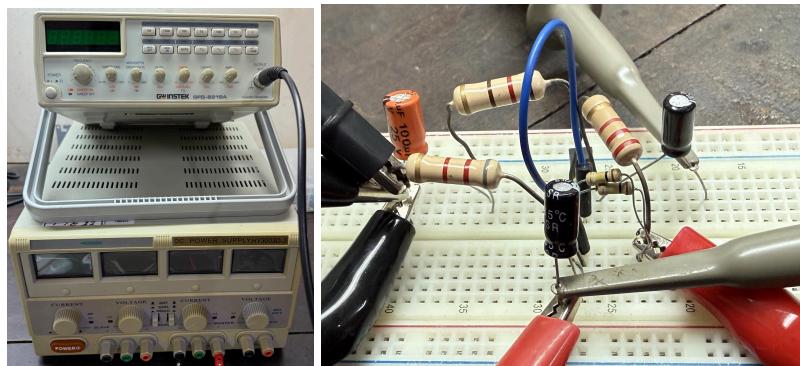


³ Paul Falstad. (2025, April 26). *Circuits builder*. Falstad. <https://www.falstad.com/>

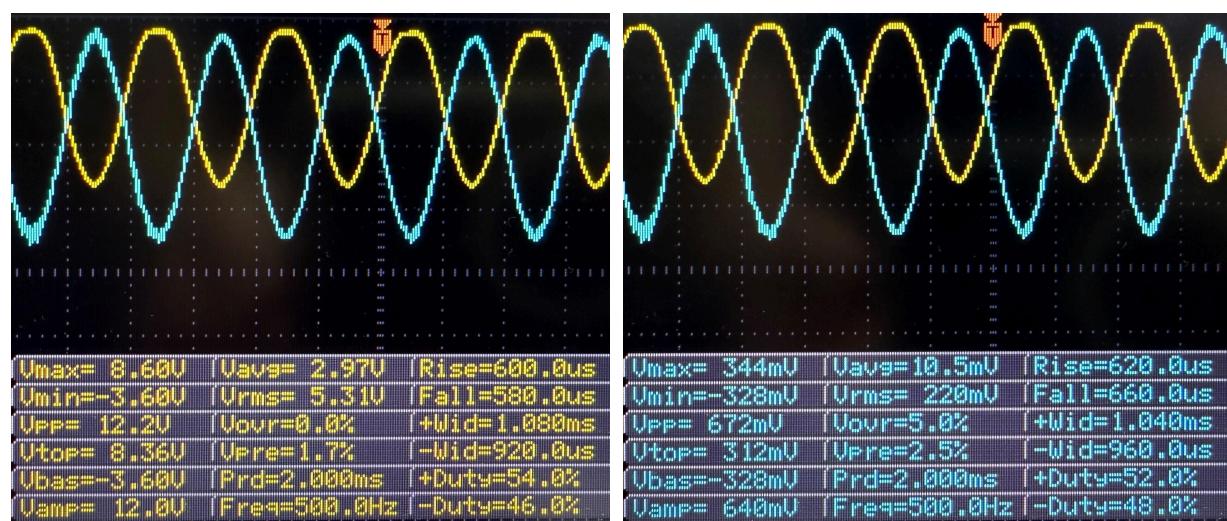
⁴ Paul Falstad. (2025, April 26). *Circuits builder*. Falstad. <https://www.falstad.com/>

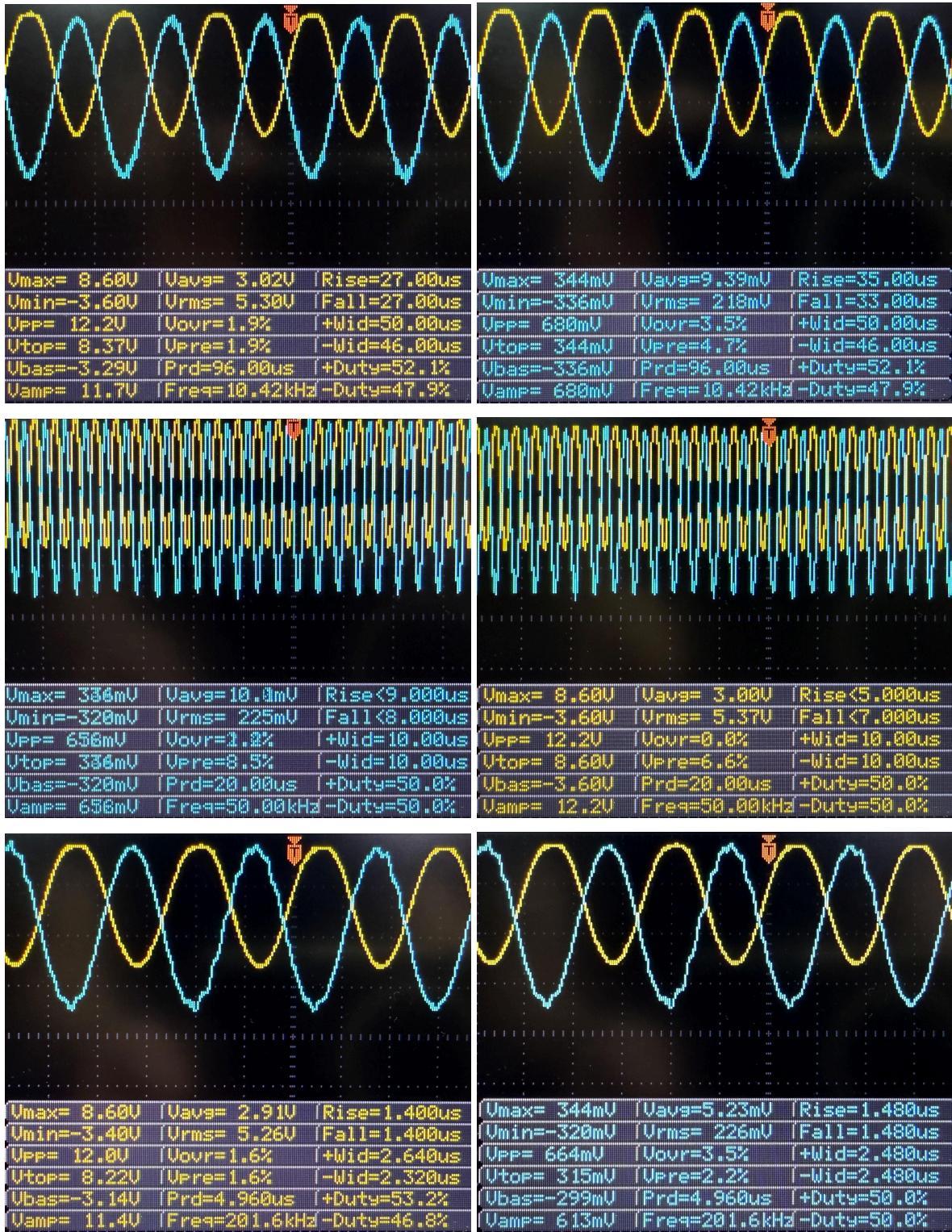
Desarrollo en laboratorio

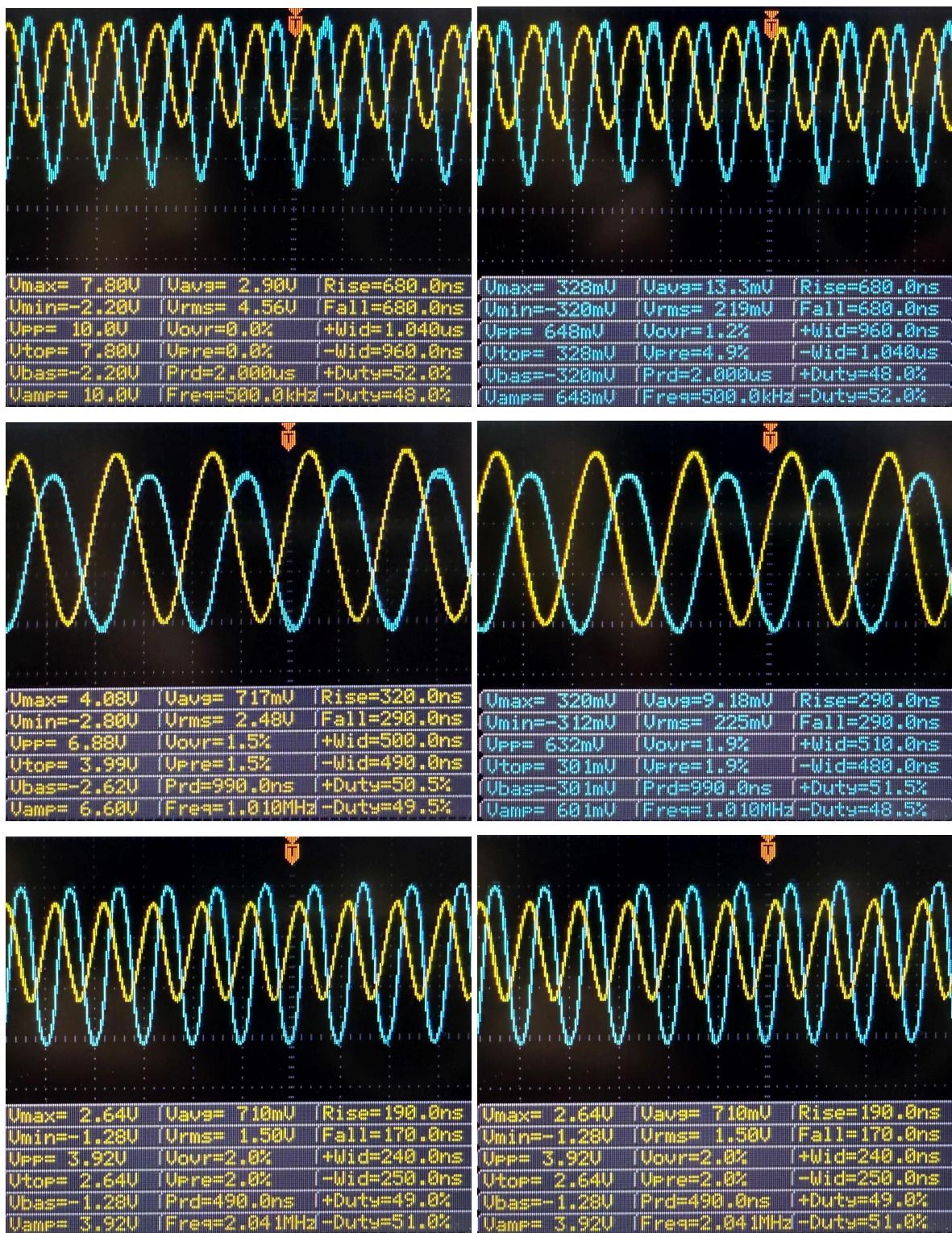
Se conectaron los componentes calculados anteriormente siguiendo el circuito ya presentado. Se puso bajo tensión variable y tensión continua el circuito con la fuente y el Frecuencímetro.

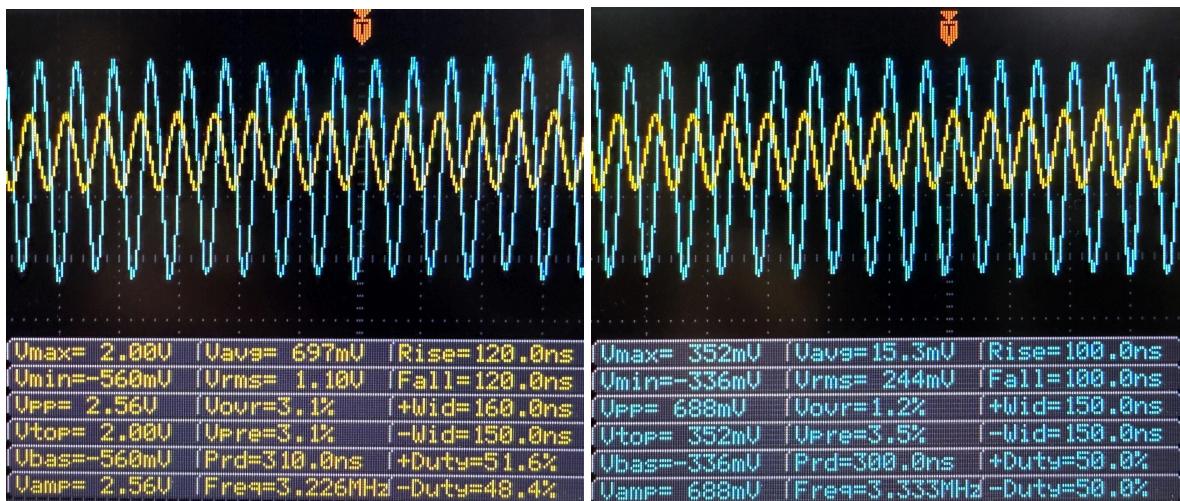


Se hizo variar la frecuencia de frecuencímetro desde 20 Hz hasta 3,2 MHz obteniendo los resultados siguientes:









Conclusion

El objetivo inicial fue diseñar un **amplificador emisor común con una ganancia de -15**. El circuito propuesto no solo alcanzó ese valor, sino que logró una ganancia ligeramente superior, de **aproximadamente -18**, lo cual confirma que el diseño fue exitoso en términos de rendimiento en **baja frecuencia**.

Los resultados obtenidos fueron los siguientes:

- A **500 kHz** la ganancia cae a **-15.43**
- A **1 MHz** se reduce a **-10,88**
- A **2 MHz**, cae a **-6,13**
- Y a **3.2 MHz**, alcanza **-3.72**

Durante el barrido de frecuencia, el amplificador mantuvo un **comportamiento lineal y estable** hasta aproximadamente **200 kHz**, lo que indica un **buen ancho de banda** para señales de audio. A partir de ese punto, comenzó a observarse una **caída progresiva** en la ganancia, atribuible a la capacitancia parásita del transistor, la impedancia de entrada/salida y la respuesta del capacitor de bypass.

Estos valores son coherentes con lo esperado para un diseño **sin compensación activa**. En conjunto, el circuito demostró un **buen compromiso entre ganancia, estabilidad y respuesta en frecuencia**, validando tanto el análisis teórico como la implementación práctica.

Referencias

Paul Falstad. (2025, May 10). *Circuits builder*. Falstad. <https://www.falstad.com/>

Floyd, T. L. (2012). *Principios de circuitos eléctricos* (9.ª ed.). Pearson Educación.