

注意事项

- ❑ 闲置不用实验系统时，关闭电源；
- ❑ 系统各硬件设备的安装均应在实验平台断电的情况下进行，严禁带电操作；
- ❑ 电路板上所有的芯片都经过严格检查，实验时切忌乱插拔芯片。特别是在比较干燥的地方尽可能不要用手触摸芯片，静电可能损坏贴片芯片；
- ❑ 实验导线采用自锁紧设计，若要拔出，轻轻转动实验导线插头大概90-180度，待松动后轻轻拔出，严禁用蛮力操作，以免损坏器件；
- ❑ 去掉连接的各种导线时，要用手拔电缆线的外壳，而不要直接去拉电缆线，否则会使连接在插壳内的线断掉。

数字逻辑与数字系统实验

北京邮电大学
计算机学院（国家示范性软件学院）
实验中心



lijingjing@bupt.edu.cn

主要内容

- 实验安排
- 实验要求
- 实验环境介绍

实验安排

组合 逻辑

实验一：逻辑门与三态门

实验二：数据选择器与译码器

时序 逻辑

实验三：触发器

实验四：简单时序电路

综合 设计

实验五：计数器与数码管

实验六：在系统可编程



注意：所有班次课表已发给班级负责同学，如有课程时间变动会提前通知。

实验要求

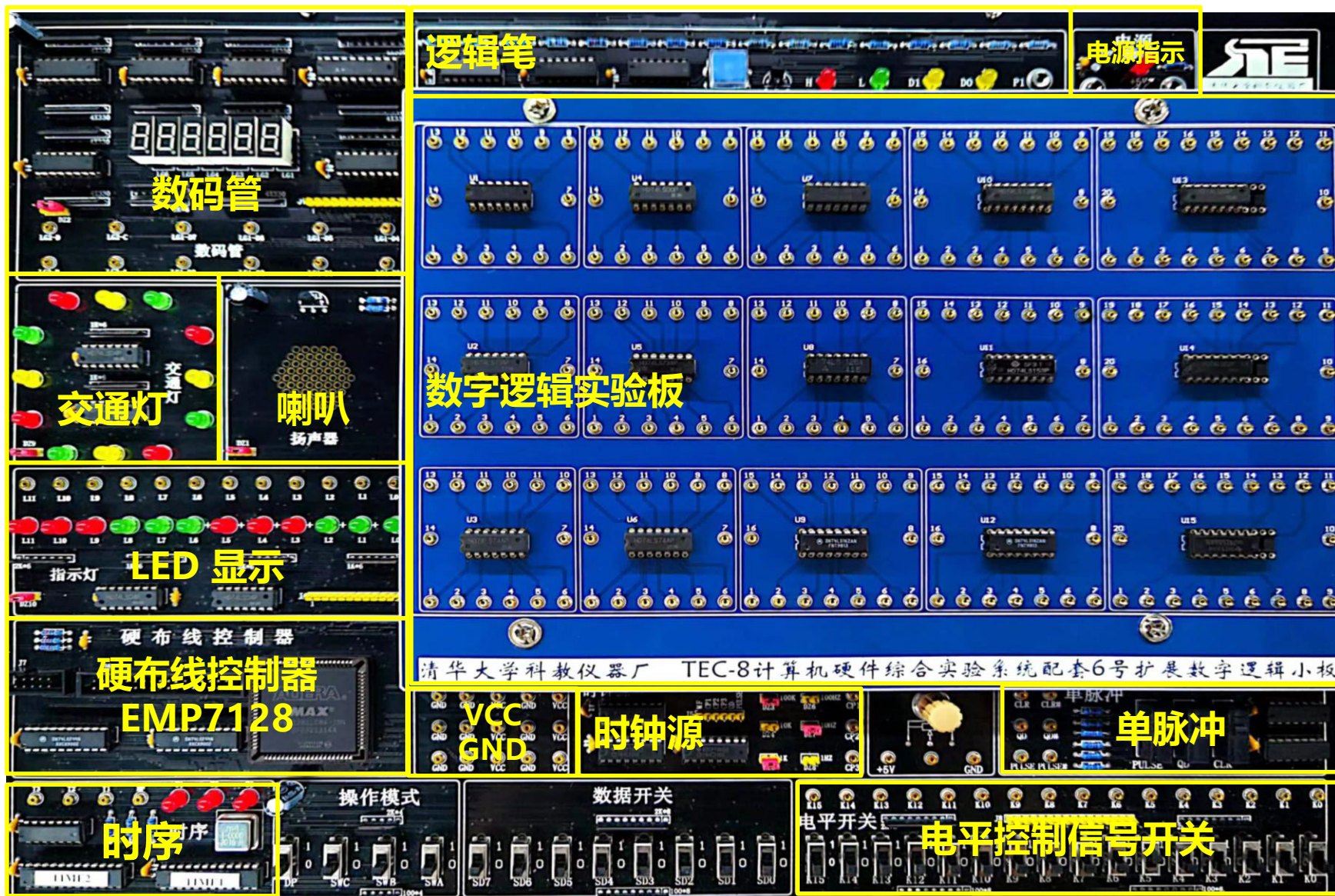
□ 上课要求

- ✓ 严格考勤，禁止缺课（允许在其他班级补课）
- ✓ 认真做好课前预习

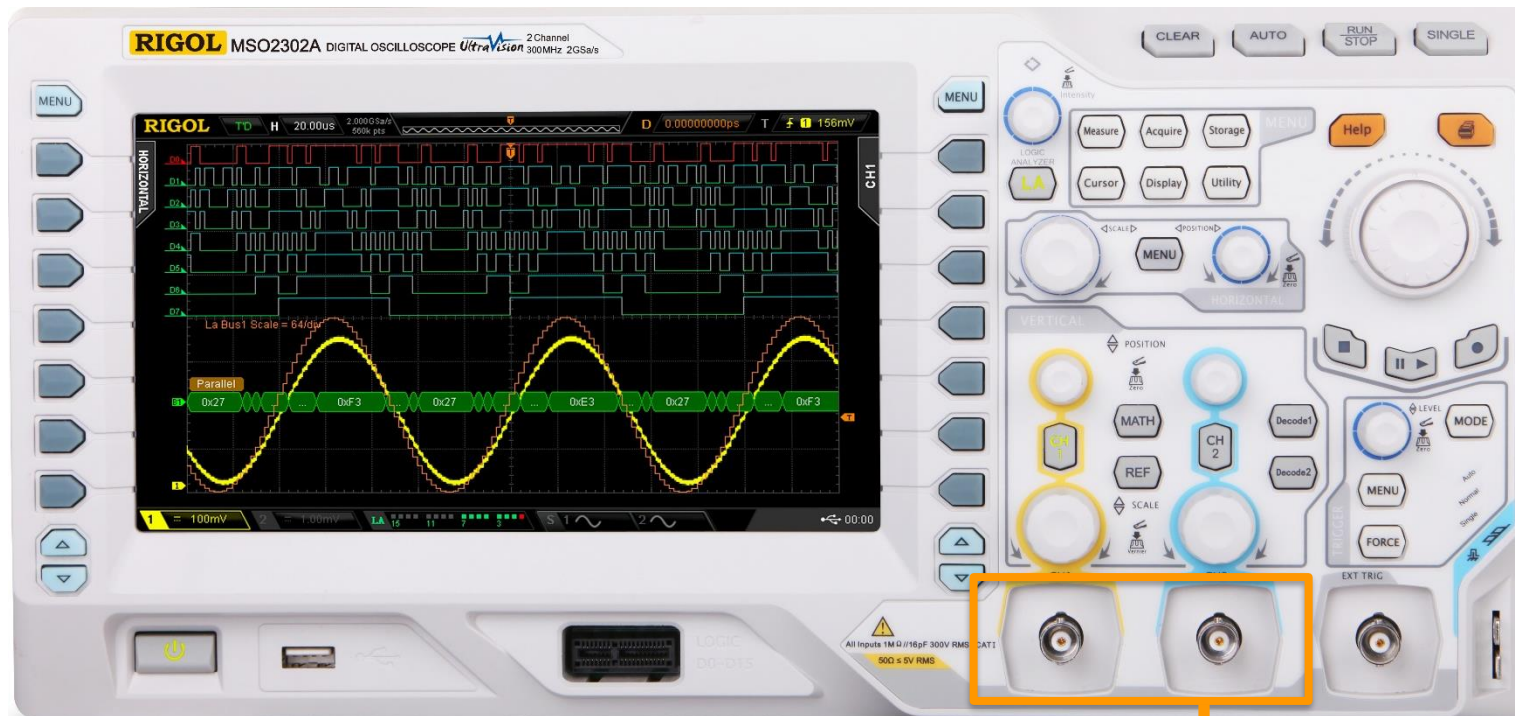
□ 实验要求：

- ✓ 实验要求当堂完成，有问题课内解决；
- ✓ 根据实验报告模板，共提交三次报告：1+2、3+4、5+6；
- ✓ 每次实验提交实验报告，报告要求包括：电路分析、接线图、实验现象、实验结果、波形图、问题分析、实验总结等内容；
- ✓ 实验报告务必做到格式清晰、数据详实、分析有条理，真实记录实验的过程和体会；
- ✓ 独立完成、杜绝抄袭。

实验环境介绍 | TEC-8实验系统



实验环境介绍 | DS2102A数字示波器简介

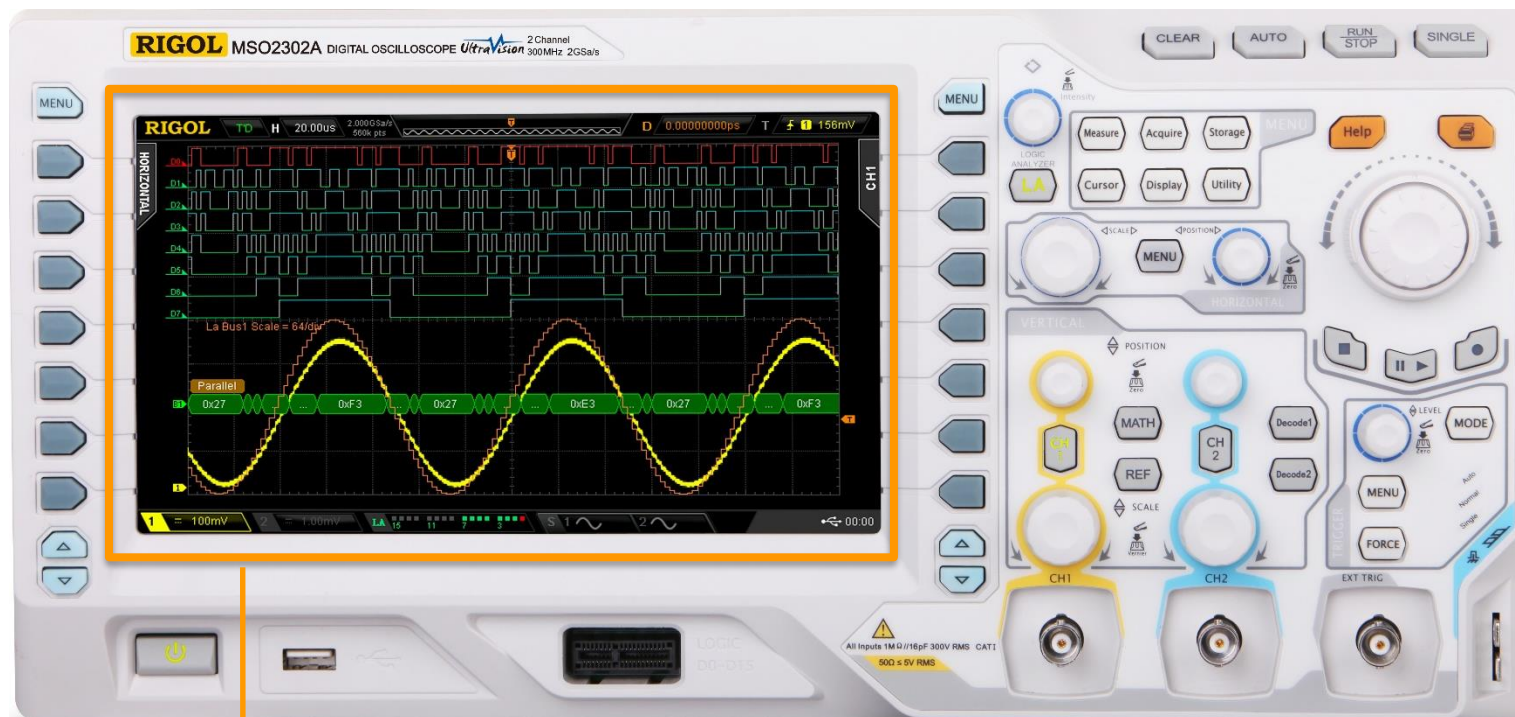


输入连接器

1 & 2: 用于显示波形的输入连接器。



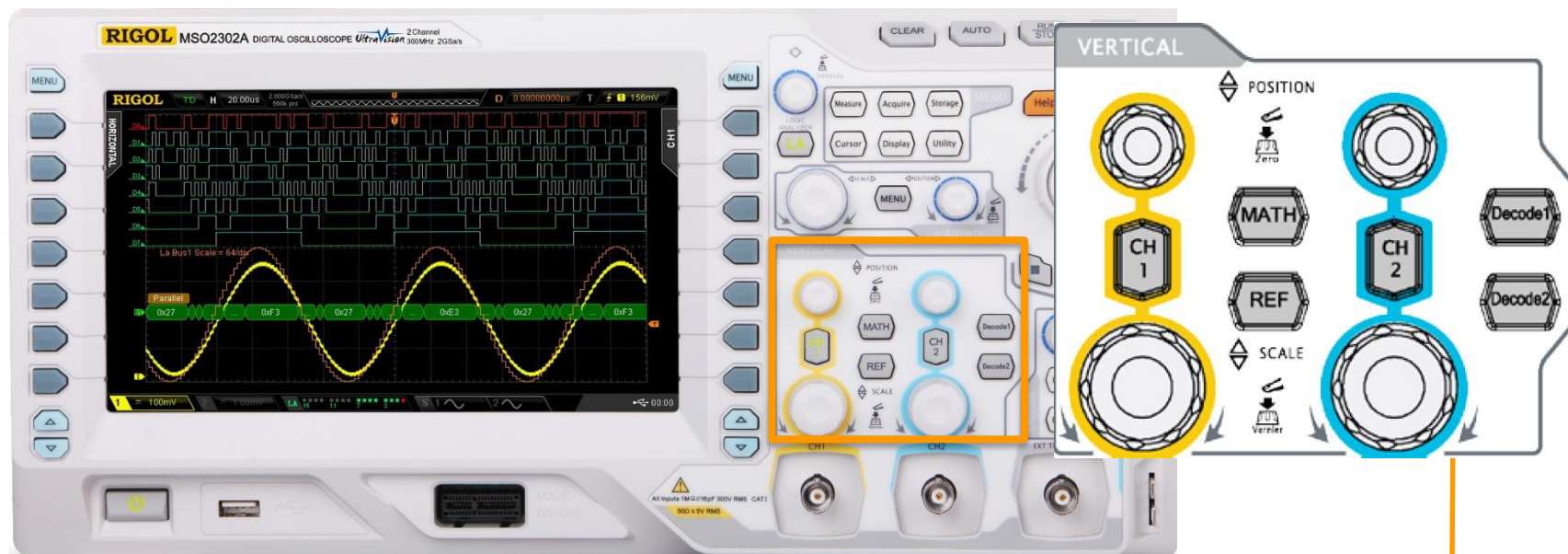
实验环境介绍 | DS2102A数字示波器简介



显示区域作用

- 1、显示波形
- 2、显示波形和示波器控制设置的详细信息。

实验环境介绍 | DS2102A数字示波器简介



垂直控制区：

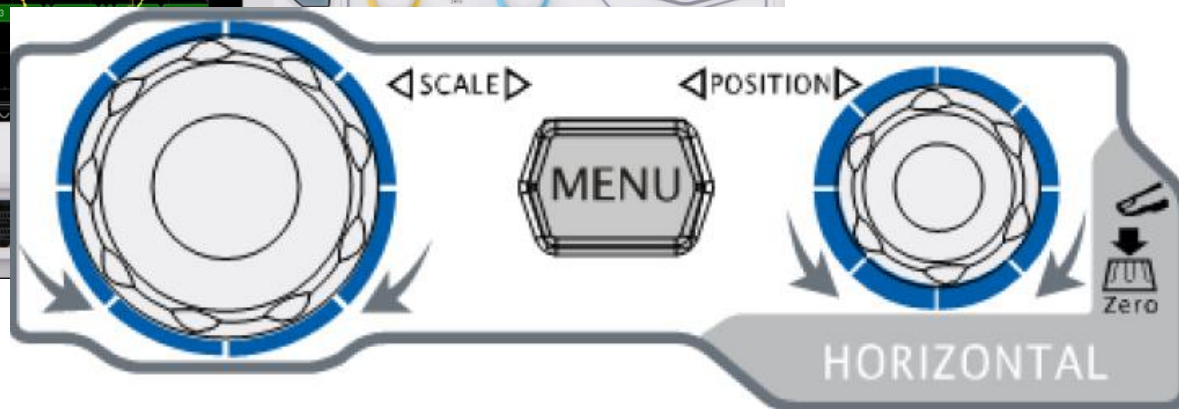
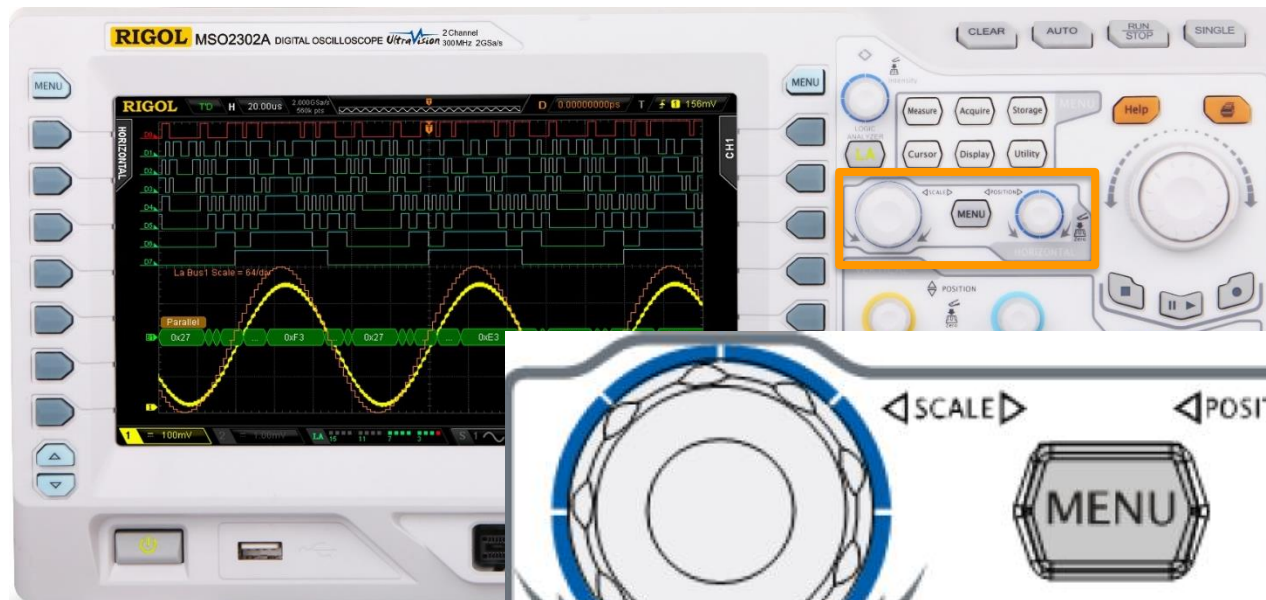
垂直position: 修改当前通道波形的垂直位移，按下按钮可快速将垂直位移归零。

CH1 & CH2 : 打开或关闭对应通道的波形显示。

垂直scale: 修改当前通道的垂直档位，修改过程中波形显示幅度会变化。

REF: 按下该键打开参考波形，可将实际波形和参考波形进行比较。

实验环境介绍 | DS2102A数字示波器简介

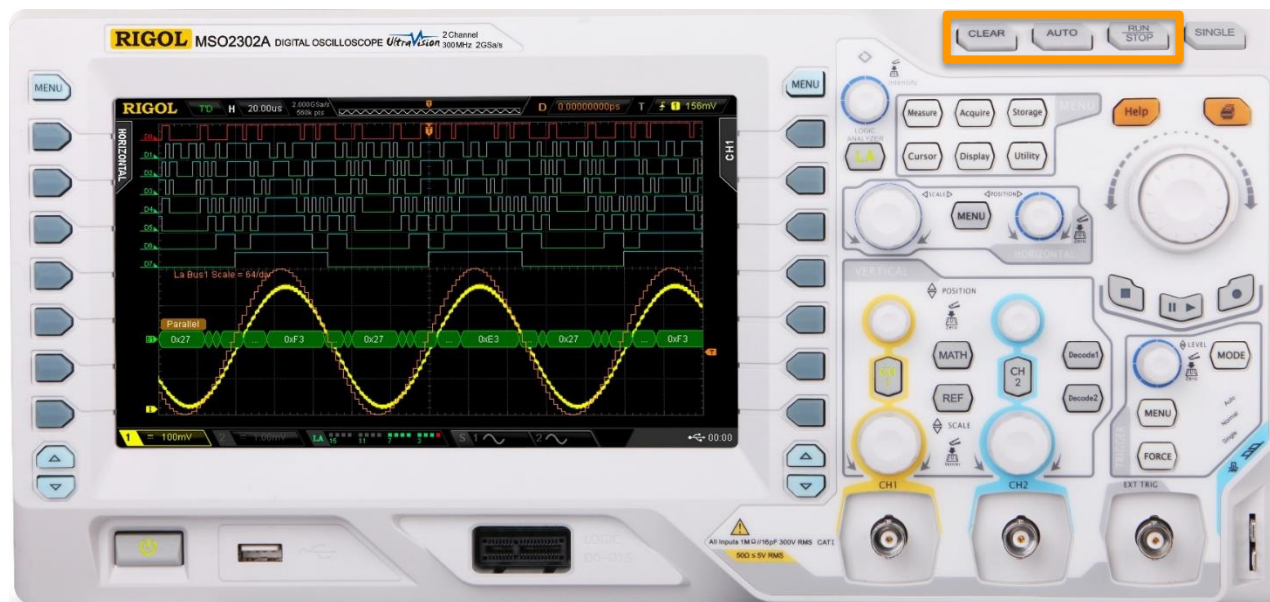


水平控制区：

水平position: 修改水平位移。

水平scale: 修改水平时基，修改过程中波形扩展或压缩显示。

实验环境介绍 | DS2102A数字示波器简介



全部清除clear: 按下该键清除屏幕上所有波形。如果波形器处于运行状态，则继续显示波形。

波形自动显示Auto: 示波器根据输入信号自动调整使波形显示达到最佳状态。

运行控制Run/Stop: 连续采集波形或停止采集。

实验一



基本门电路与三态门

实验一

- 实验目的
- 实验器件和仪表
- 实验任务
- 实验步骤&提交成果

实验一 | 实验目的

- ① 掌握TTL与非门、或非门和异或门输入与输出之间的逻辑关系；
- ② 熟悉TTL中、小规模集成电路的外形、管脚和使用方法；
- ③ 掌握三态门逻辑功能和使用方法；
- ④ 掌握用三态门构成总线的特点和方法；
- ⑤ 掌握TEC8数字电路实验系统的使用方法；
- ⑥ 初步学会用示波器测量简单数字波形。

实验一 | 实验器件和仪表

- TBS1102B-EDU双踪示波器
- TEC8数字电路实验系统
- 四2输入与非门74LS00
- 四2输入或非门74LS28 (02)
- 四2输入异或门74LS86
- 4总线缓冲门 (三态输出) 74LS125

实验器件和仪表 - TEC-8数字电路实验系统



实验器件和仪表 - TEC-8数字电路实验系统



实验一

实验器件和仪表 - TEC-8数字电路实验系统



实验一

实验器件和仪表 - TEC-8数字电路实验系统

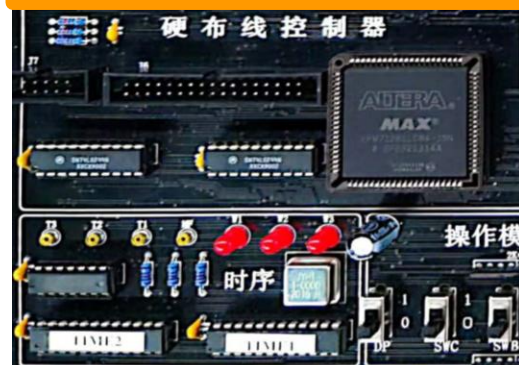


实验一

实验器件和仪表 - TEC-8数字电路实验系统

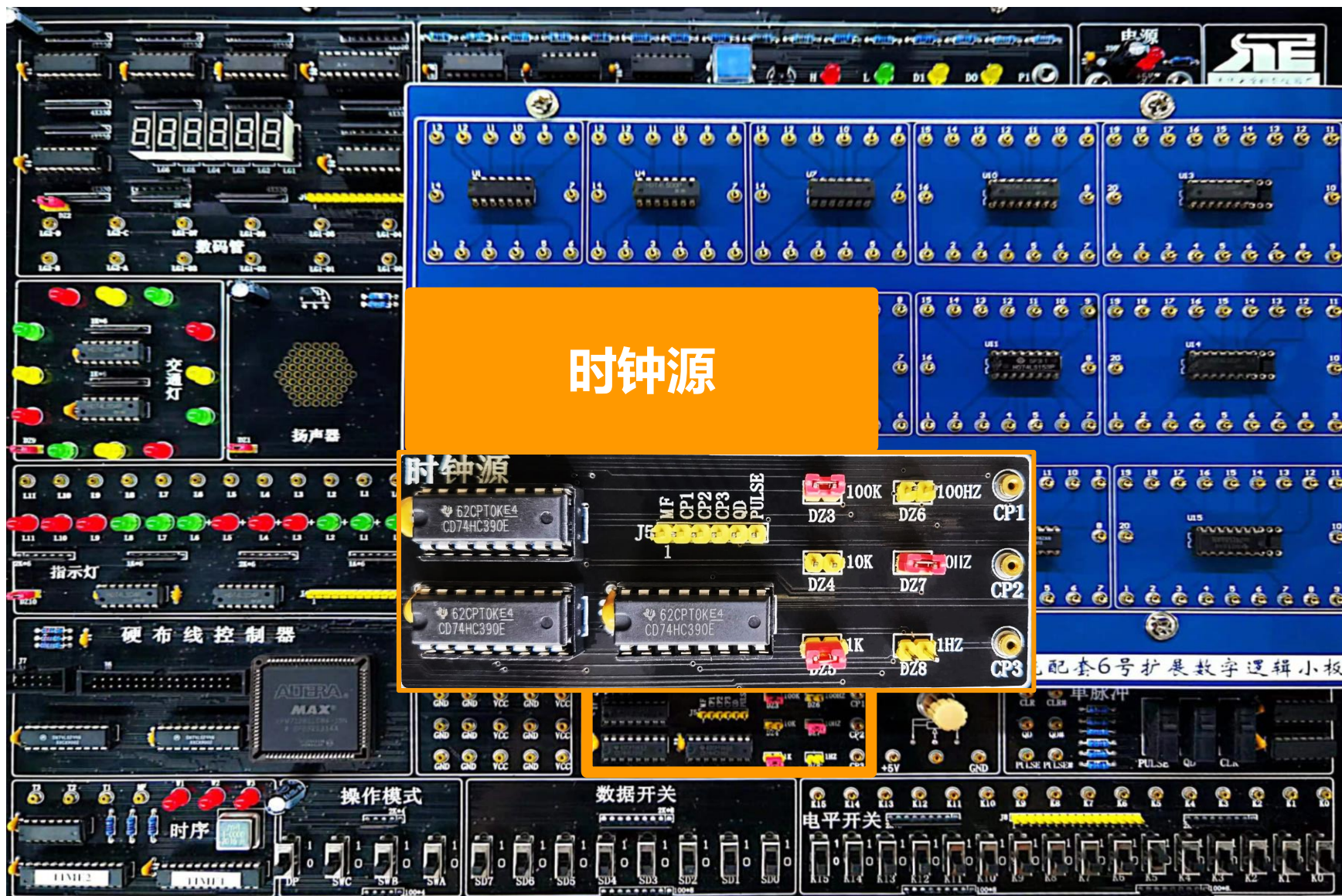


LED显示



实验一

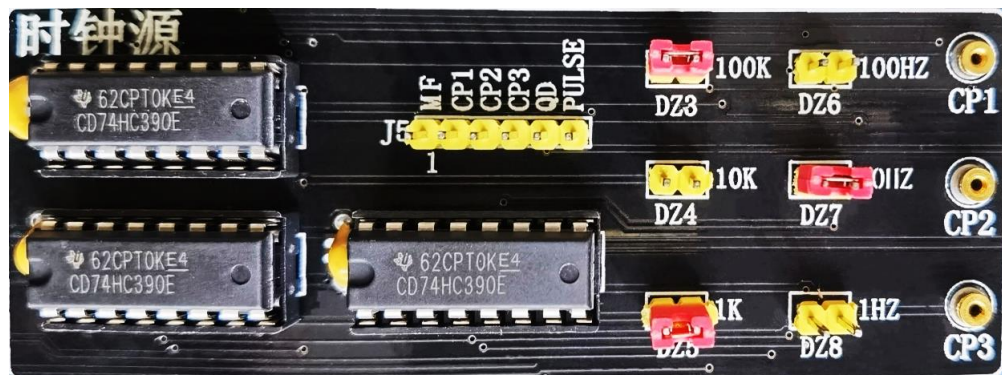
实验器件和仪表 - TEC-8数字电路实验系统



实验一 | 实验器件和仪表 - TEC-8数字电路实验系统

□ 时钟信号发生器

- 产生频率分别是1MHz、100KHz、10KHz、1KHz、100Hz、10Hz、1Hz，占空比为50%的时钟信号。
- DZ3和DZ4不能同时短接，CP1：100KHz/10KHz；
- DZ5和DZ6不能同时短接，CP2：1KHz/100Hz；
- DZ7和DZ8不能同时短接，CP3：10Hz/1Hz；
- MF、CP1、CP2、CP3通过插孔输出。



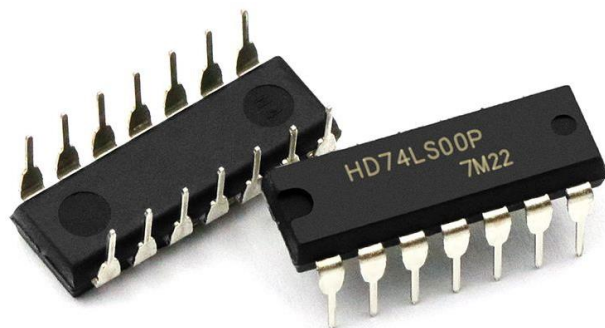
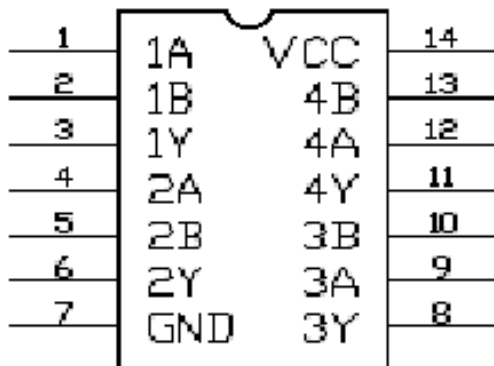
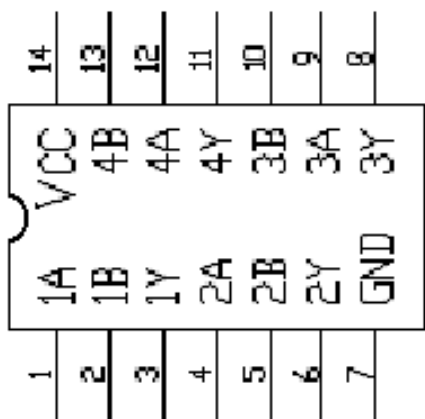
实验一

实验器件和仪表 - TEC-8数字电路实验系统



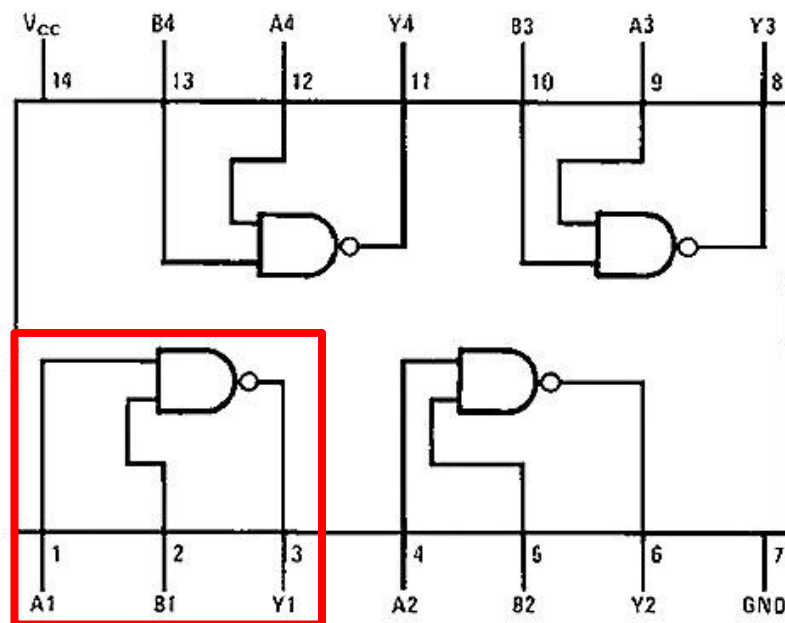
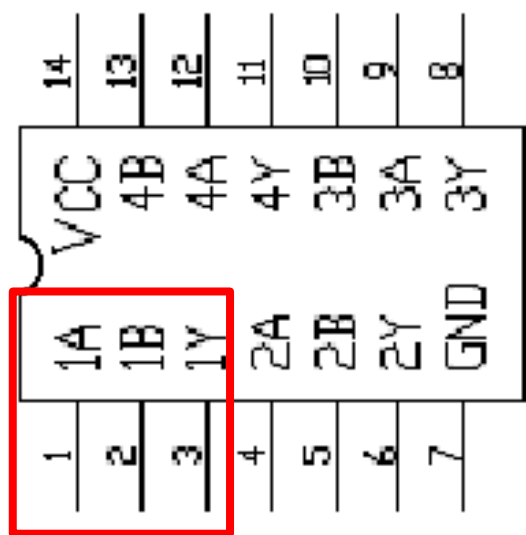
实验一 | 实验器件和仪表 - 74LS00

- ❑ 数字电路实验中所用到的集成电路芯片都是双列直插式的。
- ❑ 74LS00引脚排列规则如图所示：



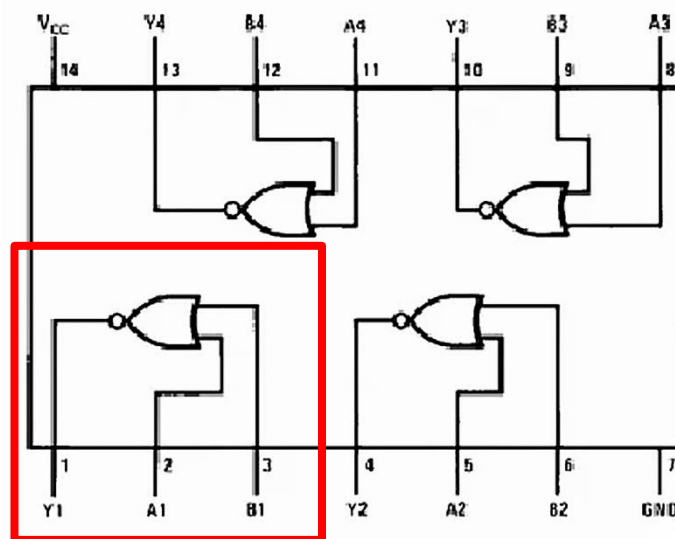
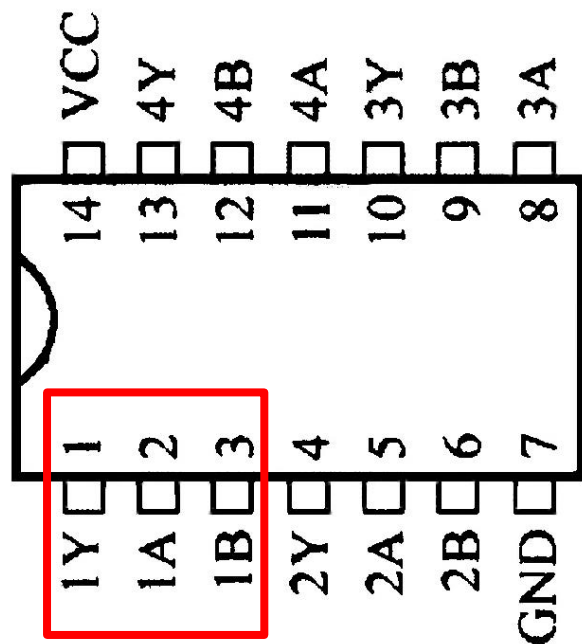
实验一 | 实验器件和仪表 - 74LS00

- ❑ 数字电路实验中所用到的集成电路芯片都是双列直插式的。
- ❑ 74LS00引脚排列规则如图所示：



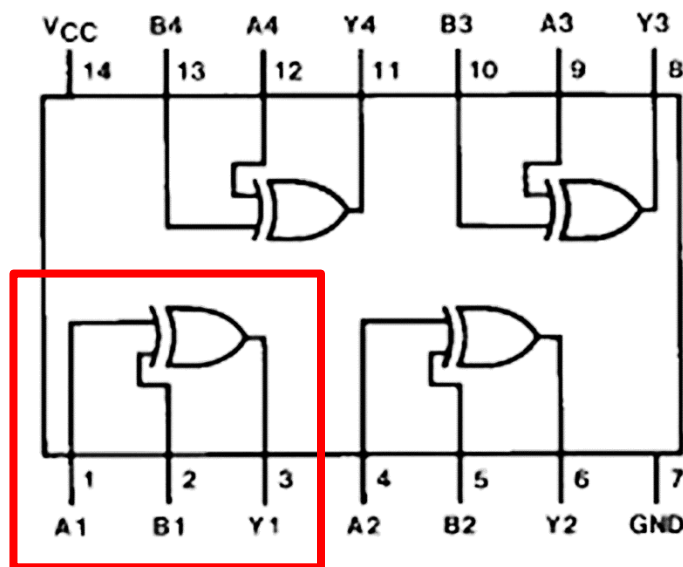
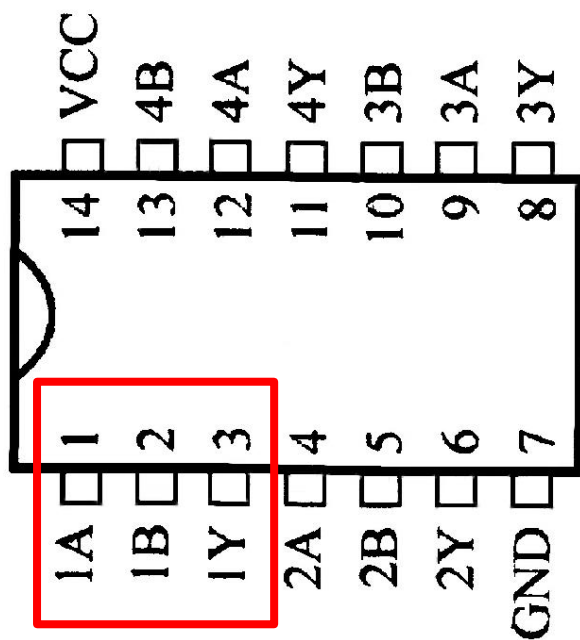
实验一 | 实验器件和仪表 - 74LS28(02)

- 数字电路实验中所用到的集成电路芯片都是双列直插式的。
- 74LS28(02)引脚排列规则如图所示：



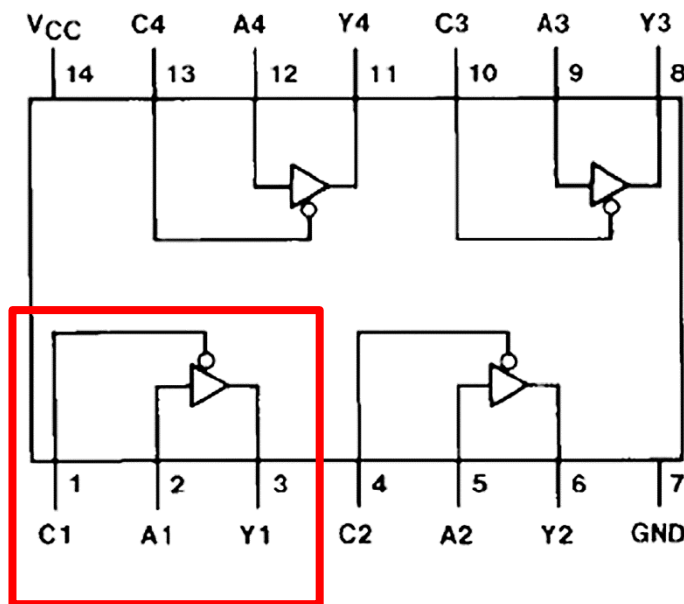
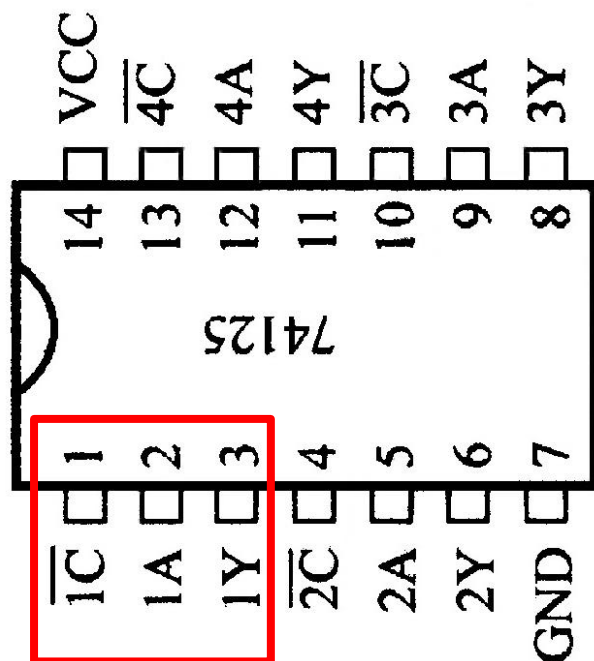
实验一 | 实验器件和仪表 - 74LS86

- ❑ 数字电路实验中所用到的集成电路芯片都是双列直插式的。
- ❑ 74LS86引脚排列规则如图所示：



实验一 | 实验器件和仪表 - 74LS125

- 数字电路实验中所用到的集成电路芯片都是双列直插式的。
- 74LS125引脚排列规则如图所示：



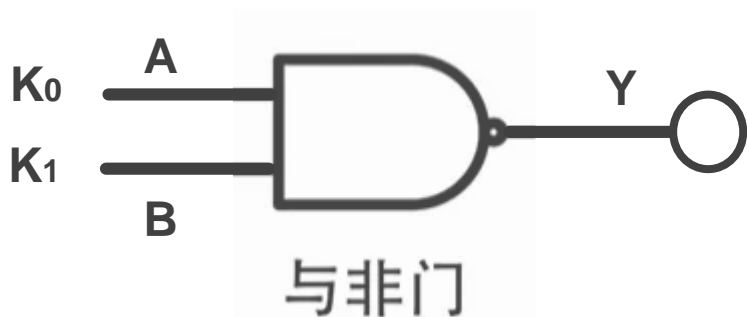
实验一 | 实验任务

- ① 测试74LS00的一个逻辑门的输入与输出之间的逻辑关系；
- ② 测试74LS00四个逻辑门的门级延迟（选做）；
- ③ 74LS125的输出负载为74LS00一个与非门输入端，当与非门另一输入端分别接高、低电平时，测试74LS125的三态输出和74LS00的输出；
- ④ 用74LS125两个三态门构成一条总线。两控制端分别由高、低电平控制；两输入端分别接10KHZ，1KHZ信号；用示波器观察三态门的输出波形。

实验一 | 实验步骤&提交成果 - 任务一 - 与非门的测试

□ **问题描述：**测试74LS00（与非门）的一个逻辑门的输入与输出之间的逻辑关系

✓ **逻辑符号与真值表**



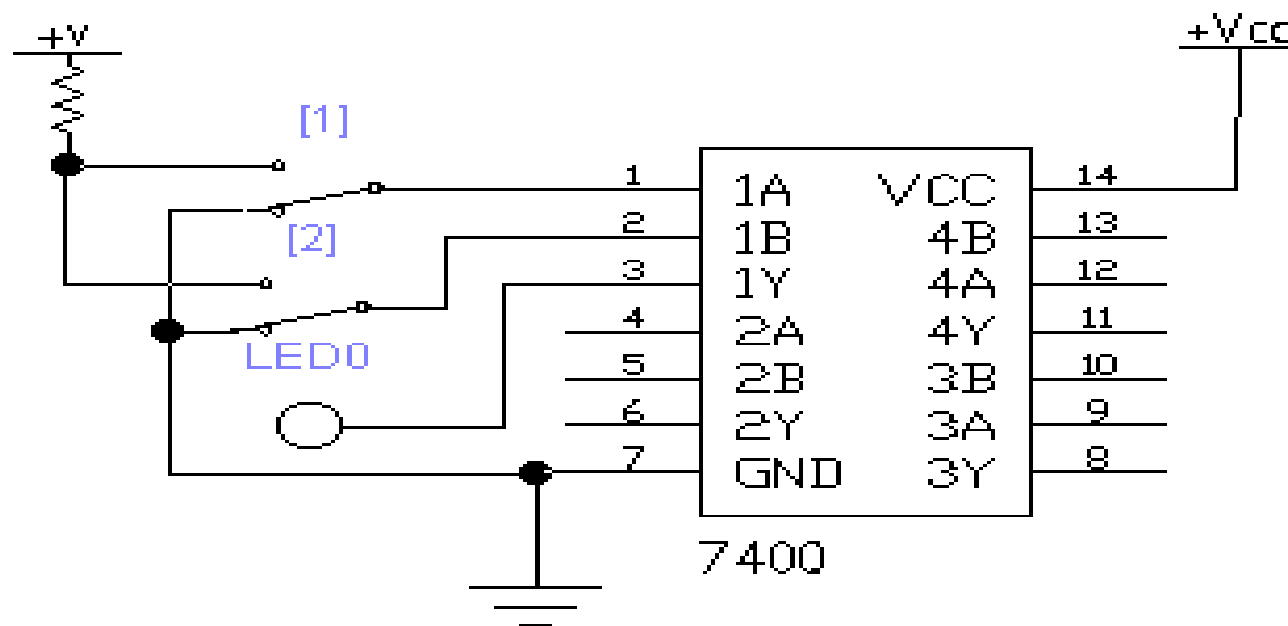
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

实验一 | 实验步骤&提交成果- 任务一 - 与非门的测试

□ **问题描述：**测试74LS00（与非门）的一个逻辑门的输入与输出之间的逻辑关系


✓ 实验电路

1 k Ω /5 V



实验一 | 实验步骤&提交成果- 任务一- 与非门的测试

□ 针对任务一执行如下步骤：

- ①  根据电路图接线，实验台的电平开关输出作为器件的输入，器件输出接实验台的电平指示灯；
不通电
- ② 改变输入电平，观察指示灯亮、灭
 - “1” 亮， “0” 灭；
- ③ 记录实验数据（填写逻辑关系测试表，详见实验要求部分）



注意：认清所用器件型号和管脚，VCC与实验台的+5V插孔连接，GND与实验台的GND连接。

实验一 | 实验步骤&提交成果- 任务一- 与非门的测试

□ 针对任务一提交：

- 给出逻辑门中的逻辑关系测试表；

输入电平		输出电平
引脚号	引脚号	引脚号

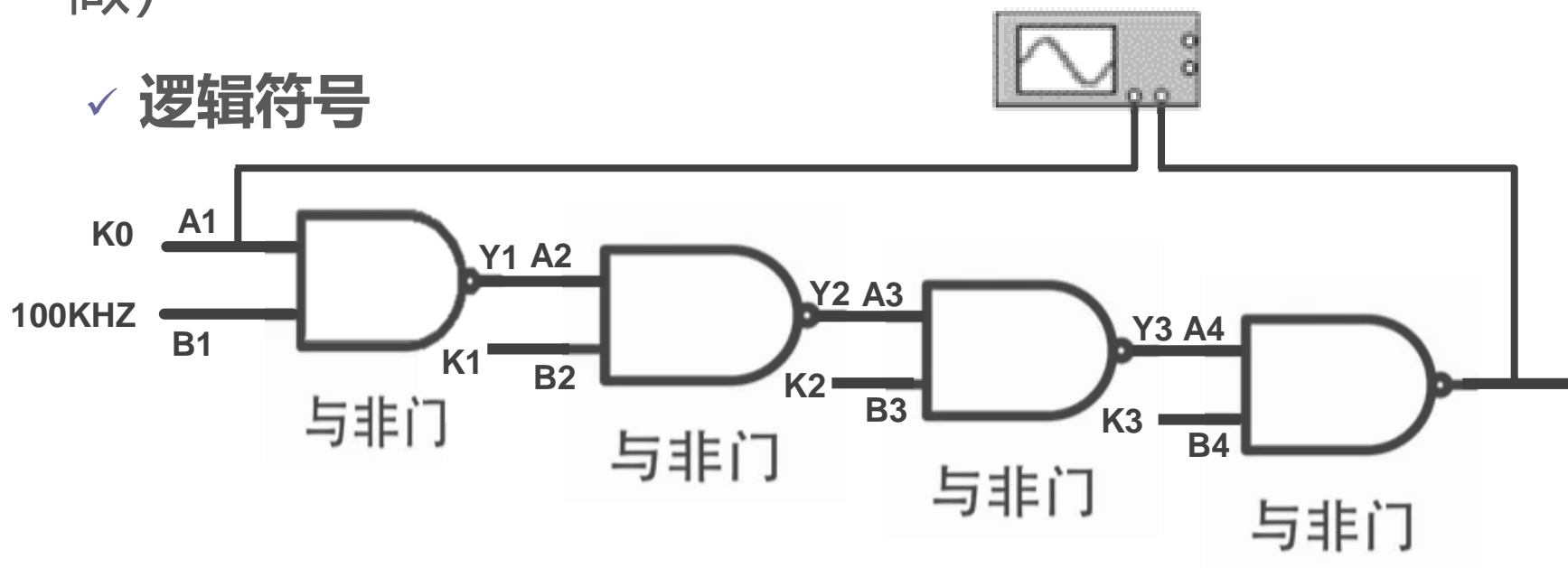
写明实验中使用的引脚号

写明测试结果

实验一 | 实验步骤&提交成果 - 任务二 - 门际延迟


□ **问题描述：** 测试74LS00四个逻辑门的门级延迟（选做）

✓ **逻辑符号**



实验一 | 实验步骤&提交成果- 任务二 - 门际延迟

□ 针对任务二执行如下步骤：

- ①  根据电路图接线，实验台的电平开关和时钟信号作为器件的输入，将电平开关K0&K1置“1”，器件输出接示波器；
不通电
- ② 观察延时情况；
- ③ 记录实验数据；

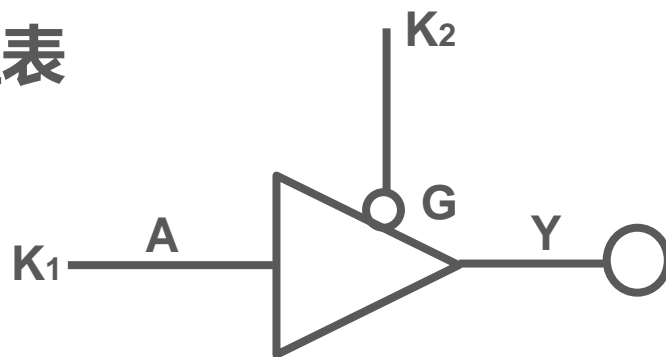


注意：认清所用器件型号和管脚，VCC与实验台的+5V插孔连接，GND与实验台的GND连接。

实验一 | 实验步骤&提交成果 - 任务三 - 三态门

- **问题描述：**74LS125的输出负载为74LS00与非门的一个输入端，当与非门另一输入端分别接高、低电平时，测试74LS125的三态输出和74LS00的输出；

- ✓ **74LS125的逻辑符号与真值表**



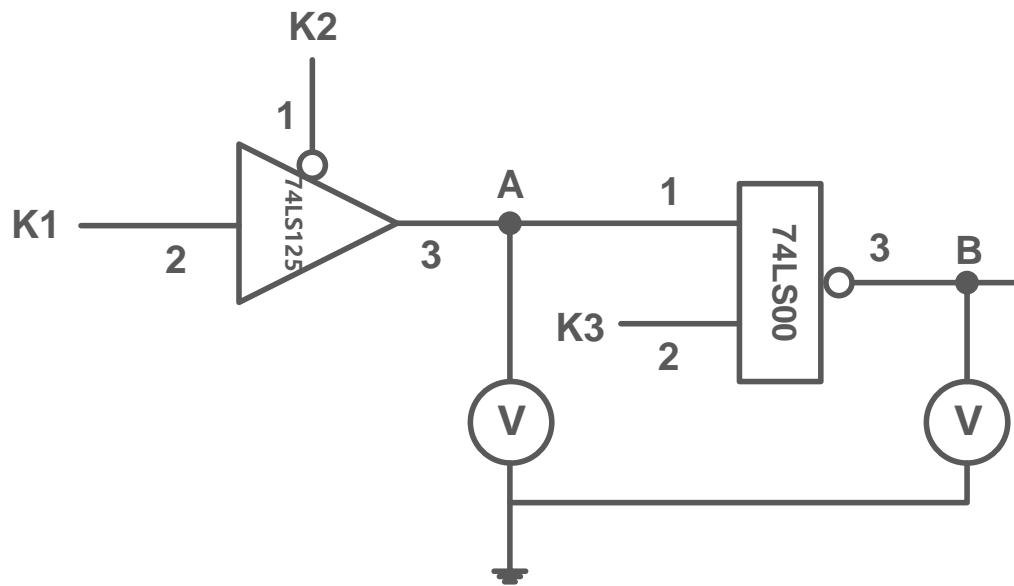
A	G	Y
1	0	1
0	0	0
X	1	Z

74LS125的控制端G
为低电平有效

实验一 | 实验步骤&提交成果 - 任务三 - 三态门

- **问题描述：** 74LS125的输出负载为74LS00与非门的一个输入端，当与非门另一输入端分别接高、低电平时，测试74LS125的三态输出和74LS00的输出；

✓ 实验电路



? 思考：当三态门呈现高阻态时，A点的电压是怎样的？

实验一 | 实验步骤&提交成果 - 任务三 - 三态门

□ 针对任务三执行如下步骤：

①  根据电路图接线；

②  示波器探头连线

✓ 地线（鳄鱼嘴状）接GND，信号线（钩子状）接待测信号；

✓ 不论地线还是信号线都要**接导线**连接到目标位置；

③ 拨动开关，测量A点和B点的电压，记录实验数据（填写实验结果表，详见实验要求部分）；

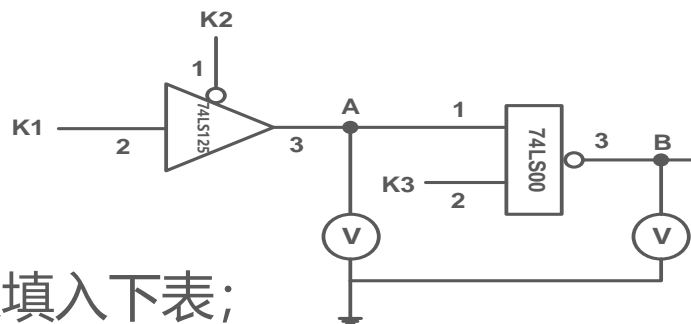
✓ **需要覆盖所有的情况，特别是三态门的高阻态情况；**

④ 根据所学三态门知识，对A点和B点电压予以解释。

实验一 | 实验步骤&提交成果- 任务三 - 三态门

□ 针对任务三提交：

- ✓ 测量A、B两点的电压并将测试结果填入下表；



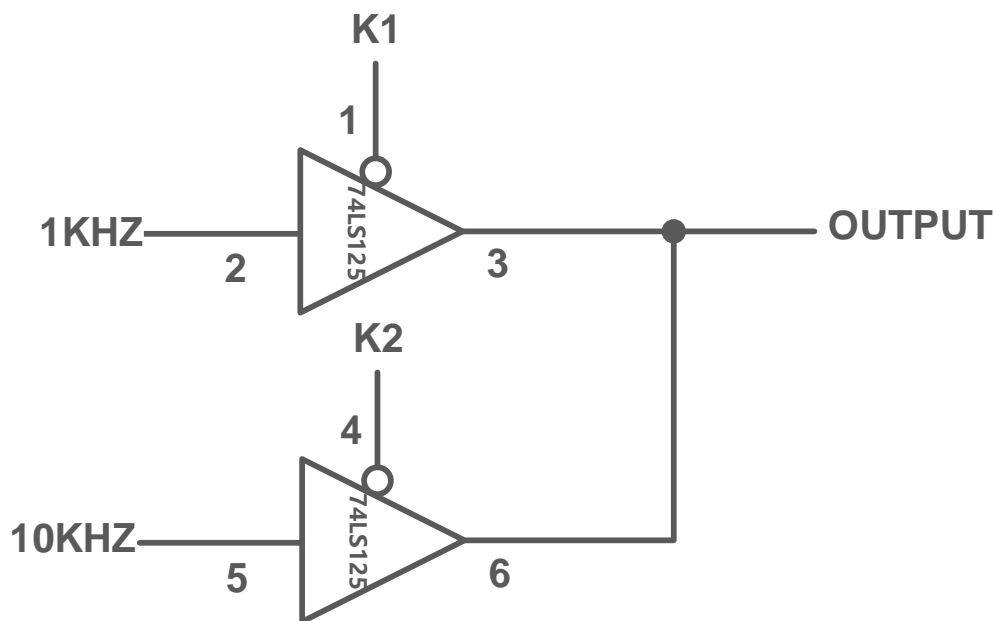
开关值			A点对地电压 (三态门输出)	B点对地电压 (与非门输出)
K1 三态门输入信号	K2 三态门控制信号	K3 与非门一个输入		
0	0	0		
0	0	1		
1	0	0		
1	0	1		
0	1	0		
0	1	1		
1	1	0		
1	1	1		

- ✓ 根据所学知识，对上表中测得的A、B两点电压予以解释
- ✓ **必须包含任务二的思考题。**

实验一 | 实验步骤&提交成果- 任务四 - 三态门&总线



- **问题描述：**用74LS125两个三态门构成一条总线。两控制端分别由高、低电平控制；两输入端分别接10KHZ, 1KHZ信号；用示波器观察三态门的输出波形。

✓ 实验电路



实验一 | 实验步骤&提交成果- 任务四 - 三态门&总线

□ 针对任务四，执行如下步骤：

- ①  根据电路图接线；
- ②  示波器探头连线；
- ③ 拨动开关，测量输出波形，并填写构成总线实验结果表（详见实验要求部分）；
- ④ 根据所学三态门知识，对输出波形予以解释。

实验一 | 实验步骤&提交成果- 任务四 - 三态门&总线

□ 针对任务四：

- ✓ 给出利用74LS125的两个三态门构成总线的接线图；
- ✓ 在不同输入状态下，用示波器观察output的波形，将观测结果填入构成总线实验结果表；

开关设置		OUTPUT 是否方波	输出频率
K1 10KHZ信号的控制端	K2 1KHZ信号的控制端		

- ✓ 根据所学知识，解释OUTPUT的波形，每种情况都要涉及。