

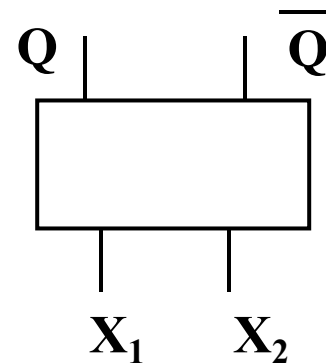
第三章 时序逻辑

§3.1 双稳态触发器 (Flip-Flop)

存储 1 位二值信号的基本单元电路，是一种记忆元件。

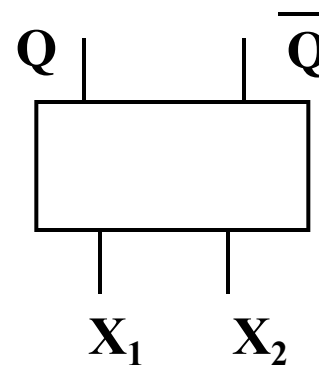
1. 特点：

- 1) 两个稳定状态，1 和 0。
- 2) 输入信号可置输出为，1 或 0。
- 3) 输入信号消失后，新状态保存下来保持。
- 4) 结构：逻辑门 + 反馈



按功能分类：RS触发器
D触发器
JK触发器
T型触发器。

按电路结构：基本触发器
电平触发器（锁存器）
边沿触发器（寄存器）
主从型



2. 触发器的状态方程：

$$Q^{n+1} = f(Q^n, x)$$

次态

现态

输入信号

一、基本RS触发器

直接复位置位 FF 的简称。

1. 逻辑符号:

输入端:

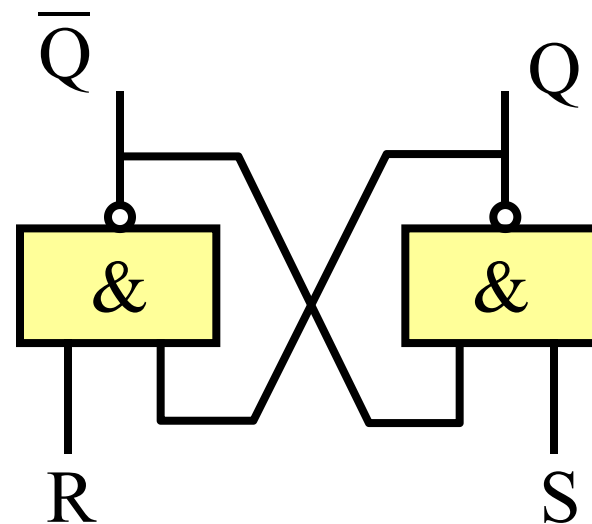
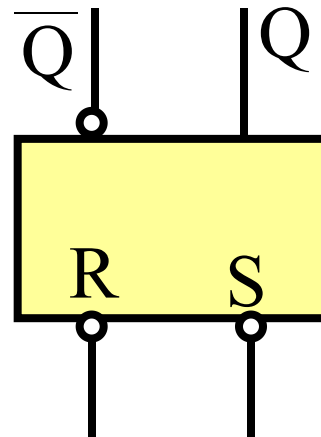
R (Reset) 为复位端 (使 $Q=0$),

S (Set) 为置位端 (使 $Q=1$)

输出端: Q , \bar{Q}

0 状态

1 状态



2. 逻辑功能:

Q^n (Q): 现态,

Q^{n+1} : 次态, 输入信号作用后的状态。

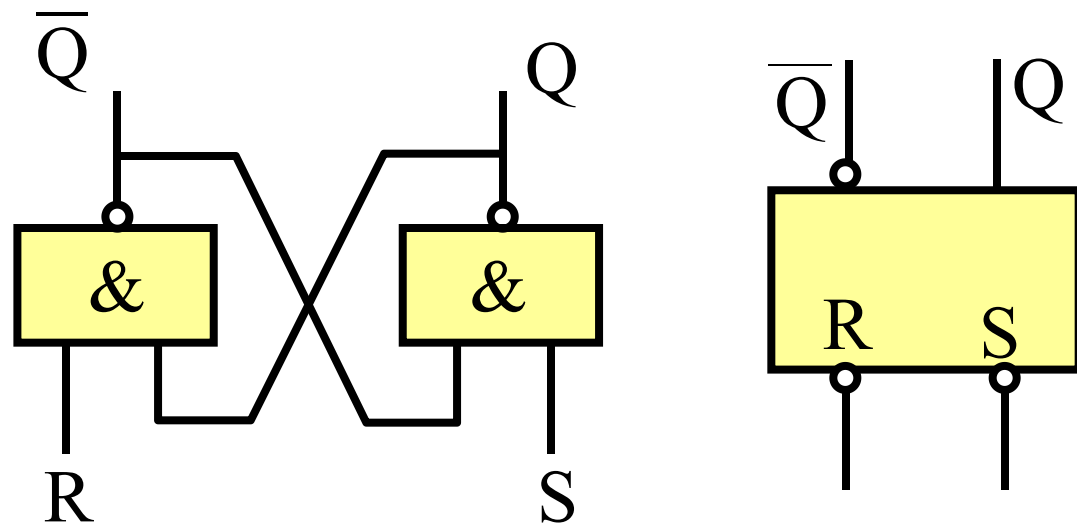
1) 次态方程 (特征方程、状态方程)

Q^{n+1} 表示为输入和 Q^n 的函数式

$$Q^{n+1} = \bar{S} + RQ^n$$

$$S + R = 1 \quad (\text{约束条件})$$

2) 状态转移真值表

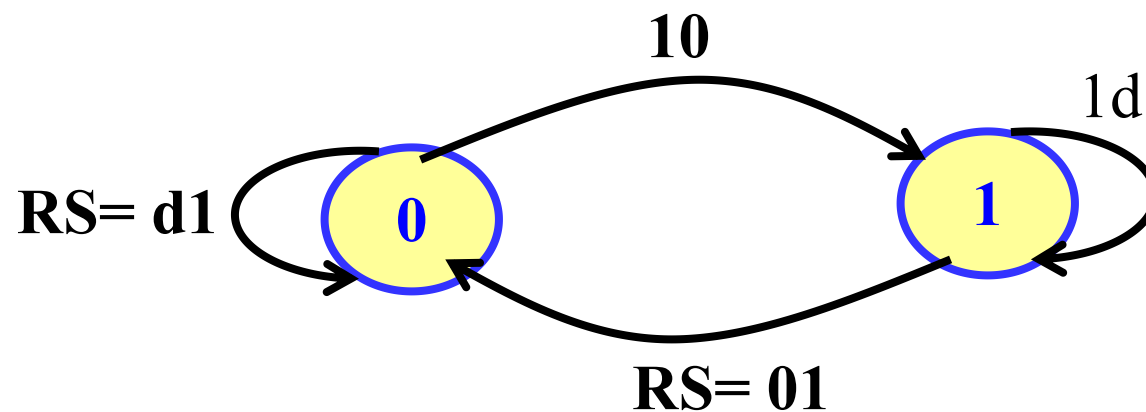


S	R	Q^n	Q^{n+1}	功 能
0	0	0	×	不 定
0	0	1	×	
0	1	0	1	置 “1”
0	1	1	1	
1	0	0	0	置 “0”
1	0	1	0	
1	1	0	0	保 持
1	1	1	1	

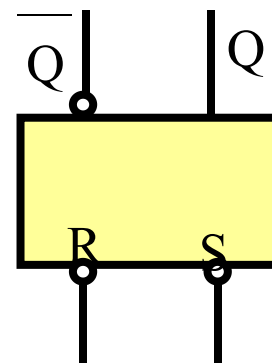
3) 激励表（驱动表）和状态图

激励表： 列出触发器欲达目标状态所需加的输入信号。

Q^n	Q^{n+1}	R	S
0	0	d	1
0	1	1	0
1	0	0	1
1	1	1	d



状态图： 描述触发器的状态转换关系及转换条件的图形。

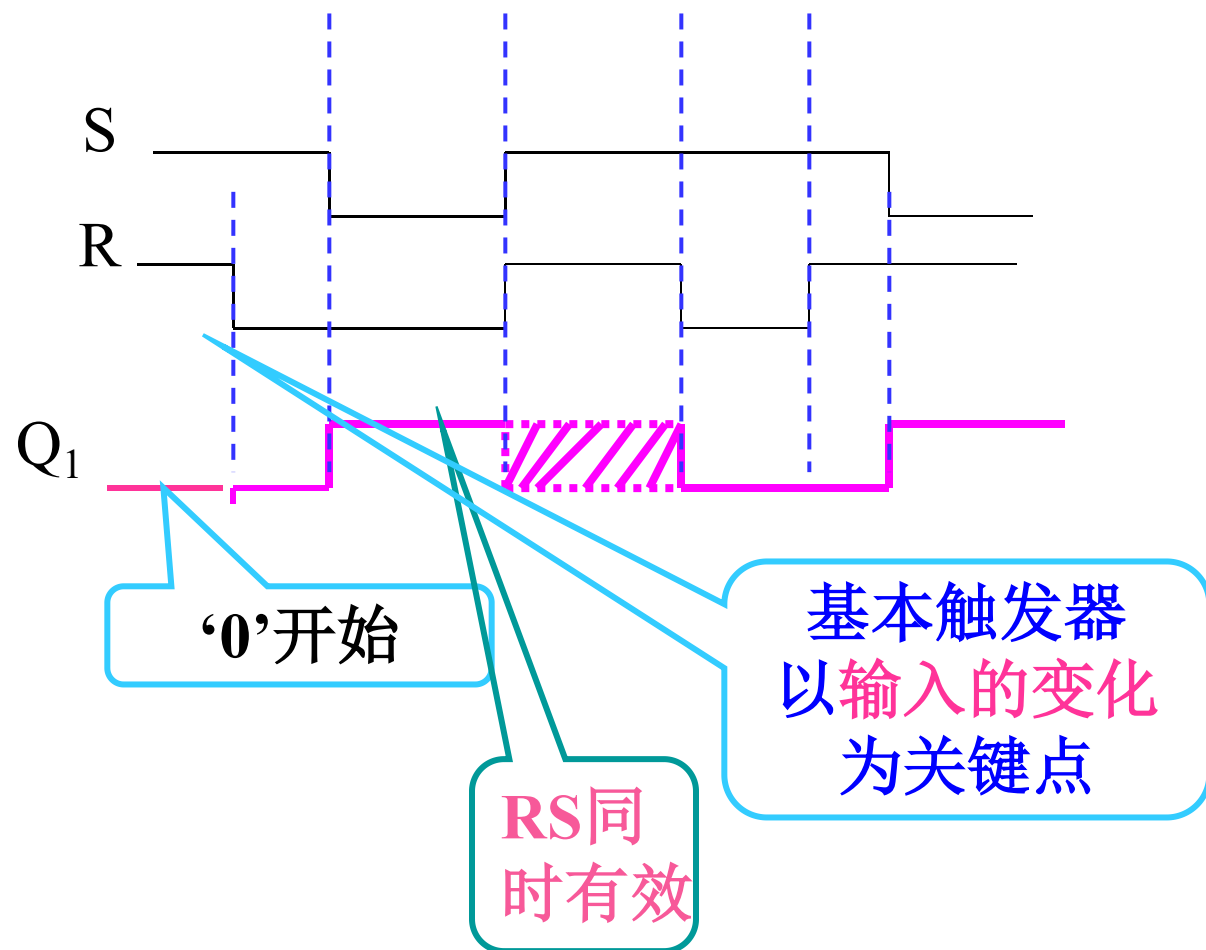
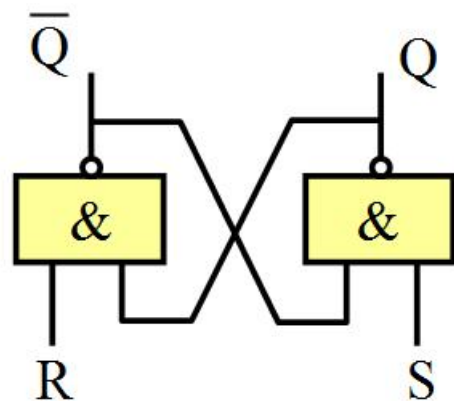
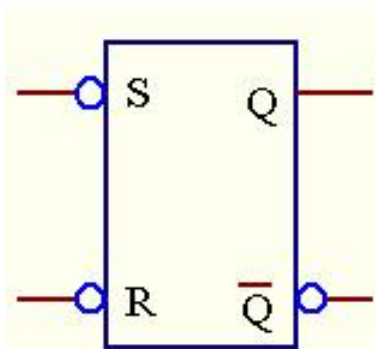


4) 工作时序图:

反映输入信号、触发器状态之间对应关系的图形。

初始状态为“0”

逻辑符号:



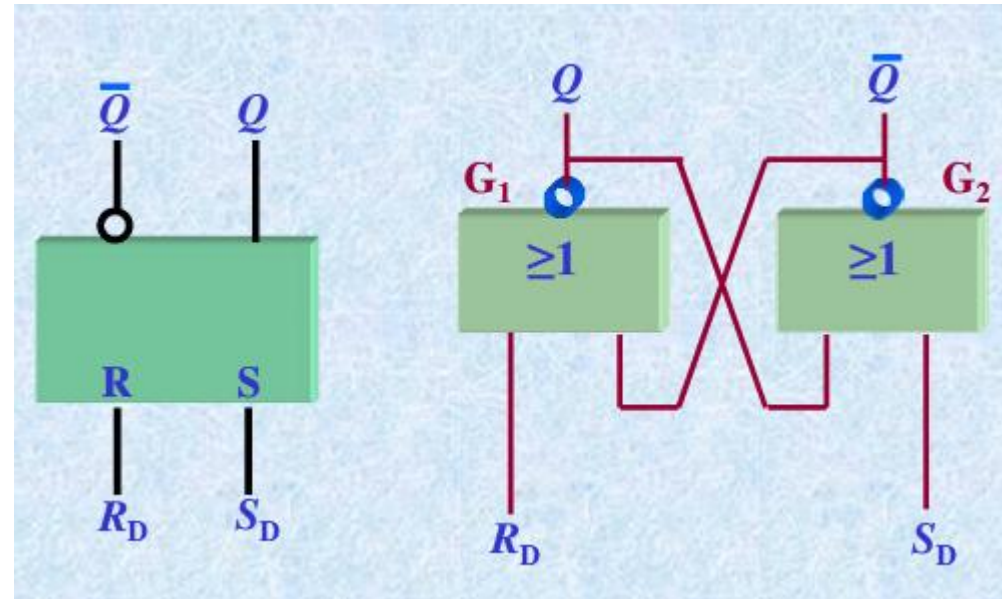
3. 存在问题:

- (1) R、S之间有约束关系;
- (2) 不能进行定时控制。

4. 高有效的RS触发器:

$$Q^{n+1} = S + \overline{R}Q^n$$

$$S \cdot R = 0 \quad (\text{约束条件})$$

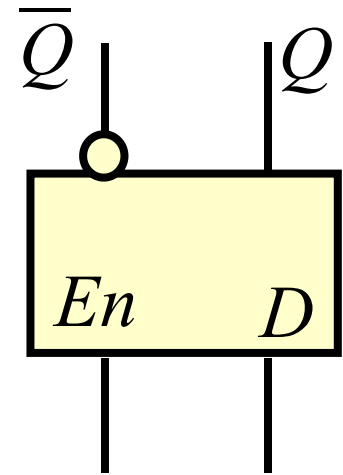


S	R	Q^n	Q^{n+1}	功 能
1	1	0	×	不 定
1	1	1	×	
1	0	0	1	置 “1”
1	0	1	1	
0	1	0	0	置 “0”
0	1	1	0	
0	0	0	0	保 持
0	0	1	1	

二、电平（同步）D 触发器（锁存器）

在门控信号 En （Gate）有效期间，接收输入信号，状态发生改变；否则，触发器状态维持不变。

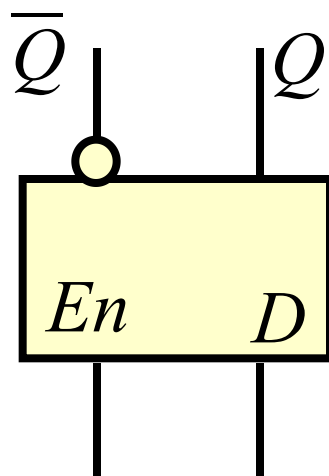
触发器在 En （Gate）有效电平时间内翻转，
翻转到何状态由输入信号决定。



1) 状态方程:

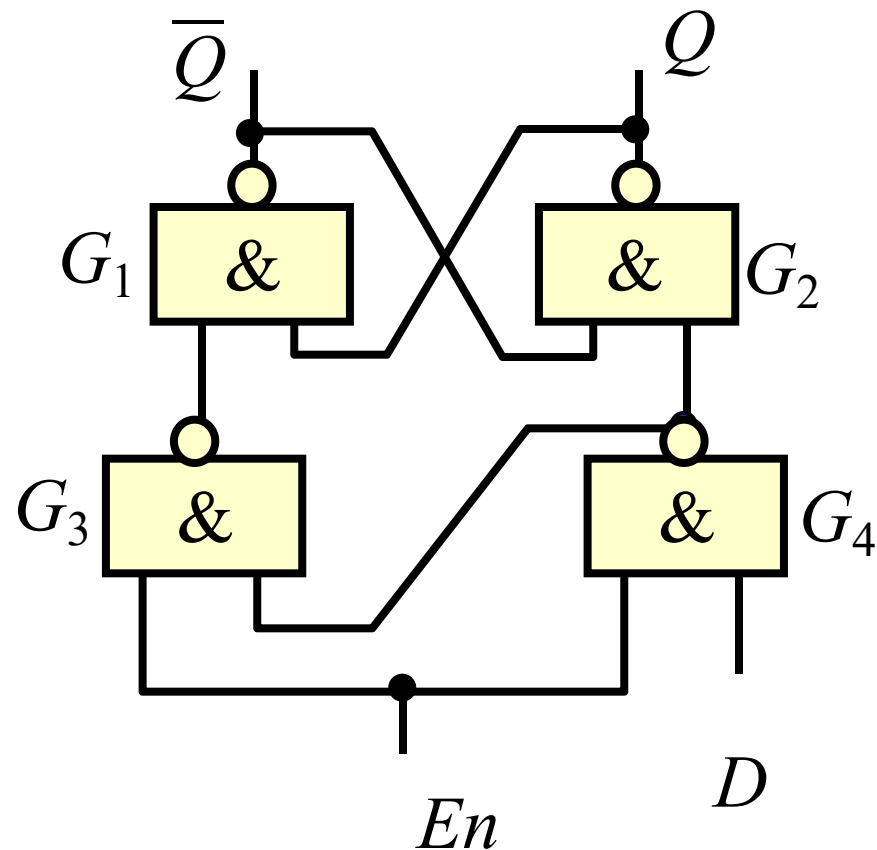
$En=0$ 时, 维持原状态。

$En=1$ 时, 次态方程:



$$Q^{n+1} = D$$

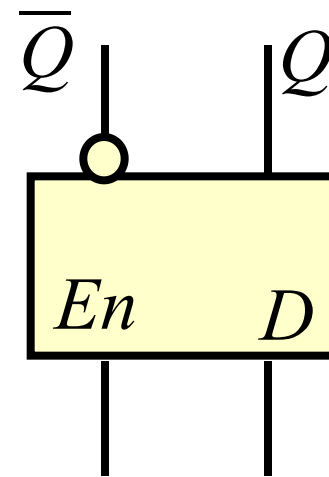
D触发器的次态与输入信号D一致



R和S端始终互补

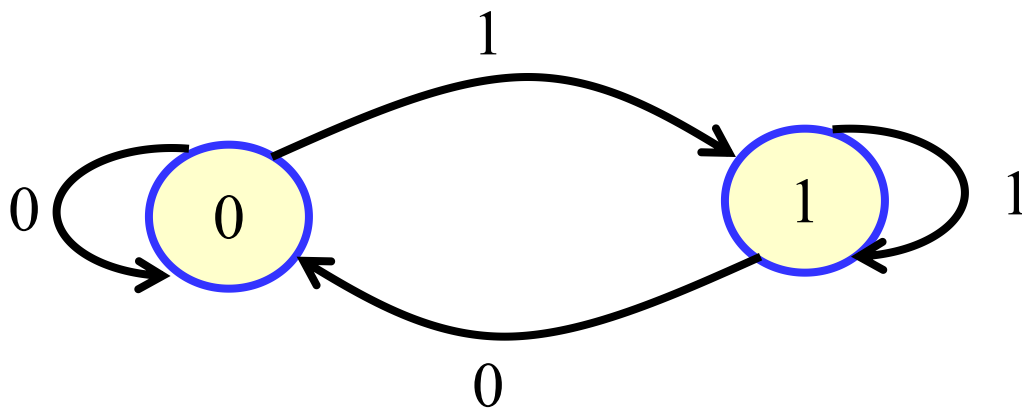
2) 状态转换真值表

D	$Q^{(n+1)}$
0	0
1	1

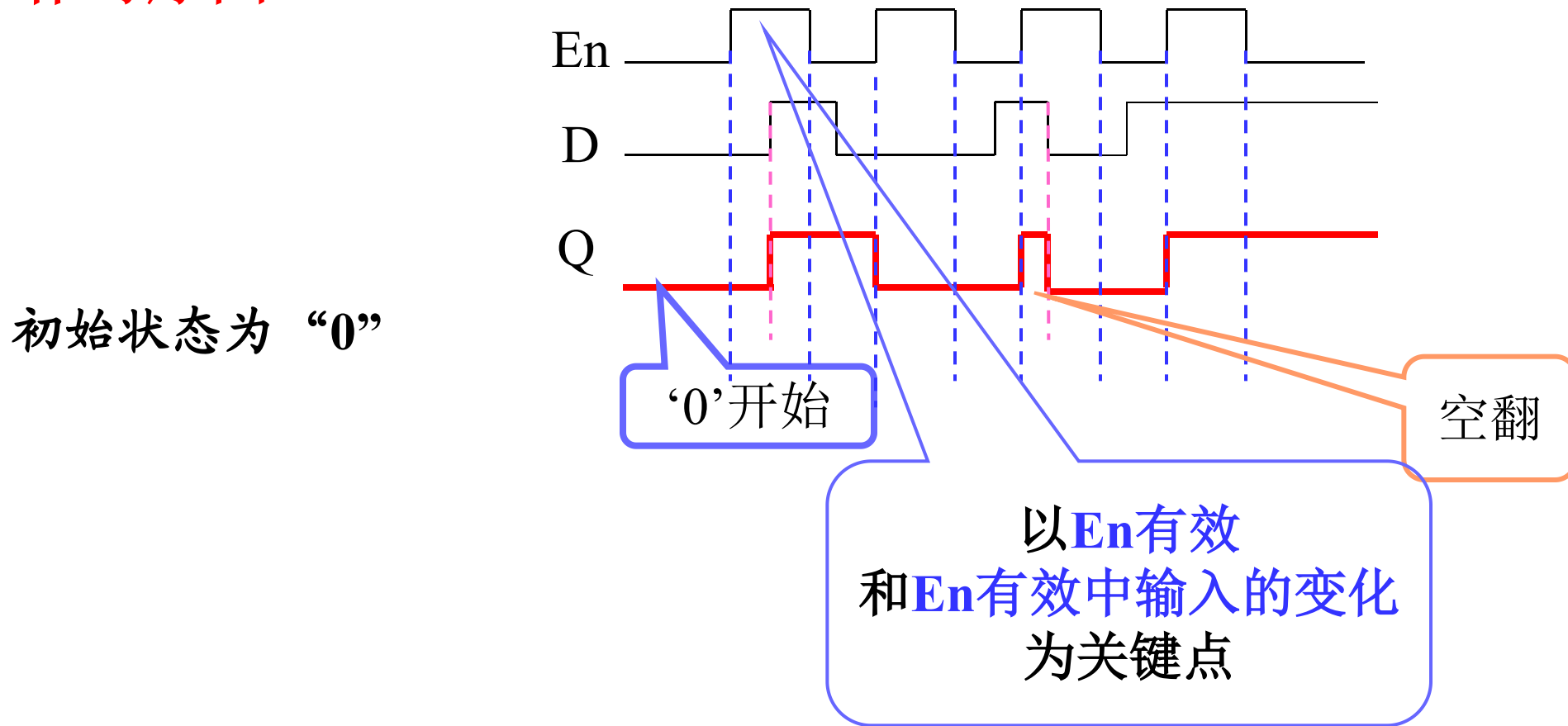


又称 **D 锁存器 (latch)** 或数据暂存器。

3) 状态图



4) 工作时序图:

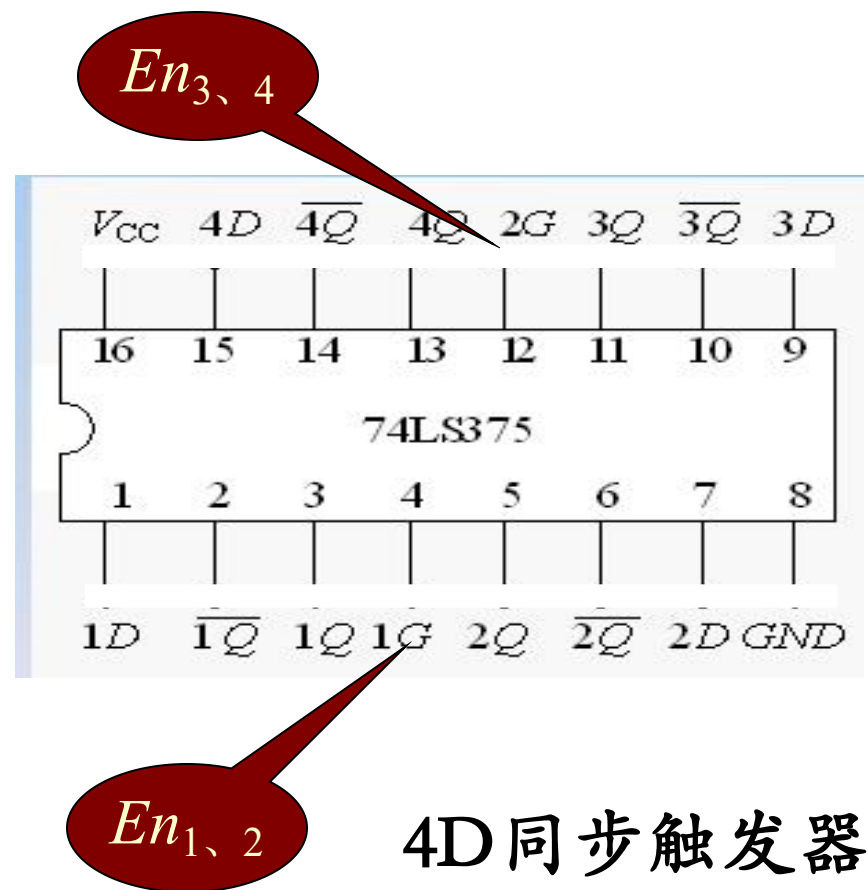


空翻： 在一个门控信号的作用下，触发器状态变化多于一次的现象。

5) 存在问题:

- (1)可能出现“空翻”现象;
- (2)逻辑功能比较简单。

6) 集成同步D触发器



三、边沿触发器（寄存器）

☆ “空翻”：是锁存器共有的问题

关键：电平使能

解决方案：改电平使能为边沿触发。

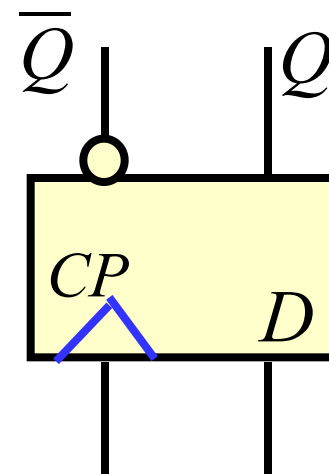
仅在时钟脉冲CP(clock pulse)的**有效边沿**才接受输入信号，改变状态。

1. 边沿触发 D 触发器

1) 逻辑功能

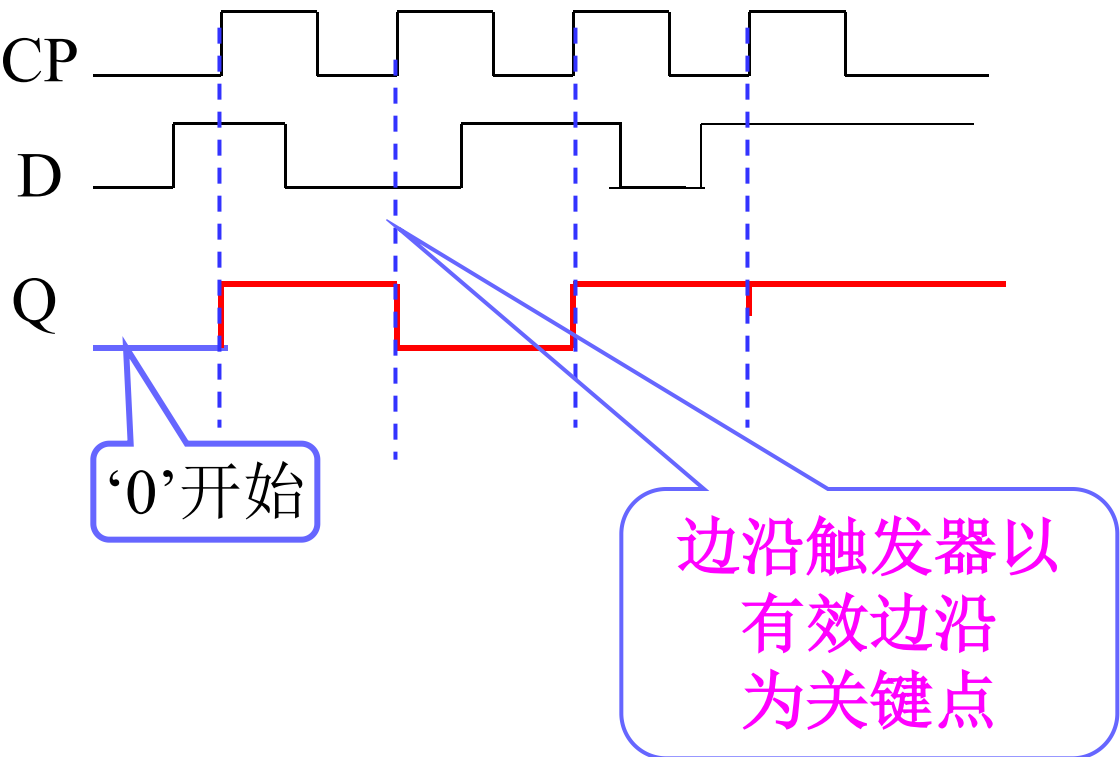
采用上升沿触发。

$$Q^{n+1} = D$$

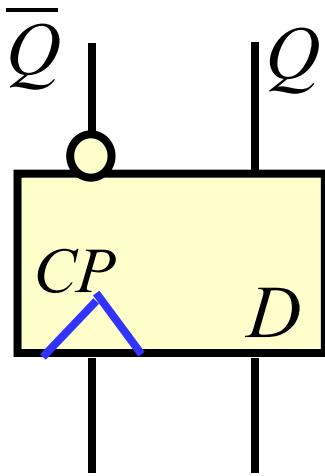


2) 时序图

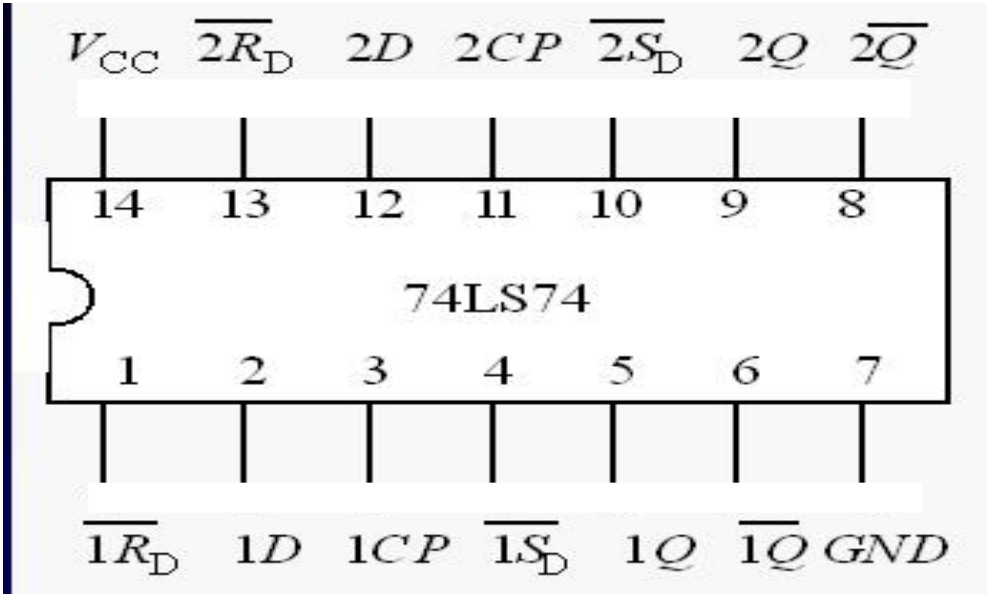
初始状态为 “0”



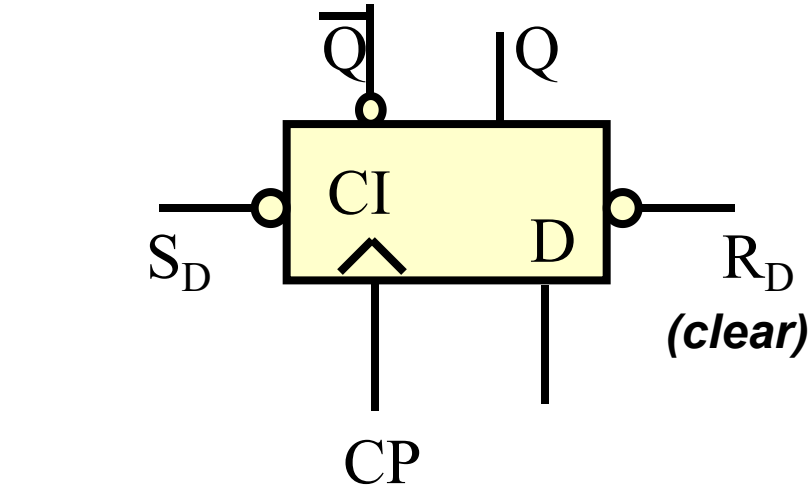
D 寄存器 (register)。



3) 集成边沿D触发器



双D触发器

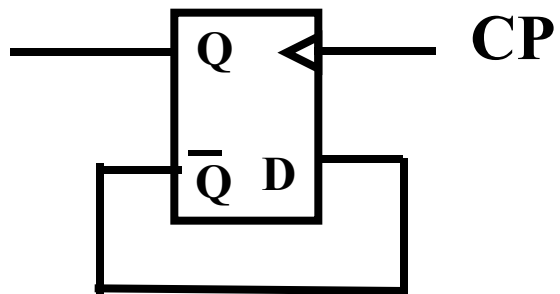


R_d	S_d	功能
1	1	工作
1	0	置位
0	1	清零
0	0	不定

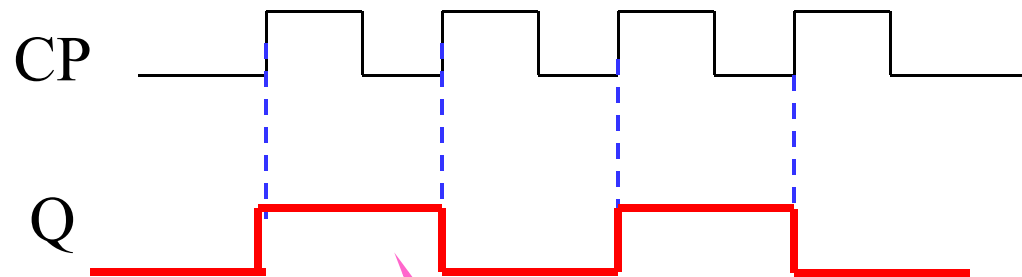
4) 存在问题:

逻辑功能比较简单。

初始状态为0



$$Q^{n+1} = \overline{Q^n}$$



二进制计数
(二分频)

2. 负边沿JK触发器

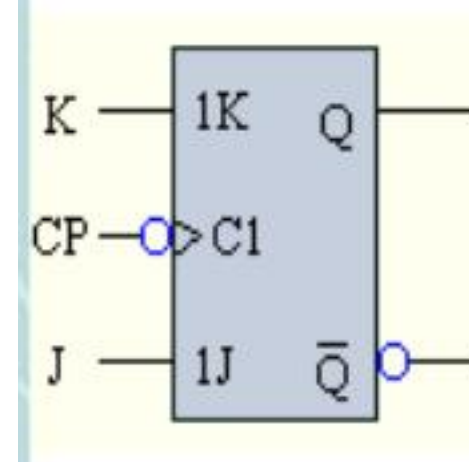
1) 状态方程:

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

J=K=0时，具有维持功能；

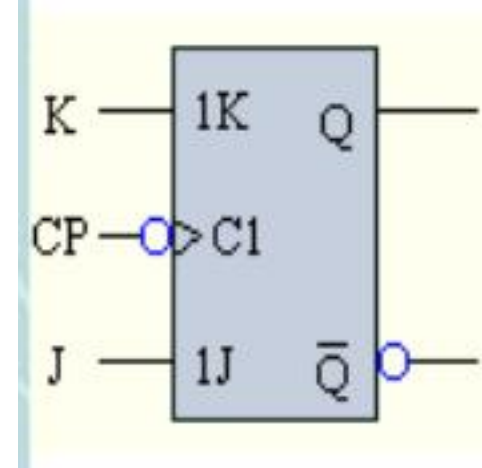
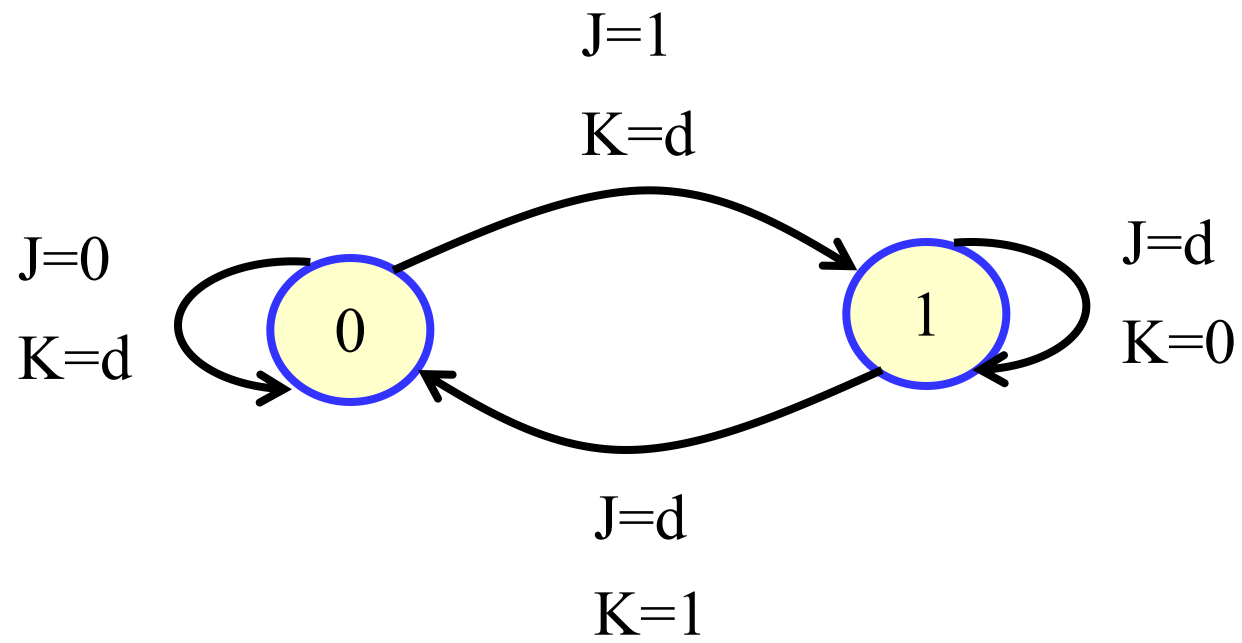
J=K=1时，具有状态翻转功能。

2) 状态表:

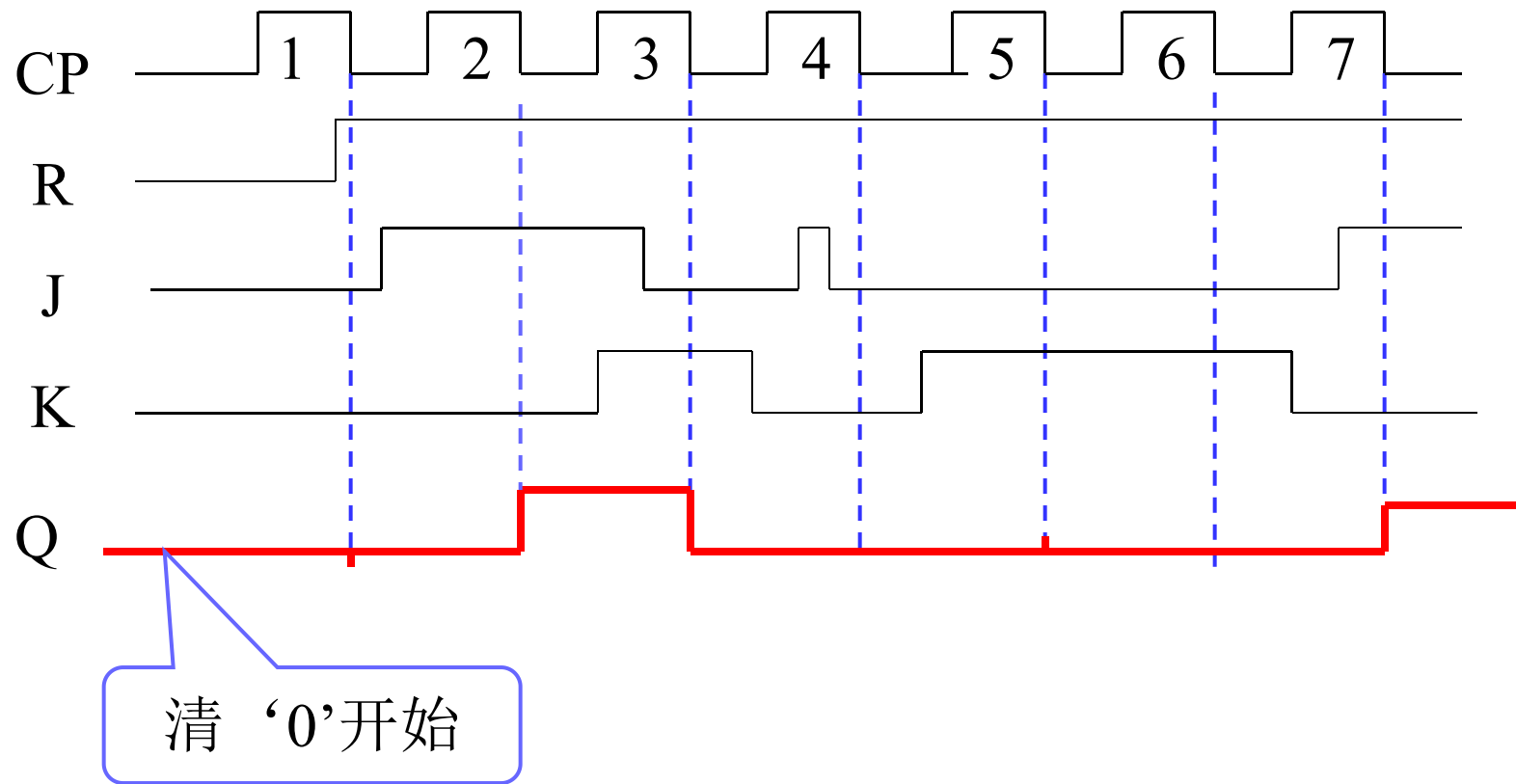
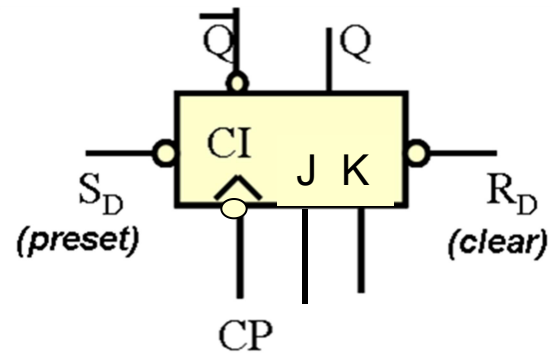


J	K	Q^n	Q^{n+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

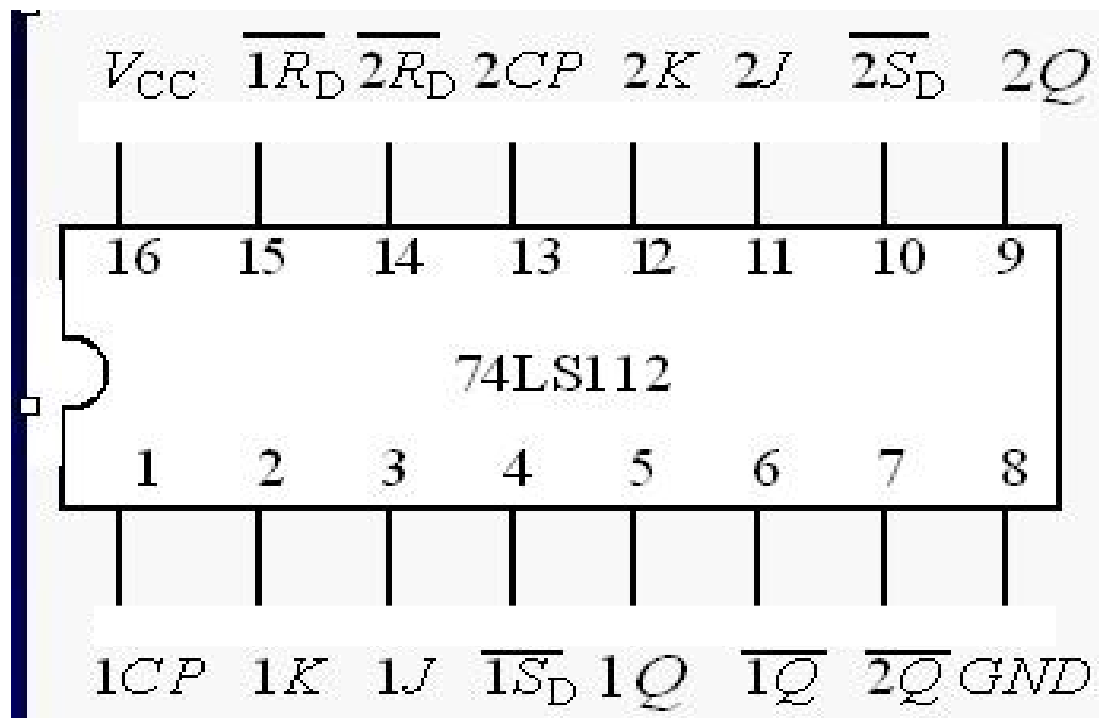
3) 状态图



4) 时序图



5) 集成边沿JK触发器

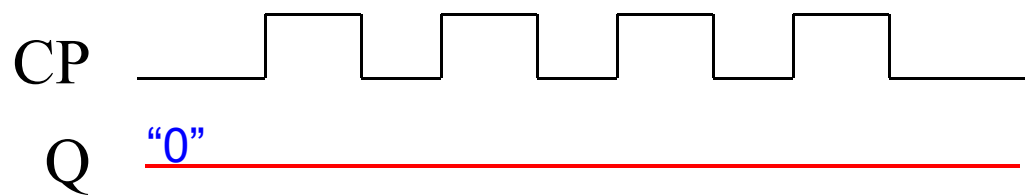
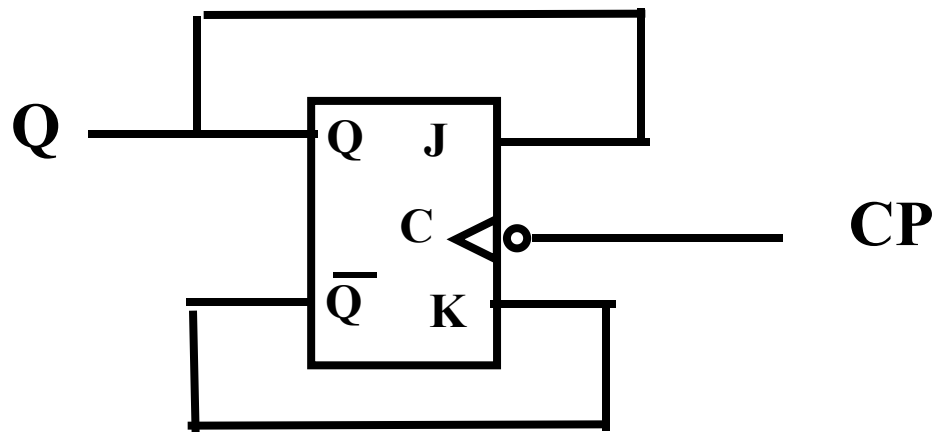


双J-K触发器

初始状态为0

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

$$= Q\overline{Q}^n + \overline{\overline{Q}^n}Q^n = Q^n$$



3. 上升沿 T 触发器

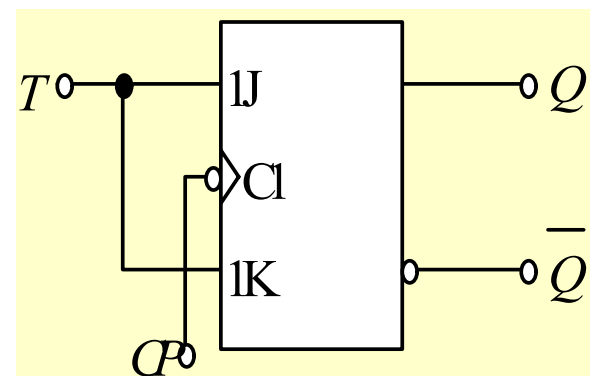
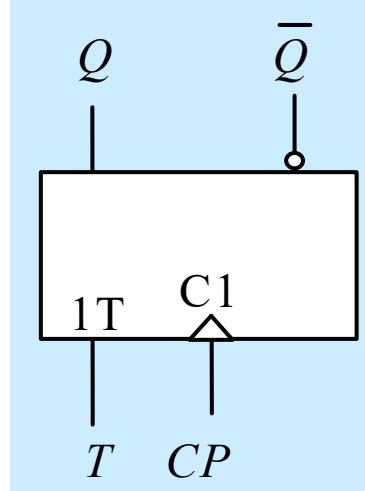
1) 逻辑功能:

$$Q^{n+1} = T\overline{Q}^n + \overline{T}Q^n = T \oplus Q^n$$

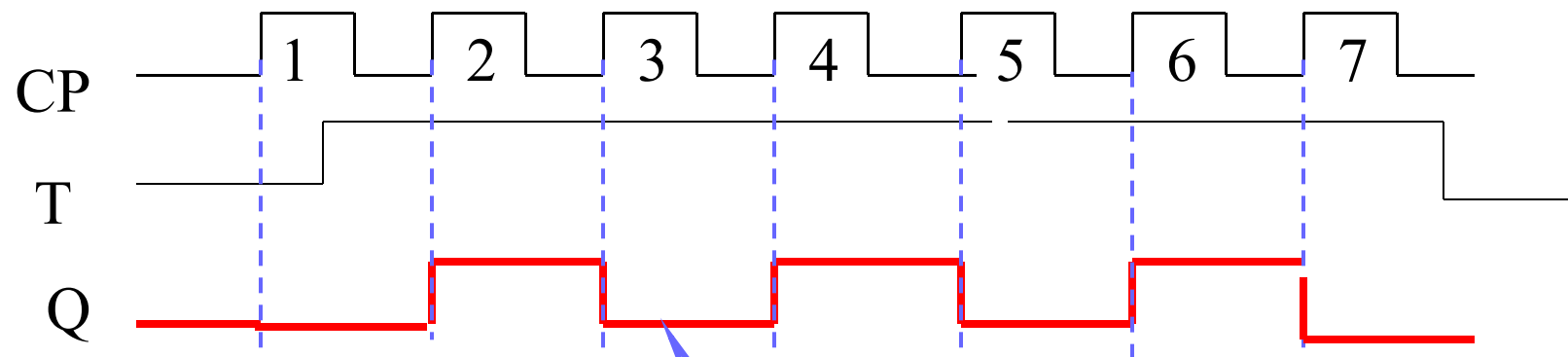
T=0时，触发器维持原状

T=1时，触发器在CP作用下翻转。

T	Q^n	Q^{n+1}
0	0	0
0	1	1
1	0	1
1	1	0

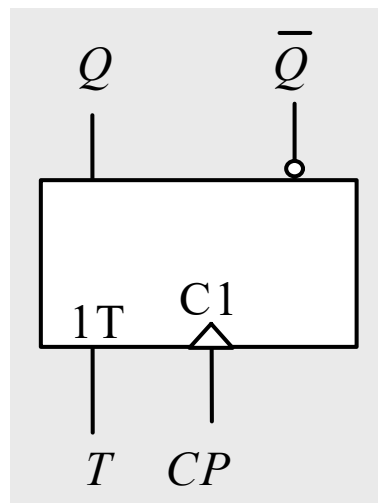


2) 时序图:



初始状态为0

二进制计数
(二分频)

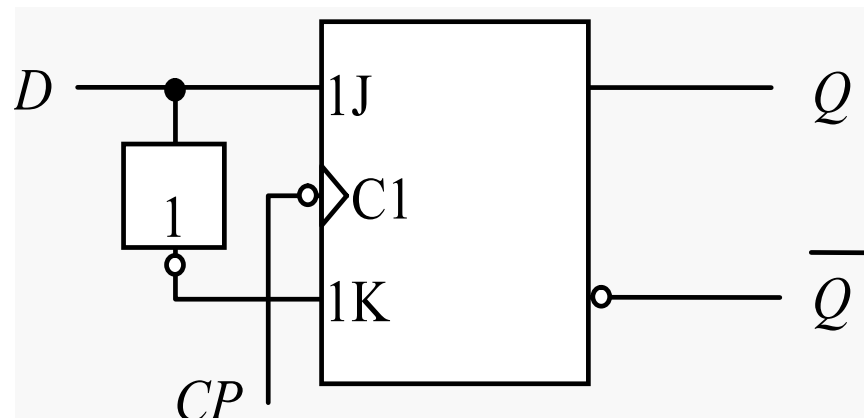


例

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

$$\begin{cases} J = D \\ K = \overline{D} \end{cases}$$

$$Q^{n+1} = D(\overline{Q}^n + Q^n) = D$$



JK \rightarrow D

例

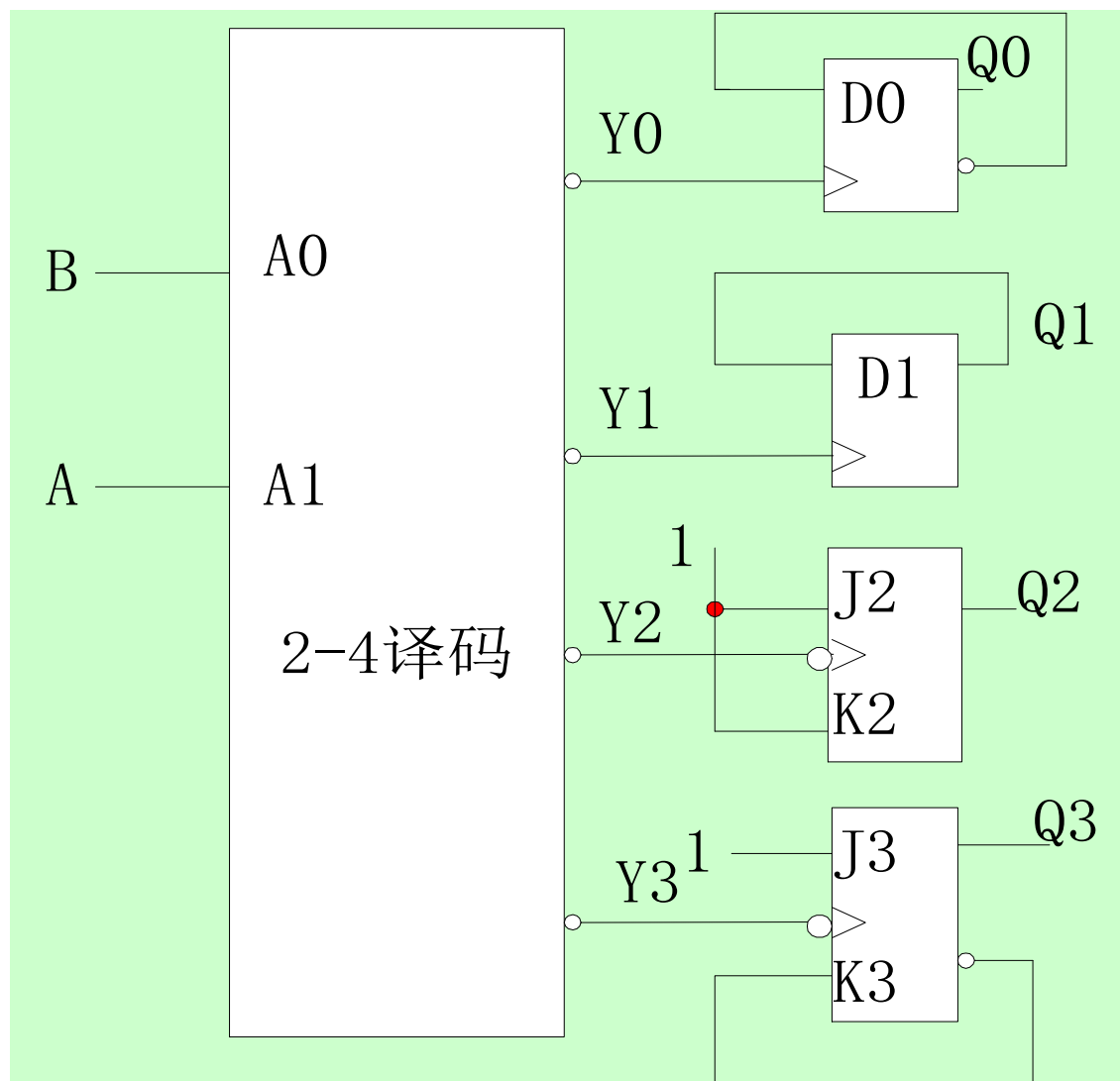
2/4 线译码器，触发器，已知 A,B的波形，画出 Y,Q的波形。（初态为0）

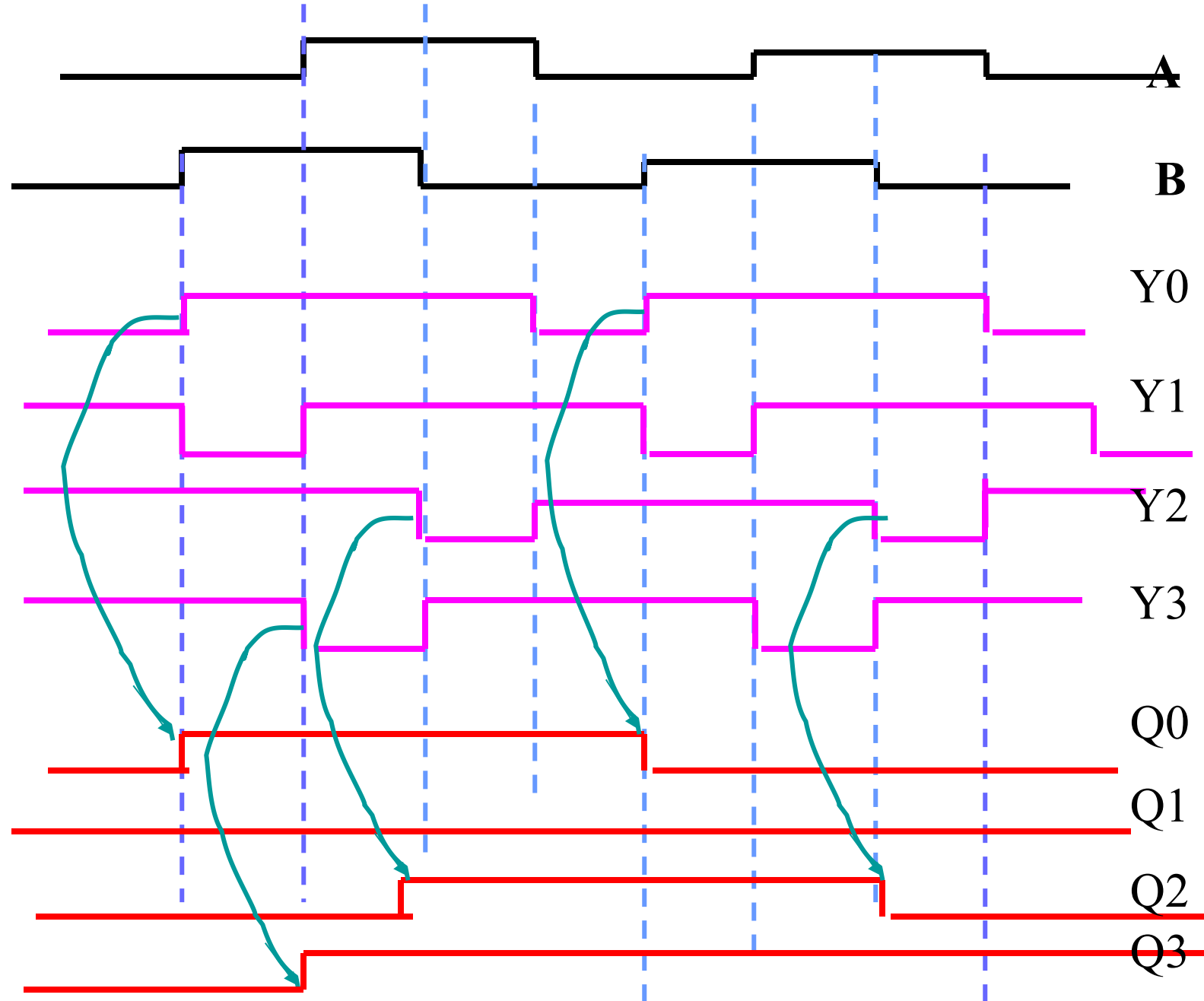
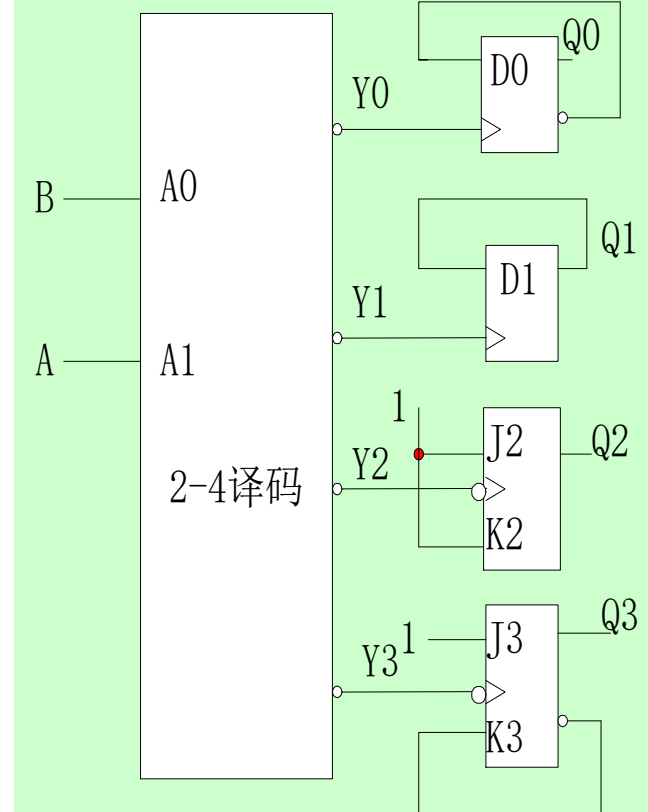
$$Q_0^{n+1} = \overline{Q_0^n}$$

$$Q_1^{n+1} = Q_1^n$$

$$Q_2^{n+1} = \overline{Q_2^n}$$

$$Q_3^{n+1} = 1$$





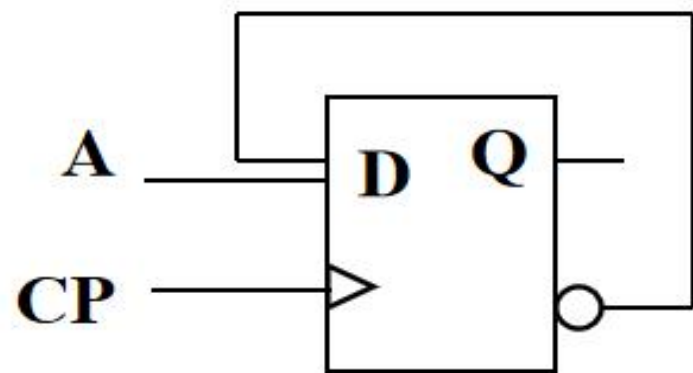
$$Q_0^{n+1} = \overline{Q_0^n}$$

$$Q_1^{n+1} = Q_1^n$$

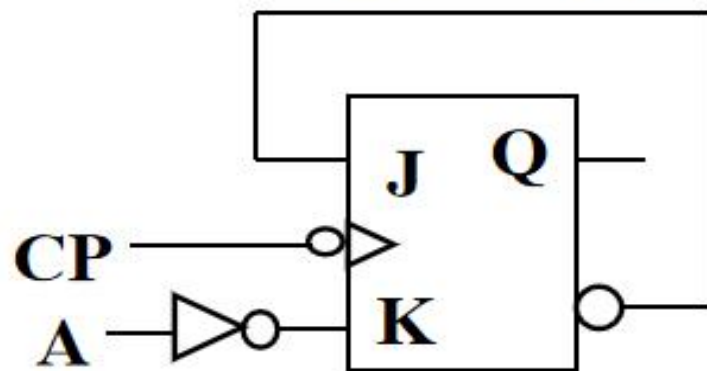
$$Q_2^{n+1} = \overline{Q_2^n}$$

$$Q_3^{n+1} = 1$$

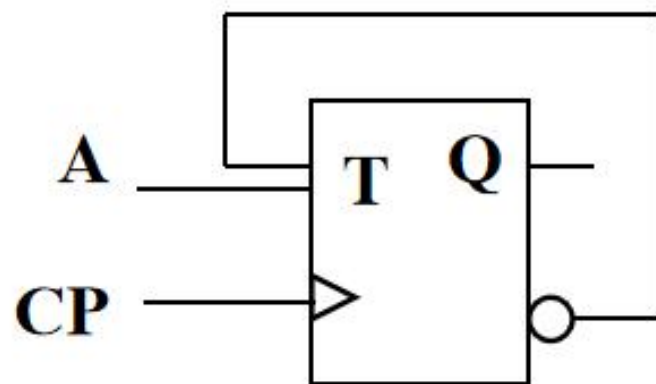
电路如图,其中完成 $Q^{n+1} = \bar{Q}^n + A$ 的电路是_____。



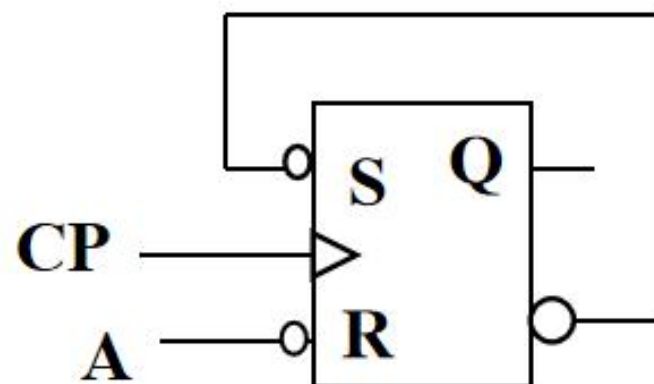
$$Q^{n+1} = A\bar{Q}^n$$



$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n = \bar{Q}^n + A\bar{Q}^n = \bar{Q}^n + A$$



$$Q^{n+1} = \bar{A} + Q^n$$

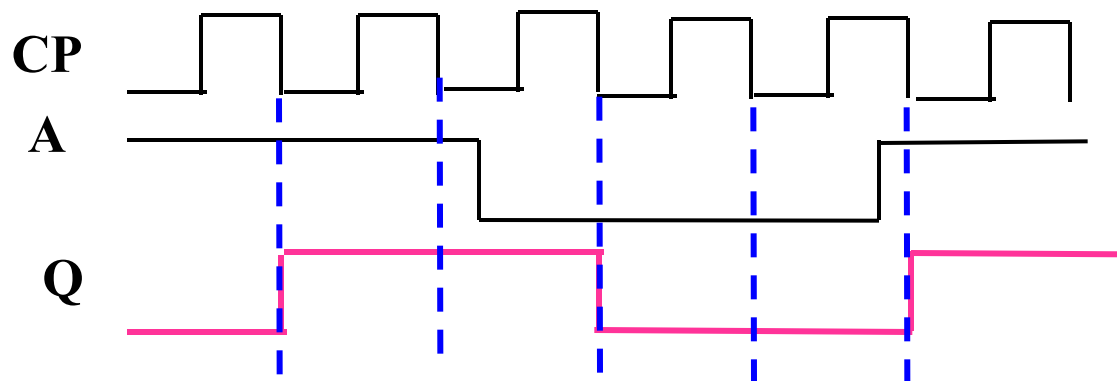
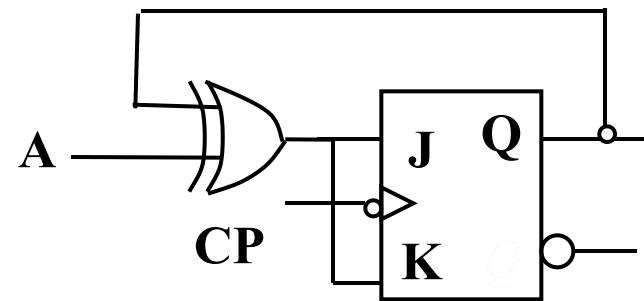


$$Q^{n+1} = \bar{S} + RQ^n = \bar{Q}^n + A\bar{Q}^n = \bar{Q}^n + A$$

电路如图，作出Q的波形。(初始Q=0)

$$J = K = A \oplus Q^n$$

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n = A \oplus Q^n \oplus Q^n = A$$



初始状态为“0”

