



2019 DCS Lab 7

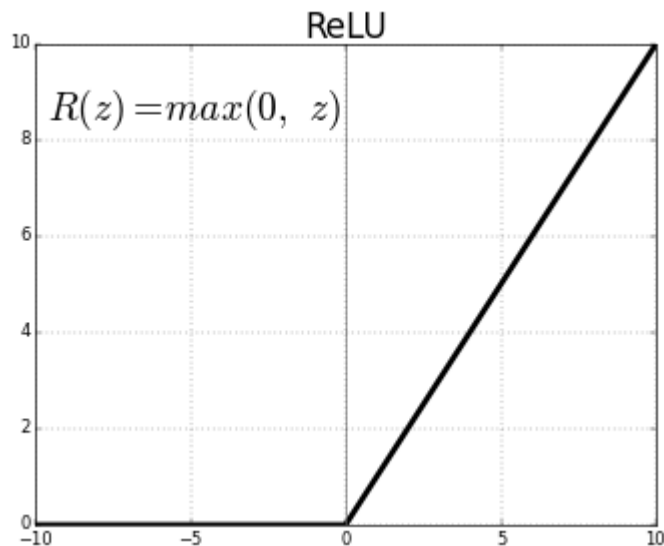
Function check

CNN Architecture & Lab target

- CNN是在AI, Deep Learning常見的架構
- CNN hidden layer常見連接方式：
- Convolution layer → Activation function(ReLU) → Pooling layer
- 正在進行的HW04是Convolution layer
- 本次Lab07要完成1-D image ReLu and pooling(function Debug)
- 練習Verdi。

ReLU Layer

- $Y = \begin{cases} 0 & (X \leq 0) \\ X & (X > 0) \end{cases}$
- 增加non-linearity特性



5	-4	4	-3	-2	1
---	----	---	----	----	---



5	0	4	0	0	1
---	---	---	---	---	---

Pooling Layer

- Max pooling (kernel = 4, stride = 4)
- 避免overfitting、減少參數量、增加可視域

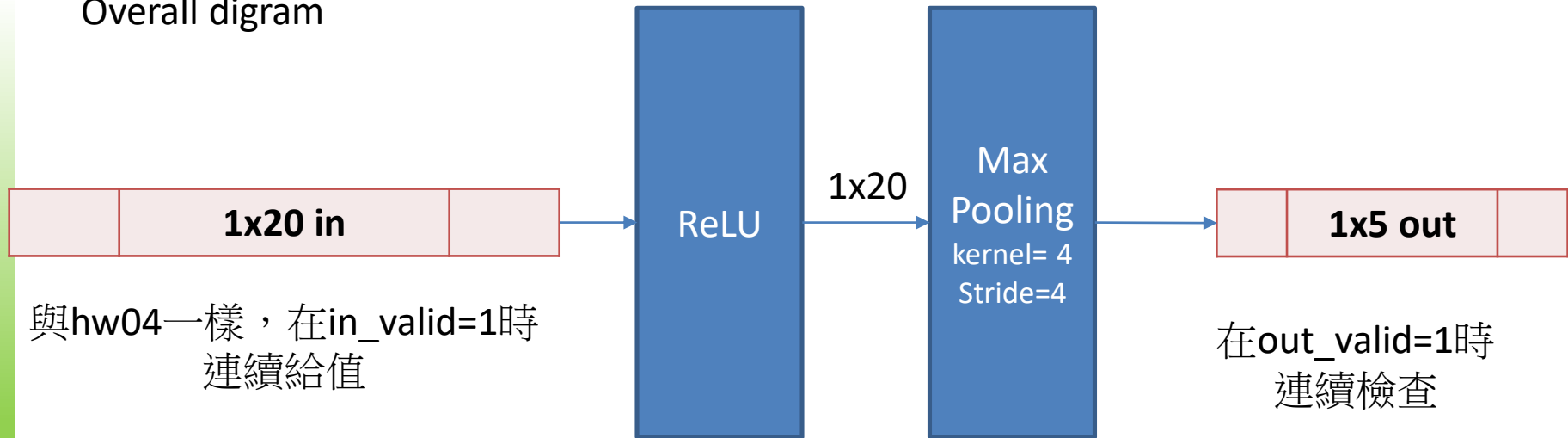
4	0	5	1	2	3	0	7
---	---	---	---	---	---	---	---



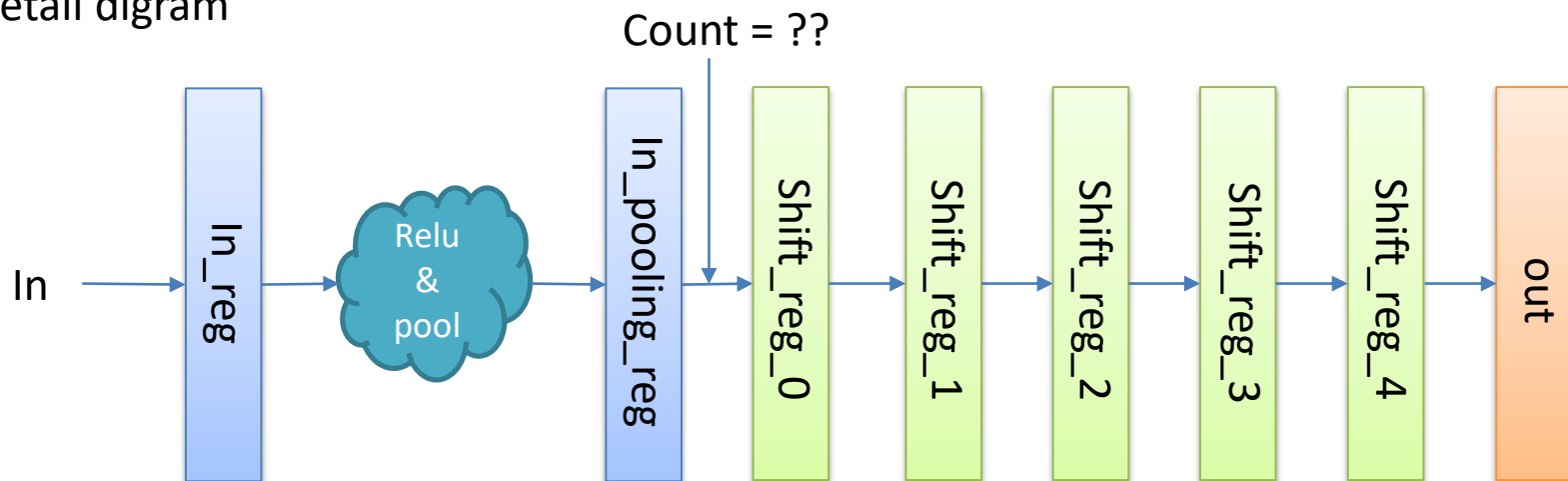
5	7
---	---

Lab07 block diagram

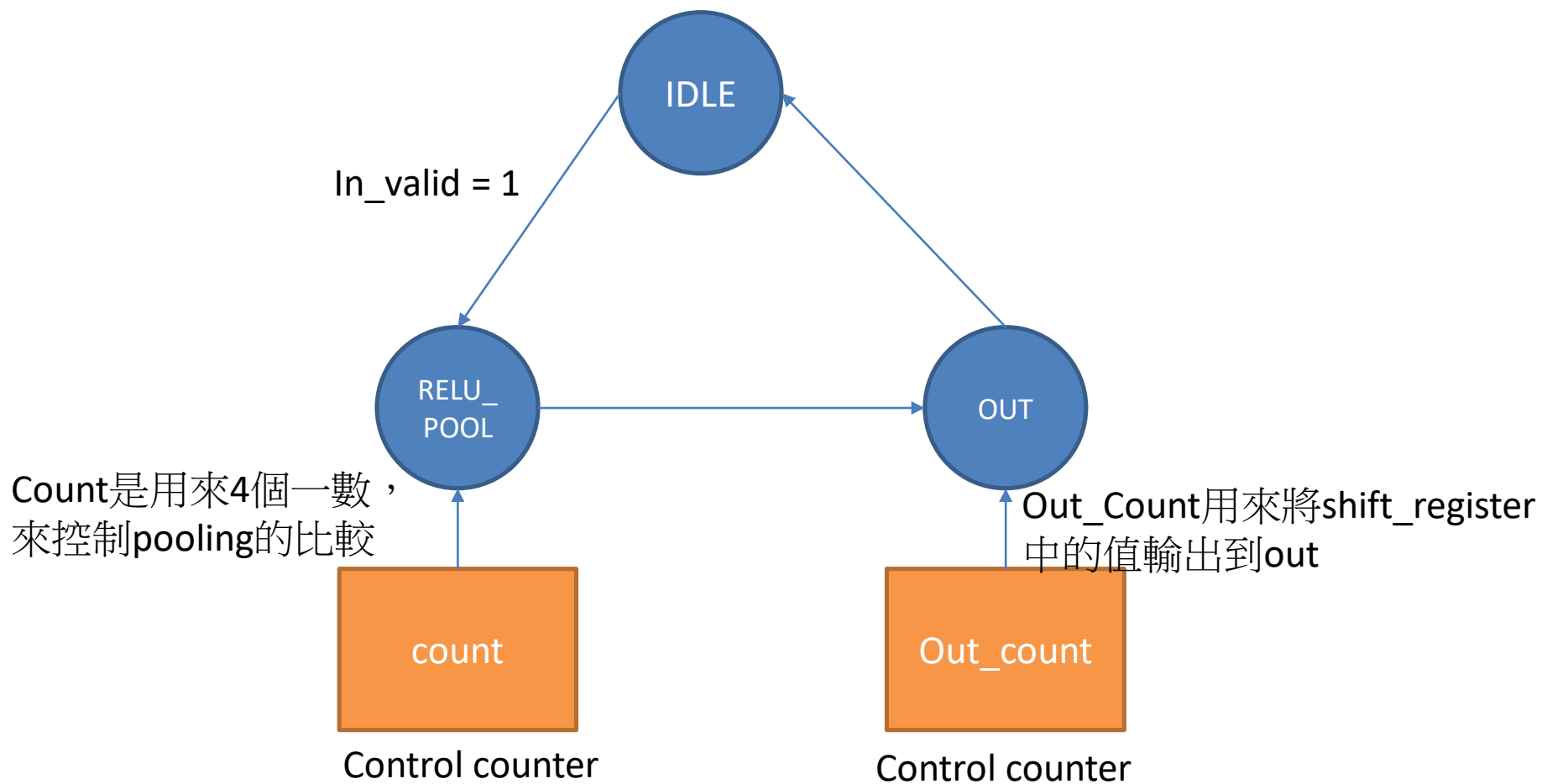
Overall digram



Detail digram



Lab07 FSM



Coin.sv

Input Signal	Bit Width	Definition
clk	1	Clock
rst_n	1	Asynchronous active-low reset
In	4	為連續資料，in_valid = 1時，in給予signed值，共20 cycle。(1x20)
in_valid	1	當此訊號拉起時給in資料，連續20cycle。

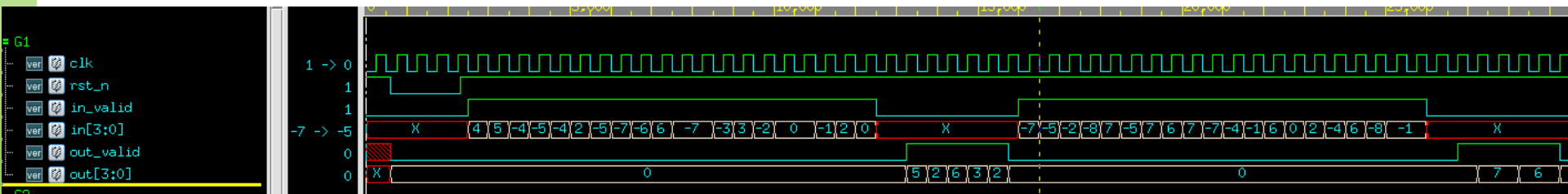
Output Signal	Bit Width	Definition
out_valid	1	當此訊號拉起時，testbench開始檢查。Out_valid必須在in_valid降下之後的100cycle之前拉起。Out_valid持續5 cycle
Out	4	依序輸出結果，共5 cycle。(1x5)

Spec

- 本次為debug作業，主要為時序、state或function錯誤，沒有syntax上錯誤。
- 可以任意修改design。
- 所有output必須非同步負準位reset。
- 01_RTL 需要PASS。
- 02_SYN不能有error跟latches。
- 02_SYN時間timing slack必須為MET。

Output & Waveform

- Waveform



Command

- `tar -xvf ~dcsta01/Lab07.tar`
- Upload
 - `cd 09_upload`
 - `./01_upload`
 - `./02_download demoX`