

DISEÑO DE SISTEMAS DIGITALES
PRIMER EXAMEN DEPARTAMENTAL

INSTRUCCIONES GENERALES: AL TERMINAR DE RESPONDER EL EXAMEN, CREE UN ARCHIVO PDF CON LAS EVIDENCIAS PARTICULARES DE CADA SECCIÓN. SUBA A CLASSROOM EL DOCUMENTO PDF, QUE DEBERÁ LLEVAR POR NOMBRE n.pdf, EN DONDE n ES SU NÚMERO DE LISTA.

Instrucciones: (20 pts) Lea cuidadosamente y seleccione la/las respuestas correctas
EVIDENCIA: 1 FOTOGRAFIA DE TODAS LAS RESPUESTAS POR PREGUNTA

1. Un circuito secuencial()
 - a. Calcula la salida en función de las salidas anteriores
 - b. Ocupa un reloj de forma obligatoria
 - c. Calcula la salida en función de las entradas
 - d. No requiere de una señal de reloj
 - e. Todas las anteriores
2. Un circuito secuencial asíncrono.....()
 - a. Calcula la salida únicamente durante un instante de tiempo
 - b. Calcula la salida durante un periodo de tiempo
 - c. Calcula la salida en función del orden de llegada de las entradas
 - d. Todas las anteriores
3. Diferencia entre un latch y un flip-flop()
 - a. El flip-flop es un circuito secuencial síncrono y el latch es un circuito secuencial asíncrono
 - b. El flip-flop es un circuito secuencial asíncrono y el latch es un circuito secuencial síncrono
 - c. Ninguna de las anteriores
4. Suponga un registro de corrimiento a la derecha de 8 bits,()
con el valor 01100101 y ES = 0, ¿Cuál será el valor de la salida después de 5 ciclos de reloj?
 - a. 001011000
 - b. 00000011
 - c. 10100000
 - d. 00101110
5. ¿Cuál es la sentencia para preguntar por el flanco de positivo en VHDL?.....()
 - a. if (clk = '1') then
 - b. if (rising_edge(clk)) then
 - c. if (falling_edge(clk)) then
 - d. if (clk'event and clk = '1') then
 - e. if (clk'event) then
 - f. Todas las anteriores
6. Suponga un registro de corrimiento a la izquierda de 7 bits,()
con el valor 0001100 y ES = 1, ¿Cuál será el valor de la salida después de 8 ciclos de reloj?
 - a. 1111011
 - b. 0011100
 - c. 1111001
 - d. 1111111
7. Formas de configuración de una macrocelda (OLMC) de la PAL22V10.....()
 - a. Secuencial síncrona
 - b. Secuencial asíncrona
 - c. Combinatoria
 - d. Ninguna
 - e. Todas
8. Señales de control asíncronas en un flip-flop.....()
 - a. Clk, clr, preset
 - b. Clr, preset
 - c. Clk, preset
 - d. Clk, clr
9. Flip-flop que se encuentra en la OLMC de la PAL22V10.....()
 - a. Tipo JK
 - b. Tipo SR
 - c. Tipo D
 - d. Tipo T
 - e. Ninguno, el flip-flop se implementa con las ecuaciones

10. Los circuitos digitales, por su forma de operación, se dividen en:()
- Circuitos con reloj y sin reloj
 - Circuitos combinatorios y secuenciales
 - No tienen división por su operación
 - CMOS y TTL

Instrucciones: (80 pts) Lea cuidadosamente y realice lo que se le pide correctamente

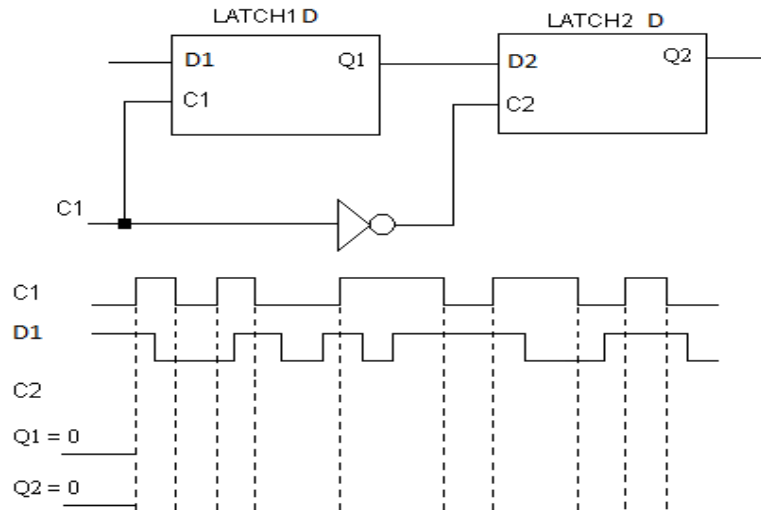
1. (20 pts) Convierta un flip-flop tipo T en un flip-flop SR

EVIDENCIA: FOTOGRAFIA DEL PROCEDIMIENTO COMPLETO

2. (20 pts) Observe la conexión de los siguientes LATCH y obtenga las formas de onda de las señales Q1 y Q2. **Grficar la respuesta en el mismo dibujo.**

EVIDENCIA: FOTOGRAFIA DEL DIBUJO DE LA FORMA DE ONDA

- (5 pts) C2
- (10 pts) Q1
- (5 pts) Q2



3. (40 pts) Se requiere de un registro de 3 bits que realice únicamente las operaciones de carga y corrimiento a la derecha. Para diferenciar entre ellas se tiene una señal de selección como se muestra en la tabla.

EVIDENCIA: FOTOGRAFÍA DEL PROCEDIMIENTO DE CADA INCISO DEL PROBLEMA

OPER	OPERACION
0	Carga
1	Corrimiento a la derecha

- (10 pts) Coloque el diagrama del circuito del diseño del registro de 3 bits con estas operaciones. (FF's, multiplexores e interconexiones)
- (10 pts) El registro al ser de 3 bits puede contener los valores: 000, 001, ..., 111. Describa en VHDL el bloque Convertidor de Código.
- (20 pts) Describa en VHDL el circuito considerando el siguiente diagrama a bloques

