



厦门大学《数字逻辑》课程试卷

信息科学与技术学院 计算机科学系 2012 年级____专业

主考教师：程明、刘向荣 试卷类型：A 卷

学号：_____ 姓名：_____

一、填空（将答案写在答题纸上）（15 分）

- (1) 二进制数 110111 的 8421 BCD 码是 ()₈₄₂₁。
- (2) 某 EPROM 的地址线为 13 根，数据线为 8 根，其容量为 () Kbit。
- (3) () 门可以实现“线与”逻辑；() 门可以用来实现总线结构；TTL 型门电路的输入端悬空相当于输入 ()。
- (4) 双积分型 ADC、并行比较型 ADC、逐次逼近型 ADC 的转换速度由快到慢依次是 ()。
- (5) 请写出三种消除组合电路险象的方法：()。

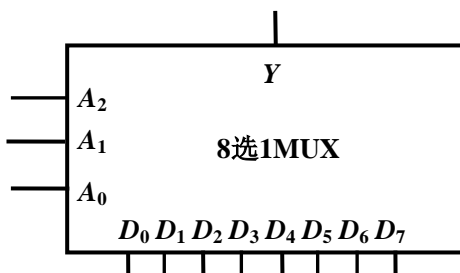
二、逻辑代数（10 分）

已知逻辑函数 $Y = BC + ABCE + B(\overline{A}\overline{D} + AD) + B(\overline{AD} + \overline{AD})$ ，求 Y 的最简与-或型表达式和最简或-与型表达式。

三、组合电路设计（15 分）

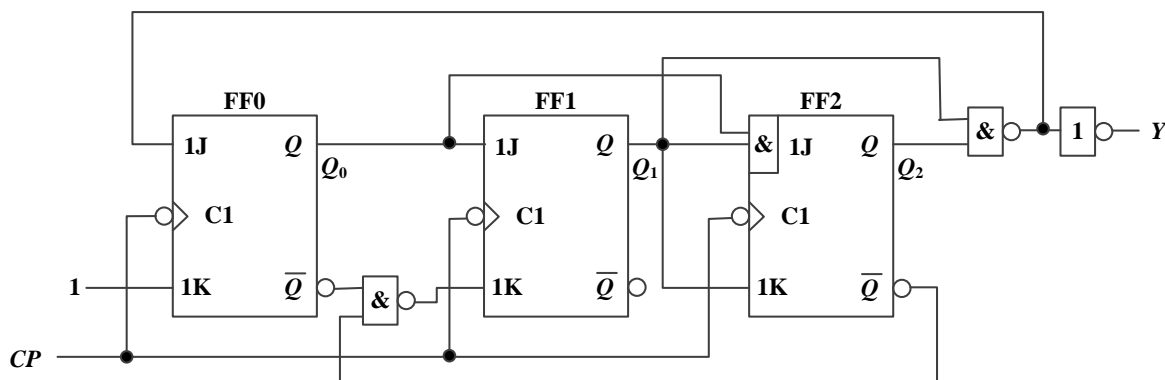
设计一个多功能组合逻辑电路， M_1 、 M_0 为功能选择输入信号， A 、 B 为逻辑变量， F 为电路的输出。当 M_1 、 M_0 取不同值时，电路具有下表所示的逻辑功能。用 8 选 1 多路选择器和门电路实现该电路，画出电路图。

M_1	M_0	F
0	0	A
0	1	$A \oplus B$
1	0	AB
1	1	$A+B$



四、同步时序电路分析（20 分）

分析下图所示的同步时序电路，写出电路的输出、激励和次态表达式，画出状态表和状态图，说明电路功能，指出电路能否自启动。



五、同步时序电路设计 (25 分)

用 D 触发器和门电路设计一个 2421 码输出、带有进位输出端的模 10 计数器，其态序表如下表所示。求出输出表达式和激励表达式，不用画时序图和电路图。

状态	对应的十进制数
0000	0
0001	1
0010	2
0011	3
0100	4
1011	5
1100	6
1101	7
1110	8
1111	9

六、集成计数器应用（15 分）

利用四位二进制加法计数器 74161 和门电路设计一个模 10 计数器，有效状态为：0、1、2、3、4、5、9、10、11、12，画出电路图。74161 的功能表如下， $DCBA$ 是预置输入端， P 和 T 是使能端， \overline{LD} 是同步预置端， $\overline{C_r}$ 是异步清零端，输出端中 Q_D 为最高位， Q_A 为最低位。

输 入									输 出			
CP	$\overline{C_r}$	\overline{LD}	P	T	D	C	B	A	Q_D	Q_C	Q_B	Q_A
\times	0	\times	\times	\times	\times	\times	\times	\times	0	0	0	0
\uparrow	1	0	\times	\times	D	C	B	A	D	C	B	A
\times	1	1	0	\times	\times	\times	\times	\times	保 持			
\times	1	1	\times	0	\times	\times	\times	\times	保 持			
\uparrow	1	1	1	1	\times	\times	\times	\times	计 数			