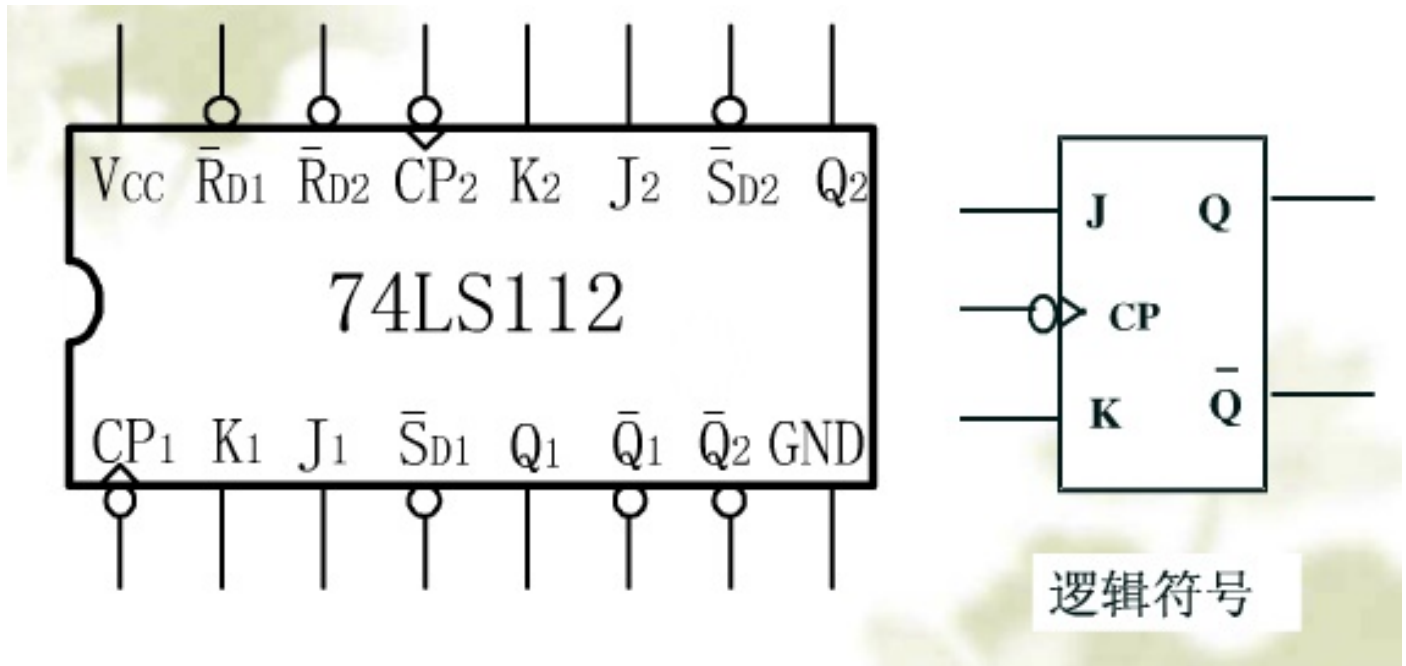


J-K触发器和D触发器的逻辑功能和触发方式

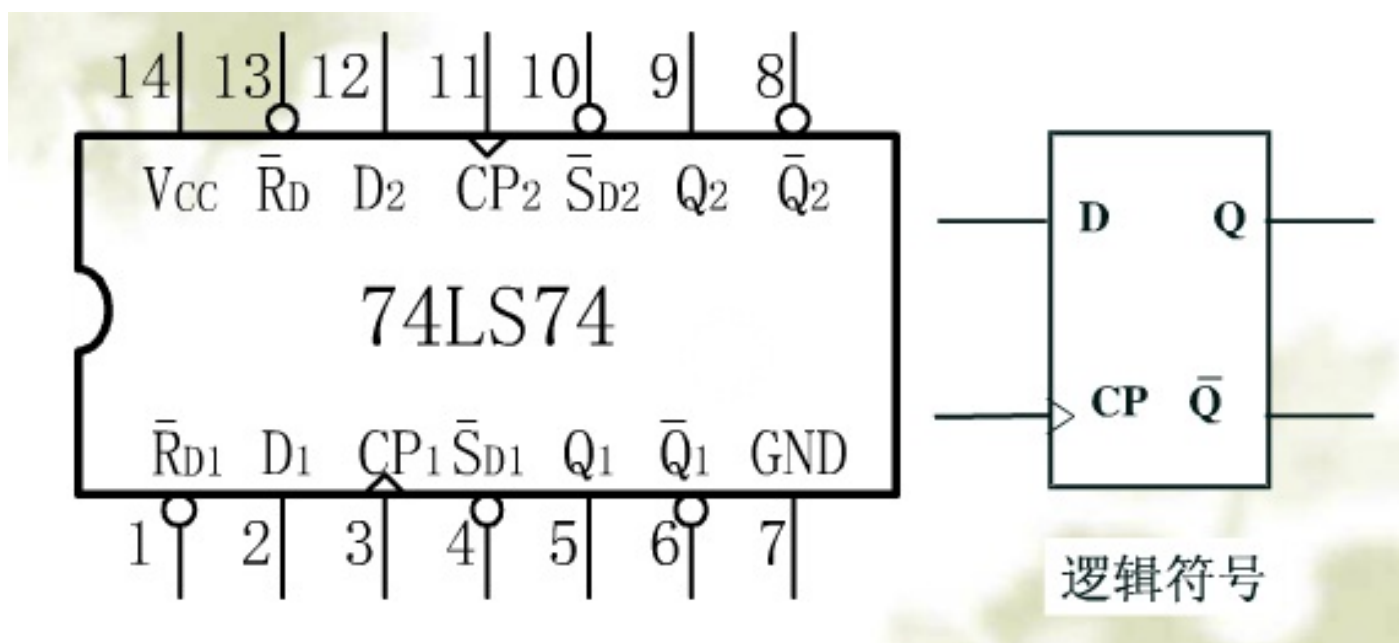
J-K触发器的逻辑功能：

J-K触发器再有时钟脉冲作用时（ $CP=1$ ）当 $J=0$ $K=0$ 时状态保持不变当 $J=0$ $K=1$ 时次态为0态当 $J=1$ $K=0$ 时次态为1态当 $J=1$ $K=1$ 时次态与现态相反 D触发器（由与非门构成）：当 $D=1$ 时， $Q=0$ ；当 $D=0$ 时， $Q=1$ ；



D触发器的逻辑功能：

当 $SD=1$ 且 $RD=0$ 时(SD 的非为0， RD 的非为1，即在两个控制端口分别从外部输入的电平值，原因是低电平有效),不论输入端 D 为何种状态，都会使 $Q=0$ ， $Q\text{非}=1$ ，即触发器置0；当 $SD=0$ 且 $RD=1$ (SD 的非为1， RD 的非为0)时， $Q=1$ ， $Q\text{非}=0$ ，触发器置1, SD 和 RD 通常又称为直接置1和置0端。我们设它们均已加入了高电平，不影响电路的工作。



（本文内容由百度知道网友南霸天mxw贡献）

本文作者：[百度知道知数码](#)