

## Övningsuppgifter 2025-05-16

1. Du ska konstruera en krets i CircuitVerse, där en timer kan togglas via en tryckknapp. När timern är aktiverad räknar den klockpulser. Efter tio klockpulser ska en lysdiod togglas.
  - Insignal *clock* ska utgöras av en systemklocka med godtycklig frekvens (dock 50 MHz på FPGA-kortet).
  - Insignal *reset\_n* ska utgöras av en inverterande reset-signal, när *reset\_n* = 0 ska systemåterställning ske.
  - Insignal *button\_n* ska utgöras av en inverterande tryckknapp, som vid nedtryckning (låg signal) toglar en timer.
  - Utsignal *led* ska utgöras av en lysdiod, som togglas via en timer.

När timern är aktiverad räknar den klockpulser. Var tionde klockpuls ska en lysdiod döpt *led* togglas. Kretsen ska vara synkron med en inverterande asynkron reset-signal *reset\_n*. Vid reset ska timern nollställas och lysdioden ska släckas.

Kretsen ska implementeras synkront med en asynkron reset; samtliga signaler i kretsen uppdateras vid stigande flank på klockan *clock* eller när reset-signalen *reset\_n* är låg. När *reset\_n* är låg ska systemåterställning ske, vilket innebär att samtliga signaler ska sättas i startläget (timern ska nollställas och lysdioden ska släckas).

Kretsen ska också göras mer robust via förebyggande av metastabilitet. För att åstadkomma detta ska den så kallade double-flop metoden. Därmed ska varje insignal (förutom systemklockan) synkroniseras via två vippor var.

Dagens uppgift ska genomföras i CircuitVerse med en klockperiod på 1000 ms.

- a) Lägg till metastabilitetsskydd för insignaler *reset\_n* samt *button\_n* via double-flop metoden.
- b) Detektera fallande flank på *button\_n* (dvs. knapptryckning).
- c) Lägg till en signal (via en vippa) döpt *timer\_enabled*, som togglas vid fallande flank på *button\_n*.
- d) Lägg till en 4-bitars timer/räknare, som räknar klockpulser från 0 – 10. Lägg till fyra räknarkretsar och sammankoppla dem via *C<sub>in</sub>* samt *C<sub>out</sub>*. Summan ska nå upp till 10 (1010<sub>2</sub> på binär form), därefter ska en utsignal döpt *timer\_elapsed* ettställas, samtidigt som timern ska nollställas.

**Tips:** Spara summan vi har räknat upp till via en D-vippa per räknare. Jämför summan ut ur respektive räknare med motsvarande bit 1010<sub>2</sub> via XNOR-grindar (som ger hög utsignal ifall insignalerna är samma). När utsignalen ur respektive XNOR-grind är hög har timern räknat upp till 10 och *timer\_elapsed* ska då ettställas.

- e) Se till att lysdioden togglas varje gång *timer\_elapsed* är hög. Om *timer\_elapsed* är låg ska lysdioden släckas vid nästa klockpuls.