

Övningsuppgifter 2025-04-30

1. Du ska konstruera ett digitalt system för togglning av en lysdiod via en tryckknapp. Systemet ska innehålla följande portar:
 - Insignal *clock* ska utgöras av en systemklocka med godtycklig frekvens (dock 50 MHz på FPGA-kortet).
 - Insignal *reset_n* ska utgöras av en inverterande reset-signal, när *reset_n* = 0 ska systemåterställning ske.
 - Insignal *button_n* ska utgöras av inverterande tryckknapp, som vid nedtryckning (låg signal) togglar en lysdiod.
 - Utsignal *led* ska utgöras av en lysdiod, som togglas vid nedtryckning av *button_n*.

Kretsen ska implementeras synkront med en asynkron reset; samtliga signaler i kretsen uppdateras vid stigande flank på klockan *clock* eller när reset-signalen *reset_n* är låg. När *reset_n* är låg ska systemåterställning ske, vilket innebär att samtliga signaler ska sättas i startläget (och lysdioden ska då släckas).

- a) Implementera konstruktionen i VHDL via en modul döpt *led_toggle*. Välj FPGA-kort Terasic DE0 (enhet 5CEBA4F23C7). Toppmodulen ska ha samma namn som projektet.
- b) Verifiera konstruktionen på ett FPGA-kort. Anslut insignal *clock* till en 50 MHz systemklocka, *reset_n* samt *button_n* till var tryckknapp och *led* till en lysdiod, se databladet för PIN-nummer (finns på Classroom).