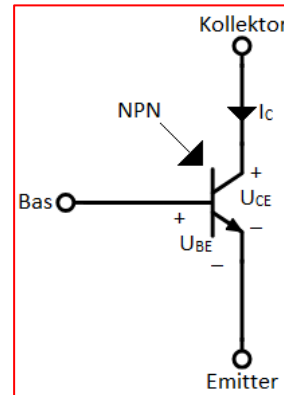


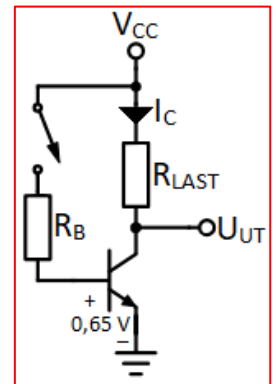
4.1 - Transistorn som switch

4.1.1 - Introduktion

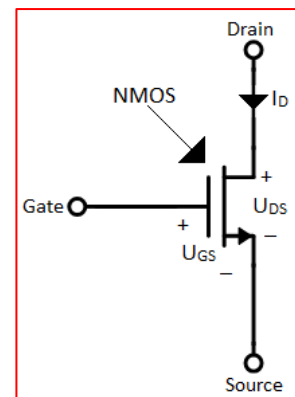
- Transistorn är den elektronikkomponent som utgör den centrala byggstenen i nästan alla elektriska produkter, både analoga och digitala sådana.
- Transistorn används för många applikationer, främst som switch och förstärkare, men också för att konstruera minneskretsar, spänningsregulatorer samt oscillatorer.
- En transistor har vanligen tre anslutningar där en viss spänning krävs på en av anslutningarna för att styra flödet av ström genom de två andra.
- Tillsammans med resistorer, kondensatorer och dioder bildar transistorer analoga och digitala kretsar. I analoga kretsar används transistorer främst för förstärkning, men också som switch.
- I digitala kretsar brukar man koppla samma flera transistorer som fungerar som väldigt snabba omkopplare, vilket medför att man tillverkar saker såsom logiska grindar, exempelvis AND- OR- och NOT-grindar, samt RAM-minnen.
- Den främsta anledningen till att transistorer används i så hög utsträckning är att de möjliggör signalförstärkning, har låg tillverkningskostnad, kan göras extremt små samt att de lämpar sig som switchar och signalförstärkare.
- Större transistorer, exempelvis sådana som används inom audioförstärkare, kan mätas i centimeter, medan de minsta transistorerna kan mätas i nanometer. Sådana transistorer används som switchar exempelvis i IC-kretsar placerade på chip.
- Sedan 1960-talet så har man lyckats konstruera mindre och mindre transistorer, vilket har möjliggjort att man kan placera flera miljarder transistorer på ett enda chip. Under ca 40 års tid så lyckades man fördubbla antalet transistorer som fick plats på ett chip vartannat år. Denna utveckling har sedan några år tillbaka avtagit något, men transistorer görs fortfarande mindre.
- I dagsläget finns transistorer vars dimensioner kan mätas i nanometer till mikrometer. Detta har möjliggjort den tekniska utveckling vi har sett de senaste 50 åren, där en modern laptopdator kan vara mycket kraftfullare än en gammal superdator, som kunde vara stor som ett hus.



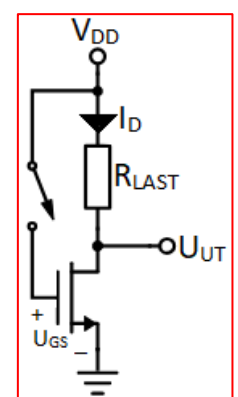
Bipolartransistor (BJT)



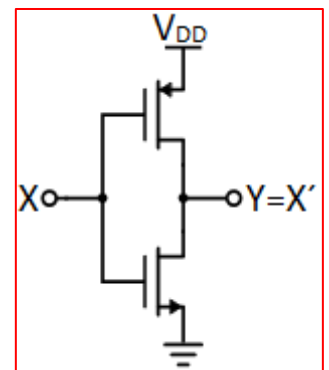
BJT-switch, som används för att driva en last



Fälteffekttransistor (MOSFET)



Power Switch, den vanligaste typen av switch inom kraftelektronik



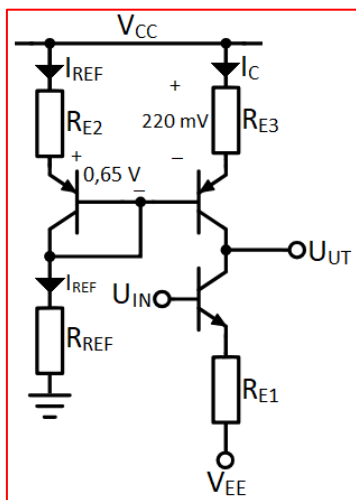
En CMOS-switch, även kallad NOT-grind inom digitaltekniken, fungerar som inverterare. Dimensionerna på en CMOS-switch ligger vanligtvis i området nanometer upp till mikrometer.

Efter att ha läst detta kapitel förväntas läsaren kunna:

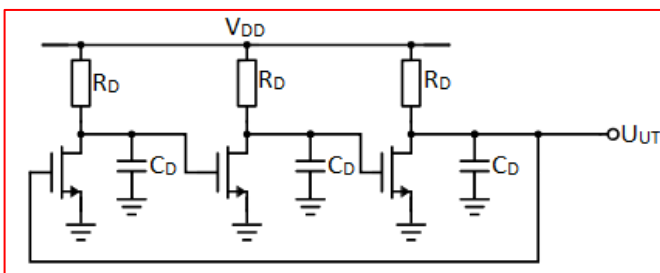
- BJT- och MOSFET-transistorns funktion, egenskaper samt vanliga användningsområden för respektive transistor.
- Konstruera analoga switchar med både BJT- och MOSFET-transistorer.
- Konstruera digitala switchar med CMOS-teknologi.

Kapitlets upplägg:

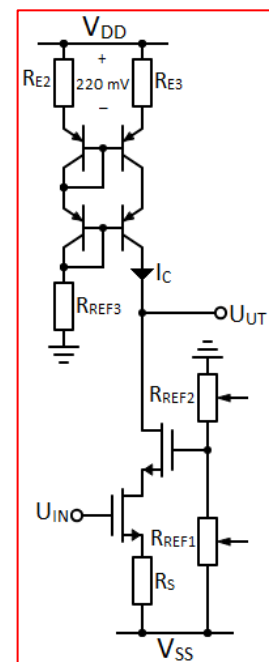
- Vi börjar med en introduktion av BJT- och MOSFET-transistorer.
- Därefter går vi igenom vilken typ av transistor som föredras inom några vanliga användningsområden, exempelvis förstärkarsteg, analoga och digitala IC-kretsar samt switchar.
- Därefter går vi igenom konstruktion av analoga switchar med BJT- och MOSFET-transistorer.
- Slutligen går vi igenom konstruktion av digitala switchar med CMOS-teknologi.
- Framställningen är praktisk med så lite halvledarfysik som möjligt.



Spänningsförstärkare med BJT-transistor (GE-steg). I detta exempel så är kollektorresistorn ersatt med en strömspegel, vilket kraftigt ökar förstärkningen. Användningen av emitterresistorer möjliggör låg distorsion i spänningsförstärkaren.



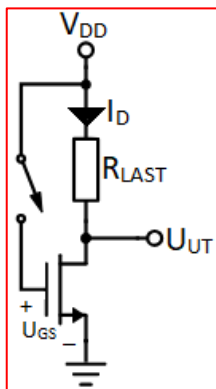
En ringoscillator, den vanligaste typen av oscillator inom mikroprocessorer och minnen, konstrueras med MOSFET-transistorer. Genom att välja rätt drainresistor R_D samt drainkondensator C_D så kan man enkelt ställa in svängningsfrekvensen på den vågform som genereras på utgången.



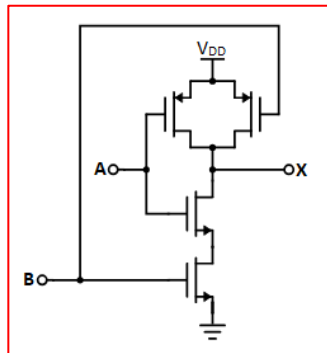
Genom att använda kaskadkopplade förstärkarsteg samt kaskadkopplade strömspeglar så kan extremt höga förstärkningsfaktorer erhållas, oavsett transistortyp. Om vi använder en MOSFET-transistorer på ingången, såsom i figuren ovan, så blir också inresistansen mycket hög.

4.1.2 - Transistortyper och användningsområde

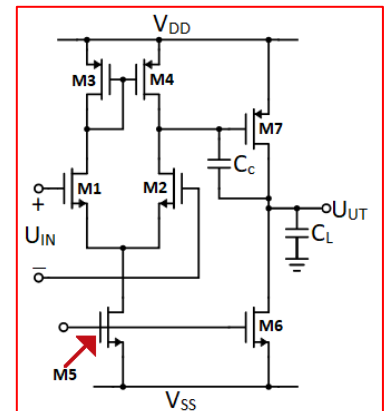
- Det finns två huvudtyper av transistorer, bipolartransistorn, som förkortas BJT-transistorn, (bipolar junction transistor) och fälteffekttransistorn, som förkortas FET-transistor (field effect transistor).
- BJT-transistorn är den vanligaste transistortypen i förstärkarkretsar, främst på grund av dess höga förstärkning medan MOSFET-transistorn är klart vanligast att använda som switch, i digitala kretsar samt i IC-kretsar, främst på grund av dess låga energiförbrukning (som beror på dess höga inresistans) samt att de kan göras väldigt små.
- Det finns ett flertal olika typer av FET-transistorer, där de vanligaste är MOSFET-transistorer samt JFET-transistorer. MOSFET-transistorer är absolut vanligast i IC-kretsar, medan JFET förekommer i audioförstärkare samt hörfrekvenskretsar.
- MOSFET-transistorer kan i sin tur delas in i Power MOSFET-transistorer och CMOS-transistorer. Power MOSFET-transistorer är större transistorer som främst används som switchar inom kraftelektronik. För ändamål där en transistor behövs som switch, exempelvis för att driva en elmotor, så är Power MOSFET-transistorn absolut vanligast.
- CMOS-transistorer kan göras väldigt små och har väldigt hög inresistans, vilket gör att de drar mycket lite ström och man kan placera miljoner transistorer på ett enskilt chip. Jämfört med analoga MOSFET-switchar så medför CMOS-transistorer lägre effektförbrukning samt högre switchfrekvens (omslag från hög till låg och vice-versa).
- Man väljer transistortyp beroende på omständigheterna och vilka egenskaper som efterfrågas.



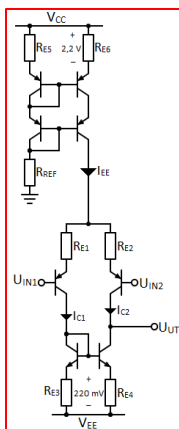
MOSFET-transistorer används till nästan alla analoga switchar, då man enkelt kan tillverka robusta switchar med låg effektförbrukning.



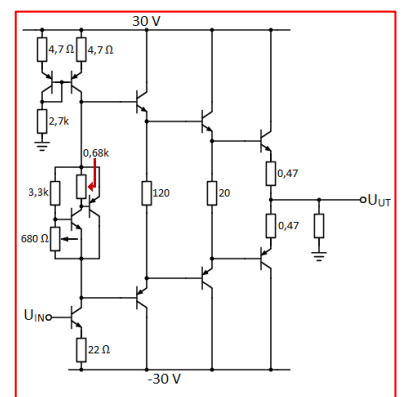
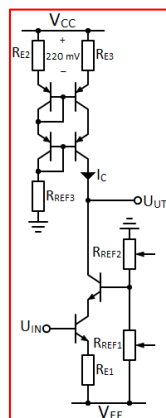
Även digitala kretsar tillverkas nästan enbart med CMOS-transistorer, eftersom dessa kan göras extremt små och har extremt låg effektförbrukning samt hög switchfrekvens.



Inom analoga IC-kretsar så används ofta endast MOSFET-transistorer, trots lägre förstärkning, främst på grund av att man inte har plats med BJT-transistorer.



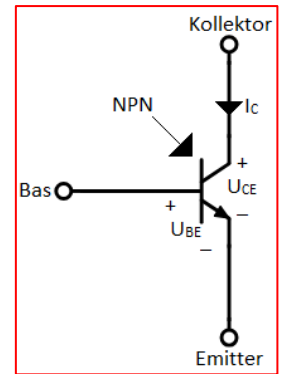
BJT-transistorer för att konstruera differentialförstärkare samt spänningsförstärkare, då förstärkningen blir mycket högre (oftast ca tio gånger högre). Dock så används ofta MOSFET-transistorer ofta på ingångarna för att öka inresistansen, samtidigt som det finns trick för att erhålla hög förstärkning fast MOSFET-transistorer används, såsom kaskadkopplade förstärkarsteg och strömspeglar.



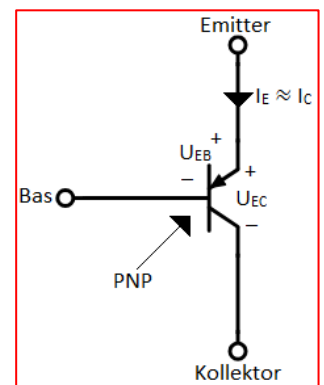
Slutsteg konstrueras oftast med BJT-transistorer, främst då utresistansen blir lägre, vilket medför högre utström, samt att konstruktionen blir enklare.

4.1.3 - BJT-transistorns egenskaper

- Har tre anslutningar, bas, kollektor och emitter.
- Vanligaste typen av transistor i diskreta kretsar, framförallt audioförstärkare.
- Har högre förstärkningsfaktor än MOSFET-transistorer och är därför vanligare i förstärkarsteg, åtminstone som spänningsförstärkare.
- Mycket lägre inresistans än MOSFET-transistorer, vilket medför att BJT-transistorer förbrukar mycket mer effekt. Därmed så är BJT-transistorer inte lika lämpliga att använda på ingångar, exempelvis OP-förstärkaringångar eller annan elektrisk utrustning, som MOSFET-transistorer.
- Medför lägre utresistans än MOSFET-transistorer i slutsteg. Dessutom så är det generellt sett mycket lättare att konstruera BJT-slutsteg med låg distorsion än MOSFET-slutsteg. Därmed så används oftast BJT-transistorer i slutsteg.
- Har generellt sett lägre brus än motsvarande MOSFET-transistorer, vilket är fördelaktigt i många sammanhang, exempelvis audioförstärkning.
- Kräver en tillräckligt hög spänning in på basen; minst 0,65 V krävs för att BJT-transistorn börja leda. Denna spänning kallas BJT-transistorns tröskelspänning och kommer falla mellan basen och emittern, se U_{BE} i figuren ovan. Då kommer ström flöda i baskretsen, så kallad basström.
- Det måste också finnas tillräckligt med basström i kretsen för att tillräckligt hög ström skall flöda från kollektorn till emittern. Kollektorströmmen är en förstärkt kopia av basströmmen, som vanligtvis är 50–250 gånger större än basströmmen. Detta beror på BJT-transistorns strömförstärkningsfaktor, som vanligtvis ligger i området 50–250 gånger och varierar mellan olika transistormodeller.
- När kollektorströmmen I_C ökar linjärt med ökad basström I_B , så arbetar BJT-transistorn i det linjära området. Till slut kan inte kollektorströmmen öka mer, även om basströmmen fortsätter öka. BJT-transistorn arbetar då i det mättade området.
- När basspänningen U_B understiger 0,65 V så leder BJT-transistorn inte någon ström, den är helt enkelt av. Transistorn arbetar då i det strykta området.
- Har två polariteter, NPN samt PNP. NPN är den transistor som kommer presenteras här. Senare kommer vi se PNP-transistorer, som har samma funktion som NPN-transistorn, fast motsatt polaritet.



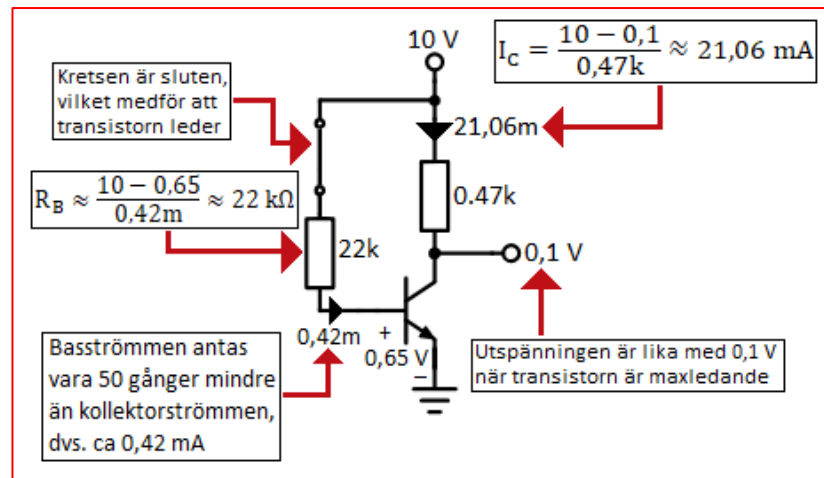
BJT-transistor av polariteten NPN. Notera att kollektorströmmen flödar från kollektorn till emittern.



BJT-transistor av polariteten PNP. Notera att strömmen nu flödar från emittern till kollektorn, inte tvärtom.

Strypt och mättat BJT-transistor:

- Figuren nedan visar ett exempel på en BJT-switch, som driver en last på $0,47\text{ k}\Omega$ med högsta möjliga kollektorström, vilket i detta fall är ca $22,1\text{ mA}$.

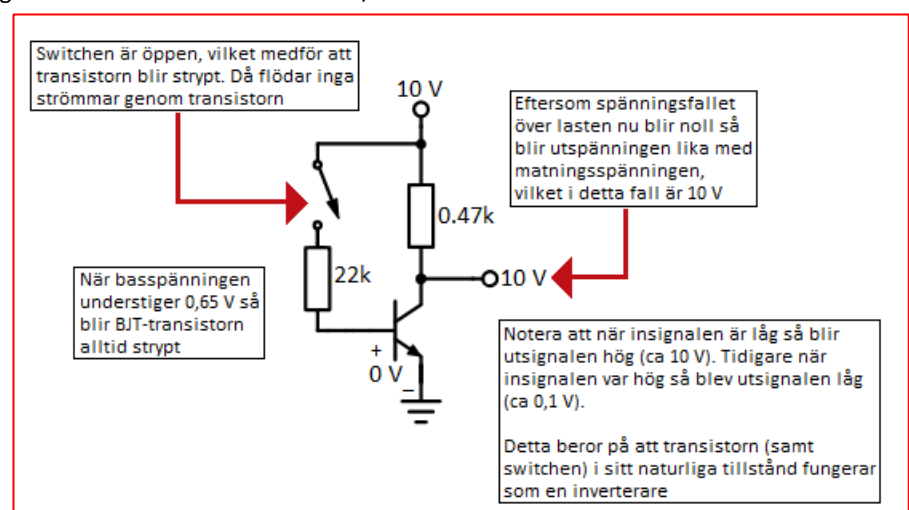


BJT-switch, som driver en last. Notera att switchen är sluten. Switchen är dimensionerad så att transistoren antingen är mättad (maxledande) eller strypt (icke-ledande), vilket är så en välfungerande switch skall fungera.

- När switchen är sluten så flödar maximalt med ström genom lasten och utspänningen U_{UT} når sitt minvärde $0,1\text{ V}$. Man säger då att transistoren är mättad, vilket är samma som maxledande.
- Även om vi hade försökt öka basströmmen, exempelvis genom att öka inspänningen eller använda en mindre basresistor så hade kollektorströmmen inte ökat. Vi vill helst sätta basströmmen tillräckligt hög så att transistoren precis blir mättad, men inte mer, då detta leder till onödiga effektförluster.
- Om switchen hade öppnats, såsom i figuren ovan, så hade transistoren slutat leda, eftersom spänningen in på basen hade blivit noll, vilket hade lett till att strömmarna genom kretsen hade blivit noll. Man säger att transistoren då är strypt, vilket är detsamma som att den är icke-ledande.
- När BJT-transistoren är maxledande så är kollektorströmmen som flödar från kollektorn till emittern så stor som den kan bli. Då flödar maximal ström genom lasten, vilket medför att allt spänningsfall förutom $0,1\text{ V}$ hamnar över lasten. Då uppnår utspänningen sitt minimumvärde, $0,1\text{ V}$. Då säger man att transistoren är mättad/bottnad.

- När spänningskällan i baskretsen, alltså basspänningen U_B , understiger $0,65\text{ V}$ så kommer transistoren sluta leda. BJT-transistoren blir då strypt. Då blir spänningsfallet över lasten lika med 0 och utsignalen är lika med matningsspänningen, i detta fall 10 V .

- Notera att switchen fungerar som en inverterare; när insignalen är låg (ca 0 V) så blir transistoren strypt och utsignalen blir hög (samma värde som matningsspänningen, i detta fall 10 V).

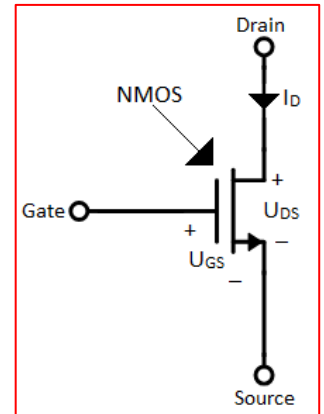


När switchen öppnas så slutar transistoren leda och strömmarna i kretsen blir noll. Därmed så blir BJT-transistoren strypt, och utsignalen når sitt högsta värde, i detta fall 10 V .

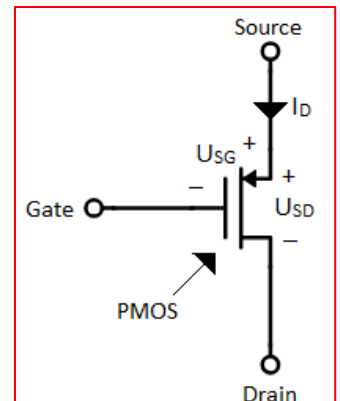
- När utsignalen istället blir (tillräckligt) hög, i denna konstruktion 10 V , blir transistoren mättad och utsignalen blir låg ($0,1\text{ V}$, alltså ca 0 V).

4.1.4 - MOSFET-transistorns egenskaper

- MOSFET-transistorn innehar fyra anslutningar, gate, drain, source och body. Body ritas dock inte alltid ut, vilket är fallet i figuren till höger, då body vanligtvis ansluts direkt till source. Ibland ansluts dock denna istället till jord, vilket sker i CMOS-kretsar för att minska brus. Dessa motsvarar transistorens bas (gate), kollektor (drain) och emitter (source).
- Vanligaste typen av transistor i IC-kretsar, både digitala kretsar samt analoga IC-kretsar.
- Har vanligtvis tio gånger lägre förstärkningsfaktor än motsvarande BJT-transistor. Detta medför att förstärkarsteg där spänningen skall förstärkas oftast konstrueras med BJT-transistorer om möjligt.
- Kräver vanligtvis en tillräckligt hög spänning på transistorens gate för att börja leda. Det finns MOSFET-transistorer som istället kräver en tillräckligt låg spänning på gate för att leda (MOSFET-transistorer av utarmningstyp), men dessa är inte så vanligt förekommande inom analog IC-design.
- Hög inresistans, ofta hundratals $T\Omega$, vilket gör att den förbrukar mycket lite effekt samt att transistorsteget påverkas mycket lite av föregående steg eller signalgenerator. Därmed så lämpar sig MOSFET-transistorer utmärkt som buffrar för att öka inresistansen på elektrisk utrustning.
- Kan göras mycket små, särskilt CMOS-transistorer. Därmed kan man få plats med många fler transistorer på ett chip om CMOS-teknologi används. I dagsläget kan ett chip innehålla flera miljarder CMOS-transistorer.
- Väldigt låg tillverkningskostnad.
- Konstanta parametervärden, det är enkelt att göra olika exemplar identiska.
- Högre tröskelspänning än BJT-transistorn; det krävs högre spänning in på gate för att transistoren skall börja leda. Tröskelspänningen varierar mellan olika MOSFET-transistorer, men ligger vanligtvis mellan 1–4 V för diskreta MOSFET-transistorer och mellan 0,5–1 V för CMOS-transistorer.
- Har vanligtvis högre ledspänningsfall U_{GS} mellan gate och source än BJT-transistorn. Gate-sourcespänningen varierar mellan olika modeller, men vanliga värden är ca 3–6 V.
- Har hög intern kapacitans, vilket medför att den redan relativt låga förstärkningsfaktorn minskar kraftigt på spänningsförstärkare konstruerade med MOSFET-transistorer. Dock så har denna kapacitans ingen påverkan när MOSFET-transistorer används som buffer, exempelvis för att öka inresistansen på ett förstärkarsteg. Detta betyder att MOSFET-transistorn är utmärkta att använda som buffer på ingångar på exempelvis OP-förstärkare, även vid högre frekvenser.
- Har två polariteter, NMOS samt PMOS, vilket motsvarar BJT-transistorernas NPN- och PNP-transistorer. Vi kommer främst se NMOS transistorer i detta kapitel. När CMOS-teknologi senare presenteras kommer vi också se PMOS-transistorer och hur CMOS-transistorer konstrueras av en kombination av NMOS- och PMOS-transistorer.



MOSFET-transistor av polariteten NMOS. Notera att drainströmmen I_D flödar från drain till source.



MOSFET-transistor av polariteten PMOS. Notera att drainströmmen I_D i detta fall flödar från source till drain.

Signifikanta parametrar och formler för MOSFET-transistorer

- MOSFET-transistor har en hel del parametrar, varav det är en del vi bör hålla koll på. Vi skall nu presentera några av dem.
- Senare kommer vi gå igenom fler parametrar när detta bli aktuellt, men för att undvika förvirring så tar vi endast de vanligaste.

1. Transkonduktansparametern betecknas $\mu_n C_{ox}$:

- Transkonduktansparametern kan ses som en intern konstant, där högre värden medför högre drainström.

2. Tröskelspänningen betecknas U_T :

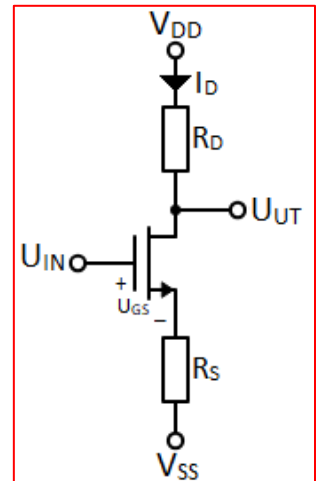
- Tröskelspänningen är den minsta spänning som krävs in på transistorns gate för att den skall börja leda. Tröskelspänningen varierar mellan olika MOSFET-modeller och kan ligga mellan 0,5–5 V, där mindre MOSFET-transistorer vanligtvis har lägre tröskelspänning.
- Tröskelspänningen står ofta specificerad i datablad. Vanligtvis kan man avläsa ett minimumvärde, ett typiskt värde samt ett maximumvärde.
- Threshold Voltage:

Min	Typ	Max
2 V	3 V	4 V

- Vid beräkning så bör man då anta att tröskelspänningen är lika med det typiska värdet, vilket är 3 V ovan.

3. Ration mellan MOSFET-transistorers kanalbredd och kanallängd, även kallat W/L-ration, betecknas W/L:

- W/L-ration är den parameter som justeras mellan olika MOSFET-transistorer i IC-kretsar, exempelvis för att styra hur stor drainströmmen skall bli. Ju högre W/L-ratio desto högre blir drainströmmen, vilket i sin tur höjer transkonduktansen.
- Både kanalbredden samt kanallängden mäts båda två vanligtvis i mikrometer (μm), i visst fall i nanometer (nm).
- W/L-ration kan ligga mellan 1 $\mu\text{m}/100 \mu\text{m}$ i så kallad strömspeglar upp till 30 000 $\mu\text{m}/1 \mu\text{m}$ inom högspänningsteknik.
- Vi kan inte ändra W/L-ration på diskreta MOSFET-transistorer; W/L-ration står nästan aldrig specificerad i MOSFET-transistorers datablad.



Ett GS-steg, som används för spänningsförstärkning, där en MOSFET-transistor utgör dess centrala byggsten.

4. Transkonduktans betecknas g_m :

- Transkonduktans är en parameter som indikerar en transistors förstärkningsförmåga. Transkonduktans mäts i enheten Siemens (S).
- Transkonduktansen g_m har signifikant betydelse för hur effektiv en transistor är på att förstärka spänning, exempelvis i en spänningsförstärkare; MOSFET-transistorer har vanligtvis tio gånger lägre transkonduktans än BJT-transistorer vid en given drainström/kollektorström.
- Vid en drainström/kollektorström på 1 mA så har en typisk MOSFET-transistor en transkonduktans på 4 mS, medan en BJT-transistor har ca 40 mS. Detta medför att en typisk MOSFET-transistor har ca tio gånger lägre förstärkning än en typisk BJT-transistor.
- Transkonduktansen är proportionell med drainströmmen/kollektorströmmen; om drainströmmen/kollektorströmmen halveras så halveras också transkonduktansen. Vid en drainström/kollektorström på 0,5 mA så har en typisk MOSFET-transistor en transkonduktans på 2 mS, medan en BJT-transistor har ca 20 mS.
- Transkonduktansen g_m på en given MOSFET-transistor kan beräknas med följande formel:

$$g_m = \frac{2I_D}{U_{GS} - U_T},$$

där g_m är transkonduktansen, I_D är drainströmmen, U_{GS} är gate-sourcespänningen och U_T är MOSFET-transistorns tröskelspänning.

MOSFET-transistorns arbetsområden:

- Följande formler gäller för NMOS-transistorer; samma formler gäller för PMOS-transistorer, men motsatt polaritet.

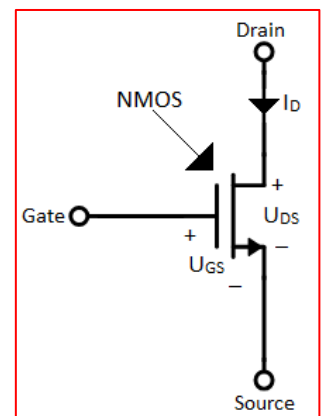
1. Strykt arbetsområde:

- Om gate-sourcespänningen U_{GS} understiger tröskelspänningen U_T så leder inte MOSFET-transistorn. Man säger då att MOSFET-transistorn är strypt:

$$U_{GS} < U_T \rightarrow FET - transistor \text{ är strypt}$$

$$I_D = 0$$

- Ingen drainström flödar och MOSFET-transistor kan sägas vara av.
- Alla MOSFET-transistorer arbetar i det strypta tillståndet när de inte är igång, oavsett om det handlar om switchar, förstärkare eller något annat.

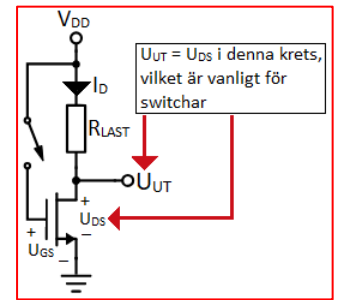


NMOS-transistor

2. Linjärt arbetsområde:

- Om gate-sourcespänningen ökar något så att den överstiger tröskelspänningen med en viss marginal, så kommer MOSFET-transistorn börja leda.
- Så länge drain-sourcespänningen U_{DS} är låg, alltså lägre än differensen mellan gate-sourcespänningen U_{GS} och U_T , så kommer drainströmmen I_D öka linjärt med ökad drain-sourcespänning U_{DS} samt ökad gate-sourcespänning U_{GS} . I detta läge så arbetar MOSFET-transistorn i det linjära området.

$$U_{GS} > U_T \text{ \& } U_{GS} - U_T > U_{DS} \rightarrow \text{linjära området}$$



MOSFET-switchar skall alltid arbeta i det linjära området

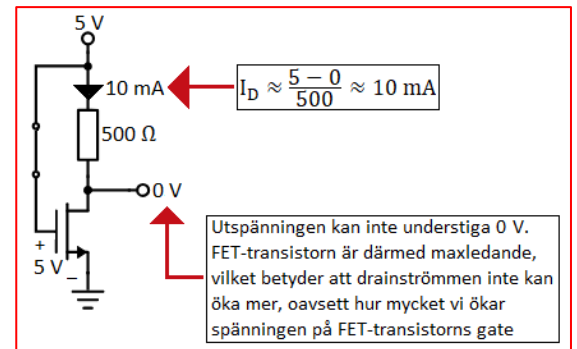
- MOSFET-switchar arbetar alltid i det linjära området när de är ledande, därför att MOSFET-transistorn då skall vara maxledande.

- Detta åstadkommes enkelt genom att ansluta MOSFET-transistorns gate till matningsspänningen V_{DD} via en switch, såsom i figuren till höger. Då blir U_{GS} så hög som möjligt för denna krets; gate-sourcespänningen U_{GS} kan inte överstiga matningsspänningen V_{DD} , som i detta fall är 5 V.

- När switchen är öppen så blir transistorn strypt, vilket medför att ingen drainström flödar genom lasten.

- När switchen istället är sluten så blir gate-sourcespänningen U_{GS} lika med 5 V. Detta medför att drainströmmen I_D når sitt högsta värde, vilket leder till att hela matningsspänningen (förutom enstaka millivolt) alltså ca 5 V, faller över lasten.

- Några enstaka millivolt faller alltså mellan MOSFET-transistorns drain och source, vilket är detsamma som spänningen på utgången i kretsen ovan. Eftersom denna spänning är så liten så försummar vi den.



Sluten MOSFET-switch.

- Drain-sourcespänningen U_{DS} kan alltså inte understiga ca 0 V, vilket medför att drainströmmen I_D inte kan överstiga ca 10 mA, eftersom

$$I_{D,MAX} = \frac{V_{DD} - U_{DS,MIN}}{R_{LAST}} = \frac{5 - 0}{500} \approx 10 \text{ mA}$$

- Om någon av MOSFET-transistorns parametrar måste beräknas så kan formeln för drainströmmen I_D i det linjära arbetsområdet användas:

$$I_D = u_n C_{ox} * \frac{W}{L} (U_{GS} - U_T) U_{DS} - \frac{U_{DS}^2}{2},$$

där I_D är drainströmmen, $\mu_n C_{ox}$ är transkonduktansparametern, W/L är MOSFET-transistorns W/L -ratio, alltså ration mellan dess kanalbredd och kanallängd, U_{GS} är gate-sourcespänningen, U_T är tröskelspänningen och U_{DS} är drain-sourcespänningen på MOSFET-transistorn, som är lika med utspänningen på en vanlig MOSFET-switch:

$$U_{UT} = U_{DS},$$

eftersom ingen sourceresistor R_s finns på en vanligt MOSFET-switch, vilket medför att följande ekvation kan användas vid beräkning av drainströmmen I_D i linjärt arbetsområde:

$$I_D = u_n C_{ox} * \frac{W}{L} (U_{GS} - U_T) U_{UT} - \frac{U_{UT}^2}{2}$$

3. Mättat arbetsområde:

- När drain-sourcespänningen U_{DS} fortsätter öka så kommer transistorn till slut bli mättad. När detta sker så blir drainströmmen I_D nästan helt beroende av gate-sourcespänningen U_{GS} .
- Detta medför att drainströmmen I_D ökar enbart med ökad gate-sourcespänning U_{GS} , inte med ökar drain-sourcespänning U_{DS} .

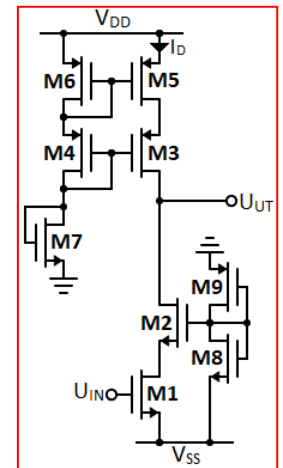
$$U_{GS} > U_T \text{ \& } U_{GS} - U_T < U_{GS} \rightarrow \text{mättat arbetsområde}$$

- MOSFET-transistorer i förstärkarkretsar skall alltid arbeta i det mättade området .
- Formeln för drainström i mättat tillstånd är

$$I_D = \frac{\mu_n C_{ox}}{2} * \frac{W}{L} (U_{GS} - U_T)^2,$$

där I_D är drainströmmen, $\mu_n C_{ox}$ är transkonduktansparametern, W/L är MOSFET-transistorns W/L -ratio, alltså ration mellan dess kanalbredd och kanallängd, U_{GS} är gate-sourcespänningen och U_T är tröskelspänningen.

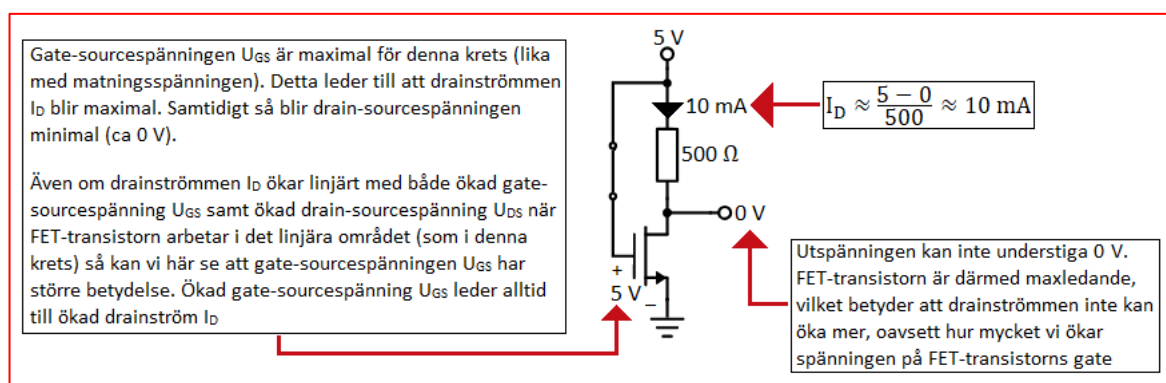
- Notera att ökad W/L -ratio samt ökad gate-sourcespänning U_{GS} ökar drainströmmen.



MOSFET-transistorer i förstärkarkretsar skall alltid arbeta i det mättade området.

Skillnaden mellan mättat arbetstillstånd för MOSFET- och BJT-transistorer:

- Det är lätt att tro att mättat tillstånd är detsamma för MOSFET- och BJT-transistorer. Men medan en BJT-transistor som är maxledande arbetar i sitt mättade område så gör inte MOSFET-transistorn detta.
- Med mättad MOSFET-transistor så menar man att ökad drainströmmen I_D inte kan öka mer med ökad drain-sourcespänning U_{DS} . Dock medför fortfarande ökar gate-sourcespänning U_{GS} att drainströmmen ökar. I ledande tillstånd så leder alltid ökad gate-sourcespänning U_{GS} till ökad drainström I_D , även när MOSFET-transistorn arbetar i det linjära området.
- Som vi såg på switchen förut, som arbetade i det linjära området, så medförde maximal gate-sourcespänning U_{GS} att drainströmmen I_D blev maximal. Samtidigt blev drain-sourcespänningen (samma som utspänningen) ungefär lika med noll, vilket berodde på att drainströmmen blev så hög att (nästan) hela matningsspänningen, då 10 V, hamnade över lasten. Endast minimalt med drain-sourcespänning U_{DS} återstod, vilket var några enstaka millivolt.



MOSFET-transistorn i kretsen ovan är maxledande, på grund av att gate-sourcespänningen är så hög som möjligt för denna krets (lika med matningsspänningen, alltså 5 V). Därmed så blir drainströmmen I_D maximal. I detta fall arbetar MOSFET-transistorn i sitt linjära område, vilket betyder att drainströmmen I_D ökar med ökad drain-sourcespänning U_{DS} . Samtidigt så leder alltid ökad U_{GS} att I_D ökar. Som vi ser så spelar dock ökad U_{DS} mindre roll än U_{GS} .

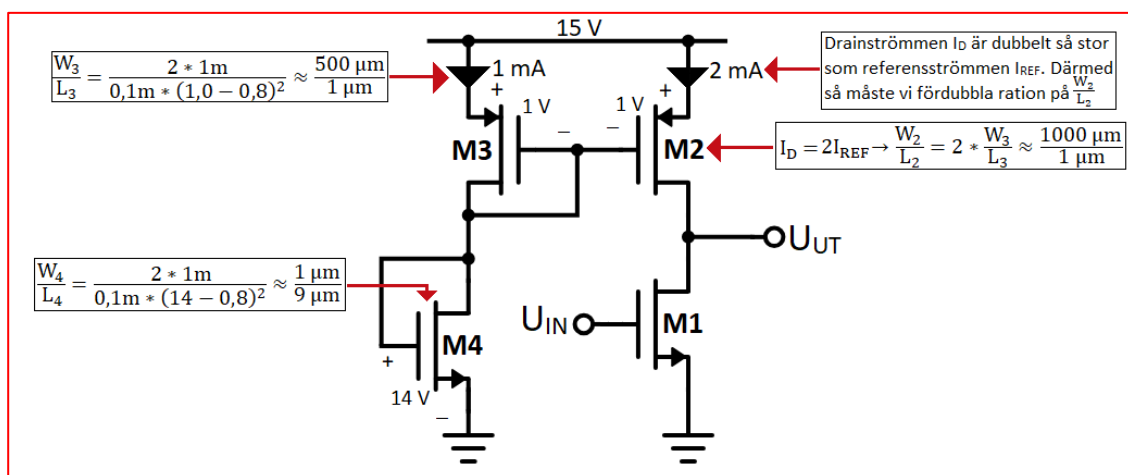
Därmed så kan man säga att det linjära arbetsområdet inte säger så mycket när vi konstruerar MOSFET-switchar eller andra kretsar med MOSFET-transistorer. Det vi främst behöver veta är vi skall konstruera kretsarna samt att ökad U_{GS} ALLTID leder till ökad I_D .

Förhållandet mellan MOSFET-transistorns W/L-ratio och drainströmmen I_D i mättat tillstånd

- Som vi sade tidigare så är det W/L-ratio som brukar justeras efter önskad drainström.
- Genom att formulera om ekvationen ovan kan IC-designers välja en lämplig W/L-ratio på MOSFET-transistorerna i en IC-krets:

$$I_D = \frac{\mu_n C_{ox} * \frac{W}{L} * (U_{GS} - U_T)^2}{2} \rightarrow \frac{W}{L} = \frac{2 * I_D}{\mu_n C_{ox} * (U_{GS} - U_T)^2}$$

- Att man kan välja lämplig W/L-ratio på samtliga transistorer i medför att vi kan skapa förstärkarsteg som enbart består av MOSFET-transistorer. I exemplet nedan ser vi ett exempel på konstruktion av en spänningsförstärkare lastad med en så kallad strömspegel, en krets där man programmerar en ström på den vänstra sidan, som sedan kopieras över till den högra sidan, enbart med MOSFET-transistorer. Vi kommer också se att vi kan ändra strömkopians storlek genom att fördubbla W/L-ratio på transistor M2.
- Figuren nedan visar en spänningsförstärkare konstruerad med MOSFET-transistorer, där transistor M1 är MOSFET-transistorn på ingången, M2 och M3 utgör en så kallad strömspegel, där strömmen på vänstra sidan (1 mA) skall kopieras över till den högra sidan.
- Att en strömspegel placeras i drain istället för en resistor ökar kraftigt förstärkningen; även med MOSFET-transistorer kan vi få till en förstärkningsfaktor på flera hundra.



Spänningsförstärkare i en IC-krets konstruerad enbart med MOSFET-transistorer. Vi justerar W/L-ratio på varje transistor utefter önskad drainström I_D samt aktuell gate-sourcespänning U_{GS} .

- Transistor M4 används som referens, som får till 1 mA drainström på vänster sida. Vi justerar W/L-ratio på denna transistor efter dess gate-sourcespänning (14 V) samt önskad drainström (1 mA).
- I den vänstra delen av kretsen så genereras alltså en drainström på 1 mA, som kan kopieras till många olika ställen i samma IC-krets. Man kan också använda samma strömreferens (1 mA), samtidigt som man vill ha en kopia som är större eller mindre dit som strömmen skall kopieras genom att justera W/L-ratio på den MOSFET-transistor där strömmen skall flöda.
- I kretsen ovan så skall drainströmmen på höger sida vara 2 mA, alltså kopian skall vara dubbelt så stor som originalet, vilket enkelt kan åstadkommas genom att W/L-ratio på transistor M2 är dubbelt så hög som transistor M3:s W/L-ratio.

Förhållandet mellan MOSFET-transistorns W/L-ratio och transkonduktans g_m i mättat tillstånd:

- Vi kan enkelt också visa hur W/L-ratio påverkar transkonduktansen genom att sätta samman formlerna för drainströmmen i mättat tillstånd respektive transkonduktans ovan.
- Vi ersätter I_D i formeln för transkonduktans med formeln för drainström och kan då härleda följande uttryck:

$$g_m = \frac{2I_D}{U_{GS} - U_T} = \frac{2 * \left[\frac{\mu_n C_{ox}}{2} * \frac{W}{L} (U_{GS} - U_T)^2 \right]}{U_{GS} - U_T} = 2 * \left[\frac{\mu_n C_{ox}}{2} * \frac{W}{L} (U_{GS} - U_T) \right] = \mu_n C_{ox} * \frac{W}{L} (U_{GS} - U_T)$$

- Vi kan därmed beräkna transkonduktansen ur följande uttryck:

$$g_m = \mu_n C_{ox} * \frac{W}{L} (U_{GS} - U_T),$$

där g_m är transkonduktansen, $\mu_n C_{ox}$ är transkonduktansparametern, W/L är W/L-ratio, U_{GS} är gate-sourcespänningen och U_T är tröskelspänningen.

- Notera att ökad W/L-ratio leder till ökad transkonduktans; därmed så medför ökad W/L-ratio att MOSFET-transistorns förstärkning ökar. Därmed så är det möjligt att tillverka MOSFET-transistorer som har hög förstärkning i IC-kretsar. Dock så är det föga troligt att man kan få lika hög förstärkning som på en BJT-transistor utan att orealistiskt höga W/L-ratios.

Anmärkning om spänningsförstärkare konstruerade med strömspeglar:

- Spänningsförstärkaren vi såg på föregående sida var ett exempel på hur en spänningsförstärkare kan dimensioneras inom IC-kretsar.

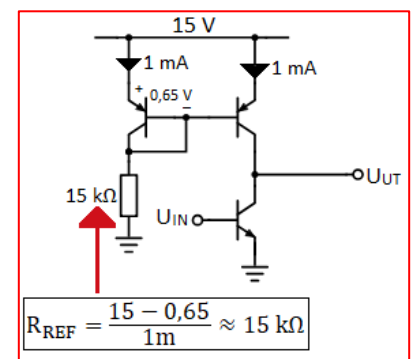
- Inom diskret design, exempelvis av audioförstärkare, så har vi inte möjlighet att justera MOSFET-transistorernas W/L-ratios. Då brukar strömspeglar konstrueras med BJT-transistorer samt en referensresistor, se figuren till höger. Konstruktionen är mycket enkel; det enda vi behöver dimensionera i kretsen är referensresistorn.

- All matningsspänning förutom 0,65 V, alltså $15 - 0,65 = 14,35$ V, kommer falla över referensresistorn. Eftersom vi vill ha en referensström (samt kollektorström) på 1 mA så väljer vi ett lämpligt värde genom att använda Ohms lag:

$$R_{REF} = \frac{15 - 0,65}{1m} = 14,3 \text{ k}\Omega$$

- Närmaste värde i E12-serien är 15 k Ω , som kommer medföra att strömmen blir något lägre än 1 mA (ca 0,95 mA), vilket i praktiken inte kommer göra någon skillnad.

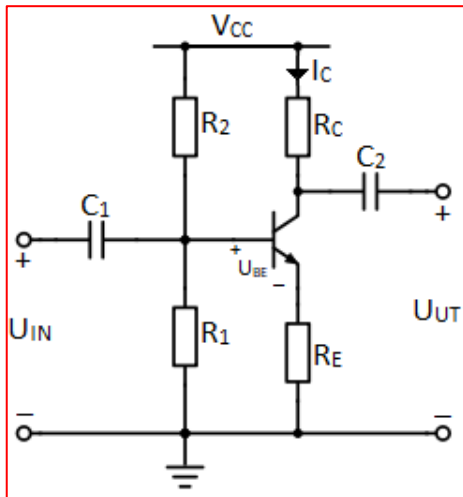
- Notera att både referensströmmen samt kollektorströmmen kommer bli lika stora (1 mA) i kretsen ovan. I den tidigare MOSFET-kretsen så kunde vi kopiera en ström på 1 mA till den högra sidan och samtidigt göra den dubbelt så stor (2 mA). Detta är i princip omöjligt utan att använda MOSFET-transistorer där man kan välja lämplig W/L-ratio. I princip är det endast IC-designers som har denna möjlighet.



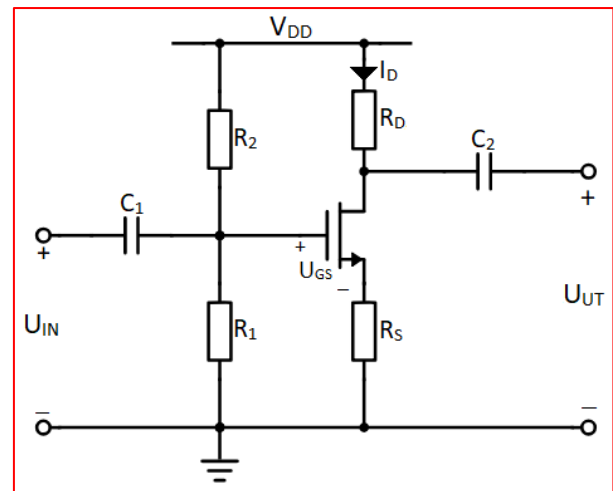
Spänningsförstärkare med strömspegel, konstruerat med BJT-transistorer samt en referensresistor.

4.1.5 - BJT- kontra MOSFET-transistorn i förstärkarkretsar

- Figurerna nedan visar två spänningsförstärkare. Den vänstra spänningsförstärkaren är konstruerad med en BJT-transistor och kallas GE-steg (gemensam emitter), medan den högra är konstruerad med en MOSFET-transistor och kallas GS-steg (gemensam source).
- Om de två spänningsförstärkarna hade dimensionerats för att maximera förstärkningen, så hade GE-stegets förstärkningsfaktor blivit ca tio gånger högre förstärkning än GS-steget. Som vi kommer se senare så gäller detta även för övriga förstärkarsteg där spänningen förstärks differentialförstärkare. Därmed så är BJT-transistorer oftast att föredra i spänningsförstärkare.



Spänningsförstärkare konstruerad med BJT-transistor, som kallas GE-steg (gemensam emitter). GE-steget innebär hög spänningsförstärkning om det konstrueras rätt.

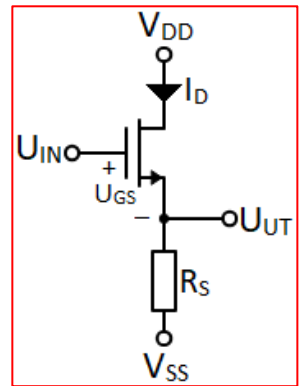


Spänningsförstärkare konstruerad med MOSFET-transistor, som kallas GS-steg (gemensam source). GS-steget innebär vanligtvis ca tio gånger lägre förstärkning än GE-steget till höger, om båda steg har dimensionerats korrekt.

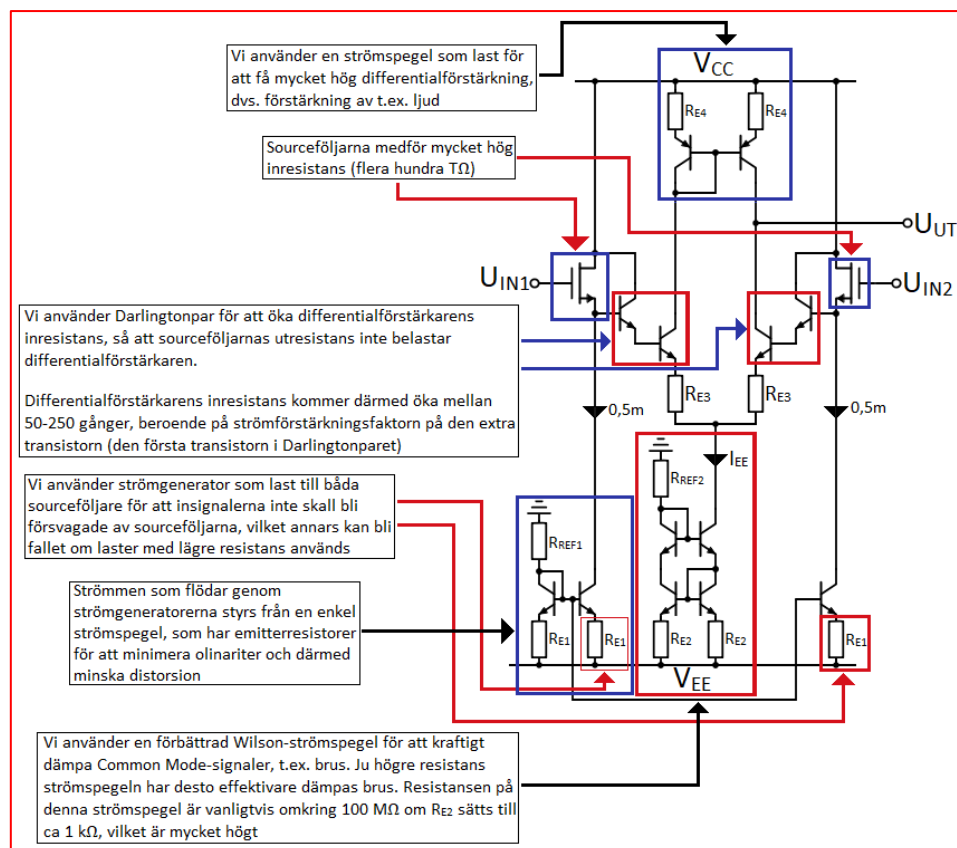
- Som vi kommer se senare så innehåller MOSFET-transistorer mycket intern kapacitans, vilket medför att förstärkningen kraftigt minskar vid högre frekvenser. Detta gäller särskilt diskreta MOSFET-transistorer, alltså sådana som vi kan köpa och använda. MOSFET-transistorer som används i IC-kretsar, alltså mycket små CMOS-transistorer, brukar ha mindre intern kapacitans, men dessa är vanligtvis omöjliga att få tag på; om vi hade kunnat det så hade vi förmodligen inte kunnat se dem på grund av deras minimala storlek.
- Vi kommer också se senare att BJT-transistorer oftast föredras i slutsteg, främst då utresistansen blir lägre samt att konstruktionen blir lättare, åtminstone om distorsion skall förminskas.

Har MOSFET-transistorer någon fördel mot BJT-transistorer i förstärkarkretsar?

- Av beskrivningen ovan så låter det som att BJT-transistorer föredras framför MOSFET-transistorer i förstärkarkretsar, exempelvis audioförstärkare, främst på grund av högre förstärkning samt lägre utresistans.
- Dock finns det minst ett ställe i en förstärkarkrets där MOSFET-transistorer är mycket bättre än BJT-transistorer och det är på ingången/ingångarna. Detta beror på att MOSFET-transistorer har så hög inresistans. Genom att placera buffrar på ingångarna, som är konstruerade med MOSFET-transistorer så kan inresistansen bli mycket hög.
- Buffrar konstruerade med MOSFET-transistorer kallas sourceföljare.
- Om man skall konstruera en OP-förstärkare som innehåller både en differentialförstärkare och en spänningsförstärkare så är det en mycket god idé att placera en sourceföljare både dessa förstärkarsteg, särskilt framför differentialförstärkaren, för att öka inresistansen på hela OP-förstärkaren.
- Dessutom så kan en sourceföljare placeras mellan differentialförstärkaren och spänningsförstärkaren för att differentialförstärkarens inresistans inte skall överbelasta spänningsförstärkaren, vilket kan minska förstärkningen. Vi kommer se mer av detta senare.
- **Anmärkning:** Inom analoga IC-kretsar så är det dock vanligt att endast använda MOSFET-transistorer, i detta fall så kallad CMOS-transistorer, trots den lägre förstärkningen samt den interna kapacitans som drabbar spänningsförstärkare uppbyggda med MOSFET-transistorer. Skälet till detta är att CMOS-transistorer kan göras mycket små, mycket mindre än BJT-transistorer. I mycket små IC-kretsar så har man ofta inte ens plats med små resistorer, så nästan alla komponenter i sådana kretsar, förutom enstaka kondensatorer, konstrueras med CMOS-transistorer.



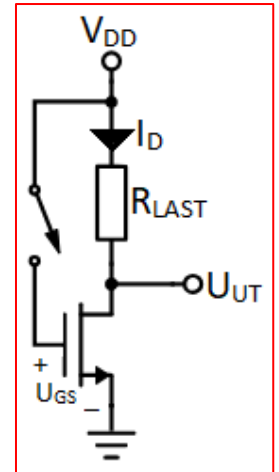
En enkel sourceföljare, som vanligtvis används för att öka inresistansen på förstärkarsteg och övrig utrustning som kräver hög inresistans, exempelvis oscilloskop.



Differentialförstärkare med sourceföljare på ingången för att öka ingångsresistansen. Ett stort antal emitterresistorer används för att linjärisera förstärkarsteget och därigenom minska distorsion. Korrekt dimensionerad så kan denna differentialförstärkare utgöra ingångssteget i en audioförstärkare med minimal distorsion.

4.1.6 - BJT- kontra MOSFET-transistorn som analog switch

- När transistorer används som switchar så placeras en last i kollektor/drain, se figuren till höger, där en last är placerad i drain på en MOSFET-switch. När transistoren är på så flödar drainströmmen I_D genom lasten från drain till source, alltså från matningsspänningen V_{DD} ned till jord.
- Switchen fungerar sedan som en vanlig lampknapp, antingen är lampan tänd med full ljusstyrka eller så är den släckt. Vi kan då styra ifall lampan skall vara tänd eller släckt med en lampknapp.
- För switchar konstruerade med transistorer så gäller alltså samma princip; antingen är transistoren på och då skall den vara maxledande, alltså maximalt med ström skall flöda genom lasten, eller så skall transistoren vara av och ingen ström flödar genom lasten.
- När en transistor är maxledande så arbetar en BJT-transistor i det mättade området, medan en MOSFET-transistor arbetar i sitt linjära område. När en transistor inte leder så säger man att den är strypt, oavsett vilken transistortyp det handlar om.



Analog MOSFET-switch, en så kallad Power Switch, som kan användas för att driva elektrisk utrustning. I denna figur är switchen sluten, så att ström flödar genom lasten.

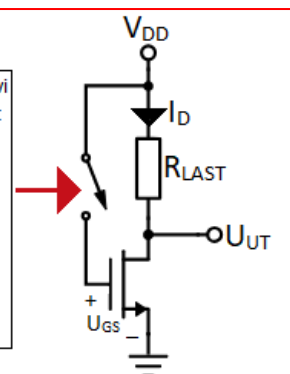
MOSFET-transistorn inom kraftelektronik: Power switch

- I praktiskt sett alla ändamål så används MOSFET-transistorer som switchar, både analoga och digitala, främst på grund av att inresistansen är så hög, vilket medför lägre energiförbrukning, samt att konstruktionen bli lättare. Dessutom så är MOSFET-transistorer väldigt robusta och okänsliga för störningar.
- När transistorer används som switchar så behövs inte BJT-transistorns mycket höga förstärkning, då vi enkelt kan maximera strömmen genom lasten ändå.
- Överlag kan man säga att MOSFET-switchar är överlägsna BJT-switchar på alla möjliga sätt, främst på grund av den höga inresistansen, vilket leder till obefintlig gateström och låg förlusteffekt.
- På grund av MOSFET-transistorns nästintill obefintliga gateström I_G , så kan vi ansluta ingången direkt till matningsspänningen via en switch, se figuren till höger. Genom att sluta eller öppna switchen så kan vi därmed styra när ström skall flöda genom lasten eller inte. Som exempel, om lasten vore en lampa så hade lampan tänts när switchen slöts. Om vi sedan öppnar switchen så släcks lampan.
- Vi hade inte kunnat ha samma koppling på en BJT-transistor, då basströmmen hade blivit extremt hög, förmodligen högre än vad transistorens bas kan hantera. Då hade BJT-transistorn blivit bränd och gått sönder. Därmed så måste vi använda en resistor på basen för att begränsa strömmen.
- Förlusteffekterna blir mycket lägre än på motsvarande BJT-switch (med basresistor), eftersom gateströmmen är nästintill obefintlig, medan BJT-transistorns basström hade varit relativt hög, förmodligen uppe i μA upp till några mA.

På grund av den höga inresistansen är gateströmmen nästintill obefintlig, vilket medför att onödiga effektförluster undvikts.

På grund av MOSFET-transistorns nästintill obefintliga drainström så kan vi ansluta ingången direkt till matningsspänningen via en switch. Genom att sluta eller öppna switchen så kan vi därmed styra när ström skall flöda genom lasten eller inte.

Om vi hade försökt konstruera en BJT-switch på detta sätt, dvs. ingången ansluten direkt till matningsspänningen utan basresistor, så hade basströmmen blivit extremt hög och bränd sönder transistoren. När vi konstruerar BJT-switchar så måste vi därför använda en basresistor att basströmmen inte skall bli för hög.



Exempel på dimensionering av en Power Switch:

- Vi skall driva en last med maximal drainström. Lasten har en resistans på 1 kΩ. Vi använder en matningsspänning V_{DD} på 10 V.
- Det absolut enklaste sättet att driva lasten är gaten direkt till matningsspänningen V_{DD} via en switch, se figuren till höger. Gate-sourcespänningen U_{GS} blir då lika med matningsspänningen V_{DD} , vilket i detta fall är 10 V.

$$U_{GS} = V_{DD} = 10 \text{ V}$$

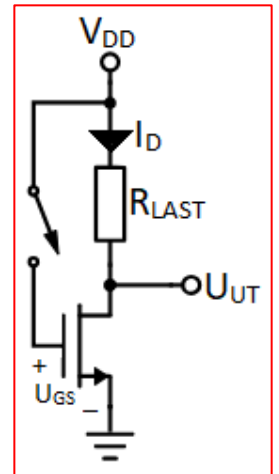
- Maximal drainström I_D kommer då flöda genom lasten, samtidigt som förlusteffekten blir mycket liten på grund av den obefintliga gateströmmen, se figuren till höger.
- När drainströmmen I_D blir maximal så hamnar så mycket av matningsspänningen V_{DD} som är möjligt över lasten, vilket i sin tur medför att drain-sourcespänningen U_{DS} , och därmed också utspänningen U_{UT} , blir så liten som möjligt. I praktiken så kan utsignalen inte bli mindre än några millivolt, som vi försummar.

$$U_{UT} \approx 0 \text{ V}$$

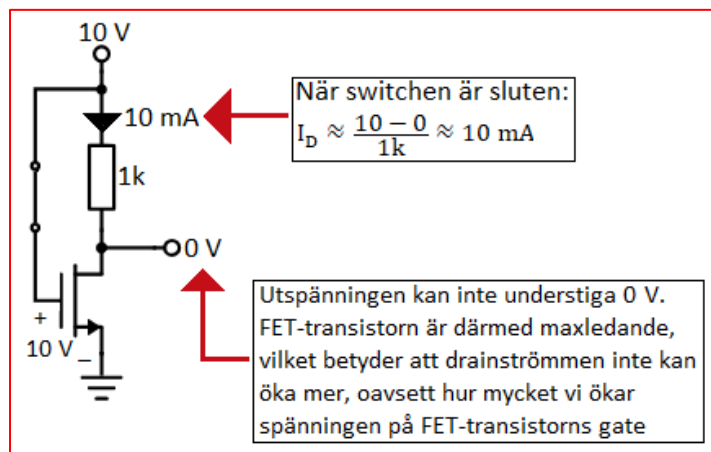
- Därmed så kan spänningen över lasten inte överstiga ungefär $10 - 0 \text{ V} \approx 10 \text{ V}$ för denna last, vilket också begränsar den maximala drainströmmen, som i detta fall blir

$$I_D = \frac{V_{DD} - U_{UT}}{R_{LAST}} \approx \frac{10 - 0}{1k} \approx 10 \text{ mA}$$

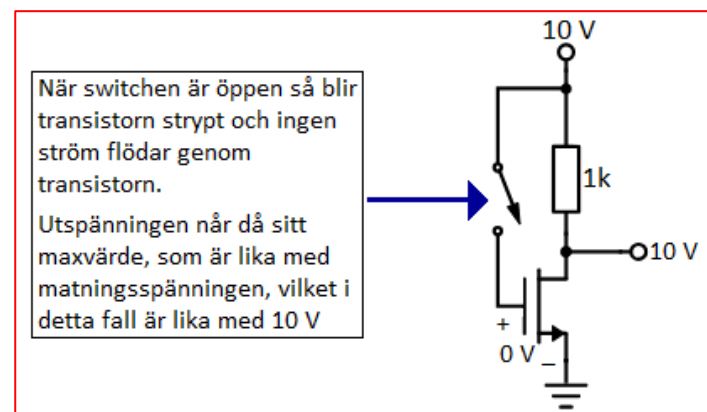
- MOSFET-transistorn blir i detta fall maxledande. Eftersom utspänningen inte kan understiga några millivolt så kan spänningsfallet över lasten inte bli högre än ca 10 V, vilket medför att drainströmmen inte kan bli högre än 10 mA för denna last.



Öppen Power Switch.



Drainströmmen kan inte överstiga ca 10 mA, även om vi ökar inspänningen. Transistorn är därmed maxledande. Dock så innebär den höga inresistansen att gateströmmen är nästintill obefintlig, vilket leder till låg effektförbrukning.



När vi öppnar switchen så blir transistorn strypt, vilket medför att ingen ström flödar genom lasten. Då blir utspänningen lika med 10 V.

Precis som BJT-switchar så fungerar MOSFET-switchar som inverterare; när insignalen är hög (i detta fall 10 V) så blir utsignalen låg (0,2 V, alltså ca 0 V). När insignalen är låg (0 V) så blir utsignalen hög (i detta fall 10 V).

- Som vi nu har sett så är MOSFET-switchar generellt sett överlägsna BJT-switchar på alla möjliga sätt, främst på grund av den höga inresistansen, vilket leder till obefintlig gateström och låg förlusteffekt.
- Därför så används nästan enbart MOSFET-transistorer till switchar, där Power MOSFET är den vanligaste switchen inom kraftelektronik samt diskret design. Inom analog IC-design samt digitalteknik så används nästan enbart CMOS-transistorer, se nästa avsnitt, som behandlar CMOS-teknologi samt logiska grindar.

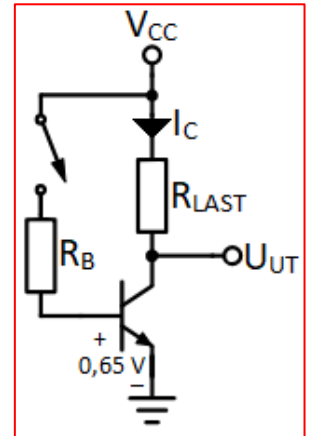
BJT-transistorn som analog switch:

- Figuren till höger visar en BJT-switch, som innebär onödiga effektförluster på grund av basströmmen på ingången, som är nödvändig för att strömmen genom lasten skall bli tillräckligt stor.
- För att inte basströmmen skall bli för hög vid påslag så måste vi använda en basresistor R_B . Utan denna basresistor så hade basströmmen blivit mycket hög och förstört transistorn. Även när vi dimensionerar basresistorn rätt så kommer basströmmen medföra förlusteffekter. Detta är den främsta anledningen till att MOSFET-switchar föredras i analoga sammanhang, samt att konstruktionen blir mycket enklare.
- Kollektorströmmen är en förstärkt kopia av basströmmen, så länge transistorn inte är maxledande, då ökad basström inte leder till någon ökning av kollektorströmmen.
- Vanligtvis så är kollektorströmmen ca 50–250 gånger större än basströmmen i icke-maxledande tillstånd, beroende på BJT-transistorns strömförstärkningsfaktor.
- Strömförstärkningsfaktorn varierar avsevärt mellan olika exemplar av samma transistormodell. Om vi tar 100 BJT-transistorer ur en påse så kan vi räkna med att samtliga transistorer kommer ha olika strömförstärkningsfaktor i området 50–250, med få undantag.
- Vanligtvis har mindre BJT-transistorer en strömförstärkningsfaktor runt 100, medan större BJT-transistorer, som brukar användas på utgången i slutsteg, brukar ha en strömförstärkningsfaktor runt 50.
- Det är väldigt svårt att ta reda på hur hög strömförstärkningsfaktor en viss BJT-transistor har; det lättaste sättet är givetvis att mäta basström och kollektorström då transistorn inte är maxledande. Därefter kan strömförstärkningsfaktorn beräknas som ration mellan kollektorströmmen och basströmmen:

$$h_{FE} = \frac{I_C}{I_B},$$

där h_{FE} är strömförstärkningsfaktorn, I_C är kollektorströmmen och I_B är basströmmen.

- Eftersom vi inte kan vara säkra på strömförstärkningsfaktorn så brukar vi konstruera BJT-switchar utefter värstafallscenariot, alltså att strömförstärkningsfaktorn endast är 50. Detta gör vi eftersom vi då ser till att BJT-switchen fungerar även om vi använder en BJT-transistor med lägsta möjliga strömförstärkningsfaktor (inom rimliga gränser).
- När man konstruerar förstärkare med BJT-transistorer så bör man också göra konstruktionen så oberoende av strömförstärkningsfaktorn som möjligt, vilket vi kommer göra senare. Dock så kan vi inte ändra strömförstärkningsfaktorns påverkan på inresistans eller strömförstärkningen i slutsteg. Dock finns det sätt att komma runt problemet, exempelvis genom att använda MOSFET-ingångar framför förstärkarsteget samt att använda flera sammankopplade rader av BJT-transistorer i slutsteg, ofta tre rader. Strömförstärkningen blir då i värsta fall produkten av tre BJT-transistorers strömförstärkningsfaktorer, vilket bör vara minst $50 \cdot 50 \cdot 50 = 125\,000$.
- Att vi måste dimensionera basresistorn utefter värstafallscenariot medför att konstruktionen av BJT-switchen är mer komplex än MOSFET-switchen. Dels så måste vi ta reda på lastens resistans för att kunna beräkna hur hög kollektorströmmen kan bli som mest, eller så får vi mäta hur hög kollektorströmmen blir som högst.
- Därefter så måste vi beräkna hur hög basströmmen blir i värsta fall, alltså 50 gånger mindre. Utifrån detta så måste vi beräkna ett lämpligt värde på basresistorn utefter hur hög inspänningen är vid drift. funktion.
- Jämför detta med MOSFET-switchen vi såg tidigare, där det räckte med att ansluta MOSFET-transistorns gate till matningsspänningen V_{DD} för att maximal ström hade flödat genom lasten.



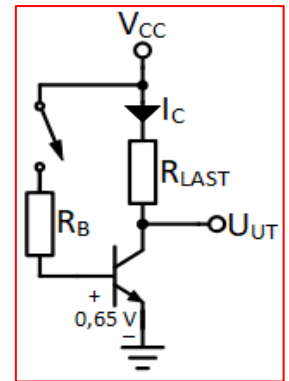
Analog BJT-switch. Även vid korrekt dimensionering så kommer basströmmen medföra förlusteffekter som hade kunnat undvikas med en MOSFET-switch.

Exempel på konstruktion av switch med BJT-transistor

- BJT-transistorn till höger skall användas som en switch. Kretsen har följande data:

$$V_{CC} = 10 \text{ V}; R_{LAST} = 0,47 \text{ k}\Omega; 50 \leq h_{FE} \leq 250;$$

- Resistor R_{LAST} är en last, som skall drivas med maximal kollektorström.
- För att driva lasten med maximal lastström så kopplas basen till matningsspänningen V_{CC} .
- Vi måste bestämma ett lämpligt värde på basresistorn R_B så att maximal ström flödar genom lasten när transistorn är på. Samtidigt måste basresistorn ha lämplig storlek så att basströmmen inte blir onödigt hög; om basströmmen blir för hög så kommer transistorn förstöras.



Öppen BJT-switch.

- För att säkerhetsställa att maximal ström flödar genom lasten oavsett strömförstärkningsfaktor h_{FE} så antar vi att transistorn har så låg strömförstärkningsfaktor som möjligt, alltså $h_{FE} = 50$. Om vi dimensionerar resistor basströmmen I_B efter detta värde så vet vi att strömmen genom lasten kommer bli maximal, oavsett värde på strömförstärkningsfaktorn.
- Om h_{FE} är högre än 50 så kommer det bara bli lättare att maximera lastströmmen, men vi tar det säkra före det osäkra och ser till att lastströmmen blir maximerad även i det värsta fallet.

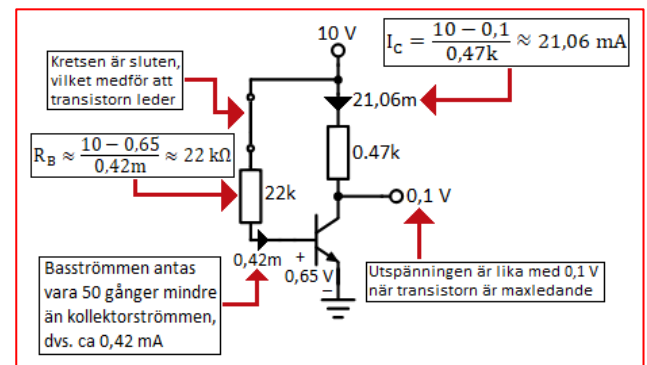
$$h_{FE} = 50$$

- För att maximal ström skall flöda genom lasten så måste vi mäta transistorn. I mättat tillstånd så är utspänningen U_{UT} lika med 0,1 V. När utspänningen har nått sitt minimumvärde 0,1 V så ligger högsta möjliga spänningsfall över lasten, vilket är matningsspänningen minus 0,1, alltså $10 - 0,1 = 9,9 \text{ V}$. Strömmen genom lasten blir då högsta möjliga för denna switch.
- Strömmen genom lasten blir då, i enlighet med Ohms lag, lika med:

$$I_C = \frac{10 - 0,1}{0,47k} \approx 21,06 \text{ mA}$$

- Notera att strömmen genom lasten är det samma som transistorns kollektorström I_C . Att transistorn är mättad medför att strömmen genom lasten inte kan bli högre, oavsett hur mycket vi ökar basströmmen.
- Eftersom strömförstärkningsfaktorn h_{FE} antas vara lika med 50 så antas basströmmen I_B vara 50 gånger mindre än kollektorströmmen;

$$I_B = \frac{I_C}{h_{FE}} \approx \frac{21,06 \text{ mA}}{50} \approx 0,42 \text{ mA}$$



Sluten BJT-switch.

- Basströmmen måste alltså vara minst 0,42 mA för att maximal ström skall gå genom lasten.
- Därefter så beräknar vi ett lämpligt värde på basresistorn R_B så att basströmmen blir lika med ca 0,42 mA vid drift genom att använda Kirchhoffs spänningslag på baskretsen:

$$10 - R_B I_B - 0,65 = 0 \rightarrow R_B I_B = 9,35,$$

vilket kan transformeras till

$$R_B = \frac{9,35}{I_B} = \frac{9,35}{0,42 \text{ mA}} \approx 22,2 \text{ k}\Omega$$

- Närmaste värde i E12-serien är 22 kΩ, vilket medför att basströmmen I_B blir något högre än 0,42 mA (0,425 mA), men det skadar inte. Vi har därmed lite marginal, vilket medför att vi kan vara säkra på att maximal ström flödar genom lasten.

Kollektorströmmen I_C kontra emitterströmmen I_E :

- Tidigare sade vi att kollektorströmmen flödar från kollektorn till emitttern. Dock är emitterströmmen något högre än kollektorströmmen, eftersom emitterströmmen är summan av kollektorströmmen och basströmmen:

$$I_E = I_C + I_B$$

- Eftersom kollektorströmmen är så mycket större än basströmmen så är emitterströmmen ungefär lika med kollektorströmmen.

$$I_E \approx I_C$$

- Man brukar nästan alltid approximera emitterströmmen I_E på detta sätt, eftersom basströmmen I_B är så liten i jämförelse med kollektorströmmen I_C .
- Detta kan enkelt demonstreras med BJT-switchen som konstruerades tidigare. Vi räknade då med en strömförstärkningsfaktor h_{FE} på 50. Vi såg då att kollektorströmmen I_C blev ca 21,06 mA som mest och vi beräknade att basströmmen I_B blev 50 gånger mindre, alltså ca 0,42 mA, eftersom

$$I_C = h_{FE} * I_B = 50 * I_B,$$

vilket innebär att

$$I_B = \frac{I_C}{50} \approx \frac{21,06m}{50} \approx 0,42 \text{ mA}$$

- Därmed hamnar emitterströmmen I_E runt 21,5 mA, då

$$I_E = I_C + I_B \approx 21,06m + 0,42m \approx 21,5 \text{ mA}$$

- Emitterströmmen hade alltså blivit ca 21,5 mA, vilket är nästan lika med kollektorströmmen (21,06 mA).
- Skillnaden mellan emitter- och kollektorströmmen är endast ca 2 % och detta var när vi räknade med lägsta strömförstärkningsfaktor; förmodligen är strömförstärkningsfaktorn högre, vilket gör att skillnaden är ännu mindre.
- Det är inte ovanligt att strömförstärkningsfaktorn är upp till fem gånger högre än minimumvärdet, alltså ca 250, vilket hade medfört att skillnaden mellan emitter- och kollektorströmmen hade minskat till ca 0,4 %!
- Om vi istället hade antagit att BJT-transistorns strömförstärkningsfaktor h_{FE} var 100 så hade basströmmen blivit ca 0,21 mA, eftersom

$$I_B = \frac{I_C}{h_{FE}} \approx \frac{21,06m}{100} \approx 0,21 \text{ mA}$$

- Emitterströmmen I_E hade då blivit 21,3 mA, då

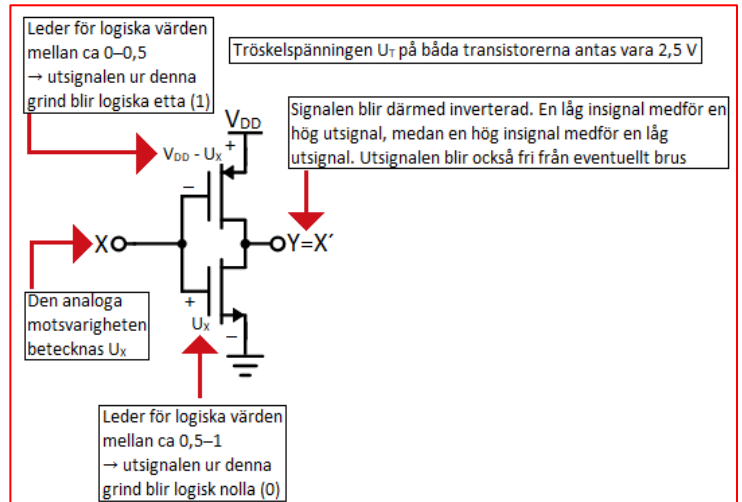
$$I_E = I_C + I_B \approx 21,06m + 0,21m \approx 21,3 \text{ mA}$$

- Skillnaden mellan emitter- och kollektorströmmen hade i detta fall endast blivit 1 %.
- Kontentan av detta stycke är att skillnaden mellan emitter- och kollektorström är obetydlig (så länge inte transistorn är kraftigt mättat). Därför så brukar man anta att emitterströmmen är lika med kollektorströmmen, eftersom det förenklar beräkningar inom analog konstruktion.

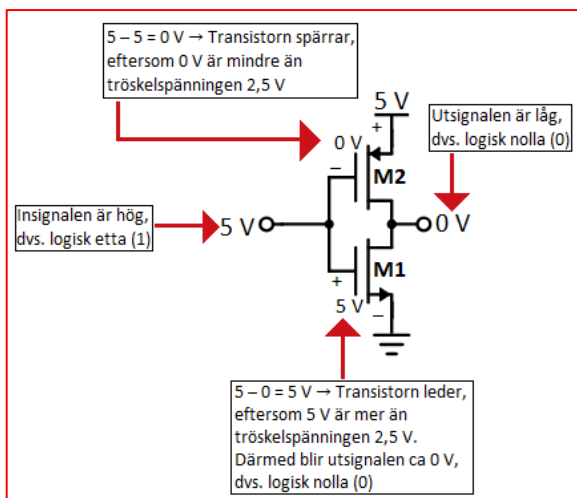
4.1.7 - Digitala switchar del I: Introduktion till CMOS-teknologi

Detta avsnitt är en kort introduktion till digitala kretsar konstruerade med CMOS-teknologi. Se nästa avsnitt för mer detaljer.

- Inom analog IC-design samt digitalteknik så används nästan enbart så kallad CMOS-transistorer, främst för att dessa transistorer kan göras väldigt små, medför låg effektförbrukning, är okänsliga mot störningar och är mycket snabbare än tidigare logiska digitala kretsar.
- Den kontinuerligt minskande storleken på CMOS-transistorer har bidragit till samhällets utveckling, där fler transistorer kan placeras på en viss yta. Detta har medfört att vi idag kan konstruera laptop-datorer som är kraftfullare än datorer som var stora som hus förr i tiden.
- Innan CMOS-teknologi blev utbrett som idag så användes BJT-transistorer för att skapa digitala switchar med så kallad TTL-teknologi (Transistor-Transistorlogik). Jämfört med dagens digitala switchar så var energiförbrukningen mycket hög; en modern CMOS-switch kan ha en energiförbrukning som är tusentals gånger lägre än gamla BJT-switchar.
- CMOS står för Complementary MOSFET och betyder att switchen utgörs av två transistornät, som konstrueras med MOSFET-transistorer av motsatt polaritet, se figuren till höger. Anledningen till att två transistornät används är främst att det möjliggör mycket hög switchfrekvens.
- Det övre transistornätet kallas pullup-nät och konstrueras med så kallad PMOS-transistorer, som har "motsatt polaritet" de MOSFET-transistorer vi har sett tidigare. Kortfattat kan man säga att dessa transistorer leder när insignalen X är tillräckligt låg, vilket är när X understiger 2,5 V i figuren nedan.
- Det nedre transistornätet kallas pulldown-nät och konstrueras med så kallad NMOS-transistorer, vilket är sådana transistorer vi har stött på hittills. För att NMOS-transistorerna skall leda så måste insignalen vara tillräckligt hög, vilket i den vänstra figuren nedan är minst 2,5 V.

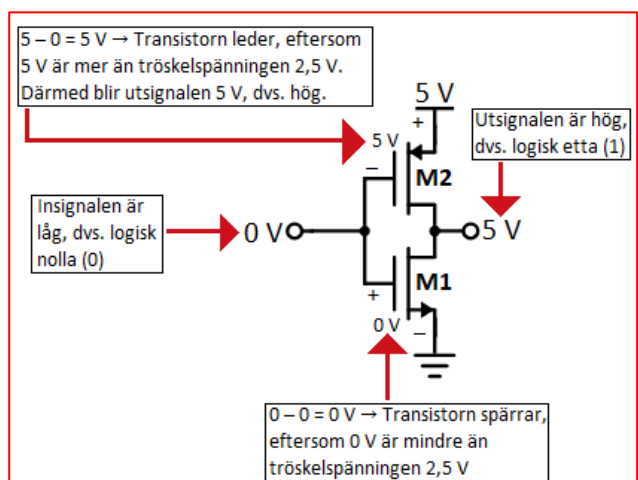


En CMOS-switch, som fungerar som inverterare inom digitala kretsar. En hög insignal medför en låg utsignal och en låg utsignal medför en hög utsignal.



CMOS-switchens arbetssätt när insignalen är hög, vilket vanligtvis är 5 V, ibland lägre, exempelvis 1,8 V.

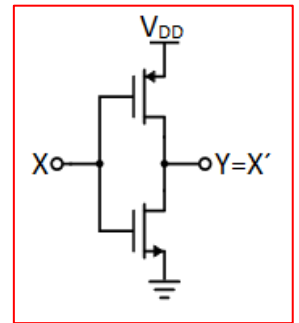
Notera att utsignalen blir inverterad, alltså låg (0 V), eftersom transistor M1 är direkt ansluten till jord.



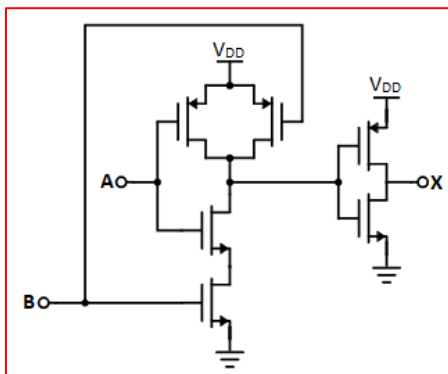
vilket vanligtvis är 5 V, ibland lägre, exempelvis 1,8 V.

Notera att utsignalen blir inverterad, alltså hög. Utsignalens får då samma spänning som matningsspänningen, vilket är 5 V i detta fall.

- Vanligtvis så sätts CMOS-transistorer samman till så kallad logiska grindar, där utsignalen blir hög eller låg beroende på insignalerna. Det finns åtta vanliga logiska grindar, som utgör olika logiska funktioner.
- Ett exempel på en sådan grind är CMOS-switchen som vi såg tidigare. CMOS-switchen kallas NOT-grind inom digitalteknik, eftersom den inverterar insignalen.
- Andra exempel på logiska grindar är AND-grinden, se den vänstra figuren nedan, vars konstruktion medför att alla insignaler måste vara höga för att utsignalen är hög.
- Ett annat exempel är OR-grinden nedan till höger, som medför att endast en av insignalerna måste vara hög för att utsignalen skall bli hög.

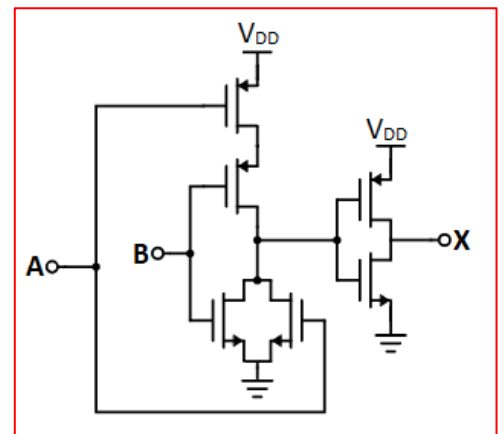


En NOT-grind, vilket är samma grind som CMOS-switchen vi såg tidigare.



En AND-grind konstruerad med CMOS-teknologi. Båda insignalerna A och B måste vara höga för att utsignalen X skall bli hög.

AND står för A AND B, alltså A OCH B måste vara höga för att X skall bli hög.

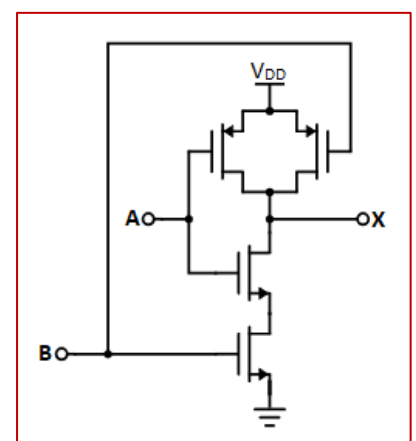


En OR-grind konstruerad med CMOS-teknologi. Endast en av insignalerna A och B måste vara höga för att utsignalen X skall bli hög.

OR står för A OR B, alltså A ELLER B måste vara höga för att X skall bli hög.

NAND-logik:

- Figuren till höger visar en NAND-grind, vilket är den vanligaste grinden inom digitalteknik. Övriga grindar kan enkelt konstrueras med NAND-grindar, vilket kallas NAND-logik.
- Notera att NAND-grinden har samma uppbyggnad som AND-grinden ovan, bara att det inte behövs någon NOT-grind (CMOS-switch) på utgången. Detta medför att NAND-grinden är snabbare än AND-grinden.
- Förutom att NAND-grinden är snabbare än vanliga grindar såsom AND- eller OR-grinden så är det enkelt att endast behöva använda en typ av logisk grind på ett chip.
- Tänk ett chip som har plats för miljarder logiska grindar. Det är mycket enklare att endast behöva placera ut en typ av logisk grind än åtta olika över chipet.
- Av dessa två anledningar (snabbhet och enkelhet) så används vanligtvis NAND-logik för att bygga upp digitala kretsar.



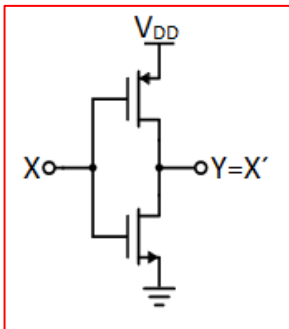
En NAND-grind, den vanligaste CMOS-switchen inom digitalteknik. Övriga logiska grindar kan enkelt konstrueras med NAND-grindar, vilket oftast är fallet i moderna digitala kretsar.

4.1.8 - Digitala switchar del II: Uppbyggnad av logiska funktioner med CMOS-transistorer

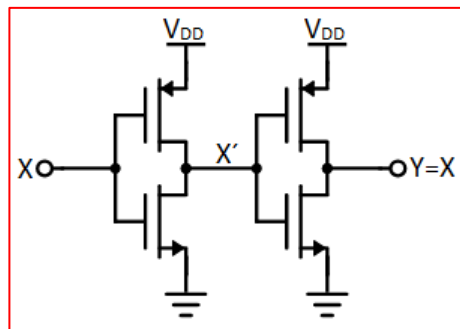
Denna del är en fördjupning av föregående kapitel. Vi börjar med lite repetition för en sen gå in på detalj hur logiska grindar byggs upp med CMOS-teknologi. Vänligen läs föregående kapitel först för ett få en sammanfattning av materialet.

- CMOS står för Complementary MOSFET och betyder att switchen utgörs av två transistornät, som konstrueras med MOSFET-transistorer av motsatt polaritet, se figuren till höger.
- I dagsläget så används nästan enbart CMOS-teknologi inom digitala kretsar, på grund av flera orsaker:

1. CMOS-transistorer har extremt låg effektförbrukning (på grund av extremt hög ingångsresistans, vanligtvis hundratals TΩ), till och med lägre än andra typer av MOSFET-switchar.
2. CMOS-transistorer kan göras mycket små, vilket medför att man kan placera extremt många CMOS-kretsar (logiska funktioner) på ett chip. På ett chip är det möjligt att få plats med flera miljarder CMOS-transistorer i dagsläget.
3. CMOS-transistorer är mycket okänsliga mot störningar.
4. Det går att ansluta CMOS-kretsar till olika matningsspänningar. En stor fördel är att man kan använda mycket lägre matningsspänning än tidigare digitala kretsar, som vanligtvis krävde minst 5 V matningsspänning.
5. CMOS-kretsar är mycket snabbare/har mycket lägre grindfördröjning än tidigare kretsar. Kretsarna kan alltså ställas om från exempelvis 0 till 1 extremt fort.

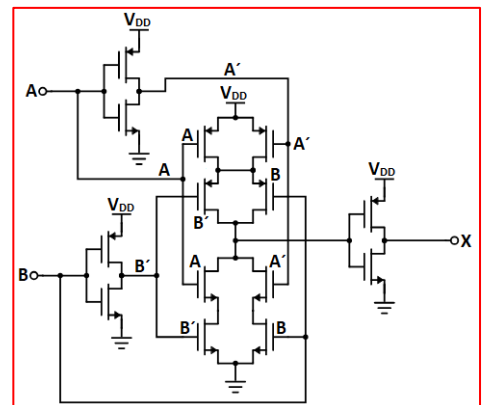


CMOS-switchen är den mest grundläggande digitala grinden, vars funktion är att invertera signaler. Inom digitalteknik kallas CMOS-switchen NOT-grind.



Buffern eliminerar eventuellt brus som kan uppkomma på digitala signaler, så att signalerna återfår sitt originalvärde, vilket antingen är logisk nolla eller etta.

Buffern består av två CMOS-switchar, där den första inverterar signalen och den andra inverterar tillbaka den till ursprungsläget, fast utan brus.



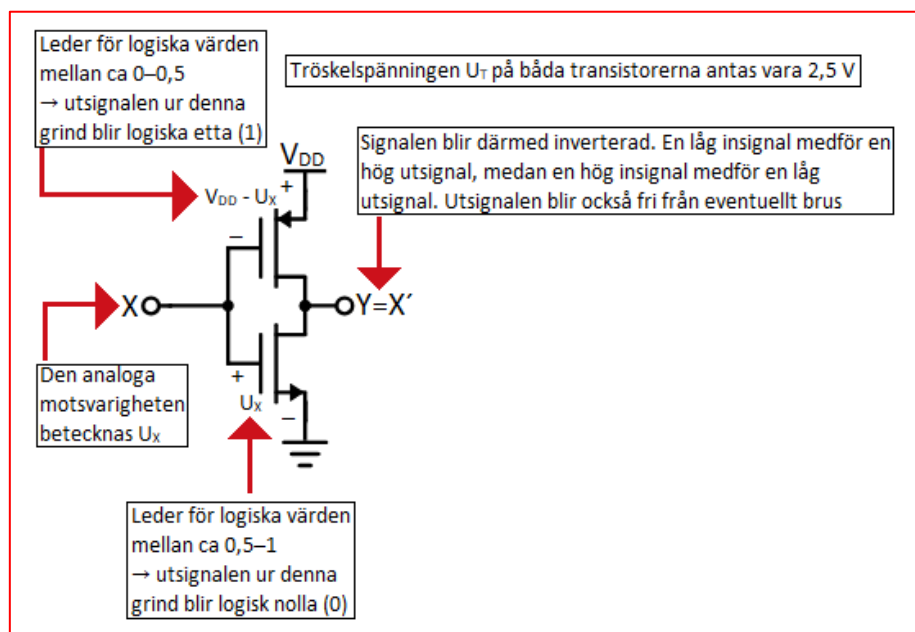
En XNOR-grind, den mest komplexa av de vanliga logiska grindarna. XNOR-grinden har som funktion att de två insignalerna måste ha samma värde, antingen 0 (låg) eller 1 (hög), för att utsignalen skall bli hög.

Digitalteknik och logiska grindar:

- Logiska grindar är digitala kretsar, där utgångarna är logiska funktioner av en eller flera ingångar. De logiska funktionerna beskrivs med så kallad boolesk algebra, se kapitel 6 - Digitalteknik för mer detaljer om boolesk algebra.
- Grindarnas beteckningar följer deras logiska funktioner.
- För att demonstrera hur grindarnas olika funktioner nedan så betecknas deras utgångar med X, Y, A & B. A och B är ingångar på grindar med två insignalers finns, medan X är ingång på grindar med en ingång (NOT-grinden).

Pulldown- och pullup-nät:

- CMOS-grindar är uppbyggda av två nät med transistorer, ett nedre nät bestående av NMOS-transistorer samt ett övre nät bestående av PMOS-transistorer, se figuren till höger. Det nedre nätet kallas pulldown-nät, medan det övre nätet kallas pullup-nät.
- Om det nedre nätet leder så blir utsignalen låg, under förutsättningen att ingen switch är placerad direkt efter grinden. Om det nedre nätet leder så blir utsignalen hög, lika stor som matningsspänningen V_{DD} , förutsatt att ingen switch är placerad efter grinden.

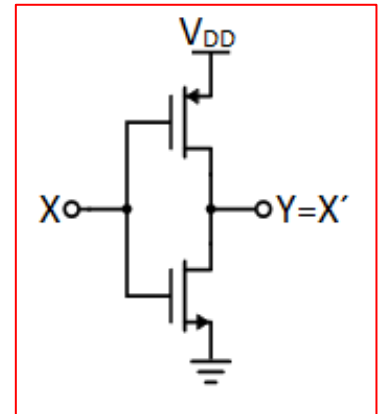


CMOS-switch. Det övre nätet kallas pullup-nät och är uppbyggt av PMOS-transistorer. Pullup-nätet medför att utsignalen blir hög om insignalen är låg.

Det nedre nätet kallas pulldown-nät och består av NMOS-transistorer. Pulldown-nätet medför att utsignalen blir låg om insignalen är hög.

CMOS-switchen:

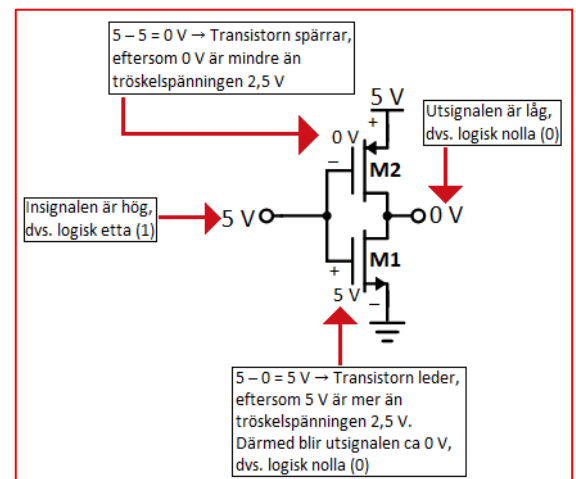
- Figuren till höger visar en så kallad CMOS switch, som inom digitalteknik kallas NOT-grind, eftersom den utför den logiska operationen NOT (invertering).
- CMOS-switchen inverterar signaler, så att en hög insignal medför en låg utsignal och en hög insignal medför en låg utsignal.
- Dessa digitala signaler har en analog motsvarighet, där en logisk etta (1) är lika med matningsspänningen V_{DD} och en logisk nolla (0) är lika med 0 V.
- Antag att matningsspänningen V_{DD} är lika med 5 V. CMOS-switchen medför att en logisk nolla på ingången (motsvarar en spänning på ca 0 V), blir en logisk etta på utgången (motsvarar ungefär matningsspänningen, alltså 5 V).
- Samtidigt så medför en logisk etta på ingången (ca 5 V) att utsignalen blir en logisk nolla (ca 0 V).
- Notera att CMOS-switchen består utav två MOSFET-transistorer med motsatt polaritet. Den övre transistoren (M2) är en PMOS-transistor och leder när insignalen understiger tröskelspänningen, alltså insignalen är låg. Den nedre transistoren (M1) är en NMOS-transistor, som leder när insignalen överstiger dess tröskelspänning, alltså när insignalen är hög.



CMOS-switch.

När CMOS-transistorn spärrar (OFF):

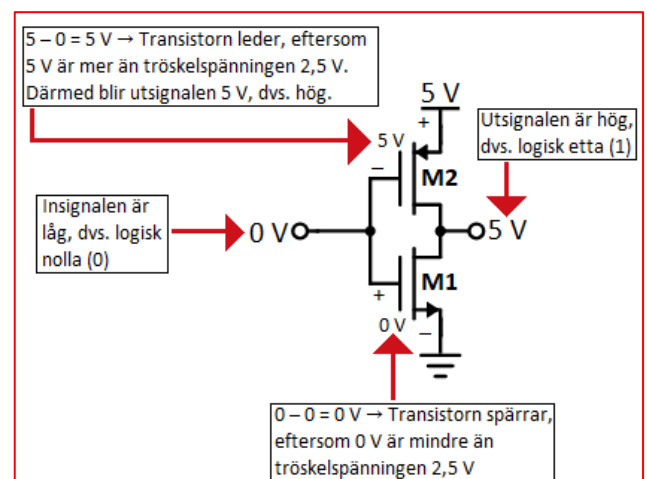
- När insignalen är låg så kommer alltså transistor M2 att leda, medan M1 spärrar.
- Eftersom resistansen mellan transistor M2:s drain och source är så låg när den leder ($R_{DS(on)} \approx 0,1 \Omega$) så blir utsignalen hög, omkring matningsspänningen – 0,2 V, alltså $V_{DD} - 0,2 \text{ V}$. Då kommer maximal ström att gå genom lasten och effektutvecklingen i lasten blir maximal, vilket är precis vad vi vill!
- Resistansen mellan transistor M1:s drain och source är samtidigt extremt hög, så vägen mellan drain och source är spärrad – all ström flödar till jord genom lasten.



En hög insignal på en CMOS-switch medför en låg utsignal.

När CMOS-transistorn leder (ON):

- När insignalen är hög så kommer transistor M1 leda, samtidigt som M2 spärrar.
- Eftersom spänningsfallet mellan M1:s drain och source är omkring 0,2 V när den leder så blir utsignalen 0,2 V, alltså låg. Då blir utspänningen istället låg. Då går ingen ström genom lasten, samtidigt som transistoren kommer förbruka extremt lite effekt.
- Samtidigt är resistansen mellan transistor M2:s drain och source extremt hög, vilket gör att spänningsfallet över den blir ungefär lika med matningsspänningen V_{DD} , samtidigt som nästan ingen ström flödar genom kretsen.



Låg insignal på CMOS-switchen medför en hög utsignal.

4.1.9 – Konstruktion av logiska grindar med CMOS-transistorer

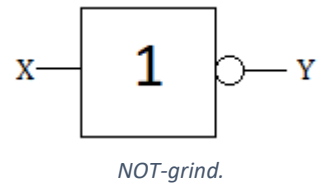
- Detta avsnitt behandlar tillvägagångssättet för att konstruera de logiska grindarna med CMOS-transistorer.

NOT-grinden:

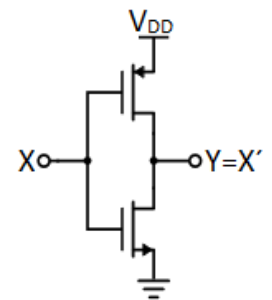
- NOT-grindens logiska funktion kan härledas med formeln

$$Y = X'$$

där X är insignal och Y är utsignal.



- NOT-grinden består utav en vanlig CMOS-switch, se figuren till höger.
- Som vi har sett tidigare så inverterar CMOS-switchen insignalen, så att utsignalen får motsatt värde; om insignalen är hög så blir utsignalen låg och vice versa.
- Det är lämpligt att använda transistorer vars tröskelspänning U_T ligger omkring halva matningsspänningen V_{DD} .
- Om matningsspänningen V_{DD} är lika med 5 V så vore det därmed lämpligt att transistorernas respektive tröskelspänning U_T ligger omkring 2,5 V. Detta medför att insignalen som har blivit påverkade av brus till stor del kan bli inverterade utan problem.
- I figuren nedan, så antas båda transistorer har en tröskelspänning U_T på 2,5 V:

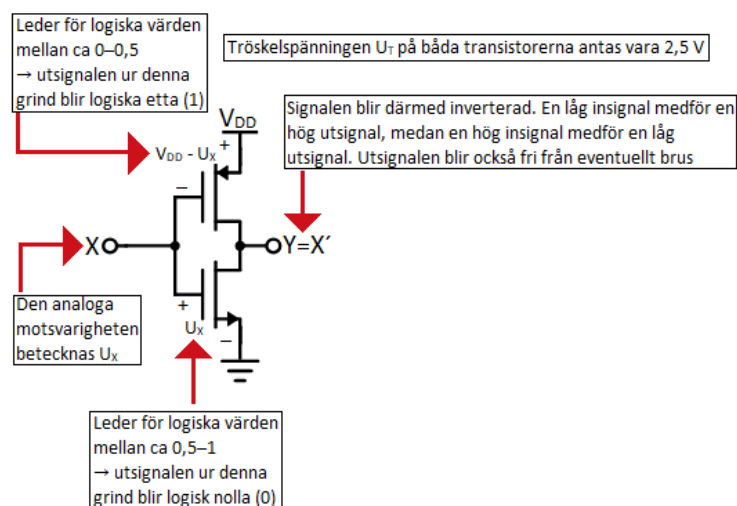


NOT-grind konstruerad med CMOS-transistorer.

$$U_{TN} = U_{TP} = 2,5 \text{ V},$$

där U_{TN} samt U_{TP} är NMOS- respektive PMOS-transistorns tröskelspänning.

- Därmed så krävs en gate-sourcespänning U_{GS} / source-gatespänning U_{SG} på minst 2,5 V för att respektive transistor skall börja leda.



NOT-grinden medför eliminerat brus, då insignalen X omvandlar till 0 eller 1, vilket medför en ren signal.

- **Anmärkning:** PMOS-transistorn tröskelspänning U_{TP} skrivs ofta som ett negativ storhet i databladet, exempelvis $-2,5\text{ V}$.
- Detta betyder att PMOS-transistorns gate-sourcespänning U_{GS} måste understiga $-2,5\text{ V}$ för att leda:

$$U_{TP} = -2,5\text{ V} \rightarrow U_{GS} \leq -2,5\text{ V för att leda}$$

vilket är ekvivalent med att source-gatespänningen U_{SG} måste överstiga $2,5\text{ V}$ för att PMOS-transistorn skall börja leda, då

$$U_{SG} = -U_{GS},$$

vilket innebär att

$$U_{TP} = -2,5\text{ V} \rightarrow U_{SG} \geq 2,5\text{ V för att leda}$$

- Därmed så måste insignalen X ha en spänningsnivå, som vi kallar U_X , på minst $2,5\text{ V}$, för att NMOS-transistorn skall börja leda, medan PMOS-transistorn kräver en spänningsnivå U_X som understiger $2,5\text{ V}$.
- Eftersom båda transistorer har en tröskelspänning $U_{TN} = U_{TP}$ på $2,5\text{ V}$, så kan utsignalen Y bli både logisk nolla (0) eller logisk etta (1) ifall insignalens spänningsnivå V_X är $2,5\text{ V}$, eftersom vi inte vilken av dem som kommer leda och vad utsignalen kommer bli.
- Detta kommer avgöras av deras exakta tröskelspänningar; förmodligen har den ena något högre tröskelspänning än den andra, vilket medför att den ena kommer leda och den andra kommer spärra.

- Detta beror på att PMOS-transistorns source-gatespänning U_{SG} är lika med matningsspänningen V_{DD} minus insignalens spänningsnivå V_X

$$U_{SG} = V_{DD} - V_X$$

- Som exempel, om matningsspänningen V_{DD} är lika med 5 V och insignalens spänningsnivå V_X är lika med 3 V så blir PMOS-transistorns sourcespänning U_{SG} lika med 2 V , då

$$U_{SG} = 5 - 3 = 2\text{ V}$$

- Därmed så kommer denna transistor inte leda, eftersom spänningsfallet understiger tröskelspänningen U_T , som ligger på $2,5\text{ V}$:

$$U_{SG} < U_{TP} \rightarrow \text{PMOS} - \text{transistorn spärrar}$$

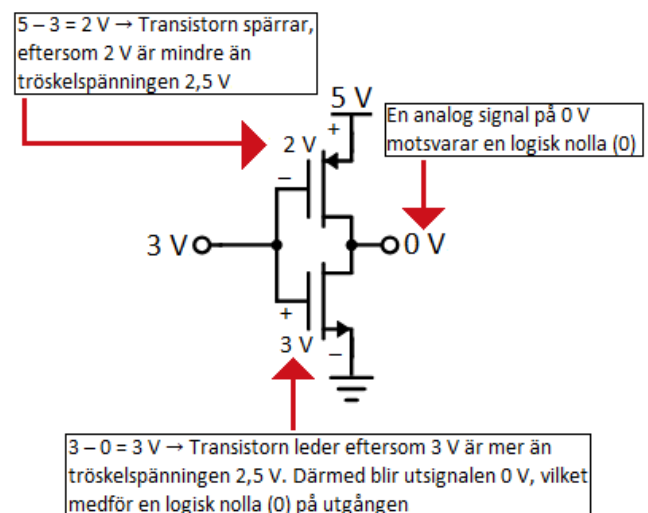
- Dock kommer NMOS-transistorn leda, då gate-sourcespänning U_{GS} utgörs av spänningsskillnaden mellan insignalen V_X samt jord och därmed hamnar på 3 V :

$$U_{GS} = V_X - 0 = 3\text{ V},$$

vilket överstiger tröskelspänningen U_{TN} :

$$U_{GS} > U_{TN} \rightarrow \text{NMOS} - \text{transistorn leder}$$

- Därmed blir NOT-grindens utsignal Y en logisk nolla (0) utan kvarstående brus.
- På samma sätt gäller att om en låg signal hade blivit utsatt för brus så att dess logiska värde hade ökar från 0 upp till $0,3$ så hade denna signals analoga värde uppgått till $5 * 0,3 = 1,5\text{ V}$, vilket understiger NMOS-transistorns tröskelspänning U_{TN} . Detta innebär att NMOS-transistorns då kommer spärra.
- Därmed så kommer PMOS-transistorns source-gatespänning U_{SG} bli $5 - 1,5\text{ V} = 3,5\text{ V}$, vilket överstiger dess tröskelspänning U_{TP} . Därmed kommer PMOS-transistorn leda, vilket innebär att utsignalen Y blir hög, alltså en logisk etta (1) utan brus.



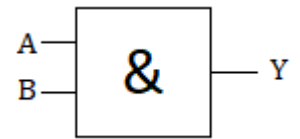
NOT-grind, där insignalens spänningsnivå V_X är lika med 3 V , vilket motsvarar en logisk insignal X på $3/5 = 0,6$, som inverteras till 0.

AND-grinden:

- AND-grindens logiska funktion kan härledas med formeln

$$Y = A * B,$$

där A samt B är insignaler och Y är utsignal.



AND-grind.

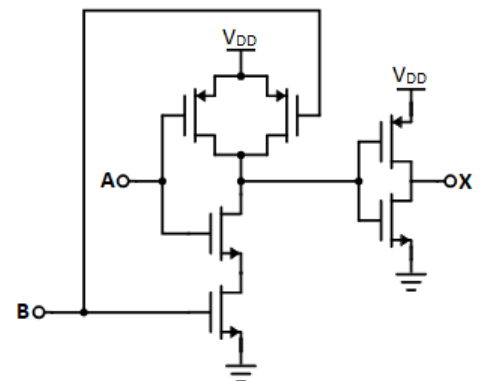
- Det nedre nätet kallas pulldown-nät och består utav NMOS-transistorer. För att realisera den logiska funktionen $Y = A * B$ så skall pulldown-nätet bestå utav $A * B$.
- Gångertecknet mellan A och B indikerar parallellkoppling, vilket indikerar att A och B skall parallellkopplas.

$$Y = A * B$$

- Det övre nätet kallas pullup-nät och består utav PMOS-transistorer. För att ta reda på hur PMOS-transistorerna skall placeras för att realisera den logiska funktionen $Y = A + B$ så använder vi ekvationen nedan, men struntar i apostroferna:

$$Y = (A' + B')'$$

- Vi skall alltså placera A serIELLT med B, eftersom vi skall rita ut $A' + B'$, fast inverterade.
- Därefter sätter vi ihop pulldown- och pullup-nätet, för att slutligen placera en inverterare på utgången.
- Därefter är AND-grinden färdigkonstruerad, se figuren till höger.



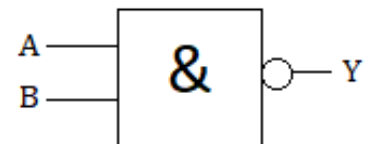
AND-grind konstruerad med CMOS-transistorer.

NAND-grinden:

- NAND-grindens logiska funktion kan härledas med formeln

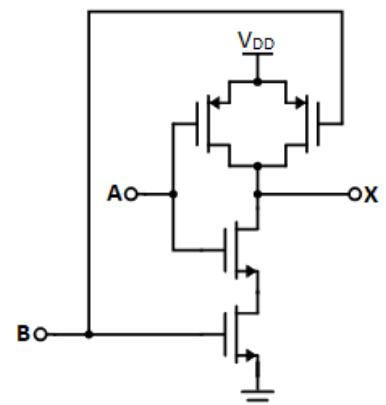
$$Y = (A * B)',$$

där A samt B är insignaler och Y är utsignal.



NAND-grind.

- Eftersom NAND-grinden är en inverterande AND så kan grindnätet konstrueras genom att använda samma nät som för AND-grinden, men utan inverteraren på utgången.
- Genom att ta bort inverteraren på AND-grindens utgång så erhålls därmed en NAND-grind.



NAND-grind konstruerad med CMOS-transistorer.

OR-grinden:

- OR-grindens logiska funktion kan härledas med formeln

$$Y = A + B,$$

där A samt B är insignalerna och Y är utsignalen.

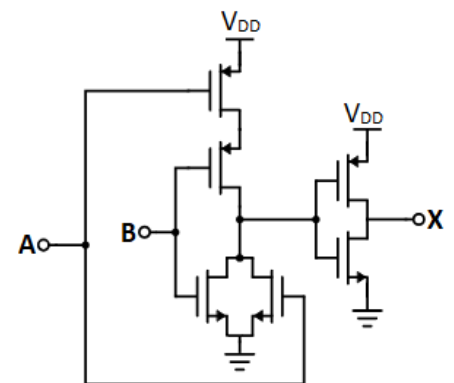
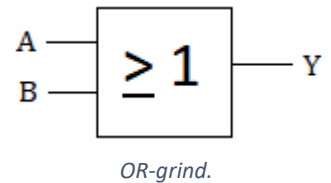
- Pulldown-nätet (NMOS-transistorerna) skall realisera funktionen $Y = A + B$. Plustecknet mellan A och B indikerar seriekoppling.
- I det nedre nätet så skall alltså A och B seriekopplas till jord. Vi seriekopplar därmed två NMOS-transistorer mittpunkten mellan pullup- och pulldown-nätet ned till jord.

- För att pullup-nätet (PMOS-transistorerna) skall realisera funktionen så använder vi uttrycket

$$Y = (A' * B')',$$

men vi inverterar signalerna, vilket i detta fall innebär att vi tar bort apostroferna.

- PMOS-transistorerna skall alltså realisera funktionen $A * B$, alltså A och B skall parallellkopplas. Vi parallellkopplar därmed två PMOS-transistorer i pullup-nätet, från matningsspänningen V_{DD} ned till mittpunkten mellan pullup- och pulldown-nätet.
- Därefter så tar vi utsignalen mellan de två transistornätets mittpunkt och inverterar denna med en NOT-grind, bestående av en CMOS-switch. Därefter har vi skapat transistornätet för en OR-grind.



OR-grind konstruerad med CMOS-transistorer.

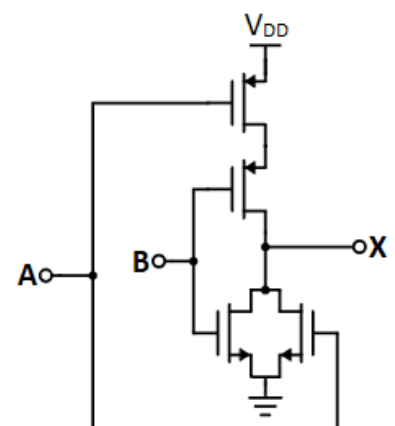
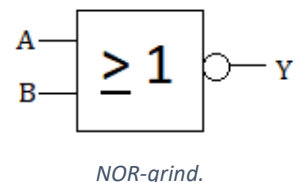
NOR-grinden:

- OR-grindens logiska funktion kan härledas med formeln

$$Y = (A + B)',$$

där A samt B är insignalerna och Y är utsignalen.

- För att konstruera NOR-grinden med CMOS-transistorer, så använder vi samma nät som för OR-grinden, men utan inverteraren på utgången. Detta är också lätt att förstå rent intuitivt, eftersom NOR-grinden är en inverterande OR.



NOR-grind konstruerad med CMOS-transistorer.

XOR-grinden:

- XOR-grindens logiska funktion kan härledas med formeln

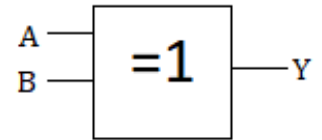
$$Y = A \oplus B = AB' + A'B,$$

där A samt B är insignaler och Y är utsignal.

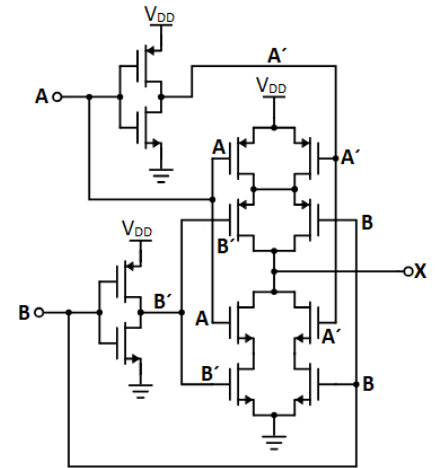
- Pulldown-nätet (NMOS-grindarna) skall realisera funktionen $Y = AB' + A'B$. För att göra detta så måste vi seriekoppla AB' med $A'B$:

- AB' är detsamma som $A * B'$, vilket indikerar att A skall parallellkopplas med B' .
- $A'B$ är detsamma som $A' * B$, vilket indikerar att A' skall parallellkopplas med B.

- I detta fall så behöver vi alltså två switchar på ingången, som möjliggör att vi har tillgång till signalerna A, B, A' samt B'.



XOR-grind.



XOR-grind konstruerad med CMOS-transistorer.

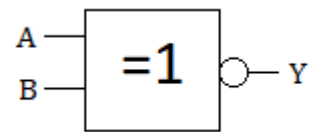
XNOR-grinden:

- XNOR-grindens logiska funktion kan härledas med formeln

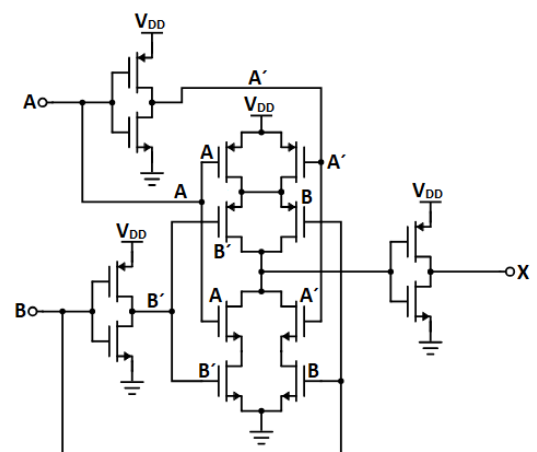
$$Y = (A \oplus B)' = (AB' + A'B)',$$

där A samt B är insignaler och Y är utsignal.

- För att realisera XNOR-grinden så kan vi använda en vanlig XOR-grind, med skillnaden att en Inverterare måste placeras på utgången. Därmed erhålls grindnätet till höger.



XNOR-grind.



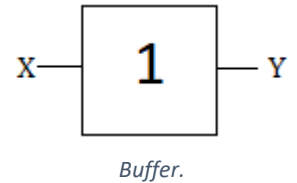
XNOR-grind konstruerad med CMOS-transistorer.

Buffern:

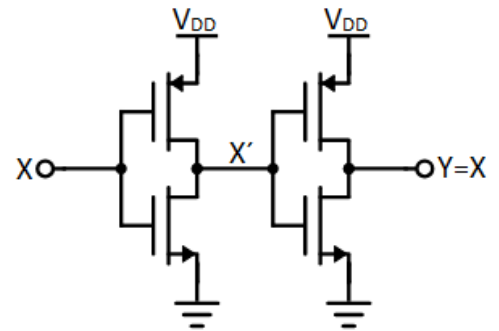
- Bufferns logiska funktion kan härledas med formeln

$$Y = X,$$

där X är insignalen och Y är utsignalen.



- Återställer signaler till sitt originalvärde om det har blivit påverkat av brus.
- Bufferns grindnät kan skapas genom att kaskadkoppla två inverterare (NOT-grindar), se figuren till höger.
- Som exempel, om insignalen X är 0,8 så kommer denna inverteras till 0 av den första NOT-grinden. Därefter så kommer den andra NOT-grinden invertera detta värde, så att utsignalen blir 1.
- Det är viktigt att sätta välja rätt tröskelspänning på dessa transistorer, så att logiska värden ned till 0,5 inverteras till 1.



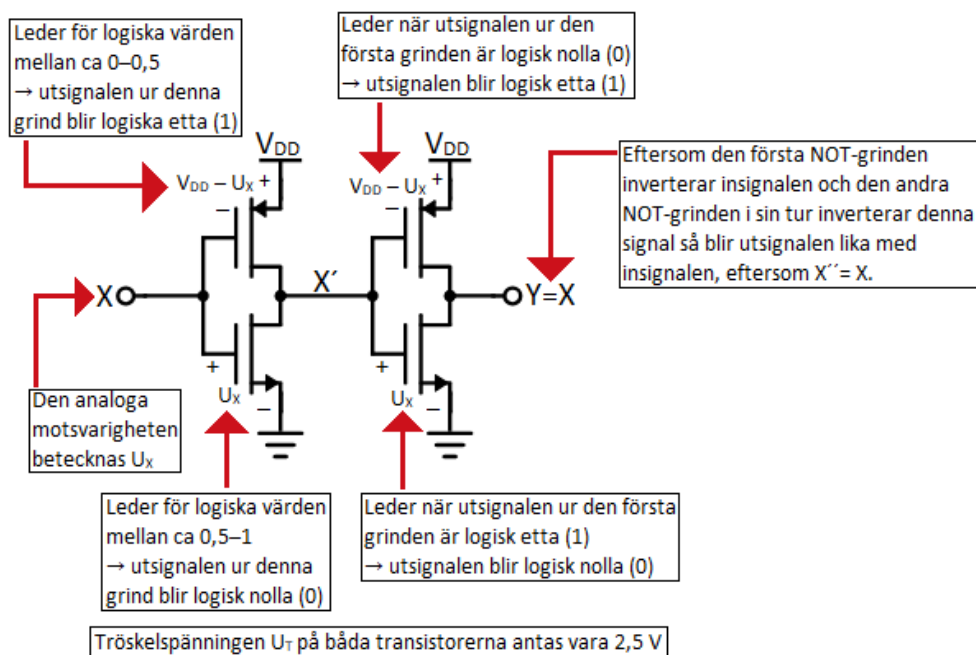
Buffern konstruerad med CMOS-transistorer.

- Detta ser man till genom att välja transistorer vars tröskelspänning U_T ligger runt halva matningsspänningen V_{DD} vilket motsvarar det logiska värdet 0,5:

$$U_{TN} = U_{TP} = \frac{V_{DD}}{2}$$

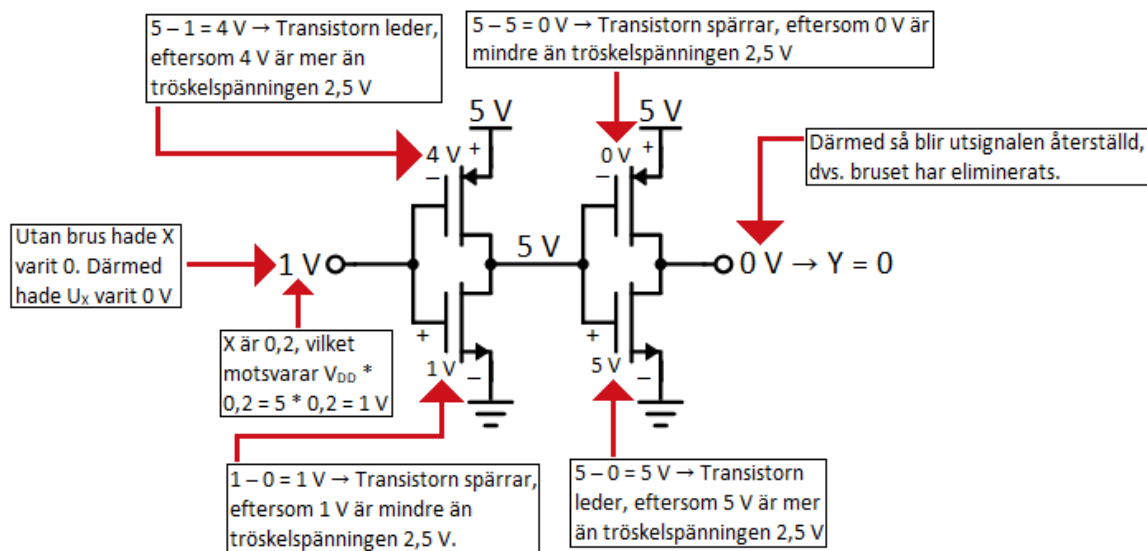
där U_{TN} och U_{TP} är NMOS- respektive PMOS-transistorns tröskelspänning och V_{DD} är bufferns matningsspänning.

- Som exempel, om matningsspänningen V_{DD} är lika med 5 V så hade det varit lämpligt att använda transistorer vars tröskelspänning är lika med ca 2,5 V, vilket medför att för logiska värden nedan till omkring 0,5 så kommer den nedre transistoren i den första NOT-grinden leda. Då blir utsignalen ur denna grind låg. Därefter kommer den övre transistorer i den andra NOT-grinden leda, vilket medför att utsignalen blir en ren logisk etta (1).



Bufferns arbetssätt, sett på transistornivå.

- Som exempel, anta att vi har en logisk nolla (0) som insignal, se figuren nedan. På grund av brus har insignalen blivit 0,2, vilket motsvarar att insignalens spänningsnivå V_x är lika med $0,2 * 5 = 1$ V. Utan brus hade insignalen varit 0 V, inte 1 V.
- Eftersom 1 V är mindre än tröskelspänningen så kommer PMOS-transistorn i den första NOT-grinden leda. Då blir utsignalen ur den första grinden en logisk etta (1), vilket motsvarar 5 V. Denna signal används sedan som insignal på den andra NOT-grinden.
- Eftersom insignalen på den andra NOT-grinden är en logisk etta (1), alltså 5 V, så kommer NMOS-transistorn leda, vilket medför att utsignalen Y blir en logisk nolla (0), vilket motsvarar 0 V. Därmed så hade signalen återställts till sitt ursprungsvärde och bruset eliminerades



Exempel på buffer som återställer en signal till en logisk nolla (0 V).

- Om vi hade valt en lägre tröskelspänning U_T på transistorerna, exempelvis 1 V, och matningsspänningen fortfarande var 5 V så hade detta medfört att signaler vars logiska värde ligger mellan ca 0,2 - 1 hade alla blivit logiska ettor (1). Detta beror på att 1 V motsvarar 20 % av matningsspänningen, vilket medför att alla signaler mellan 0,2 - 1 hade överstigit tröskelspänning U_{TN} på den första NOT-grindens NMOS-transistor.
- Därmed så hade utsignalen ur den första NOT-grinden blivit en logisk nolla (0) för alla insignal X vars logiska värde ligger mellan 0,2 - 1. Sedan hade denna signal inverterats av den andra NOT-grinden, så att utsignalen Y hade blivit en logisk etta (1).
- Detta är inte önskvärt, då logiska nollor som blir påverkade av brus kanske ökar från 0 till 0,2 som i exemplet ovan. Då kommer utsignalen istället bli en logisk etta (1), medan den skulle bli återställd till en logisk nolla (0).