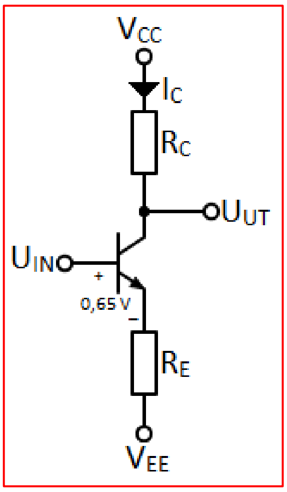
4.2 - Spänningsförstärkaren

4.2.1 – Introduktion



GE-steg (spänningsförstärkare med en BJT-transistor på ingången) medför högre förstärkning, men lägre inresistans än motsvarande GS-steg.

- Spänningsförstärkaren används, som namnet antyder, för att förstärka spänningen på inkommande signaler. Utsignalen ur spänningsförstärkaren är en förstärkt kopia av insignalen.

- Som vi har sett tidigare så består OP-förstärkare vanligtvis av två eller tre förstärkarsteg, en differentialförstärkare, en spänningsförstärkare samt eventuellt ett slutsteg vid behov. Differentialförstärkaren på ingången dämpar icke önskvärda signaler, exempelvis brus, och förstärker önskvärda signaler, exempelvis ljud, medan spänningsförstärkaren i sin tur förstärker spänningen de signaler som differentialförstärkaren släpper igenom. Därmed så förstärks önskvärda signaler i två steg, vilket kan medföra en mycket hög förstärkning.

- De två första förstärkarstegen i OP-förstärkaren bidrar alltså båda till spänningsförstärkning, medan eventuellt slutsteg minskar OP-förstärkarens utresistans R_{UT}/förstärker utströmmen I_{UT}, så att OP-förstärkaren kan driva lågohmiga laster, såsom högtalare, med hög ström.

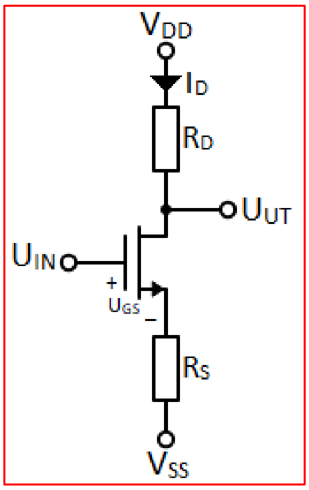
- Som vi har sett tidigare så kallas OP-förstärkarens interna förstärkning av önskvärda signaler i open loop-förstärkning och becknas G_{OL}, vilket är produkten av de interna förstärkarstegens respektive förstärkningsfaktor G_1, G_2 och G_3.

- Som exempel, open-loop-förstärkningen G_{OL} på en OP-förstärkare bestående av två förstärkarsteg, en differentialförstärkare samt en spänningsförstärkare, kan beräknas som produkten av differentialförstärkningen G_1 multiplicerat med efterföljande spänningsförstärkares förstärkningsfaktor G_2:

$$G_{OL} = G_1 * G_2$$

- Som exempel, även relativt låga värden på G_1 och G_2, såsom -100 respektive -200, medför en open loop-förstärkningsfaktor G_{OL} på 20 000, då

$$G_{OL} = G_1 * G_2 = -100 * (-200) = 20\,000$$



GS-steg (spänningsförstärkare med en MOSFET-transistor på ingången) medför lägre förstärkning, men högre inresistans än motsvarande GE-steg.

- Som vi har sett tidigare så används återkoppling på utsidan av OP-förstärkaren får att erhålla en lägre, men mycket jämn så kallad closed loop-förstärkning G_{CL}, där ett normalvärde är omkring 20.

- Bipolartransistorns spänningsförstärkare heter GE-steg, där GE står för gemensam emitter. Motsvarande MOSFET-förstärkarsteg heter GS-steg, där GS står för source. Dessa förstärkarsteg är väldigt lika varandra, men de har båda olika fördelar och nackdelar.

Efter att ha läst detta kapitel förväntas läsaren kunna:

- Redogöra för hur olika spänningsförstärkare fungerar och vilka fördelar och nackdelar som finns med GE-steg respektive GS-steg.

- Använda de två mest utbredda småsignalmodellerna för transistorer, nämligen re-modellen och hybrid-π modellen, för att rita småsignalscheman och linjärisera olika typer spänningsförstärkare och genom detta kunna utföra beräkningar av förstärkningsfaktor samt in- och utresistans.

- Konstruera samt dimensionera spänningsförstärkare med hög förstärkningsfaktor, låg distorsion samt lågt brus i via användning av strömspeglar samt kaskadkopplingar.

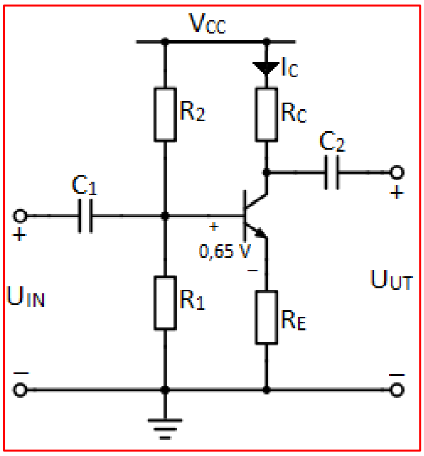
Kapitlets upplägg:

- Vi börjar med att gå igenom skillnader mellan GE- och GS-steget.

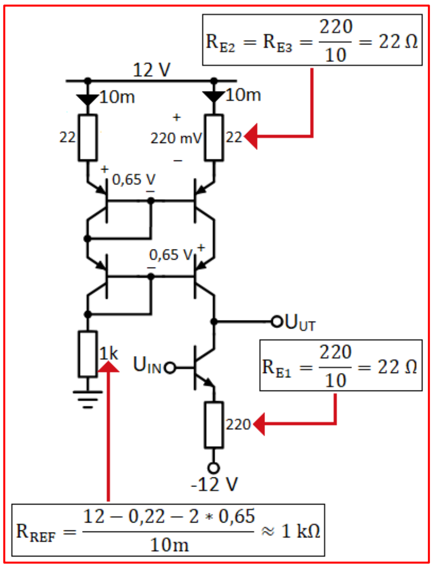
- Därefter kommer vi gå igenom GE-stegets parametrar med re-modellen samt hur man dimensionerar separata GE-steg.

- Därefter så går vi igenom GS-stegets parametrar med hybrid-π modellen samt hur man dimensionerar separata GS-steg. I denne del så jämförs GS-steget med GE-steget för att läsaren skall kunna se och förstå vilka egenskaper de två typerna av spänningsförstärkare har och i vilka sammanhang som de vanligtvis används.

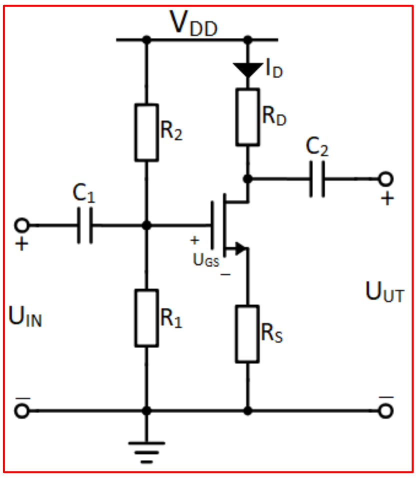
- Slutligen så introduceras spänningsförstärkare inom IC-design. Vi kommer gå igenom olika typer av spänningsförstärkare med strömspeglar samt kaskadkopplade spänningsförstärkare, som används frekvent i IC-kretsar.



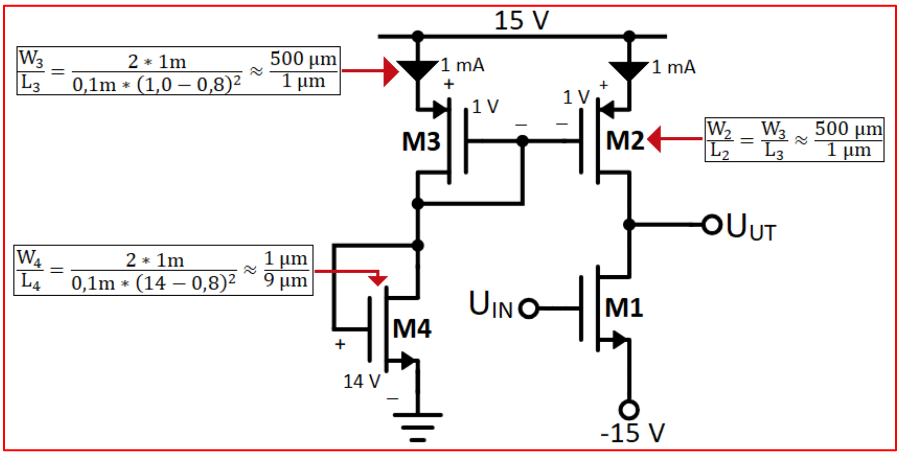
Separat GE-steg, som kan användas som en separat spänningsförstärkare, istället för att utgöra en beståndsdel i exempelvis en OP-förstärkare. En spänningsdelare bestående av resistor R_1 och R_2 används för att ställa in rätt spänning på BJT-transistorns bas.



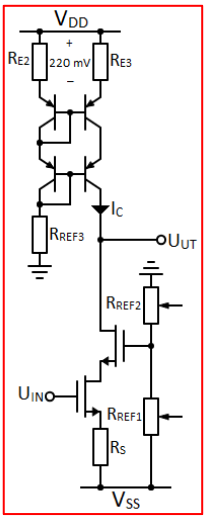
GE-steg med en kaskadkopplad strömspegel som last kan ge mycket hög förstärkning inuti en OP-förstärkare, upp till -4000 eller mer.



Separat GS-steg, som är identiskt med GE-steget ovan, förutom att en MOSFET-transistor används på ingången. Precis som för GE-steget ovan så används en spänningsdelare bestående av resistor R_1 och R_2 för att ställa in rätt spänning MOSFET-transistorns bas.



GS-steg med MOSFET-transistor som referens, som via sin W/L-ratio avgör drainströmmen storlek. Denna konstruktion är mycket vanlig inom IC-design, där det blir svårt att få plats med resistorer, medan så kallade CMOS-transistorer kan göras mycket små. Därmed så används CMOS-transistorer istället för resistorer där det är möjligt.



Teleskopiskt kaskadkopplat GS-steg, som kan ge mycket hög förstärkning på flera hundra tusen. Används flitigt inom IC-design.

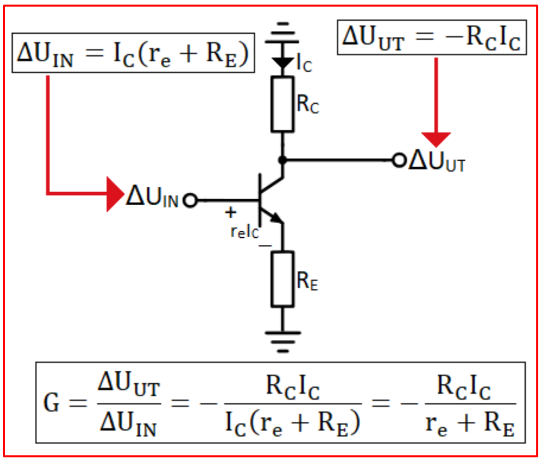
4.2.2 - Några skillnader mellan GE-steget och GS-steget:

- GE-steget har generellt sett tio gånger högre förstärkning än GS-steget, vilket medför att GE-steg används i de flesta analoga konstruktioner, såsom i effektförstärkare. Det är inte ovanligt att kunna få en förstärkningsfaktor på flera hundra med ett GE-steg som i den vänstra figuren nedan och flera tusen i den högra figuren.

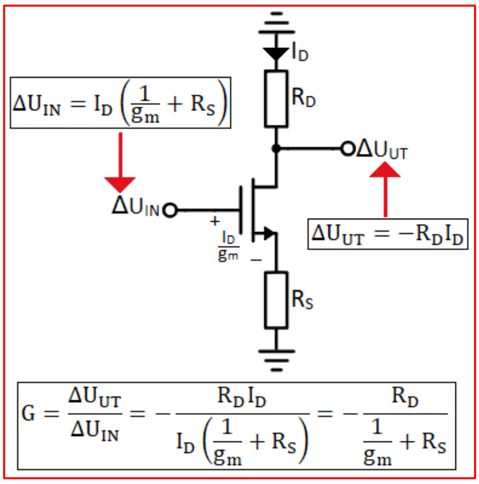
- Om man använder GE-steget inuti en återkopplad loop, såsom i en OP-förstärkare, så kan förstärkningsfaktorn uppnå flera tusen. Då måste man dock använda strömgeneratorer som istället för kollektorresistor, se figuren nedan till höger.

- Dock så är GE-stegets inresistans mycket lägre än GS-steget, vilket medför en rad problem, såsom högre effektförbrukning samt att förstärkarsteget blir belastat av signalkällans resistans, vilket kan sänka utsignalen kraftigt.

- En mycket bra lösning för att få BJT-transistorns höga förstärkning och MOSFET-transistorns höga inresistans är att placera en så kallad sourceföljare framför ett GE-steg. Mer information om denna lösning kommer i nästa kapitel.



Småsignalschema för GE-steget med re-modellen.



Småsignalschema för GS-steget med hybrid-π modellen.

- GS-stegets främsta fördel är dess mycket höga inresistans, som beror på att en MOSFET-transistor används. Den höga inresistansen medför att en rad fördelar, såsom låg effektförbrukning samt att man inte behöver oroa sig för att GS-steget blir belastat av signalkällan, vilket kan sänka utsignalen.

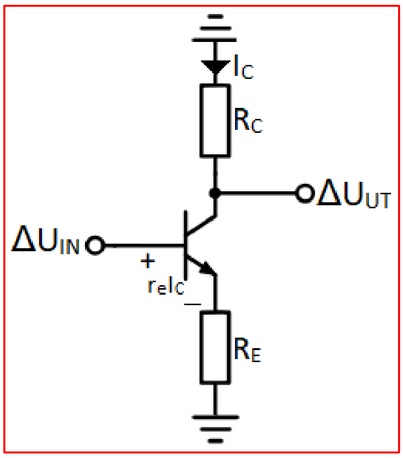
- GS-steget har inte lika hög förstärkning som GE-steget. Ofta är förstärkningsfaktorn omkring tio gånger lägre om ett GS-steg används jämfört med ett likvärdigt GE-steg. Dock så kan förstärkningen ändå bli rätt hög och uppnå en faktor på några hundra om en strömgenerator används istället för drainresistor i en återkopplad loop.

4.2.3 - Introduktion till re-modellen:

- De flesta elektronikkomponenter vi har sett tidigare, exempelvis resistorer, spolar och kondensatorer, är linjära, alltså strömmen genom och spänningsfallet över dessa komponenter är alltid proportionerliga i enlighet med Ohms lag. Exempelvis så medför en viss ökning i spänning en lika stor ökning av strömmen, om övriga parametrar är samma.

- Andra komponenter, såsom transistorer och dioder, är icke-linjära. Detta medför att strömmen genom och spänningsfallet över dessa komponenter inte har något linjärt samband. Exempelvis medför en viss ökning i spänning inte en lika stor ökning i ström, även om övriga parametrar är samma.

- Även icke-linjära komponenter fungerar dock som linjära komponenter om deras respektive ingång matas med en liten växelspänning, en så kallad småsignal. I sammanhang där småsignaler används, exempelvis inom förstärkare och radiomottagare, används därför olika typer av småsignalmodeller för att linjärisera transistorerna.



GE-stegets småsignalschema med re-modellen. Notera att matningsspänningarna är kortslutna samt att basemitterspänningen är ersatt med spänningsfallet $r_e I_C$.

- Med småsignalmodeller så kan storheter såsom förstärkningsfaktor, in- samt utresistans beräknas ur transistorsteg.

- Det finns olika småsignalmodeller för att utföra beräkningar på transistorer och förstärkarsteg. I detta avsnitt så presenteras den så kallade re-modellen, som bygger på parametern r_e. Denna småsignalmodell används ofta för att analysera förstärkarsteg med BJT-transistorer, eftersom den rent intuitivt brukar vara mer lättförståelig än mer traditionella modeller, åtminstone till en början.

- I re-modellen så ses den inbyggda emitterresistansen r_e som en resistans som är inbyggd inuti BJT-transistorns emitter.

- Den inbyggda emitterresistansen r_e kan beräknas med följande formel:

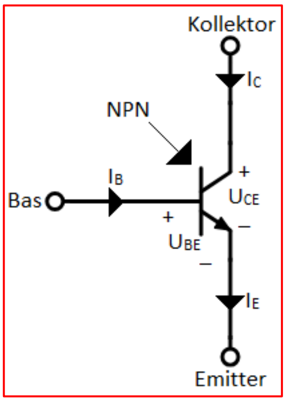
$$r_e = \frac{U_T}{I_E} = \frac{26}{I_{E(mA)}},$$

där U_T är den så kallade termiska spänningen, en spänning som är ca 26 mV vid rumstemperatur och ökar något med ökad temperatur, och $I_{E(mA)}$ är emitterströmmen mätt i mA.

- Formeln ovan kan förenklas till:

$$r_e \approx \frac{26}{I_{C(mA)}},$$

där I_C är kollektorströmmen mätt i mA.



BJT-transistor av polariteten NPN, med samtliga strömmar utritade. Notera att emitterströmmen I_E och I_C i normalfallet är nästan identiska.

- Vi kan använda denna formel, eftersom vi vet att kollektorströmmen I_C är ungefär lika med emitterströmmen I_E; i praktiken I_C är något mindre, men skillnaden är minimal. För att förenkla beräkningar på förstärkarsteg med BJT-transistorer så brukar emitterströmmen antas vara lika stor som kollektorströmmen, vilket vi kommer göra här.

4.2.4 - GE-stegets småsignalschema

- GE-stegets förstärkningsfaktor är förhållandet mellan utsignalen och insignalen i småsignalmodellen:

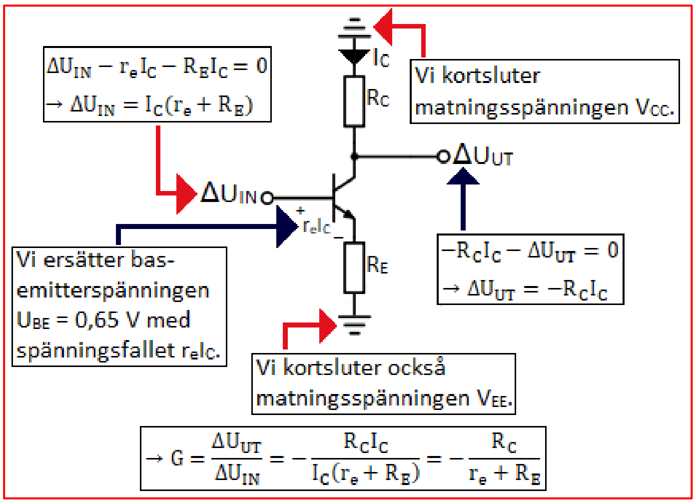
$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}},$$

där G är förstärkningsfaktorn och ΔU_{UT} samt ΔU_{IN} är ut- och inspänningen i småsignalmodellen.

- G står för *Gain*, alltså betyder förstärkning.

- I småsignalmodeller såsom re-modellen så jordar och kortsluter man alla linjära signaler, alltså de signal som är konstanta, exempelvis matningsspänningen V_{CC}.

- Man försummar också effekterna av eventuella kondensatorer och spolar i kretsen. Detta medför att avkopplingskondensatorerna på in- och utgången kan tas bort ur småsignalschemat, vilket är vanligt i ett flertal elektronikböcker. Eventuell spänningsdelare på ingången, såsom i separata GE-steg, tas också bort ur småsignalschemat, då denna inte påverkar förstärkningsfaktorn.



Tillvägagångssätt för beräkning av förstärkningsfaktorn G på ett enkelt GE-steg med re-modellen.

- Vi ersätter in- och utspänningen U_{IN} och U_{UT} med ΔU_{IN} och ΔU_{UT} för att markera att detta är in- och utspänningen i småsignalmodellen. Dessutom så ersätter vi bas-emitterspänningen U_{BE} med spänningsfallet r_e*I_C, där r_e är den så kallade lilla emitterresistansen och I_C är kollektorströmmen

- Därefter använder vi Kirchhoffs spänningslag för att härleda formler för ΔU_{IN} och ΔU_{UT}.
Vi börjar med att härleda en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången via emittern till jord. Skillnaden mellan emitterströmmen I_E och kollektorströmmen I_C kan försummas, då dessa är ungefär lika stora. Därför antar vi att strömmen genom emittern är samma som flödar genom emittern:

$$\Delta U_{IN} - r_e I_C - R_E I_C = 0,$$

vilket kan transformeras till

$$\Delta U_{IN} = r_e I_C + R_E I_C$$

- Genom att bryta ut kollektorströmmen I_C ur högerleder så erhålls följande formel:

$$\Delta U_{IN} = I_C(r_e + R_E)$$

- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från kollektorn via utgången till jord:

$$-R_C I_C - \Delta U_{UT} = 0,$$

vilket kan transformeras till

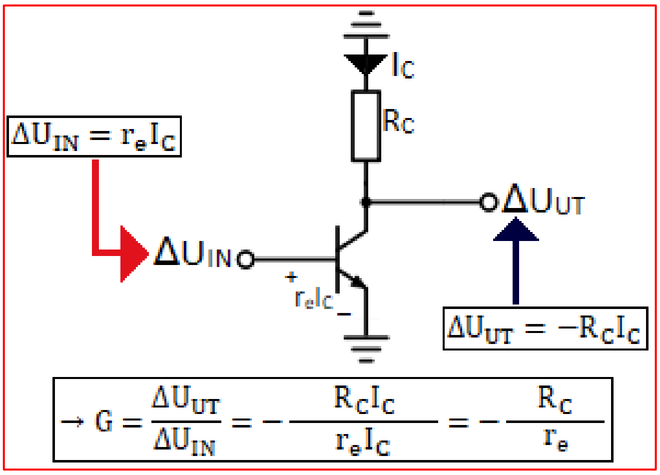
$$\Delta U_{UT} = -R_C I_C$$

- Slutligen härleder vi en formel för GE-stegets förstärkningsfaktor ur dessa

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{R_C I_C}{I_C(r_e + R_E)} = -\frac{R_C}{r_e + R_E},$$

där R_C är kollektorresistorns resistans, r_e är transistorns inbyggda emitterresistans och R_E är emitterresistorns resistans.

- Förstärkningsfaktorn för GE-steget utan emitterresistor beräknas på samma sätt som med emitterresistor, förutom att vi inte räknar med spänningsfallet över emitterresistorn:



Småsignalschema för GE-steg utan emitterresistor.

- Vi börjar med att härleda en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången via emittern till jord.

$$\Delta U_{IN} - r_e I_C = 0 \rightarrow \Delta U_{IN} = r_e I_C$$

- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från kollektorn via utgången till jord:

$$-R_C I_C - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -R_C I_C$$

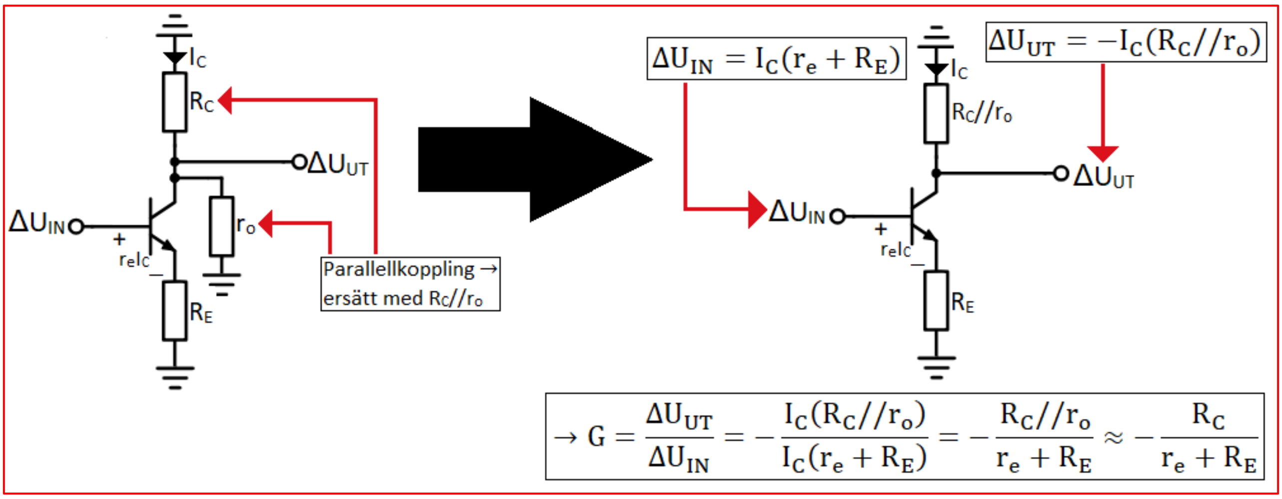
- Slutligen härleder vi en formel för GE-stegets förstärkningsfaktor utan emitterresistor ur dessa:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{R_C I_C}{r_e I_C} = -\frac{R_C}{r_e}$$

4.2.5 - BJT-transistorns utresistans r_o och Earlyeffekten

- I de härledningar som hittills gjorts så har vi försummat transistorernas egen utresistans. Alla transistorer en har viss utresistans, som ofta är mycket hög och varierar med storleken på kollektorströmmen. Vanliga värden på transistorers utresistans är allt från 20 kΩ upp till 200 kΩ vid en kollektorström på 1 mA med ett genomsnitt på 100 kΩ. Transistorers utresistans betecknas vanligtvis r_o och mäts i Ohm (Ω).

- Att vi försummat transistorernas utresistans beror på att denna storhet har minimal påverkan på förstärkningsfaktorn samt utresistansen på de flesta förstärkarsteg, på grund av att den är parallellkopplad med en mycket mindre resistans, exempelvis en kollektorresistor, se figurerna nedan.



GE-stegets småsignalschema med BJT-transistorns utresistans r_o inkluderat. Så länge vi använder en kollektorresistor så kommer dock r_o ha liten påverkan på GE-stegets parametrar (förstärkningsfaktor och utresistans), vilket är anledningen till att vi försummar denna.

- Utresistansen kan tänkas vara kopplad mellan kollektorn och jord. När man beräknar småsignalparametrar så kortsluts matningsspänningen V_{CC}, vilket medför att kollektorresistorn är ansluten mellan kollektorn och jord, precis som transistorns utresistans. Därmed är kollektorresistorn R_C och transistorns utresistans parallellkopplade, vilket betecknas $R_C//r_o$.

- Som nämndes tidigare så ligger transistorns utresistans vanligtvis i området 20 kΩ upp till 200 kΩ vid en kollektorström på 1 mA, vilket är mycket större än en vanlig kollektorresistor. Detta medför att parallellresistansen $R_C//r_o \approx R_C$:

$$R_C//r_o = \frac{R_C * r_o}{R_C + r_o} \approx \frac{R_C * r_o}{r_o} = R_C$$

- Som exempel, antag att transistorns utresistans är 100 kΩ och den är parallellkopplad med en kollektorresistor på 10 kΩ. Parallellresistansen blir därmed lika med:

$$R_C//r_o = 10k//100k = \frac{10k * 100k}{10k + 100k} \approx 9{,}1\ k\Omega \approx R_C$$

- Skillnaden är marginell och blir ännu mindre om utresistansen är högre. Därför brukar r_o försummas i beräkningar av förstärkningsfaktor samt utresistans i förstärkarsteg med kollektorresistorer.

- Som exempel, för ett vanligt GE-steg, se figuren ovan, så är den exakta formeln för förstärkningsfaktorn G lika med

$$G = -\frac{R_C//r_0}{R_E + r_e},$$

där r_o är transistorns utresistans.

- Detta värde avrundas därför till

$$G \approx -\frac{R_C}{R_E + r_e}$$

- Skillnaden mellan det exakta och det avrundade värdet är vanligtvis minimalt, precis som vi såg ovan.

- I förstärkarsteg där endast strömgeneratorer, exempelvis i form av ströspeglar, används så spelar dock transistorernas utresistans stor roll för förstärkningsfaktor och förstärkarstegets utresistans, eftersom det då inte finns några mycket mindre resistanser, exempelvis kollektorresistorer, parallellkopplade med transistorns utresistans.

Utresistans, Earlyspänning och kanallängdsmodulation:

- I praktiken så ökar kollektorströmmen med ökad kollektorspänning, en effekt som kallas Earlyeffekten. När kollektorströmmen ökar så kommer transistorernas egen utresistans minska.

- Utresistansen på en viss transistor kan beräknas med formeln

$$r_o = \frac{U_A + U_{CE}}{I_C},$$

där r_o är BJT-transistorns utresistans, U_A är dess så kallade Earlyspänning, U_{CE} är dess kollektor-emitterspänning (spänningsfallet mellan kollektorn och emittern) och I_C är kollektorströmmen.

- Earlyspänningen brukar inte stå specificerad. Dock brukar Earlyspänningen ligga mellan 20–200 V, där större transistorer har högre Earlyspänning och mindre transistorer har lägre Earlyspänning. Ett bra medelvärde för en transistor som inte är extremt liten såsom en CMOS-transistor eller stor som en kraftig Power MOSFET är en Earlyspänning på 100 V. Därför är det ofta svårt att exakt beräkna transistorers utresistans. Dock är det exakta värdet inte viktigt, bara utresistansen är hög så är allt okej.

- BJT-transistorns kollektor-emitterspänning U_{CE} är vanligtvis mycket mindre än dess Earlyspänning U_A; vanligtvis ligger U_{CE} på några hundratals milliVolt upp till ett par Volt, medan Earlyspänningen U_A vanligtvis ligger omkring 100 V. Därmed så brukar kollektor-emitterspänningen U_{CE} försummas i formeln ovan. Istället används oftast formeln

$$r_o \approx \frac{U_A}{I_C},$$

där r_o är BJT-transistorns utresistans, U_A är dess Earlyspänning och I_C är kollektorströmmen.

- En genomsnittlig transistor kan vid en kollektorström på 1 mA tänkas ha utresistansen 100 kΩ, eftersom

$$r_o = \frac{U_A}{I_C} = \frac{100}{1m} = 100\ k\Omega$$

- Större transistorer har oftast högre utresistans vid en viss kollektorström, eftersom de har högre Earlyspänning.

- Ibland uttrycks också Earlyspänningen U_A via sin invers, som kallas kanallängdsmodulation:

$$\lambda = \frac{1}{U_A},$$

där λ är kanallängdsmodulationen och U_A är Earlyspänningen. Kanallängdsmodulation mäts i enheten V^{-1}, alltså 1/V. Ibland struntar man dock i att ge kanallängdsmodulationen någon enhet.

- En Earlyspänning på 100 V motsvarar en kanallängdsmodulation på 0,01 V^{-1}, eftersom

$$\lambda = \frac{1}{U_A} = \frac{1}{100} = 0{,}01\ V^{-1}$$

- Eftersom Earlyspänningen vanligtvis ligger mellan 20–200 V på olika transistormodeller så ligger alltså värdet på kanallängdsmodulation mellan 0,005 V^{-1} upp till 0,05 V^{-1}, eftersom

$$\lambda_{MIN} = \frac{1}{U_A} = \frac{1}{200} = 0{,}005\ V^{-1}$$

samt

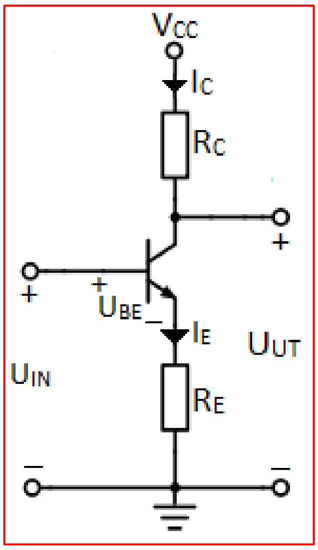
$$\lambda_{MAX} = \frac{1}{U_A} = \frac{1}{20} = 0{,}05\ V^{-1}$$

- Det är relativt vanligt att kanallängdsmodulationen står specificerat på CMOS-transistorer, exempelvis λ = 0,05, som motsvarar en Earlyspänning på U_A = 1/0,05 =20 V.

- Mindre transistorer har lägre Earlyspänning, vilket medför att deras transkonduktansparameter är högre, medan det motsatta förhållandet gäller för större transistorer.

4.2.6 - GE-stegets inresistans

Se appendix B för fullständig härledning av inresistansen med småsignalschema.



Vanligt GE-steg utan spänningsdelare.

- Viktigt att komma ihåg angående inresistansen på GE-steget är att inresistansen på transistorns bas är lika med summan av emitterresistansen multiplicerat med strömförstärkningsfaktorn, som kan antas vara 50. Egentligen så kan BJT-transistorer av samma modell variera mellan 50–250 mellan olika exemplar. För att vara på den säkra sidan så antar vi alltid att h_{FE} är så låg som möjligt, alltså 50.

- En tumregel är därför att inresistansen, R_{IN}, är ungefär lika med summan av emitterresistanserna gånger 50:

$$R_{IN} \approx h_{FE}(r_e + R_E) = 50 * (r_e + R_E)$$

Inresistans utan spänningsdelare, med emitterresistor:

- Eftersom vi inte har någon spänningsdelare, se figuren ovan till höger, så blir inresistansen lika med den resistans som ses på basen, som vi såg ovan. Inresistansen på basen är ungefär lika med den totala resistansen i emittern multiplicerat med strömförstärkningsfaktorn, som kan antas vara 50:

$$R_{IN} \approx h_{FE}(r_e + R_E) = 50 * (r_e + R_E)$$

- Inresistansen sedd från basen är alltså ungefär lika med emitterresistansen, fast så stor som den hade behövt vara om den placerats i baskretsen.

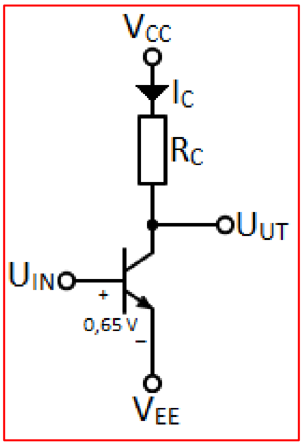
- Vi måste ha i åtanke att strömmen i baskretsen är ca h_{FE} gånger mindre än strömmen i emittern, vilket medför att om vi tänker oss att vi hade placerat emitterresistansen i emittern, så hade vi fått använda en resistans som är h_{FE} gånger större för att få samma spänningsfall över resistansen.

- Låt oss anta att strömförstärkningsfaktorn h_{FE} är lika med 100 och strömmen genom emittern är lika med 1 mA. Om vi hade en total emitterresistans på 1 kΩ så hade spänningsfallet över emittern varit 1k * 1m = 1 V.

- Om vi istället hade placerat emitterresistansen i basen, så hade vi fått öka den till 100 kΩ, eftersom basströmmen är ca 100 gånger mindre än strömmen i emittern, alltså ca 10 µA. Spänningsfallet över resistansen skall fortfarande bli 1 V. Med en total resistans på 100 kΩ i basen så hade spänningsfallet över denna resistans blivit 100k * 10µ = 1 V, alltså samma som förut.

- Detta är också logiskt. I området mellan basen och emittern har vi placerat den inbyggda emitterresistansen r_e. Vi tänker då att denna resistans är placerad i emittern och att strömmen som flödar genom den är ungefär lika med kollektorströmmen I_C.

Inresistans utan spänningsdelare, utan emitterresistor:



GE-steg utan emitterresistor eller spänningsdelare på ingången.

- Om emitterresistor fattas såsom i figuren till höger så måste emitterresistansen tas bort ur formeln ovan, så inresistansen blir då:

$$R_{IN,BAS} \approx h_{FE} r_e$$

- **Anmärkning:** Vissa tänker dock r_e som en inbyggd basresistans, som becknas r_π. Eftersom r_π är placerad i baskretsen så kommer också basströmmen I_B flöda genom denna resistans.

- Om strömförstärkningsfaktorn är 50 så kommer basströmmen I_B vara 50 gånger mindre än kollektorströmmen I_C, eftersom

$$I_C = I_B * h_{FE},$$

vilket kan transformeras till

$$I_B = \frac{I_C}{h_{FE}} = \frac{I_C}{50}$$

- För att spänningsfallet över r_π och r_e skall vara samma så måste r_π vara 50 gånger större än r_e, så att

$$r_e * I_C = r_\pi * I_B$$

- Eftersom basströmmen I_B är lika med kollektorströmmen I_C dividerat på strömförstärkningsfaktorn h_{FE}, som antas vara 50, så kan formeln transformeras till

$$r_e * I_C = r_\pi * \frac{I_C}{50}$$

- Eftersom strömmen I_C förekommer i både vänster- och högerled ovan, så kan I_C elimineras ur formeln, vilket medför att

$$r_e = r_\pi * \frac{1}{50} = \frac{r_\pi}{50}$$

- Formeln ovan kan transformeras till

$$r_\pi = r_e * 50,$$

om vi antar att strömförstärkningsfaktorn h_{FE} är lika med 50.

- Förhållandet mellan basresistansen r_π och emitterresistansen r_e är alltså följande:

$$r_\pi = r_e * h_{FE}$$

Inresistans med spänningsdelare:

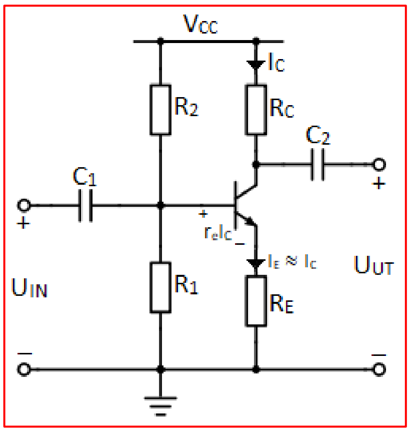
- Om vi har en spänningsdelare på ingången, såsom är vanligt på separata GE-steg så måste vi dock räkna med den också.

- Spänningsdelaren bestående av R_1 och R_2 samt inresistansen på transistorns bas utgör en parallellkoppling, vilket medför att

$$R_{IN} = R_1//R_2//R_{IN,BAS},$$

där inresistansen på basen, $R_{IN,BAS}$, kan beräknas med formeln

$$R_{IN,BAS} \approx h_{FE}(r_e + R_E)$$



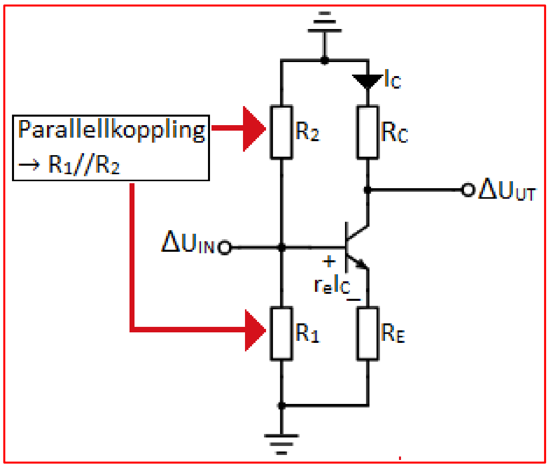
GE-steg med spänningsdelare på ingången, vilket är vanligt på separata GE-steg för att erhålla lämplig spänning på basen och indirekt då också på emittern, för att hålla förstärkarsteget temperaturstabilt.

- Oftast är inresistansen på basen mycket större är parallellresistansen från spänningsdelaren, vilket medför att inresistansen blir ungefär lika med parallellresistansen $R_1//R_2$:

$$R_{IN,BAS} \gg R_1//R_2 \rightarrow R_{IN} \approx R_1//R_2$$

- Spänningsdelaren bestående av R_1 och R_2 utgör en parallellkoppling $R_1//R_2$. Hur kommer det sig, när de har olika spänningsfall över sig?

- Det beror på att vi vid beräkningarna av småsignalparametrarna endast är intresserade av de signaler som varierar över tid. V_{CC} blir därmed kortsluten, vilket medför att R_1 och R_2 har samma potential över sig och därmed kan anses vara parallellkopplade, se figuren till höger.



Småsignalschema på GE-steg med spänningsdelare, där vi ser att resistorerna i spänningsdelaren utgör en parallellkoppling $R_1//R_2$. Notera att spänningsdelaren inte påverkar förstärkningsfaktorn eller utresistansen, men minskar inresistansen.

Inresistans med basresistor:

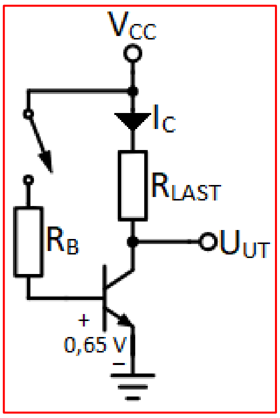
- Transistorn till höger är ett utmärkt exempel på när bipolartransistorn används som en switch. Notera att emitterresistor saknas.

- Dock finns det en basresistor, som är seriekopplad med inresistsansen från basen. Notera skillnaden jämför med exemplet med spänningsdelaren ovan, då dessa var parallellkopplade istället. Här ligger basresistorn tydligt i serie med in inresistansen, eftersom de ligger i följd.

- Inresistansen är i detta fall lika med

$$R_{IN} = R_B + r_e * h_{FE}$$

- Notera att detta är det exakta värdet på inresistansen. När det finns emitterresistor så är det denna som medför att inresistansen approximeras, se appendix 2.3 för mer detaljer.



En BJT-switch, där en basresistor R_B används för att begränsa storleken på basströmmen I_B.

4.2.7 - GE-stegets utresistans

Se appendix C för fullständig härledning av utresistansen med småsignalschema.

Utresistans utan emitterresistor, olastat tillstånd:

- GE-stegets utresistans utan emitterresistor i olastat tillstånd är ungefär lika med

$$R_{UT} \approx R_C$$

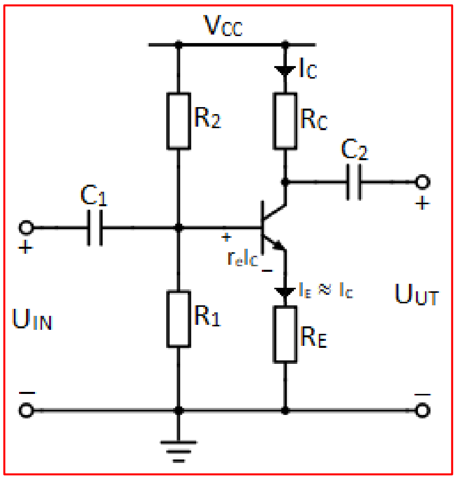
där R_C är kollektorresistorns resistans.

- I formeln ovan försummade vi transistorns utresistans r_o, men som vi sett tidigare så är denna resistans vanligtvis så mycket större än kollektorresistorn att parallellkopplingen $R_C//r_o$ är ungefär lika med R_C. Detta förenklar våra uträkningar, samtidigt som det beräknade värdet inte skiljer sig mycket från det exakta värdet.

- Sammanfattat så är den exakta formeln för GE-stegets utresistans utan emitterresistor i olastat tillstånd lika med

$$R_{UT} = R_C//r_o \approx R_C,$$

där R_C är kollektorresistorns resistans och r_o är transistorns utresistans.



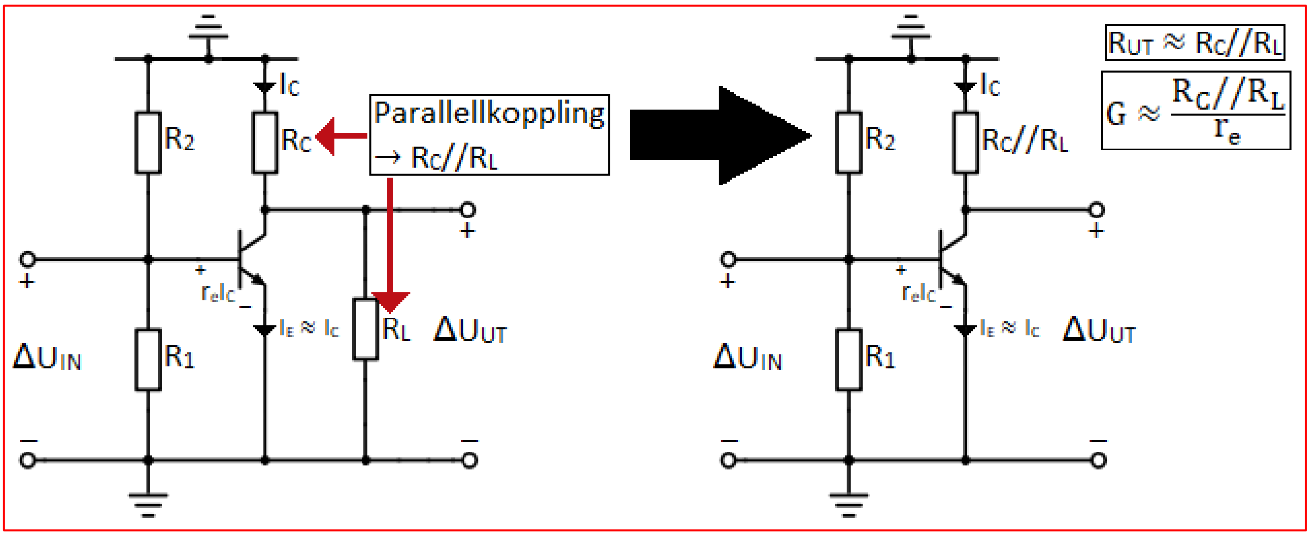
GE-steg med spänningsdelare på ingången. Utresistansen förblir opåverkad av spänningsdelaren, tillsammans med förstärkningsfaktorn.

Utresistans utan emitterresistor, lastat tillstånd

- Lasten kan tänkas vara parallellkopplad med kollektorresistorn R_C, vilket medför att utresistansen vid last beräknas som förut, med skillnaden att vi ersätter kollektorresistor R_C med parallellresistansen $R_C//R_L$. Utan emitterresistor blir då utresistansen lika med:

$$R_{UT,LAST} \approx R_C//R_L,$$

där R_C är kollektorresistorns resistans och R_L är lastens resistans.



Småsignalschema för lastat GE-steg med spänningsdelare, utan emitterresistor. Om lastens resistans är liten i förhållande till kollektorresistorn så kommer förstärkningsfaktorn samt utresistansen begränsas kraftigt.

Som tumregel bör lastens resistans vara minst tio gånger större än kollektorresistorn, så om kollektorresistorn har värdet 10 kΩ så kommer vi få problem om lastens resistans understiger 100 kΩ. Eftersom de flesta laster har mycket lägre resistans än så (som exempel en högtalare har en resistans på 8Ω), så fungerar det oftast inte så väl att driva en last direkt från GE-steget. I detta fall så bör ett slutsteg placeras mellan GE-steget och lasten för att minska förstärkarstegets utresistans.

- Att lastens resistans R_L kan anses vara parallellkopplad med kollektorresistorn R_C beror på att vid beräkning av småsignalparametrar så kommer matningsspänningen V_{CC} vara kortsluten, vilket medför att samma spänningsfall då ligger över kollektorresistorn R_C och lasten R_L, se den vänstra figuren ovan.

- Då kommer R_C och R_L vara anslutna till samma punkt på ena sidan, samtidigt som de är anslutna till jord på andra sidan. Därmed så kan vi ersätta R_C och R_L med parallellresistansen $R_C//R_L$, vilket vi gör i den högra figuren ovan.

- Återigen så måste vi ta med transistorns utresistans i beräkningarna för att få det exakta värdet. Den exakta formeln för utresistansen på ett GE-steg utan emitterresistor i lastat tillstånd är därmed

$$R_{UT,LAST} = R_C//R_L//r_o,$$

där R_C är kollektorresistorn, R_L är lastens resistans och r_o är transistorns utresistans.

Utresistans med emitterresistor, olastat tillstånd:

- GE-stegets utresistans med emitterresistor i olastat tillstånd kan approximeras med följande formel:

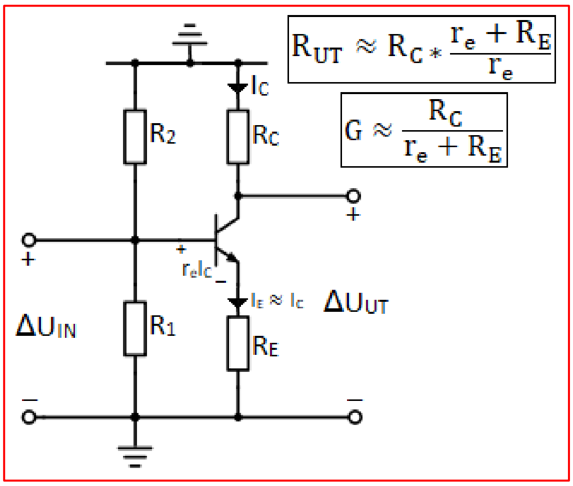
$$R_{UT} \approx R_C * EF,$$

där R_C är kollektorresistorns resistans och EF är den så kallade emitterfaktorn.

- Emitterfaktorn är ett mått på hur mycket GE-stegets totala emitterresistans ökar genom användningen av emitterresistor. Emitterfaktorn indikerar även med vilken faktor som GE-stegets utresistans ökar och dess förstärkningsfaktor minskar.

- Som exempel, en normal emitterfaktor är runt tio, vilket leder till att GE-stegets utresistans ökar med en faktor tio samtidigt som förstärkningsfaktorn minskar med en faktor tio. Att förstärkningsfaktorn minskar är i de flesta fall inte önskvärt, men detta kan vara nödvändigt för att minimera distorsion, exempelvis i audioförstärkare.

- GE-stegets emitterfaktor kan beräknas med formeln



Tumregeln för GE-stegets utresistans ovan ger ett ackurat värde, samtidigt som det är mycket enkelt att använda.

Särskilt i OP-förstärkarkopplingar, där emitterresistorn vanligtvis sätts till ca nio gånger större än den inbyggda emitterresistansen r_e, så kan vi alltid räkna med att GE-stegets utresistans är lika med kollektorresistorn multiplicerat med tio.

$$EF = \frac{r_e + R_E}{r_e},$$

där r_e är BJT-transistorn inbyggda emitterresistans och R_E är emitterresistorns resistans.

- För att få en emitterfaktor på tio så bör GE-stegets emitterresistor R_E sättas ca nio gånger större än den inbyggda emitterresistansen r_e. Då bör det falla mellan 200–250 mV över emitterresistor R_E, med ett medelvärde runt 220 mV:

$$EF = 10 \rightarrow R_E = 9 * r_e = 9 * \frac{26}{I_{C(mA)}}$$

- Antag att vi sätter kollektorströmmen I_C till 1 mA. Då bör alltså R_E sättas till ca 234 Ω, eftersom

$$R_E = 9 * r_e = 9 * \frac{26}{I_{C(mA)}} = 9 * \frac{26}{1} = 234\ \Omega$$

- Spänningen över emitterresistorn bör då sättas till ca 234 mV, eftersom

$$U_E \approx R_E * I_C = 234 * 1m = 234\ mV$$

- Därmed så kan vi sikta på ca 220 mV över emitterresistorn R_E för att få ett normalt värde i E12-serien:

$$R_E \approx \frac{220}{I_{C(mA)}},$$

där $I_{C(mA)}$ är kollektorströmmen i mA. Att just 220 mV används är att det oftast ger ett jämnt värde i E12-serien; som exempel, för en kollektorström på 1 mA så bör en emitterresistor på 220 Ω, för en kollektorström på 10 mA bör en emitterresistor R_E på 22 Ω användas och för en kollektorström I_C på 20 mA bör en emitterresistor R_E på 10–12 Ω användas.

- Om vi även inkluderar transistorns utresistans r_o så erhålls formeln:

$$R_{UT} \approx R_C//r_o * EF \approx R_C//r_o * \frac{r_e + R_E}{r_e},$$

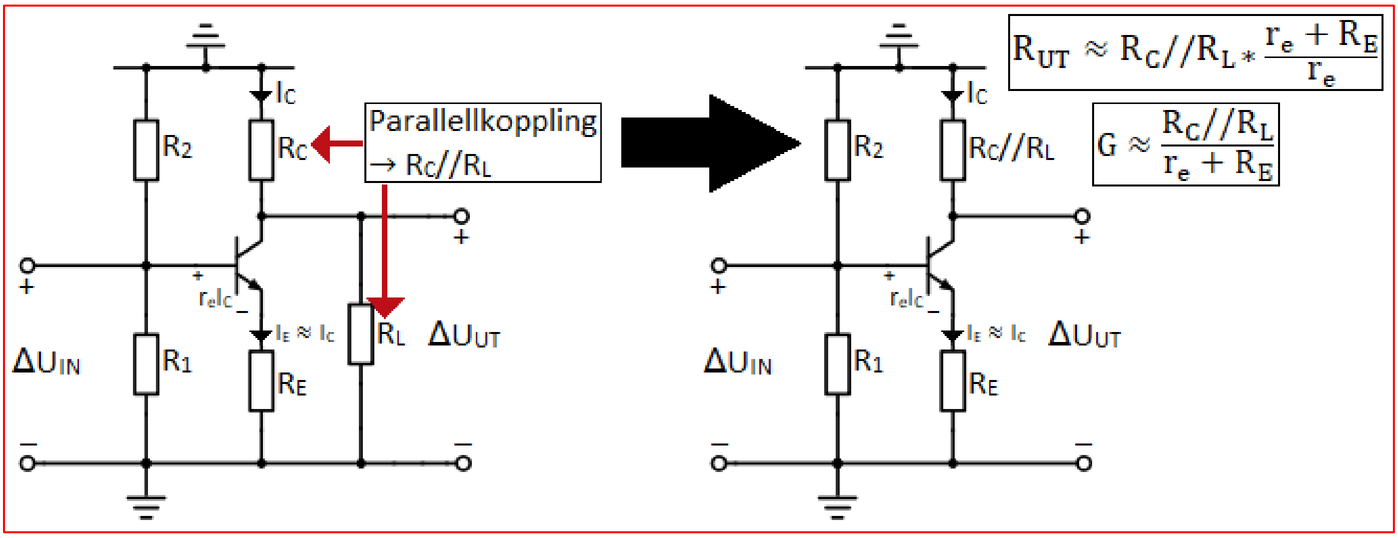
där R_C är kollektorresistorn, r_o är BJT-transistorns utresistans, EF är GE-stegets emitterfaktor, r_e är BJT-transistorns inbyggda emitterresistans och R_E är emitterresistorn.

Utresistans i lastat tillstånd, med emitterresistor:

- Precis som för GE-steget utan emitterresistor i lastat tillstånd som vi såg förut så kan lasten tänkas vara parallellkopplad med kollektorresistorn R_C, vilket medför att vi kan använda samma formel som vi använde tidigare för att beräkna GE-stegets utresistans med emitterresistor, med skillnaden att vi ersätter kollektorresistor R_C med parallellresistansen $R_C//R_L$. Med emitterresistor blir då utresistansen lika med:

$$R_{UT,LAST} \approx R_C//R_L * EF \approx R_C//R_L * \frac{r_e + R_E}{r_e},$$

där R_C är kollektorresistorn, R_L är lastens resistans, EF är GE-stegets emitterfaktor, r_e är BJT-transistorns inbyggda emitterresistans och R_E är emitterresistorn.



Lastat GE-steg med spänningsdelare på ingången. Lastens resistans bör vara minst tio gånger större än kollektorresistorn för att inte GE-stegets förstärkningsfaktor (samt utresistans) skall begränsas. Om detta dock är fallet så bör ett slutsteg placeras mellan GE-steget och lasten för att minska förstärkarstegets utresistans till högst en tiondel av lastens resistans, gärna mindre.

- Som vi har sett tidigare så beräknas BJT-transistorns inbyggda emitterresistans beräknas med formeln:

$$r_e = \frac{26}{I_{C(mA)}},$$

där $I_{C(mA)}$ är kollektorströmmen i mA.

- Med transistorns utresistans r_o inkluderat så erhålls följande formel:

$$R_{UT,LAST} \approx R_C//R_L//r_o * EF \approx R_C//R_L//r_o * \frac{r_e + R_E}{r_e},$$

där R_C är kollektorresistorn, R_L är lastens resistans, r_o är BJT-transistorns utresistans, EF är GE-stegets emitterfaktor, r_e är BJT-transistorns inbyggda emitterresistans och R_E är emitterresistorn.

4.2.8 - Emitterresistor och temperaturstabilitet

- Utan emitterresistor så kommer förstärkningen variera mycket med temperaturen, vilket leder till distorsion. Detta beror på att kollektorströmmen ökar med ca 9 % per ökad grad Celsius (°C). I detta avsnitt så används inte återkoppling, därför blir användning av emitterresistor viktigt.

- Ju högre kollektorströmmen blir desto mindre blir den lilla emitterresistansen, vilket leder till en kraftig ökning av förstärkningsfaktorn.

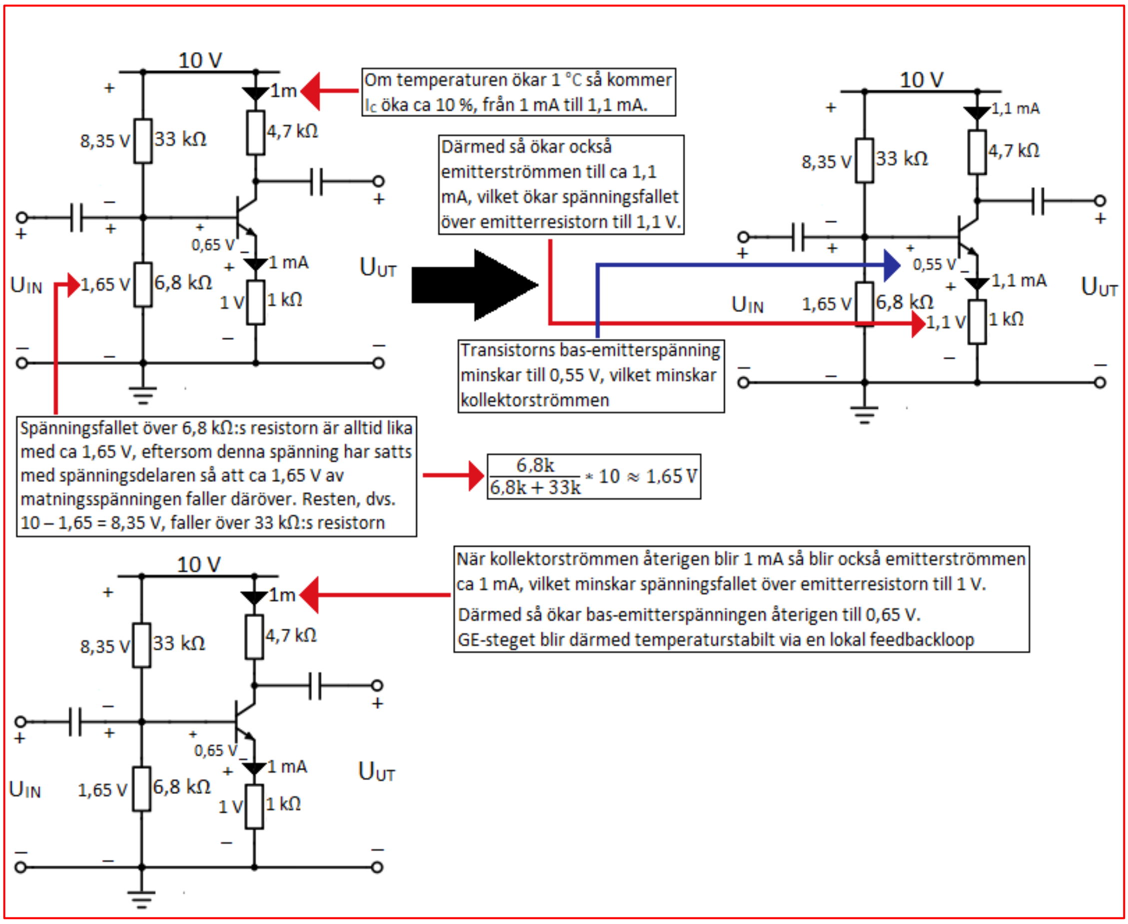
- Detta medför att även små temperaturökningar hade lett till att förstärkarsteget väldigt fort hade blivit mättat. Vi hade då fått mycket distorsion på signalerna genom förstärkaren, vilket inte är önskvärt.

- Därmed så används emitterresistorer i spänningsförstärkare, differentialförstärkare samt strömspeglar för att linjärisera förstärkarstegen, vilket leder till jämn förstärkning, jämn kollektorström samt minskad distorsion. Vi kan till stor del lösa problemet genom att använda extern återkoppling för att reducera olinjariteter, såsom vi gör i konventionella OP-förstärkarkopplingar. Även med återkoppling så återstår dock olinjariteter, vilket kan leda till distorsion. Därmed så brukar emitterresistorer nästan alltid användas i exempelvis audioförstärkare för att minska distorsion

- Låt oss anta att vi konstruerar en separat spänningsförstärkare. Med en tillräckligt stor emitterresistor så kommer förstärkningsfaktorn bli mycket stabilare. Detta beror på att vi använder spänningsfallet över emitterresistorn, som ofta sätts till 10 % av matningsspänningen (vanligtvis 1–2 V), samt spänningsfallet in på transistorns bas, som oftast sätts till emitterspänningen plus transistorns bas-emitterspänning (ca 0,65 V).

- Om emitterspänningen sätts till 1 V så skall alltså spänningsfallet in på transistorns bas sättas till 1 + 0,65 = 1,65 V. Denna spänning ställer vi in med hjälp utav resistorerna R_1 och R_2, som utgör en spänningsdelare.

- Basspänningen kommer vara temperaturstabil, eftersom resistorerna inte ändrar värde med förändrad temperatur. Bas-emitterspänningen blir då lika med 1,65 – 1 = 0,65 V.



- Spänningsfallet över emitterresistorn är ungefär lika med produkten av kollektorströmmen I_C och emitterresistansen R_E. Antag att kollektorströmmen vid rumstemperatur är lika med 1 mA. Om vi då skall ha spänningsfallet 1 V över emitterresistorn så behöver vi använda en emitterresistor på 1 kΩ.

- Om temperaturen ökar 1 °C så kan vi anta att kollektorströmmen ökar med ca 10 %, alltså till ca 1,1 mA. Då blir spänningsfallet över emitterresistorn ca 1,1 V. Eftersom spänningen över basen är lika med 1,65 V oavsett temperaturen så medför detta att bas-emitterspänningen U_{BE} minskar till 1,65 – 1,1 = 0,55 V.

- Detta kommer medföra att kollektorströmmen minskar, vilket medför att spänningsfallet över emitterresistorn minskar till 1,0 V. Detta medför att bas-emitterspänningen återigen blir lika med 0,65 V. Det är detta som gör att emitterresistorn är fördelaktig för temperaturstabilitet.

- För att visa hur vilken funktion emitterresistorn så kan vi visa vad som händer med förstärkningen vid ökad temperatur om ingen emitterresistor används. Vi kommer därför rita ut småsignalschemat för GE-steget utan emitterresistor, se figuren nedan.

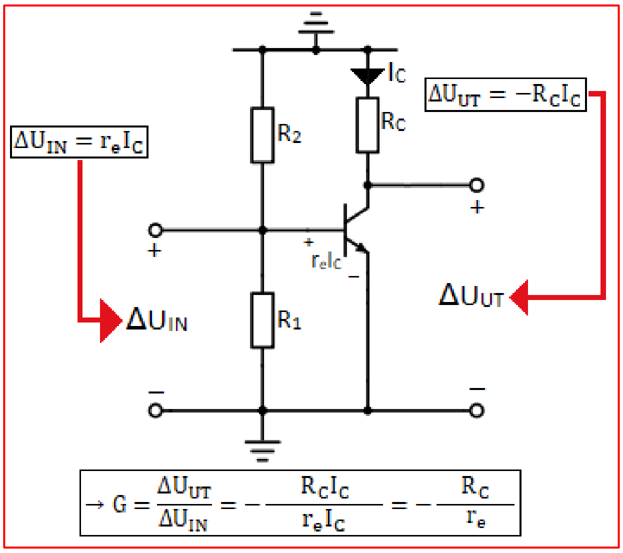
- Som vi såg tidigare så blir förstärkningsfaktorn på GE-steget utan emitterresistor lika med:

$$G = -\frac{R_C}{r_e},$$

där G är förstärkningsfaktorn, R_C är värdet på kollektorresistorn och r_e är transistorns inbyggda emitterresistans, som varierar avsevärt med förändrad kollektorström.

- Indirekt så medför detta att r_e är kraftigt temperaturberoende, eftersom kollektorströmmen är väldigt temperaturberoende.

- Eftersom förstärkningen utan emitterresistor är kraftigt beroende av r_e och därmed kollektorströmmen, så kommer förstärkningsfaktorn utan emitterresistorn vara väldigt temperaturberoende, se nedan.



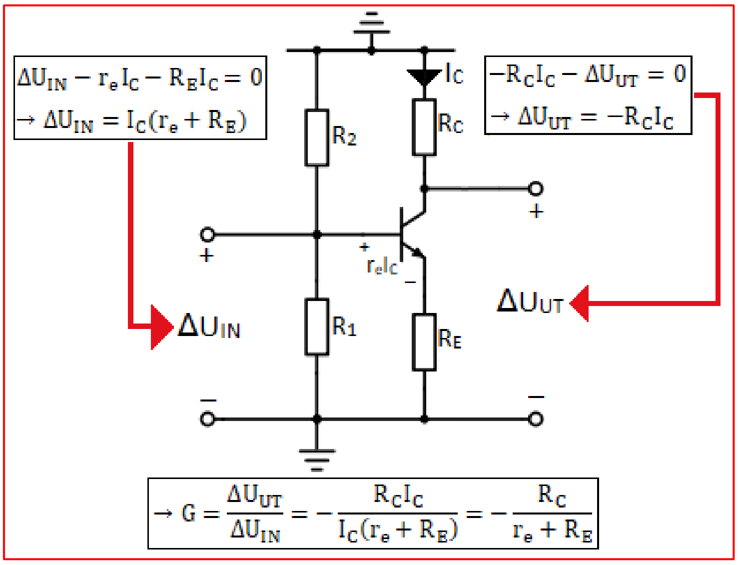
GE-steg med spänningsdelare på ingången, utan emitterresistor. Förutom att kortsluta matningsspänningen samt ersätta bas-emitterspänningen med spänningsfallet $r_e I_C$ som vi har sett tidigare, så tog vi också bort avkopplingskondensatorerna på in- och utgången, vilket skall göras på småsignalmodeller.

$$\text{Temperaturen ökar en 1 °C} \rightarrow I_C \text{ ökar ca 10 \%}$$

$$\rightarrow r_e = \frac{26}{I_{c(mA)}} \text{ minskar ca 10 \%} \rightarrow G = -\frac{R_C}{r_e} \text{ ökar ca 10 \%}$$

$$\rightarrow \text{dålig temperaturstabilitet.}$$

- Genom att använda en emitterresistor så förhindrar vi att förstärkningsfaktorn förändras drastiskt, därför att emitterresistorn R_E är mycket större än den lilla emitterresistansen r_e och minskar därmed dess påverkan.



Emitterresistorn används för att hålla förstärkarsteget temperaturstabilt, vilket medför att förstärkningen hålls stabilt och distorsion minskar. Dock så minskar GE-stegets förstärkningsfaktor.

- Som vi såg tidigare så blir förstärkningsfaktorn på GE-steget med emitterresistor lika med:

$$G = -\frac{R_C}{R_E + r_e}$$

- Eftersom emitterresistorn R_E kan antas vara mycket större än den inbyggda emitterresistansen r_e så kommer inte r_e påverka förstärkningsfaktorn till någon betydande grad:

$$R_E \gg r_e \rightarrow R_E + r_e \approx R_E$$

- Därmed formeln förenklas:

$$G = -\frac{R_C}{R_E + r_e} \approx -\frac{R_C}{R_E}$$

- Därmed så påverkas förstärkningsfaktorn knappt av ökad temperatur, även om vi bortser från att den interna återkopplad loopen kommer dra ned kollektorströmmen till ursprungsläget. Som vi såg tidigare så ser också emitterresistorn till

$$\text{Temperatur ökar 1 °C} \rightarrow \ I_C \text{ ökar ca 10 \%} \ \rightarrow \ r_e = \frac{26}{I_{c(mA)}} \text{ minskar ca 10 \%}$$

$$\rightarrow G = -\frac{R_C}{R_E + r_e} \approx -\frac{R_C}{R_E} \text{ påverkas knappt} \rightarrow \text{bra temperaturstabilitet.}$$

- Den interna återkopplad loopen skapad av emitterresistorn medför också att I_C, r_e och G snabbt återgår till ursprungsläget:

$$\text{Späningsfallet över } R_E \text{ ökar 10 \%} \rightarrow U_{BE} \text{ minskar från 0,65 V till 0,55 V}$$

$$\rightarrow I_C \text{ minskar med 10 \% och } r_e = \frac{26}{I_{c(mA)}} \text{ ökar ca 10 \% (återgång till ursprungsläget)}$$

$$\rightarrow G = -\frac{R_C}{R_E + r_e} \text{ återgår till ursprungsläget}$$

$$\text{Späningsfallet över } R_E \text{ minskar med 10 \%} \rightarrow U_{BE} \text{ ökar från 0,55 V till 0,65 V}$$

$$\rightarrow \text{Återgång till ursprungsläget}$$

Dimensionering av emitterresistorer i OP-förstärkare och strömspeglar:

- Inuti större förstärkarsteg såsom OP-förstärkare så används framförallt extern återkoppling för att reducera eller olinjariteter och distorsion.

- Dock så är det nästintill omöjligt att eliminera distorsion helt. För att minimera distorsion så är det också önskvärt att linjärisera förstärkaren med en eller flera lokala återkopplade loopar. Därmed så används emitterresistorer för att göra förstärkaren temperaturstabil och därigenom linjärisera förstärkaren. Som vi har sett tidigare så ger emitterresistorer upphov till en lokal återkopplad loop.

- Eftersom man vill ha så hög förstärkning som möjligt och samtidiga temperaturstabilitet så bör storleken på emitterresistorn väljas så att den är så liten som möjligt utan att temperaturstabiliteten minskar. Som en tumregel så brukar emitterresistorn sättas så att den är ca nio gånger större än den inbyggda emitterresistansen r_e. Summan av dessa är då tio gånger större än enbart den inbyggda emitterresistansen.

$$Tumregel: R_E \approx 9 * r_e,$$

vilket medför att

$$R_E + r_e \approx 10 * r_e$$

- Därmed så minskar förstärkningsfaktorn tio gånger jämfört med det maximala värde som kan uppnås utan emitterresistor. Dock kan förstärkningen bli mycket hög ändå, genom att ersätta kollektorresistorn med en strömspegel, vilket vi skall se senare.

- Genom att följa tumregeln ovan så bör det ligga ca 200–250 mV över emitterresistorn. Därmed kan tumregeln ovan också uttryckas på följande sätt:

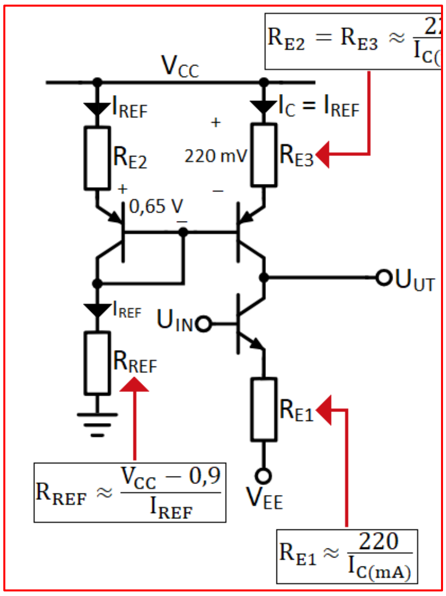
$$R_E \approx \frac{220}{I_{C(mA)}},$$

där R_E är emitterresistorn, $I_{C(mA)}$ är kollektorströmmen mätt i mA och 220 står för spänningsfallet över emitterresistorn.

- Notera att vi använder värdet 220 ovan istället för exempelvis 225, som är medelvärdet av 200 och 250. Detta gör vi för att 220 relaterar till vanliga resistorvärden; som exempel, om kollektorströmmen är 1 mA så bör vi använda en emitterresistor på 220 / 1 = 220 Ω, vilket är ett standardvärde i E12-serien.

- Vi kommer också se att emitterresistorer även används i så kallade strömspeglar, se figuren till höger, där de används för att linjärisera skillnaden mellan transistorernas bas-emitterspänningar.

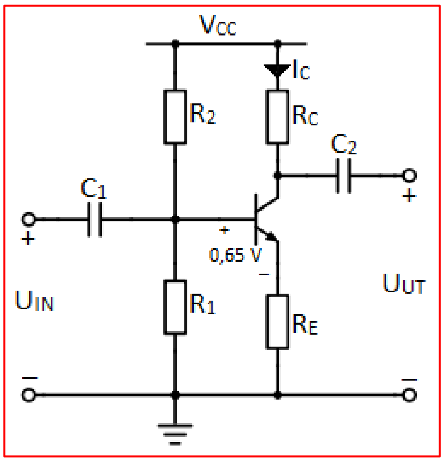
- Vi kan använda samma tumregel som ovan för att minska både brus och distorsion i strömspeglar. Vi kommer då också gå igenom hur man härleder spänningsfallet 220 mV över emitterresistorerna.



GE-steg med strömgenerator som last. Kollektorströmmen I_C genereras från strömspegeln via referensströmmen I_{REF}, som kopieras över till GS-steget. Emitterresistorer används både i GE-steget samt i strömspegeln för att linjärisera förstärkarsteget.

Detta GE-steg har mycket hög förstärkning (på grund av strömgeneratorn) samt lite distorsion (på grund av emitterresistorerna).

4.2.9 - Förstärkning och temperaturstabilitet



Det är svårt att erhålla hög förstärkning och samtida temperaturstabilitet i GE-steg utanför en återkopplad loop (där återkoppling används för att reducera påverkan av olinjariteter såsom temperaturstabilitet), men det finns knep för att höja förstärkningen, vilket vi kommer se i nästa avsnitt.

- Som vi såg ovan dock så minskar förstärkningsfaktorn ju högre värde emitterresistorn har.

- Låt oss anta att vi har en kollektorresistor R_C på 7,5 kΩ samtidigt som vi har en kollektorström på 1 mA. För temperaturstabilitet så måste emitterresistor R_E ha värdet 1 kΩ för temperaturstabilitet. Då blir förstärkningen mycket begränsad:

$$G = -\frac{R_C}{R_E + r_e} \approx -\frac{R_C}{R_E} = -\frac{7{,}5k}{1k} = -7{,}5$$

- Låt oss anta att vi istället vill ha en förstärkningsfaktor på -100. Med formeln ovan ser vi att emitterresistorn i så fall måste vara mycket liten:

$$G = -\frac{R_C}{R_E + r_e} \rightarrow R_E + r_e = -\frac{R_C}{G} = -\frac{7{,}5k}{-100} = 75\ \Omega$$

- Vi kan enkelt beräkna den inbyggda emitterresistansen:

$$r_e = \frac{26}{I_{c(mA)}} = \frac{26}{1} = 26\ \Omega$$

- Vi kan då enkelt beräkna emitterresistorn som behövs för att förstärkningsfaktorn skall bli -100:

$$R_E + r_e = 75\ \Omega \rightarrow R_E = 75 - r_e = 75 - 26 = 49\ \Omega$$

- Om kollektorströmmen samtidigt är 1 mA så blir emitterspänningen endast 75 mV, långt mindre än vad som krävs för temperaturstabilitet (1 V). Som synes så är temperaturstabilitet omvänt proportionell med förstärkningen, så om vi ökar temperaturstabiliteten så minskar förstärkningen. Detta är negativt, då vi vanligtvis vill ha god temperaturstabilitet och samtidigt ha hög förstärkning.

- Hur kan vi öka eller t.o.m. maximera förstärkningen utan att förlora temperaturstabilitet? Det finns vissa knep som man kan använda, se nästa sida.

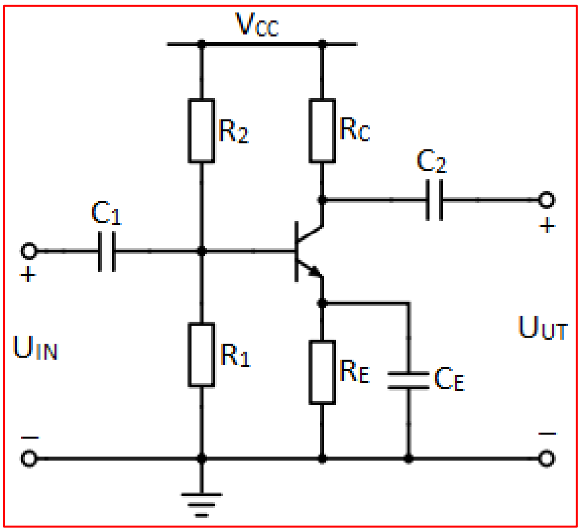
4.2.10 - Emitterkondensator för att maximera förstärkningen utan att minska temperaturstabiliteten

- Om vi vill maximera förstärkningen samtidigt som vi vill ha temperaturstabilitet så hade vi behövt placera en kondensator parallellt med emitterresistorn, se figuren till höger.

- Emitterresistorn blir därmed förbikopplad vid växelström, som om den inte hade funnits där, vilket medför att dess minskande effekt på förstärkningen elimineras. Samtidigt har vi fortfarande rätt spänningsfall över emittern (1 V), vilket medför att temperaturstabiliteten är god.

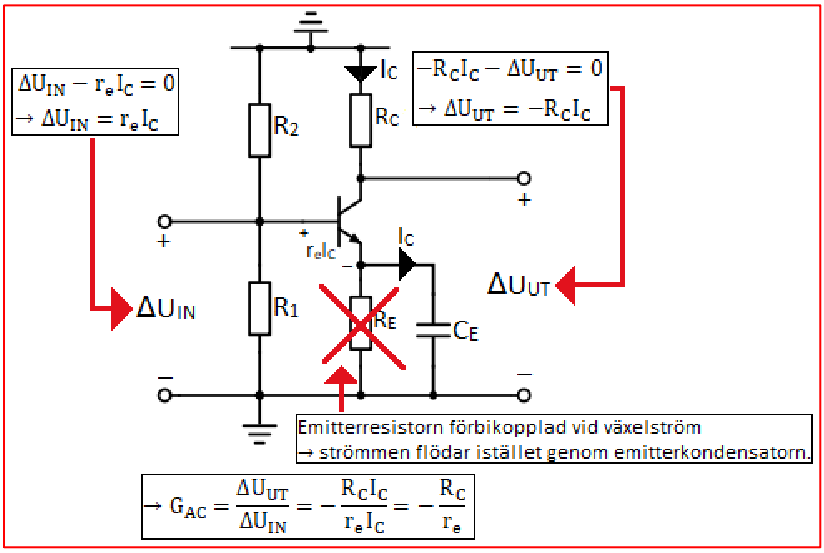
- Om temperaturen skulle öka så kommer kollektorströmmen I_C öka, men då kommer spänningsfallet över emitterresistorn öka, vilket minskar bas-emitterspänningen, vilket i sin tur minskar kollektorströmmen. Därmed så är förstärkarsteget fortfarande temperaturstabilt.

- Denna kondensator bör ha tillräckligt stort värde så att den nedre gränsfrekvensen blir väldigt nära 0 Hz, alltså väldigt nära likström.



GE-steg där vi placerat en kondensator parallellt med emitterresistorn R_E, vilket medför att vi får hög förstärkning och samtida temperaturstabilitet vid växelström.

- Ett lämpligt värde på den nedre gränsfrekvensen hade i detta varit 1–5 Hz. Det är bättre med för stor än för liten kondensator.



Småsignalschema för GE-steg med emitterkondensator C_E placerad parallellt med emitterresistor R_E för hög förstärkning och samtida temperaturstabilitet vid växelström. Egentligen skall emitterkondensator C_E kortslutas i småsignalschemat (precis som avkopplingskondensatorerna på in- och utgången), men för tydlighetsskull så ritar vi ut den här.

- När emitterresistorn är förbikopplad vid växelström så kan denna alltså exkluderas ur formeln för förstärkningsfaktorn.

$$\Delta U_{IN} - r_e I_C = 0 \rightarrow \Delta U_{IN} = r_e I_C$$

- Samtidigt är formeln för ΔU_{UT} samma som innan:

$$-R_C I_C - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -R_C I_C$$

- Vi beräknar sedan förstärkningsfaktorn vid växelström:

$$G_{AC} = \frac{\Delta U_{UT}}{\Delta U_{IN}} \approx \frac{-R_C I_C}{r_e I_C} = -\frac{R_C}{r_e}$$

- Därmed blir förstärkningsfaktorn maximerad vid växelström, eftersom emitterresistorn blir förbikopplad av emitterkondensatorn. Vid likström så hade dock emitterresistorn kraftigt minskat förstärkningen, men eftersom det är en audioförstärkare så bryr vi oss inte om förstärkningen vid likström, bara vid växelström. Eftersom vi har kondensatorer på in- och utgången kommer inte heller likström kunna passera.

- Vid likström så hade kondensatorn utgjort ett oändligt stort motstånd och ingen ström hade gått där. Då hade hela emitterströmmen (ca 1 mA) passerat emitterresistorn. Då emitterresistorn är 1 kΩ så hade emitterspänningen blivit 1 V, vilket hade varit tillräckligt för temperaturstabilitet.

- Men vid växelström så hade kondensatorn istället utgjort ett extremt litet motstånd, vilket hade medfört att nästan all ström passerar denna väg istället för emitterresistorn. Dock kommer spänningen över emittern fortfarande ligga omkring 1 V, vilket vi kommer se till genom att dimensionera resistorerna R_1 och R_2 korrekt så att det faller ca 1,65 V över resistor R_1. Samtidigt så kommer basemitterspänningen U_{BE} ligga omkring 0,65 V vid drift, vilket medför att spänningsfallet över emittern alltid blir 1 V.

- Varför använde vi en emitterresistor när vi ändå kommer se till att spänningsfallet alltid är ca 1,0 V över emittern med spänningsdelare? Eftersom vi måste se till att det alltid finns en väg för emitterströmmen. Med emitterresistorn så ser vi till att det finns en väg för hela emitterströmmen vid likström, alltså vid det tillstånd då vi dimensionerar och ställer in förstärkarsteget med re-modellen.

- Men vid växelström så kommer strömmen istället flöda igenom emitterkondensatorn. Att all emitterström skulle kunna passera emitterkondensatorn i vilopunkten (vid likström) hade varit omöjligt, eftersom spänningsfallet över emittern i så fall skulle ha blivit oändligt stort.

- Som sades tidigare så bör emitterkondensatorns värde sättas så att gränsfrekvensen är väldigt nära 0 Hz, kanske mellan 0–5 Hz.

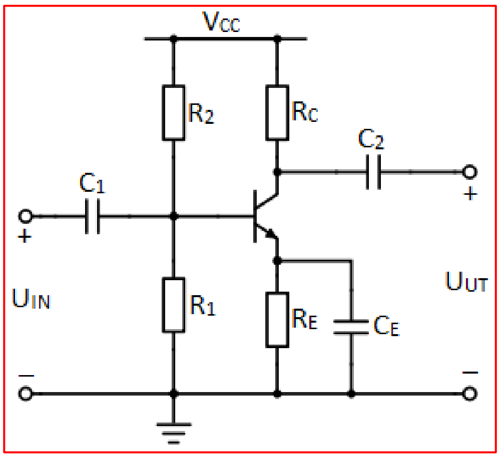
- För att dimensionera kondensatorn så kan följande formel användas:

$$C_E = \frac{1}{2\pi * r_e * f_u},$$

där C_E är emitterkondensatorns kapacitans, r_e är den inbyggda emitterresistansen och f_u är den undre gränsfrekvensen.

- Antag att vi siktar på en kollektorström på 1 mA. Då kommer den inbyggda emitterresistansen bli 26 Ω, eftersom

$$r_e = \frac{26}{I_{c(mA)}} = \frac{26}{1} = 26\ \Omega$$



Emitterkondensatorn bör dimensioneras så att den undre gränsfrekvensen ligger mellan 1–5 Hz, vilket är långt under den undre gränsen till människors hörselintervall (ca 20 Hz).

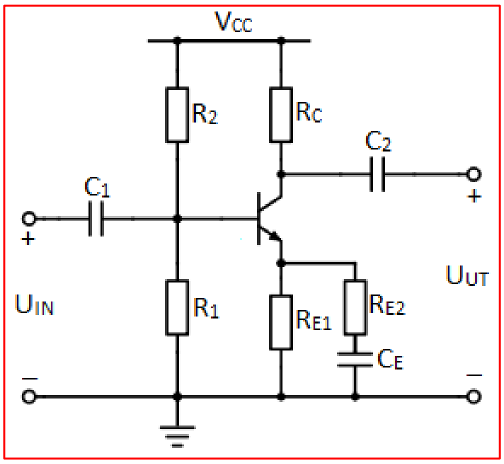
- Om vi hade bestämt att den undre gränsfrekvensen skulle ligga omkring 1 Hz i steget ovan så hade vi alltså behövt använda en kondensator omkring

$$C_E = \frac{1}{2\pi * 26 * 1} \approx 6121\ \mu F$$

- Närmaste standardvärde är 6800 µF, vilket medför att den undre gränsfrekvensen blir ca 0,94 Hz.

$$C_E = 6800\ \mu F$$

4.2.11 - Reglering av förstärkningsfaktorn



Vi kan placera en andra emitterresistor R_{E2} seriellt med emitterkondensatorn C_E för att reglera förstärkningsfaktorn till ett visst värde.

- Om vi av någon anledning ville ha en viss bestämd förstärkning så hade vi kunnat placera en resistor i serie med emitterkondensatorn, se figuren till höger.

- Den ordinarier emitterresistorn R_{E1} skall fortfarande ha värdet 1 kΩ, samtidigt som den nya emitterresistorn skall dimensioneras utefter vilken förstärkning som behövs.

- Vid signalfrekvenser (växelström) hade förstärkningsfaktorn istället blivit

$$G = -\frac{R_C}{R_{E2} + r_e}$$

- För att erhålla förstärkningsfaktorn -100 i GE-steget på måste den totala emitterresistansen, alltså summan av R_E och r_e vara lika med:

$$G = -\frac{R_C}{R_E + r_e} \rightarrow R_E + r_e = -\frac{R_C}{G} = -\frac{7{,}5k}{-100} = 75\ \Omega$$

- Summan av emitterresistansen måste alltså vara lika med 75 Ω, vilket är väldigt lite. Vi vet också sedan tidigare att av dessa 75 Ω så kommer den inbyggda emitterresistansen r_e ta upp 26 Ω:

$$r_e = \frac{26}{I_{c(mA)}} = \frac{26}{1} = 26\ \Omega$$

- Därmed så måste emitterresistansen vara lika med 49 Ω:

$$R_E + r_e = 75\ \Omega \rightarrow R_E = 75 - r_e = 75 - 26 = 49\ \Omega$$

- Närmaste värde i E12-serien är 47 Ω. Vi använder därför följande värden:

$$R_{E1} = 1\ k\Omega$$

$$R_{E2} = 47\ \Omega$$

För att beräkna vilken emitterkondensator C_E som behövs för att den undre gränsfrekvensen f_u skall hamna runt 1 Hz så används följande formel:

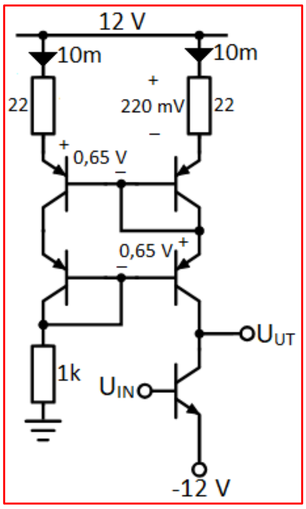
$$C_E = \frac{1}{2\pi * (R_{E2} + r_e) * f_u} = \frac{1}{2\pi * (47 + 26) * 1} \approx 2180\ \mu F$$

Närmaste standardvärde är 2200 µF, vilket ger den undre gränsfrekvensen $f_u \approx 0{,}99$ Hz, alltså väldigt nära 1 Hz.

$$C_E = 2200\ \mu F$$

Vid signalfrekvenser hade förstärkningsfaktorn blivit lika med -100, men vid likström så hade förstärkningen blivit lägre, beroende på värdet på kollektorresistorn. Dock så lär inte förstärkningsfaktorn vid likström överstiga -10.

Om mycket hög förstärkning behövs vid växelström så är det lämpligast att placera GE-steget i en återkopplad loop, där återkopplingen korrigerar större delen av temperaturinstabilitet och andra olinjariteter. Därmed så minskar behovet av emitterresistorer (kan dock användas för att minimera distorsion) och vi kan dessutom ersätta kollektorresistorn med en transistor som fungerar som strömgenerator, se figuren till höger. Förstärkningen hade då kunnat uppnå en faktor omkring -4000 eller mer.

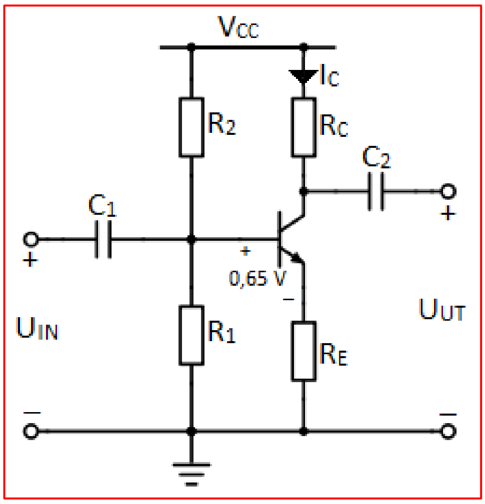


4.2.12 - Exempel på dimensionering av ett separat GE-steg

- GE-steget till höger skall användas för att driva en högtalare.

- GE-steget har följande parametrar:

  - V_{CC} = 20 V
  - I_{CQ} = 1 mA
  - Frekvenser under 20 Hz skall dämpas.



- Vi skall dimensionera GE-steget så att förstärkningsfaktorn blir maximerad, samtidigt steget är temperaturstabilt. Vi skall välja lämpliga värden på samtliga komponenter och skall modifiera förstärkarsteget vid behov.

- Avkopplingskondensatorerna skall väljas så att likström spärras, samtidigt som inga hörbara frekvenser dämpas.

- Vi skall också beräkna in- och utresistansen på GE-steget, vid signalfrekvenser (alltså växelström).

Se tillvägagångssätt på nästa sida.

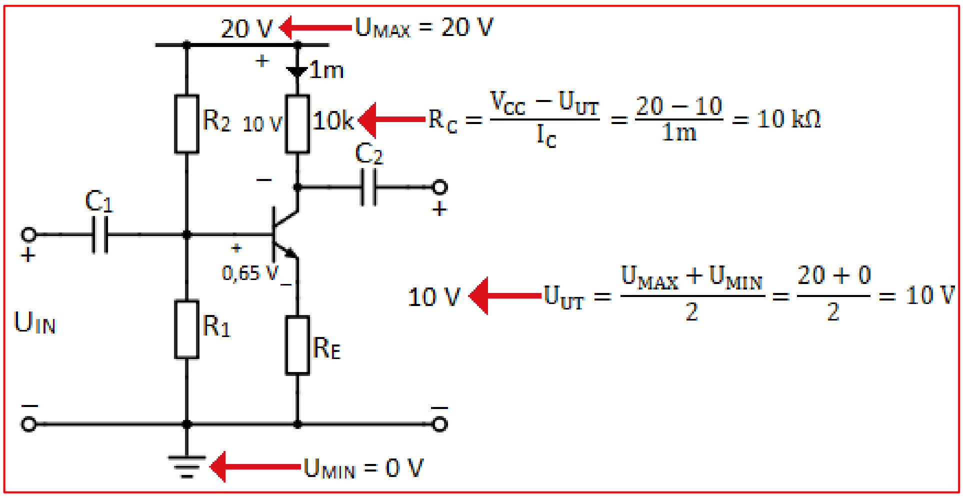
1. Sätt utspänningen till GE-stegets mittpunkt, alltså medelvärdet av det minsta och det största värdet som utsignalen kan anta.

- Se längst upp och längst ner på GE-steget nedan. Eftersom förstärkarsteget är ansluten till matningsspänningen 20 V och ned till jord så medför detta att utsignalerna kan svänga mellan 0–20 V. Detta medför att vår mittpunkt i detta fall är 10 V.

- Därmed kan de sinusformade utsignalerna svänga upp till 20 V och ned till 0 V, med 10 V som mittpunkt. 20 V är maxvärdet på utsignalerna, medan 0 V är minimumvärdet. Däremellan kan utsignalerna röra sig fritt.

- När vi dimensionerar GE-steget så arbetar förstärkarsteget i den så kallade vilopunkten, alltså insignalen är lika med noll. När insignalen är lika med noll så vill vi att utsignalen skall hamna i mittpunkten, alltså 10 V, för att utsignalen skall kunna svänga så lika mycket upp som ner, alltså ±10 V, upp till 20 V och ned till 0 V. Utsignalen skall därför sättas till medelvärdet av 0 och 20 V, alltså 10 V.

$$U_{UT} = \frac{U_{MIN} + U_{MAX}}{2} = \frac{0 + 20}{2} = 10\ V$$



- Detta medför att vi dimensionerar GE-steget så att utsignalerna kan svänga maximalt utan att de blir klippta, som sker då utsignalen försöker överstiga 20 V eller understiga 0 V. Eftersom utsignalerna inte kan överstiga taket maxvärdet (20 V) eller minimumvärdet (0 V) så blir topparna i detta fall avklippta, vilket medför distorsion och därmed sämre ljud, vilket vi inte vill.

- Eftersom 10 V av matningsspänningens 20 V hamnar på utgången så medför detta att resten, alltså 20 – 10 = 10 V, hamnar över kollektorresistorn.

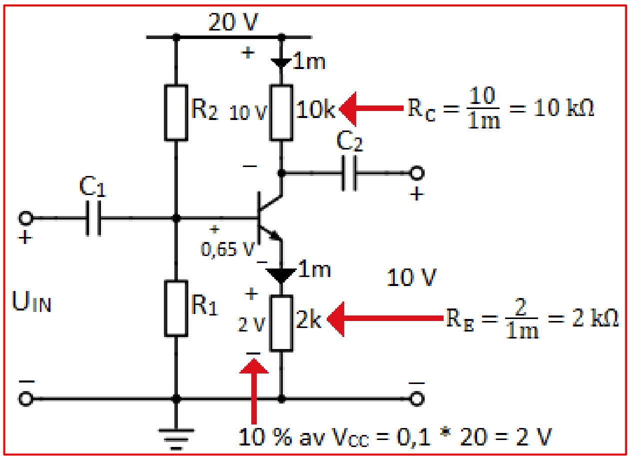
2. Dimensionera kollektorresistorn R_C så att halva matningsspänningen (10 V) hamnar över den, samtidigt som önskad kollektorström (1 mA) flödar genom den.

- Kollektorresistorn kan därefter beräknas med Ohms lag:

$$R_C = \frac{10}{1m} = 10\ k\Omega$$

- Om återkoppling används så kan man strunta i detta och istället maximera kollektorresistansen genom att ersätta kollektorresistorn med en strömgenerator. Då kan vi få en förstärkningsfaktor på -2000 eller mer. Dock är det viktigt att vi i detta fall har en högohmig last eller använder ett slutsteg, annars kommer förstärkningen minska drastiskt.

3. Välj emitterresistor så att spänningsfallet 10 % av matningsspänningen hamnar över emittern, samtidigt som önskad emitterström (ca 1 mA) flödar genom den.



- Spänningsfallet över emitterresistorn skall alltså vara 2 V, samtidigt som ca 1 mA flödar genom den. Därmed kan vi beräkna ett lämpligt värde på emitterresistorn med Ohms lag:

$$R_E = \frac{2}{1m} = 2\ k\Omega$$

- 2 kΩ:s resistorer finns i E24-serien, som vi väljer att använda.

- Vi approximerar här att emitterströmmen är lika med kollektorströmmen, då de i praktiken är nästan lika stora.

$$I_E \approx I_C = 1\ mA$$

- Detta beror på att emitterströmmen är lika med summan av kollektorströmmen och basströmmen. Dock är kollektorströmmen väldigt mycket större än basströmmen, förmodligen ca 100 gånger större eller mer.

- Som exempel, om basströmmen hade varit lika 1 mA och kollektorströmmen hade varit lika med 100 mA, så hade emitterströmmen varit lika med 101 mA, vilket är nästan lika med kollektorströmmen. Skillnaden är obetydlig, men förenklar beräkningarna.

- Alltså gäller följande:

$$I_E = I_B + I_C \approx I_C, eftersom\ I_C \gg I_B$$

- Förmodligen är kollektorströmmen omkring 100 gånger större än basströmmen, om inte mer.

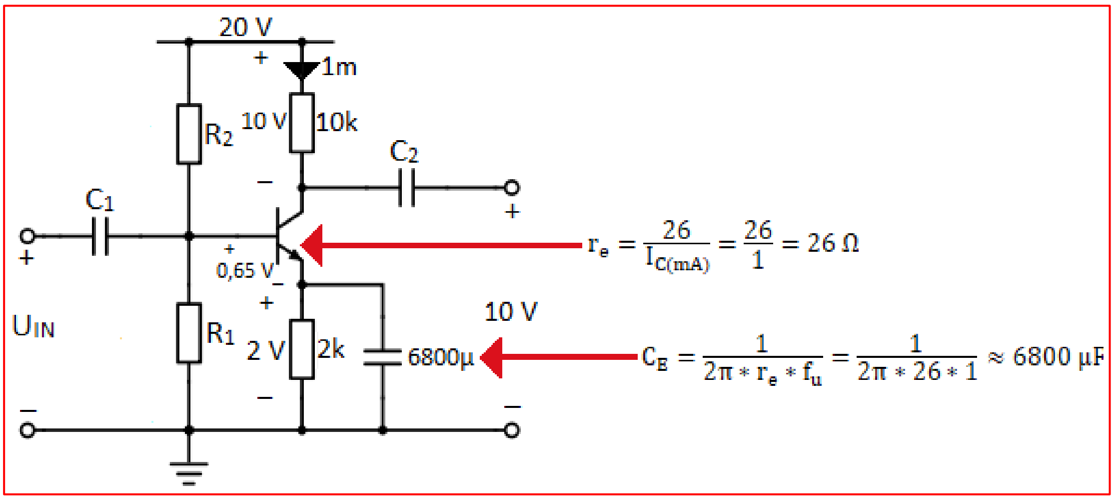
- Vi kan nu beräkna förstärkningsfaktorn för GE-steget ovan:

$$G = -\frac{R_C}{R_E + r_e} = -\frac{10k}{1k + 26} \approx -10$$

- Förstärkningen blev relativt låg på grund av att vi använder en emitterresistor. Som vi sett tidigare är det dock möjligt att maximera förstärkningen utan att förlora temperaturstabilitet samt utan att använda återkoppling genom att används oss av ett trick.

- Vi parallellkopplar emitterresistorn med en kondensator med en kondensator, som spärrar för likström, men samtidigt släpper igenom signaler alldeles ovanför 0 Hz, exempelvis 1–5 Hz. För detta så måste kondensatorn vara tillräckligt stor.

4. Placera en kondensator parallellt med emitterresistorn för att öka förstärkningen vid växelström samtidigt som temperaturstabiliteten behålls.



- Dimensionera emitterkondensatorn C_E så att emitterresistorn blir förbikopplad vid ca 1 Hz.

- När emitterkondensatorn arbetar, alltså vid växelström, så ser den endast den inbyggda emitterresistansen r_e som resistans till jord. Tillsammans bildar dessa ett högpassfilter, vars undre gränsfrekvens är lika med ca 1 Hz.

- Vi beräknar därmed ett lämpligt kondensatorvärde för den undre gränsfrekvensen f_u = 1 Hz.

$$C_E = \frac{1}{2\pi * r_e * f_u} = \frac{1}{2\pi * 25 * 1} \approx 6360\ \mu F$$

- Närmaste standardvärde är 6800 µF. Då blir gränsfrekvensen lite lägre än 1 Hz (ca 0,94 Hz), men detta gör ingenting.

$$C_E = 6800\ \mu F$$

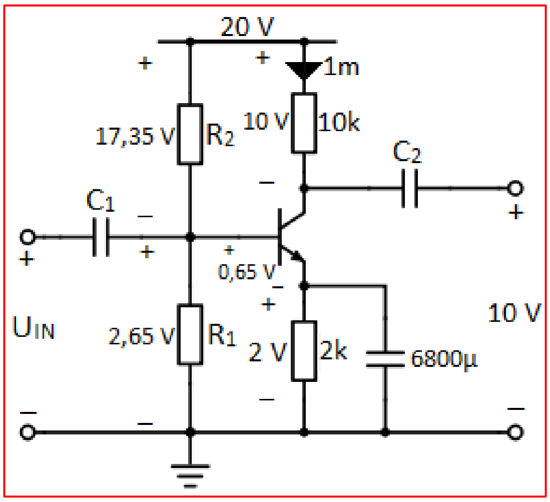
- Förstärkningsfaktorn blir nu, vid växelström:

$$G_{AC} = -\frac{R_C}{r_e} = -\frac{10k}{125} \approx -400,$$

  där AC står för Alternate Current, alltså växelström.

- Förstärkningsfaktorn blir därmed ca 80 gånger högre genom att placera en stor kondensator parallellt med emitterresistorn. Vid likström så är dock förstärkningen fortfarande låg (-10). Om GE-stegets hade använts i en återkopplad loop, exempelvis i en vanligt OP-förstärkare, så hade vi dock kunnat strunta i emitterresistorn och haft hög förstärkning hela tiden. Dessutom hade vi kunnat få dubbelt så hög förstärkning, kanske ännu högre, genom att ersätta kollektorresistorn med en transistor som fungerar som en strömgenerator. Som sagt måste dock återkoppling användas i detta fall för att reducera eller eliminera olinjariteter samt instabilitet. Se mer information om detta i nästa stycke.

5. Dimensionera spänningsdelaren bestående av resistorerna R_1 och R_2 så att spänningen in på transistorns bas är lika med emitterspänningen plus 0,65 V.



När transistorn leder så kommer 0,65 V falla mellan dess bas och emitter. Eftersom spänningsfallet över emittern är lika med 1 V och bas-emitterspänningen är 0,65 V så måste vi se till att spänningsfallet över resistor R_1 är lika med 1,65 V, eller däromkring.

- Resten av spänningen (från matningsspänningen V_{CC}) skall falla över resistor R_2. Vi vill alltså att 1,65 V skall falla över R_1 och resten, alltså 20 – 1,65 = 18,35 V, skall falla över R_2.

- En tumregel är att spänningsdelarens resistans inte bör överstiga en tiondel av resistansen från emittern sedd från basen vid likström, alltså summan av resistansen i emittern multiplicerat med strömförstärkningsfaktorn h_{FE}. Detta är en vanlig regel inom elektronik för att se till att inresistansen på efterföljande steg (i detta fall emittern) inte är för lågt i förhållande till utresistansen på det föregående steget (i detta fall spänningsdelaren). Om detta sker så kommer inresistansen från emittern belasta spänningsdelaren, vilket medför att utsignalen kommer bli kraftigt försvagad.

- Eftersom spänningsfallet över dessa resistorer är proportionerligt med deras resistans, i enlighet med Ohms lag, så kan vi som startvärde sätta R_1 till 1,65 kΩ och R_2 till 18,36 kΩ. Eftersom högre utresistans är önskvärt så höjer vi dessa resistorvärden till den punkt att deras parallellresistans $R_1//R_2$ är ungefär lika med 10 % av inresistansen sedd från basen, alltså summan av all resistans i emittern multiplicerad med strömförstärkningsfaktorn h_{FE}, som kan antas vara 50. Detta gör vi för att spänningsdelaren inte skall belasta efterföljande steg, då utsignalen riskerar att bli lägre.

- Med startvärdena ovan så är parallellresistansen $R_1//R_2$ lika med:

$$R_1//R_2 = \frac{1{,}65k * 18{,}35k}{1{,}65k + 18{,}35k} \approx 1{,}51\ k\Omega$$

- Inresistansen sedd från basen är lika med:

$$R_{IN,BAS} = h_{FE}(R_E + r_e),$$

där h_{FE} är strömförstärkningsfaktorn, som antas vara 50, R_E är emitterresistansen och r_e är transistorns inbyggda emitterresistans, som vi kan beräknas genom att dividera 26 med kollektorströmmen i mA, alltså

$$r_e = \frac{26}{I_{C(mA)}} = \frac{26}{1} = 26\ \Omega$$

- Därefter beräknar vi inresistansen sedd från basen:

$$R_{IN,BAS} = h_{FE}(R_E + r_e) = 50 * (1k + 26) \approx 51{,}3\ k\Omega$$

- Eftersom vi räknade med lägsta möjliga strömförstärkningsfaktor (50) så kan inresistansen från basen mycket väl vare högre. Dock såg vi till att även om vi använder en transistor med lägsta möjliga strömförstärkningsfaktor så fungerar steget.

- Parallellresistansen från spänningsdelaren bör inte överstiga 10 % av detta värde, alltså ca 5,13 kΩ:

$$R_1//R_2 \leq 5{,}13\ k\Omega$$

- Vi försöker sätta parallellresistansen så nära detta värde som möjligt. Med startvärdena R_1 = 1,65 kΩ och R_2 = 18,35 kΩ så blev parallellresistansen ca 1,51 kΩ. Vi kan därmed höja resistorvärdena 5,13 / 1,51 ≈ 3,4 gånger:

$$R_1 \approx 1{,}65k * 3{,}4 \approx 5{,}6\ k\Omega$$

- Närmaste lägre värde i E12-serien är 5,6 kΩ, som vi väljer att använda:

$$R_1 = 5{,}6\ k\Omega$$

$$R_2 \approx 18{,}35k * 3{,}4 \approx 62{,}2\ k\Omega$$

- Närmaste lägre värde i E12-serien är 68 kΩ, som vi väljer att använda:

$$R_2 = 68\ k\Omega$$

- Parallellresistansen från spänningsdelaren blir därmed:

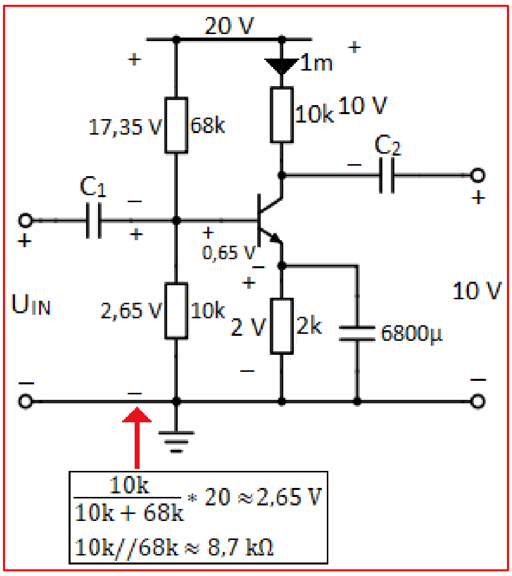
$$R_1//R_2 = \frac{5{,}6k * 68k}{5{,}6k + 68k} \approx 5{,}17\ k\Omega$$

- Vi satte därmed resistansen så nära 5,13 kΩ som möjligt utan att överstiga det, vilket är perfekt!

- Spänningen in på transistorns bas, alltså spänningen över resistor R_1, blev därmed:

$$U_{R1} = \frac{R_1}{R_1 + R_2} * V_{CC} = \frac{1{,}2k}{1{,}2k + 27k} * 20 \approx 0{,}85\ V$$

- Detta är tillräckligt nära 0,87 V. Spänningsfallet över emitterresistorn blir därmed ungefär lika med 0,85 – 0,65 = 0,22 V, vilket inte bör vara några problem. Därmed så blir kollektorströmmen något lägre än 1 mA, ca 0,2 / 0,22k = 0,91 mA, men denna skillnad är minimal och kommer inte påverka GE-steget till någon betydande grad.

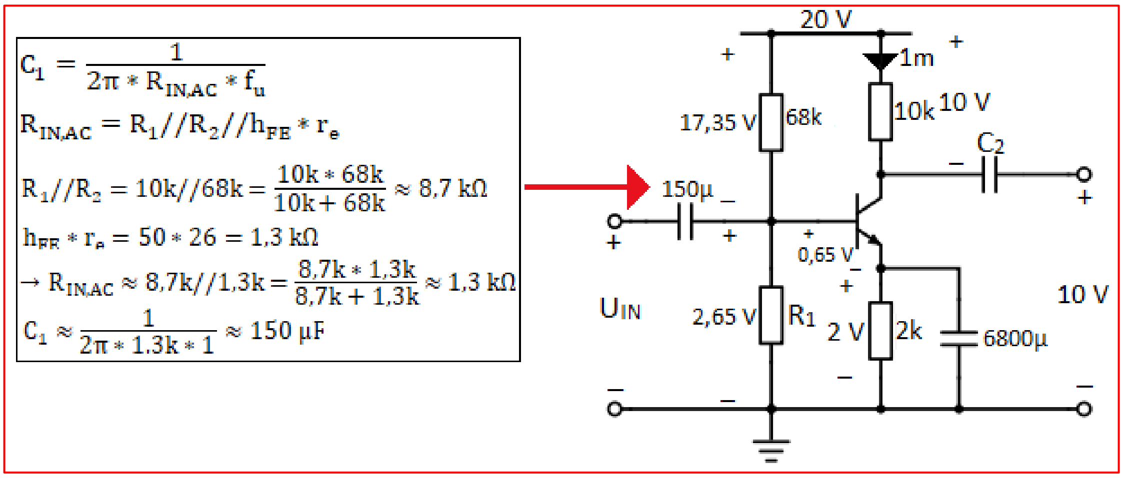


6. Dimensionera avkopplingskondensator C_1 så att den undre gränsfrekvensen är lika med ca 1 Hz.

- Avkopplingskondensator C_1 bilar ett högpassfilter ihop med GE-stegets inresistans.

- C_1 används för att spärra för likström. Detta gör vi så att vårt GE-steg kan användas som förstärkare till en högtalare. Saken är den att högtalare inte tål likström. Om likström förstärks och går till en högtalare så kommer denna högtalare med största sannolikhet gå sönder. Samtidigt så måste vi välja ett tillräckligt stort kondensatorvärde så att vi inte råkar dämpa hörbara frekvenser, då vi riskerar att dämpa eller ta bort ljudsignaler, främst basfrekvenser.

- Så fort en kondensator placeras på ingången så kommer likström att spärras. Problemet är att ju mindre kondensator vi använder, mätt i dess kapacitans, desto högre blir den undre gränsfrekvensen, där frekvenser börjar dämpas. Vi människor kan höra signaler med frekvenser mellan 20 Hz – 20 kHz, så det vore bra om den undre gränsfrekvensen ligger under 20 Hz, kanske så lågt som 1 Hz.



- För att beräkna ett lämpligt värde på kondensatorn så används följande formel:

$$C_1 = \frac{1}{2\pi * R_{IN,AC} * f_u},$$

där C_1 är avkopplingskondensatorn på ingången, $R_{IN,AC}$ är den totala inresistansen vid växelström (när förstärkaren arbetar) och f_u är den undre gränsfrekvensen, som vi sätter till 1 Hz.

- Vi beräknar med inresistansen vid växelström, eftersom det är då som avkopplingskondensatorn arbetar, inte vid likström. Inresistansen vid växelström kan beräknas med följande formel:

$$R_{IN,AC} = R_1//R_2//h_{FE} * r_e,$$

där $R_1//R_2$ är parallellresistansen från spänningsdelaren, h_{FE} är transistorns strömförstärkningsfaktor, som antas vara 100, och r_e är transistorns inbyggda emitterresistans, som tidigare beräknades till 25 Ω.

- Vid växelström så är emitterresistorn R_E förbikopplad av emitterkondensatorn R_E, vilket medför att den enda resistansen sedd från basen är den inbyggda emitterresistansen r_e, som är lika med 25 Ω. Sett från basen så kommer denna resistans vara h_{FE} gånger större. Eftersom vi antar att h_{FE} är lika med 50 så blir inresistansen sedd från basen lika med:

$$h_{FE} * r_e = 50 * 25 = 1{,}25\ k\Omega$$

- Vi såg tidigare att parallellresistansen från spänningsdelaren är lika med ca 8,7 kΩ:

$$R_1//R_2 = \frac{10k * 68k}{10k + 68k} \approx 8{,}7\ k\Omega$$

- Därmed så kan vi beräkna inresistansen vid växelström:

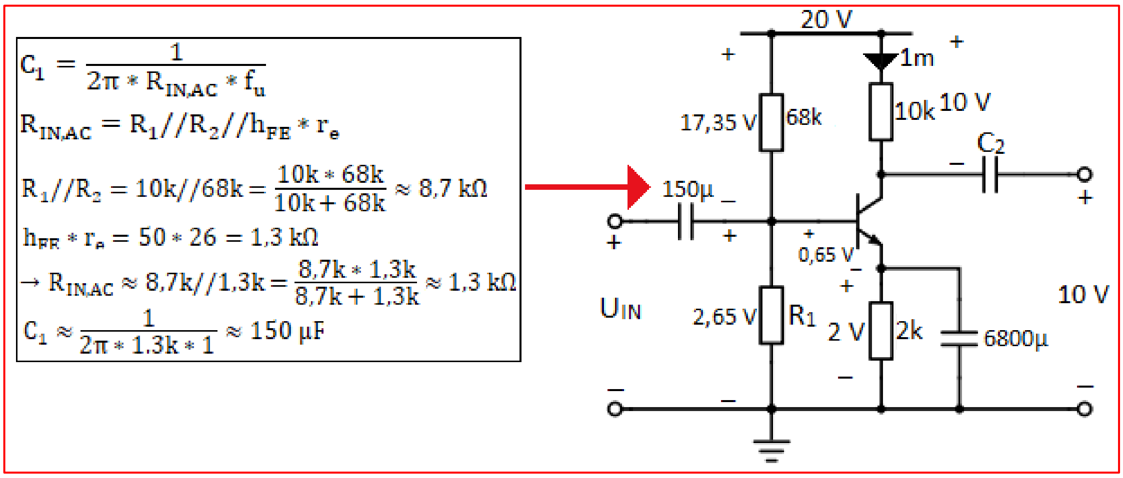
$$R_{IN,AC} = R_1//R_2//h_{FE} * r_e \approx 8{,}7k//1{,}25k = \frac{8{,}7k * 1{,}25k}{8{,}7k + 1{,}25k} \approx 1{,}1\ k\Omega$$

- Därefter så kan ett lämpligt värde på avkopplingskondensator C_1 beräknas:

$$C_1 = \frac{1}{2\pi * R_{IN,AC} * f_u} \approx \frac{1}{2\pi * 1{,}1k * 1} \approx 146\ \mu F$$

- Närmaste standardvärde är 150 µF, vilket vi väljer att använda. Den undre gränsfrekvensen blir då något lägre än 1 Hz (ca 0,97 Hz), men detta är obetydligt.

$$C_1 = 150\ \mu F$$



7. Dimensionera avkopplingskondensator C_2 på utgången så att den undre gränsfrekvensen ligger runt 1 Hz.

- Avkopplingskondensator C_2 bildar ett högpassfilter tillsammans med GE-stegets utresistans, som varierar beroende om vi har en last eller inte samt vilken resistans denna last har.

- Om vi antar att vi har en last på (en högtalare) så hade följande formel varit lämplig för att beräkna ett lämpligt värde på kondensator C_2:

$$C_2 = \frac{1}{2\pi * f_u * (R_{UT,AC},//R_L)},$$

där C_2 är avkopplingskondensatorn vid utgången, f_u är den undre gränsfrekvensen, $R_{UT,ac}$ är transistors utresistans vid växelström, som vid likström är lika med kollektorresistorn, och R_L är lastens resistans.

- Eftersom emitterkondensatorn är förbikopplad vid växelström (av emitterkondensatorn C_E) så blir GE-stegets utresistans vid växelström samma som för ett GE-steg utan emitterresistor, alltså ungefär lika med kollektorresistorn.

$$R_{UT,ac} \approx R_C = 10\ k\Omega$$

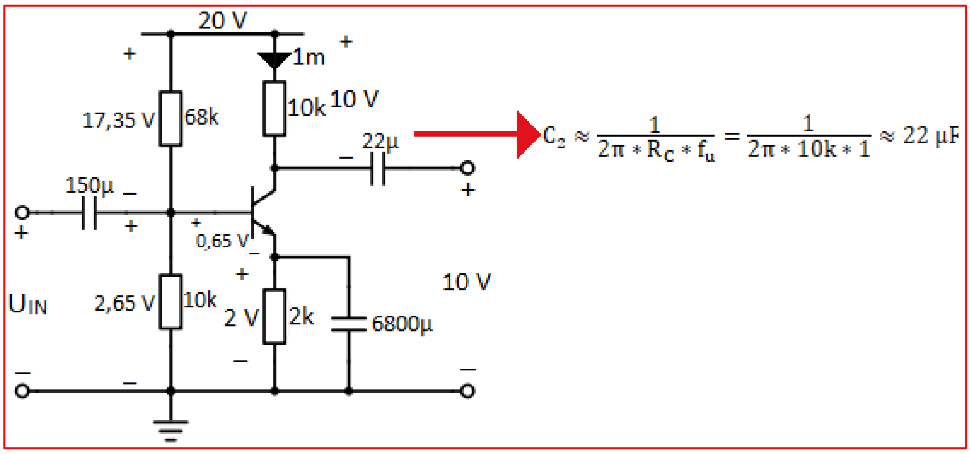
- Vi vet inte hur stor lastens resistans är, så vi får anta ett värde. I detta fall är det viktigt att kondensatorn inte är för liten, om den är lite för stor gör absolut ingenting. Vi kan dock vara relativt säkra på att om en last dras direkt från ett GE-steg så måste lastens resistans vara mycket högre än GE-stegets utresistans, minst tio gånger högre, annars behövs ett slutsteg mellan GE-steget och lasten. Därför så räknar vi med kollektorresistorn som enda utresistans, alltså i olastat tillstånd. Då väljer vi en kondensator som är lite större än vad som behövs ifall lasten har hög impedans, men detta skadar som sagt inte.

- Med värdena ovan så beräknar vi ett lämpligt värde på avkopplingskondensatorn på utgången:

$$\rightarrow C_2 = \frac{1}{2\pi * 10k * 1} \approx 16\ \mu F$$

- Närmaste standardvärde är 22 µF och bör passa utmärkt. Då blir den undre gränsfrekvensen något lägre än 1 Hz (ca 0,72 Hz), men detta skadar inte. Så länge vi är långt under 20 Hz så bör det inte vara någon fara.

$$C_2 = 22\ \mu F$$



8. Beräkna in- och utresistansen vid växelström.

- Eftersom GE-steget skall användas som för att driva en högtalare så är vi endast intresserade av in- och utresistansen vid växelström.

- Vi beräknade tidigare inresistansen vid växelström till ca 1,1 kΩ:

$$R_{IN,AC} = R_1//R_2//h_{FE} * r_e \approx 8{,}7k//1{,}25k = \frac{8{,}7k * 1{,}25k}{8{,}7k + 1{,}25k} \approx 1{,}1\ k\Omega$$

- Som vi såg tidigare så är utresistansen i olastat tillstånd ungefär lika med kollektorresistorns resistans, eftersom emitterresistorn är förbikopplad vid växelström:

$$R_{UT,AC} \approx R_C * \frac{R_E + r_e}{r_e}$$

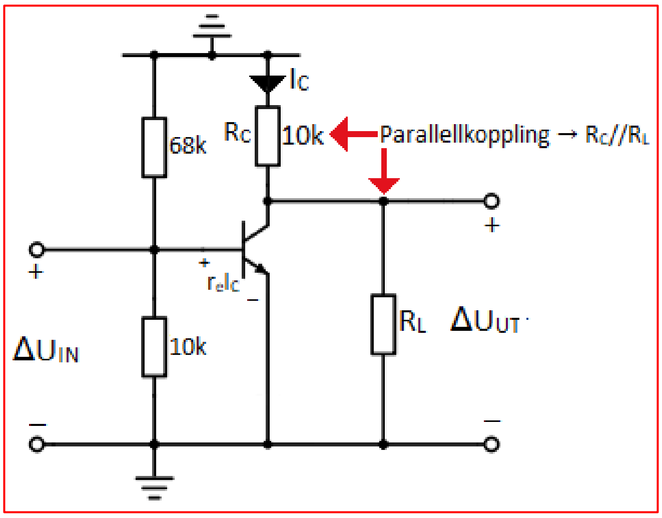
- Utresistansen är relativt hög, vilket medför att väldigt liten ström kommer flöda genom en högtalare om den kopplas direkt till GE-steget. Därmed kommer vi knappt få något ljud ur högtalaren, även om spänningen förstärks. Vi måste använda ett slutsteg om vi vill ha mer ström och därmed ljud i högtalaren. Slutsteget används då för att minska utresistansen till några Ohm så att utströmmen höjs, vilket medför att vi kan få ljud ur högtalaren.

- I lastat tillstånd så beräknas utresistansen samma som ovan, med skillnaden att vi ersätter kollektorresistorn R_C med parallellresistansen $R_C//R_L$.

- Varför är det så? Det beror på att ekvationen ovan gäller i det tillstånd när de olinjära komponenterna i kretsen linjäriseras, såsom i en småsignalmodell, så kortsluts matningsspänningen V_{CC}.

- Därmed så blir kollektorresistorn och eventuell lastresistans parallellkopplade, eftersom de båda är anslutna till samma punkt på ena hållet och anslutna till jord på andra hållet.

$$R_{UT,AC,LASTAD} \approx R_C//R_L \approx 10k//R_L$$



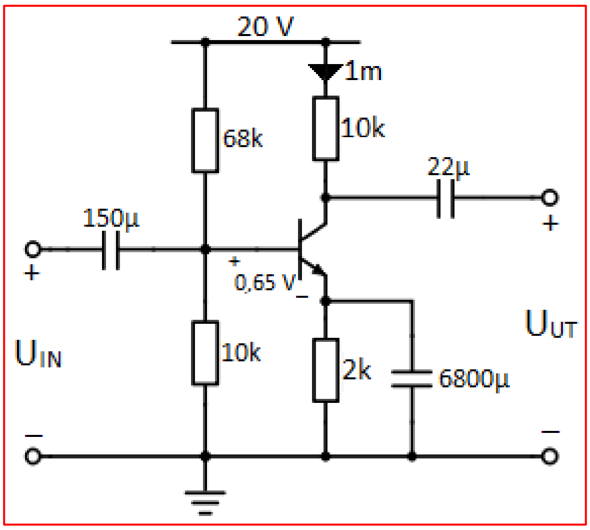
Spänningsförstärkarens småsignalschema med resistorernas värden utritade. Vi kortsluter matningsspänningen, tar bort avkopplingskondensatorerna på in- och utgången och ersätter bas-emitterspänningen U_{BE} med spänningsfallet r_eI_C.

Emitterkondensator C_E utgör ett mycket litet motstånd i småsignalmodellen, vilket medför att denna kondensator förbikopplar emitterresistor R_E. Därför är varken C_E eller R_E utritade i småsignalschemat (C_E utgör ett så litet motstånd att passagen från emittern till jord kan antas vara fri).

Om lastens resistans är tillräckligt hög, alltså minst tio gånger högre än kollektorresistorn (10k * 10 = 100 kΩ), så kommer parallellresistansen $R_C//R_L$ blir ungefär lika med R_C, alltså 10 kΩ, eftersom 10k//100k ≈ 10 kΩ. Därmed så blir utresistansen samma vid lastat som olastat tillstånd.

Om lastens resistans är lägre än så (100 kΩ i detta fall), så kommer utresistansen samt förstärkningsfaktorn minska vid last. Därför är det viktigt att använda ett slutsteg för att se till att förstärkarstegets utresistans alltid är högst tio gånger lägre än lastens resistans. Som exempel, en normal högtalare har en resistans på 8 Ω, vilket kräver en utresistans på högst 0,8 Ω, helst lägre.

Resultat:



- Förstärkningsfaktorn är vid signalfrekvenser (växelström) -400, vilket är mycket högt. Vid likström är dock förstärkningsfaktorn endast -5, vilket är relativt lågt. Dock spelar det ingen roll i detta fall, då GE-steget skall användas för att driva en högtalare.

- Inresistansen vid (signalfrekvenser) är ca 1,1 kΩ, vid likström ca 8,7 kΩ. Såvida inte signalkällan (exempelvis en mikrofon) har en resistans på 100 Ω eller mindre så bör någon typ buffer föregå GE-steget, för att öka inresistansen.

- Utresistansen (vid signalfrekvenser) är i olastat tillstånd är ca 10 kΩ. Ett slutsteg bör också placeras mellan GE-steget och högtalaren, annars kommer väldigt lite ljud komma ur högtalaren; de flesta högtalare har en resistans på 8 Ω, så vi behöver ett slutsteg vars utresistans är tio gånger lägre än detta (högst 0,8 Ω), helst ännu lägre.

- Ingen likström skall kunna gå in i förstärkarsteget, då avkopplingskondensator C_1 kommer blockera all eventuell likström som når ingången.

- Även på utgången har vi en kondensator C_2 ifall likström på något sätt hade kommit in i förstärkarsteget. Vi ser då till att denna likström inte når högtalaren, som kan förstöras av likström.

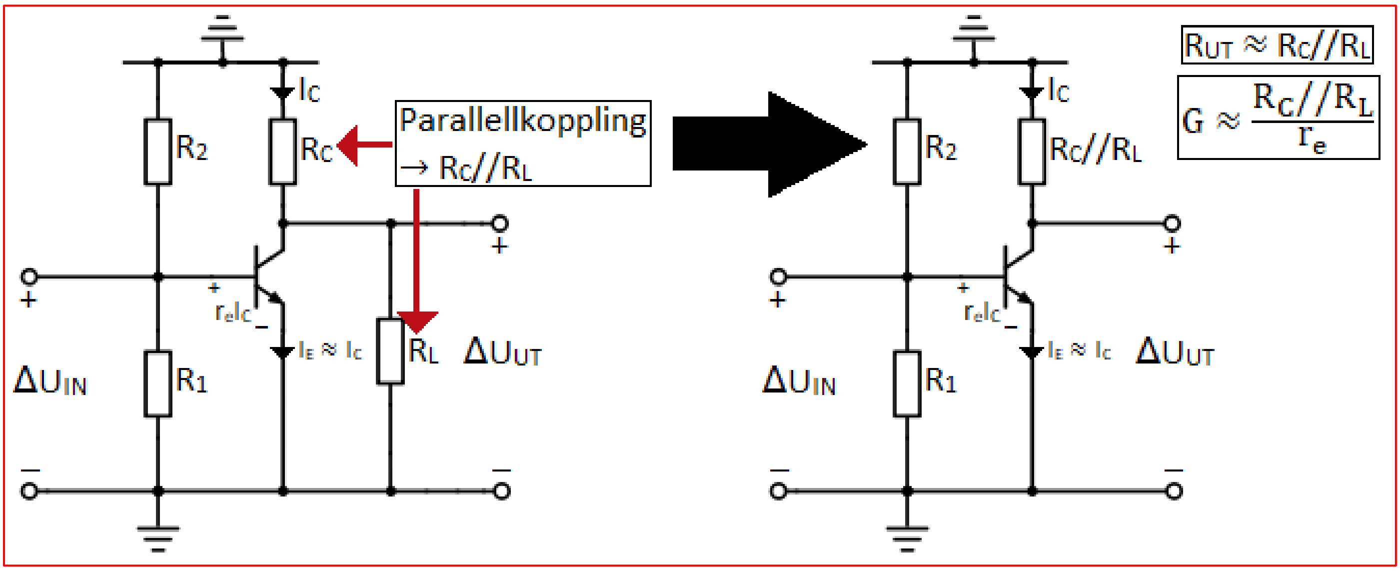
4.2.13 - Varför bör inte GE-steget driva en lågohmig last utan buffer?

- Om lasten har låg resistans så kommer GE-stegets förstärkningsfaktor bli kraftigt förminskad. Dessutom så medför GE-stegets höga utresistans att utströmmen inte kommer bli så hög. Om högtalaren dessutom har relativt låg resistans, vilket är normalfallet, så skulle GE-steget ge mycket dålig förstärkning.

- Om vi skulle driva en högtalare med endast ett GE-steg skulle därmed nästan inget ljud kommit ur högtalaren. I detta fall skulle vi behöva ett slutsteg mellan GE-steget och högtalaren, som ökar utströmmen genom att minska utresistansen. Dessutom så blir inte högtalarenbelastad av utresistansen från förstärkarsteget, eftersom slutstegets resistans i normalfallet är mycket låg.

- Om vi hade en last på utgången så såg vi tidigare att dess resistans blir parallellkopplad med kollektorresistorn, eftersom de båda är anslutna till samma punkt på ena hållet och anslutna till jord på andra.

- Av formeln för GE-stegets förstärkningsfaktor så ser vi att om lastens resistans är låg så kommer förstärkningsfaktorn bli låg, eftersom $R_C//R_L$ då kommer bli ungefär lika med lastens resistans R_L, vilket kraftigt sänker förstärkningen.



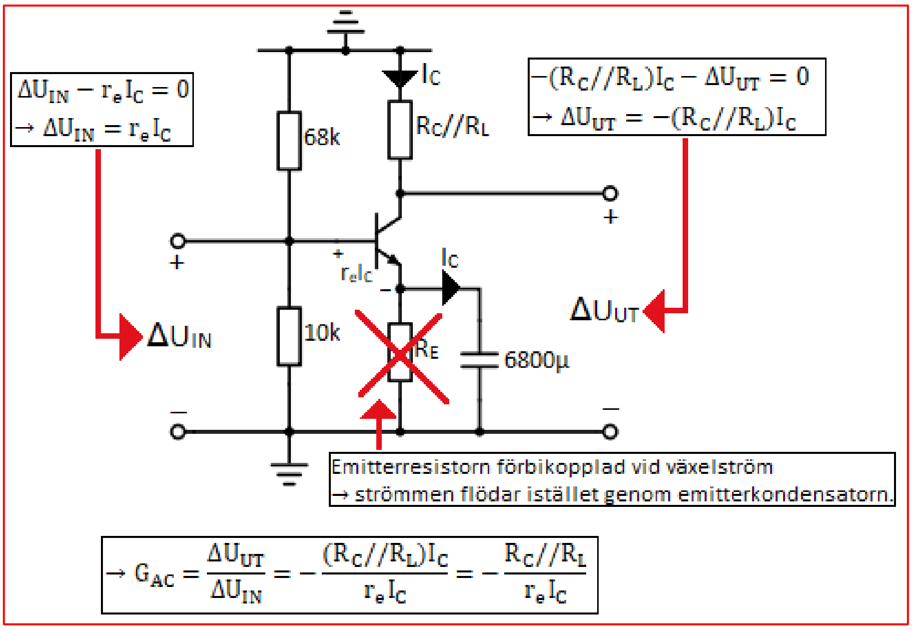
- Antag att lastens resistans är 10 Ω. Vi vet sedan tidigare att kollektorresistorn R_C är lika med 10 kΩ, den inbyggda emitterresistansen r_e är lika med 25 Ω samt att emitterresistorn är lika med 2 kΩ. Med denna lågohmiga last så hade förstärkningsfaktorn vid signalfrekvenser blivit

$$G_{AC} = -\frac{R_C//R_L}{r_e} = -\frac{10k//10}{26} = \frac{\left(\frac{10k * 10}{10k + 10}\right)}{26} \approx \frac{10}{26} \approx 0{,}38$$

- Utsignalen hade alltså blivit kraftigt försvagad (med ca 62 %) istället för förstärkt!

- Men vid växelström då? Då slipper vi ju emitterresistorns förminskade effekt på förstärkningsfaktorn:

- Vid växelström gäller fortfarande att emitterresistorn blir förbikopplad, vilket medför att all ström flödar förbi emitterkondensatorn. Eftersom emitterkondensatorn då utgör ett mycket litet motstånd så skapas en fri väg för strömmen, samtidigt som vi fortfarande har temperaturstabilitet.



Småsignalschema för vårt färdigdimensionerade GE-steg. Notera att vi i detta fall ritade med emitterkondensatorn för att tydliggöra var den är placerad. I normala fall så skall samtliga kondensatorer tas bort ur småsignalschemat. I detta fall skall därmed en fri passage ritas ut från emittern ned till jord, där emitterkondensatorn är placerad.

- Vi använder samma värden som innan och kan då beräkna att förstärkningsfaktorn vid växelström, alltså då vid de frekvenser då högtalaren drivs av GE-steget, är lika med:

$$G_{AC} = -\frac{R_C//R_L}{r_e} = -\frac{10k//10}{25} = \frac{\left(\frac{10k * 10}{10k + 10}\right)}{25} \approx \frac{10}{25} = 0{,}4$$

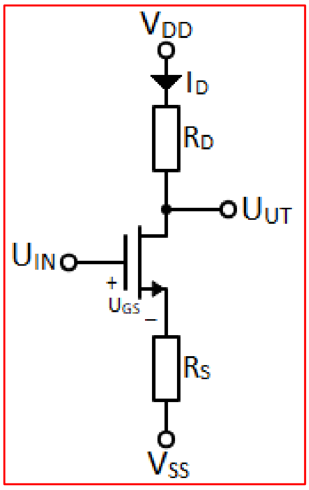
- Förstärkningsfaktorn blev inte lika låg, men är fortfarande katastrofal, eftersom utsignalen fortfarande blir dämpad, inte förstärkt! Spänningen på de ljudsignaler som hade nått ingången hade blivit dämpade med 60 %, så att endast 40 % av dem återstår! Kortfattat så behövs en buffer för en så lågohmig last.

- Om högtalarens resistans istället var 100 kΩ så hade det fungerat problemfritt utan buffer, eftersom förstärkningsfaktorn då (vid växelström) hade blivit

$$G_{AC} = -\frac{R_C//R_L}{r_e} = -\frac{10k//100k}{25} = \approx \frac{10k}{25} = -400$$

- Det hade fungerat mycket bra till och med, åtminstone sett ur en förstärkningssynpunkt. Med en så hög lastresistans så hade dock strömmen genom högtalaren blivit mycket låg hur vi än gjorde, så en bra idé vore först och främst att inte använda högohmiga högtalare. Istället bör vanliga lågohmiga högtalare användas, vars resistans vanligtvis ligger på några Ohm, och använda en buffer, exempelvis ett slutsteg, mellan GE-steget och högtalaren.

4.2.14 - GS-steget



Enkelt GS-steg, vars konstruktion i grunden är identisk med motsvarande GE-steg.

- Vi skall nu kolla mer på MOSFET-varianten av spänningsförstärkaren, GS-steget. GS står för gemensam source och är MOSFET-transistorns motsvarighet till GE-steget. Typen av MOSFET-transistor som används i GS-steget är vanligtvis någon typ av MOSFET-transistor, men kan även vara en så kallad JFET-transistor. Gemensam source betyder att stegets source är ansluten till jord, precis som GE-stegets emitter.

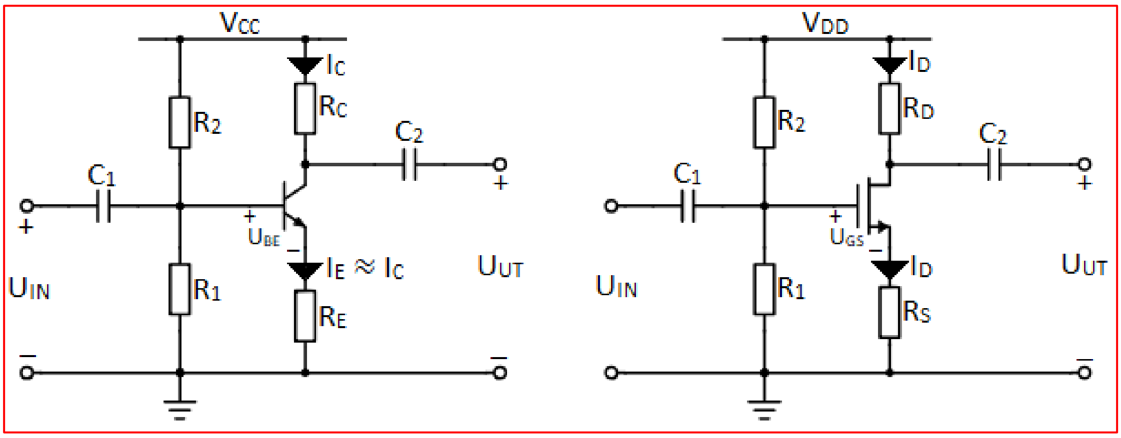
- GS-steget fungerar i stort sett samma som GE-steget. På grund av att BJT- och MOSFET-transistorns anslutningar har olika namn så medför detta att ett flertal komponenter och storheter i GS-steget, som har samma funktioner som i GE-steget, har ett annat namn. Som exempel, drainresistorn R_D har samma funktion som kollektorresistorn R_C, sourceresistorn R_S har samma funktion som emitterresistorn R_E och drainströmmen I_D har samma funktion som kollektorströmmen I_C.

- Gate-sourcespänningen U_{GS} har samma funktion som bas-emitterspänningen U_{BE}, med några skillnader. Istället för bipolartransistorns ledspänningsfall på 0,65 V mellan bas och emitter så varierar gatesourcespänningen med på drainströmmen; ju högre drainström I_D desto högre U_{GS}.

- Ju högre drainströmmen blir, desto lägre blir också drain-sourcespänningen U_{DS}. U_{DS} kan dock inte understiga 0 V, precis som bipolartransistorns spänningsfall mellan kollektorn och emitter, U_{CE}, inte kan understiga 0,1 V.

- En märkbar skillnad mellan MOSFET- och BJT-transistorn är att MOSFET-transistorn har enormt hög inresistans, vilket medför att gateströmmen är nästintill obefintlig. Detta medför att samma ström flödar genom drain som source, till skillnad mot BJT-transistorer, där emitterströmmen I_E är något större än kollektorströmmen I_C på grund av basströmmen I_B.

- MOSFET-transistorns höga inresistans ses ofta som dess främsta styrka, främst för att det medför mycket lägre effektförbrukning. En annan signifikant fördel med den höga inresistansen är att förstärkarsteg uppbyggda med MOSFET-transistorer inte riskerar bli belastade av signalkällans resistans, vilket hade kunnat leda till att signaler som skall bli förstärkta blir försvagade, om det vill sig illa. Det finns flera andra fördelar med hög inresistans som vi kommer diskutera senare.



Separata GE- och GS-steg. Notera att konstruktionen i båda fall är samma. De enda skillnaderna mellan stegen är typen av transistor samt att vissa av komponenterna och storheterna i kretsen har fått ett nytt namn, vilket beror på att de två transistorernas anslutningar har olika namn. MOSFET-transistorns motsvarigheter till BJT-transistorns bas, kollektor och emitter är gate, drain och source:

Bas => Gate

Kollektor => Drain

Emitter => Source

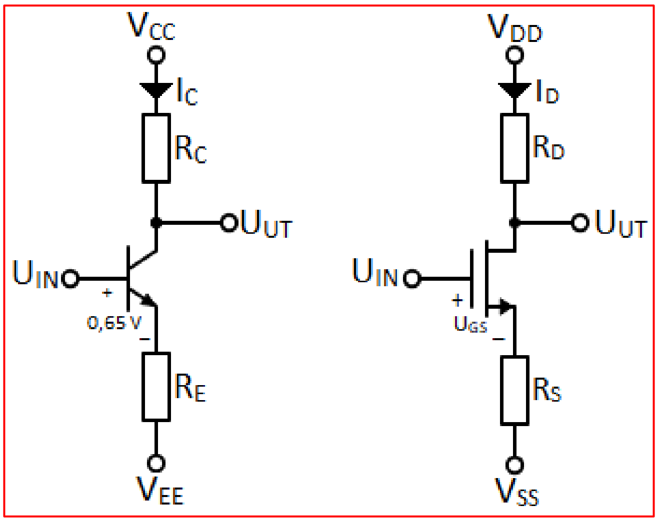
Kollektorresistorn R_C har därför ersatts med drainresistor R_D, emitterresistor R_E har blivit ersatt med sourceresistor R_S och bas-emitterspänningen U_{BE} har blivit ersatt med gate-sourcespänningen U_{GS}.

- En signifikant skillnad mellan MOSFET- och BJT-transistorer är deras så kallade tröskelspänning, alltså det minsta spänningsfall som behövs på transistorns gate/bas för att den skall börja leda.

- För BJT-transistorn så måste basspänningen vara minst 0,65 V för att den skulle leda. Därmed så kan man säga att tröskelspänningen för BJT-transistorer är 0,65 V, även om det är ovanligt att detta begrepp används i samband med BJT-transistorer, främst för att denna spänning alltid är samma och ses inte som en parameter.

- Alla MOSFET-transistorer har alltså en viss tröskelspänning, som betecknas U_T. För att en MOSFET-transistor skall börja leda så måste spänningen in på dess gate vara större eller lika med transistorns tröskelspänning.

- För MOSFET-transistorer så varierar dock tröskelspänningen mellan olika transistormodeller. Allt från 0,5 – 5 V är vanligt, där större transistorer, exempelvis Power MOSFET:s, har högre tröskelspänning, exempelvis 3–5 V, medan mindre transistorer, exempelvis CMOS-transistorer, har lägre tröskelspänning, exempelvis 0,5–1,0 V.



Enkla GE- och GS-steg. Notera att matningsspänningen har olika benämningar beroende på vilken transistor vi använder. Benämningarna beror på vilken transistoranslutning som matas.

Den positiva matningsspänningen V_{CC} (Collector Power Voltage) är samma sak som V_{DD} (Drain Power Voltage), samtidigt som den negativa matningsspänningen V_{EE} (Emitter Power Voltage) är samma sak som V_{SS} (Source Power Voltage).

- Exemplar av samma transistormodell har oftast tröskelspänning inom ett visst intervall, exempelvis 1,0 V ± 10 %, som då betyder att tröskelspänningen för ett visst exemplar ligger mellan 0,9–1,1 V. För beräkningar hade vi då antagit att tröskelspänningen var 1,0 V.

- För Power MOSFET-transistorer så kan det istället stå specificerat att tröskelspänningen ligger mellan 3–5 V, där det typiska värdet är 4 V. För beräkningar hade vi då antagit det typiska värdet, vilket i detta fall är 4 V.

- MOSFET-transistorer har vanligtvis 5–20 gånger lägre förstärkning än BJT-transistorer, om övriga parametrar hålls samma. Som en tumregel kan man räkna att förstärkningen blir tio gånger lägre när en MOSFET-transistor används i en spänningsförstärkare, så om vi konstruerar ett GE-steg och ett GS-steg efter samma parametrar så kan vi räkna med att förstärkningen på GS-steget kommer bli ca tio gånger lägre.

- Dock så väger MOSFET-transistorns höga inresistans upp den lägre förstärkningen. Det är möjligt att få hög förstärkning på ett GS-steg om den endast i en återkopplad loop, exempelvis en OP-förstärkare. Då kan en strömgenerator användas istället för drainresistor och förstärkningen kan åtminstone uppnå en faktor omkring -200 eller så.

- I de flesta fall så föredras GS-steg i IC-kretsar, då förstärkningen kan göras relativt hög, samtidigt som vi inte behöver tänka på inresistansen på steget, som vanligtvis är mycket hög. Att inresistansen oftast är mycket hög beror på att föregående förstärkarsteg vanligtvis är en differentialförstärkare med en så kallad strömspegel som last, vilket vi kommer se i senare kapitel.

4.2.15 - GS-stegets småsignalmodell: Introduktion till hybrid-π modellen

- I detta avsnitt skall vi introducera den historiskt sett mest utbredda småsignalmodellen, hybrid-π modellen. Tidigare i detta kapitel så introducerades re-modellen i samband med GE-steget, vilket gjordes främst av pedagogiska skäl.

- Hybrid-π modellen är mycket lik re-modellen som vi har sett tidigare, bara att den inbyggda emitterresistansen r_e blir ersatt av transkonduktansen g_m. I hybrid-π modellen så finns ingen inbyggd sourceresistans r_s, även om man givetvis hade kunnat räkna så.

- r_e-modellens främsta fördel är att den på många sätt kan ses som enklare och lättförståeligt än hybrid-π modellen. Detta beror främst på att den så kallade transkonduktansen g_m, som är ett slags mått på en transistors förstärkning, uttrycks som en liten resistans, den inbygga emitterresistansen r_e.

- Eftersom vi tidigare har sett resistorer och transkonduktansen används ihop med resistorer så kan det upplevas som enklare att denna nya storhet vi införde i samband med GE-steget också är en resistans, istället för att använda inversen till resistansen ihop med resistanser, vilket kan upplevas som förvirrande och komplicerat.

- I praktiken så är dock transkonduktansen är ett mer korrekt uttryck att använda, medan den inbyggda emitterresistansen har införts av pedagogiska skäl.

- Det finns förespråkare för båda typer av småsignalmodeller samt en del som förespråkar båda. Författaren är av åsikten att båda modeller är utmärkta, men att re-modellen är bättre rent pedagogiskt. Författaren föredrar att använda re-modellen för BJT-transistorer och hybrid-π modellen för MOSFET-transistorer.

- Dock hade författaren gärna använt en ny så kallad r_s-modell, som fungerar exakt som r_e-modellen, fast för MOSFET-transistorer. Men eftersom en sådan modell inte är utbredd så görs inte detta, eftersom läsaren i så fall måste lära sig hybrid-π modellen om hen läser annan litteratur inom området, eftersom ingen annan känd författare till dags dato använder en sådan modell.

- Vid analys av MOSFET-transistorer i denna bok så används enbart hybrid-π modellen. Läsaren förmodas då har full koll på r_e-modellen och kan därmed förstå hybrid-π modellen lättare.

Transkonduktansen g_m

- Transkonduktans är ett slags mått på en transistors interna förstärkningsfaktor; ju högre transkonduktans, desto högre förstärkning. Dock beror förstärkningsfaktorn på andra storheter, exempelvis resistorer eller strömgeneratorers resistans.

- Inversen till transkonduktansen, $\frac{1}{g_m}$ är MOSFET-transistorns direkta motsvarighet till BJT-transistorns inbyggda emitterresistans r_e.

- Sambandet mellan den inbyggda emitterresistansen r_e. och transkonduktansen g_m är följande:

$$r_e = \frac{1}{g_m} \rightarrow g_m = \frac{1}{r_e},$$

  där gm är transkonduktansen och re är den inbyggda emitterresistansen.

- Transkonduktansen mäts i enheten Siemens (S). Vanligtvis har MOSFET-transistorer en transkonduktans på 2–8 mS vid en drainström på 1 mA.

- Som en tumregel så har MOSFET-transistorer av polariteten NMOS en transkonduktans på 4 mS vid en drainström på 1 mA, se mer information nedan. Transkonduktansen på PMOS-transistorer har vanligtvis hälften av detta värde, alltså ca 2 mS vid en drainström på 1 mA.

- MOSFET-transistorer av polariteten NMOS har generellt sett tio gånger lägre transkonduktans är BJT-transistorer (av båda polariteter). Transkonduktansen på BJT-transistorer är inversen till dess inbyggda emitterresistansen r_e. Som vi sett tidigare kan r_e beräknas med formeln

$$r_e = \frac{26}{I_{C(mA)}},$$

  där I_C(mA) är kollektorströmmen i milliAmpere (mA).

- Vid en kollektorström på 1 mA så är alltså den inbyggda emitterresistansen lika med 26 mΩ:

$$r_e = \frac{26}{I_{C(mA)}} = \frac{26}{1} = 26\ \Omega$$

- Därmed är BJT-transistorns transkonduktans ca 40 mS vid en kollektorström på 1 mA, eftersom

$$g_{m,BJT} = \frac{1}{r_e} = \frac{1}{26} \approx 40\ mS$$

- Därmed så kan man räkna med att en NMOS-transistor vid en drainström på 1 mA har en tiondel av detta värde, alltså ca 4 mS:

$$g_{m,FET,NMOS} \approx \frac{g_{m,BJT}}{10} \approx \frac{40m}{10} = 4\ mS$$

- PMOS-transistorer har vanligtvis hälften av detta värde, alltså ca 20 gånger lägre transkonduktans än en BJT-transistor.

$$g_{m,FET,PMOS} \approx \frac{g_{m,FET,NMOS}}{2} \approx \frac{4m}{2} = 2\ mS$$

Tips för att enkelt översätta formler mellan re- och hybrid-π modellen:

I formlerna nedan så försummas transistors utresistans r_o.

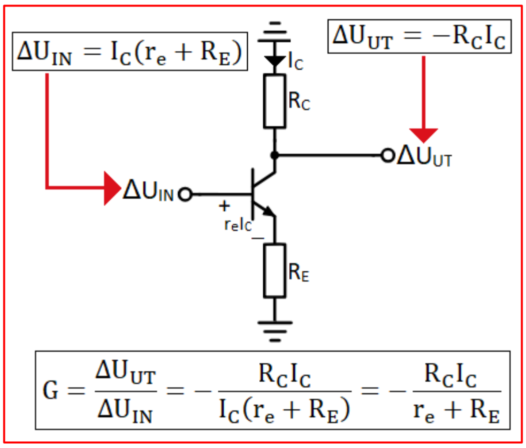
- **Kom ihåg:** Den inbyggda emitterresistansen i r_e-modellen kan direkt ersättas med inversen till transkonduktansen, $1/g_m$ i hybrid-π modellen. Därmed så kan samtliga formler för GE-stegets förstärkningsfaktor och utresistans direkt översättas till motsvarande formel för GS-steget genom att ersätta r_e med $1/g_m$, samt givetvis ersätta eventuell kollektor- och emitterresistor med drain- respektive sourceresistor. Detta gäller även för andra förstärkarsteget, exempelvis slutsteg och differentialförstärkare.

- Formler för förstärkarstegens inresistans är dock annorlunda, eftersom MOSFET-transistorn har nästintill oändlig impedans.

- Som exempel, vi har tidigare sett GE-stegets förstärkningsfaktor kan beräknas med formeln

$$G = -\frac{R_C}{r_e + R_E},$$

där R_C är kollektorresistorns resistans, r_e är den inbyggda emitterresistansen och R_E är emitterresistorns resistans.



GE-stegets småsignalschema med re-modellen

- GE-stegets utresistans kan approximeras med formeln:

$$R_{UT} = R_C * \frac{r_e + R_E}{r_e}$$

och inresistansen med formeln

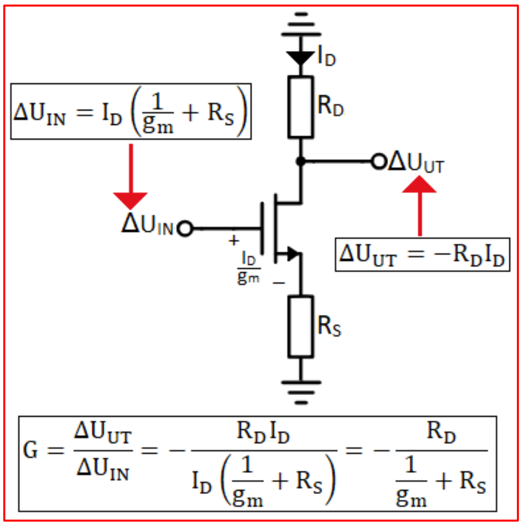
$$R_{IN} \approx h_{FE}(r_e + R_E)$$

- Notera att vi måste ta inresistansen sedd från basen i åtanke, alltså $h_{FE}(r_e + R_E)$.

- Vi kan översätta formlerna ovan till att gälla för GS-steget. Förstärkningsfaktorn kan beräknas med formeln

$$G = -\frac{R_D}{\frac{1}{g_m} + R_S},$$

där G är förstärkningsfaktorn, R_D är drainresistorn, alltså motsvarigheten till GE-stegets kollektorresistor R_C, $1/g_m$ är inversen till transkonduktansen, vilket är motsvarigheten till bipolartransistorns inbyggda emitterresistans r_e, och R_S är sourceresistorn, alltså motsvarigheten till GE-stegets emitterresistor.



GS-stegets småsignalschema med hybrid-π modellen

- GS-stegets utresistans kan approximeras med tumregel:

$$R_{UT} = g_m R_D \left(\frac{1}{g_m} + R_S\right)$$

och inresistansen är nästintill oändlig.

$$R_{IN} = \infty$$

4.2.16 - Härledning av GS-stegets förstärkningsfaktor

- Vi kommer se att förstärkningsfaktorn för GS-steget med sourceresistor kan beräknas med formeln

$$G = -\frac{R_D}{\frac{1}{g_m} + R_S},$$

där G är förstärkningsfaktorn, R_D är drainresistorn och g_m är den så kallade transkonduktansen, som är motsvarigheten till bipolartransistorns inbyggda emitterresistans, r_e, som vi har sett tidigare.

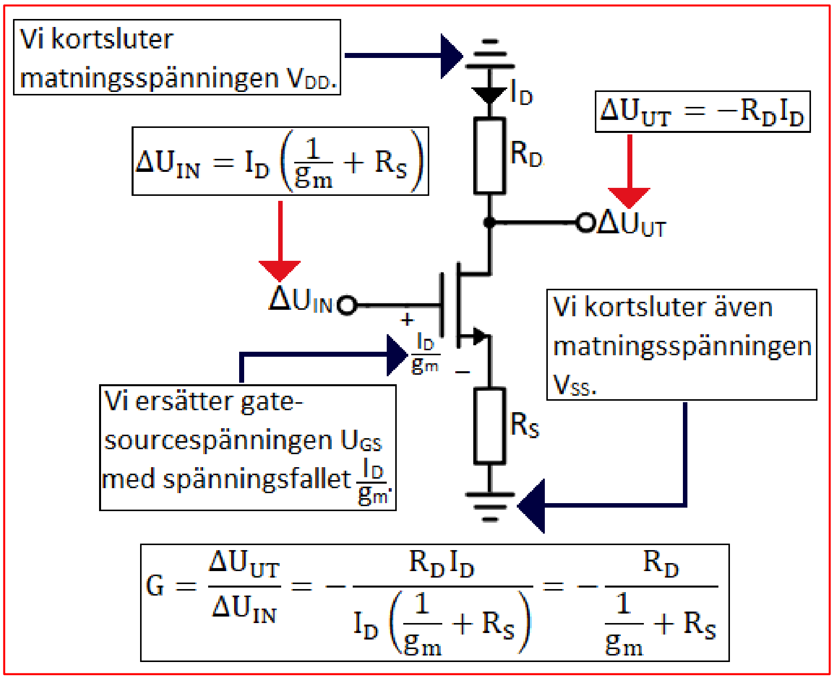
- Notera att GS-steget inverterar signalen, precis som GE-steget vi har sett tidigare, därav minustecknet.

- Tillvägagångssättet när hybrid-π modellen används är samma som för re-modellen. Först så jordar och kortsluter man alla linjära signaler, alltså de signal som är konstanta, exempelvis matningsspänningen V_{DD}.

- Vi ersätter in- och utspänningen med ΔU_{IN} och ΔU_{UT}, alltså förändringen av in- och utspänningen i varje ögonblick.

- Dessutom så ersätter vi gate-sourcespänningen U_{GS} med spänningsfallet $\frac{I_D}{g_m}$, där I_D är drainströmmen och g_m är transkonduktansen. Notera att detta är motsvarigheten till spänningsfallet $r_e I_C$ i re-modellen, men eftersom g_m är inversen till r_e så blir formeln istället en kvot.

- Därefter använder vi Kirchhoffs spänningslag för att härleda formler för ΔU_{IN} och ΔU_{UT}.



GS-stegets småsignalmodell.

- Vi börjar med att härleda en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången via source till jord. Strömmen genom source är samma som drainströmmen, vilket medför att en formel denna formel blir enkel att härleda:

$$\Delta U_{IN} - \frac{I_D}{g_m} - R_S I_D = 0 \rightarrow \Delta U_{IN} = \frac{I_D}{g_m} + R_S I_D$$

$$\rightarrow \Delta U_{IN} = I_D\left(\frac{1}{g_m} + R_S\right)$$

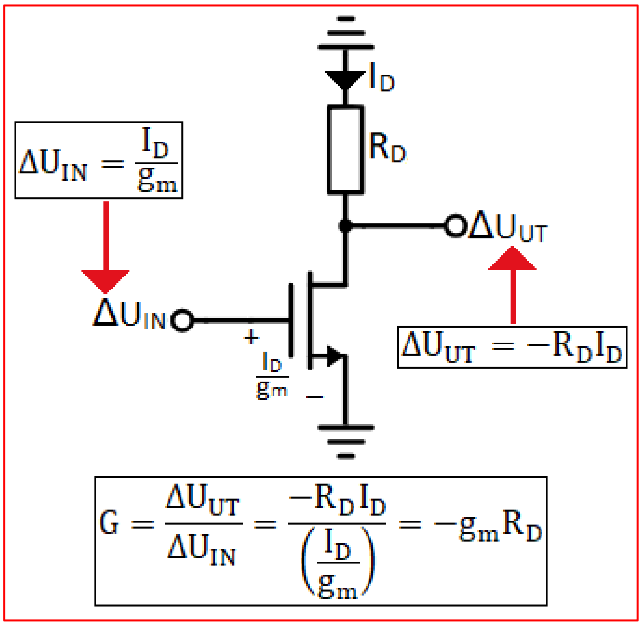
- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från drain via utgången till jord:

$$-R_D I_D - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -R_D I_D$$

- Slutligen härleder vi GS-stegets förstärkningsfaktor G ur dessa formler:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{R_D I_D}{I_D\left(\frac{1}{g_m} + R_S\right)} = -\frac{R_D}{\frac{1}{g_m} + R_S}$$

- Utan sourceresistor blir formeln nästan samma, bara att vi inte räknar med spänningsfallet över sourceresistorn:



Småsignalschema för GS-steg utan sourceresistor.

- Vi börjar med att härleda en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången via source till jord.

$$\Delta U_{IN} - \frac{I_D}{g_m} = 0 \rightarrow \Delta U_{IN} = \frac{I_D}{g_m}$$

- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från drain via utgången till jord:

$$-R_D I_D - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -R_D I_D$$

- Slutligen härleder vi GS-stegets förstärkningsfaktor ur dessa formler:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{R_D I_D}{\left(\frac{I_D}{g_m}\right)} = -\frac{R_D}{\left(\frac{1}{g_m}\right)} = -g_m R_D$$

- Utan sourceresistor så blir alltså formeln för förstärkningsfaktorn mycket enkelt, det är produktansen av transkonduktansen multiplicerat med drainresistorn. Det stämmer med vad som sades tidigare; ju högre transkonduktans, ju högre förstärkningsfaktor, om övriga parametrar hålls samma. Dock beror förstärkningen givetvis på drainresistorn likaså.

- Som vi kommer se senare så kan också förstärkningsfaktorn höjas drastiskt om GS-steget används i en återkopplad loop, då drainresistorn kan ersättas med en strömgenerator. Vi behöver inte heller någon sourceresistor för temperaturstabilitet, därför att vi låter återkopplingen sköta problem med olinjariteter och instabilitet.

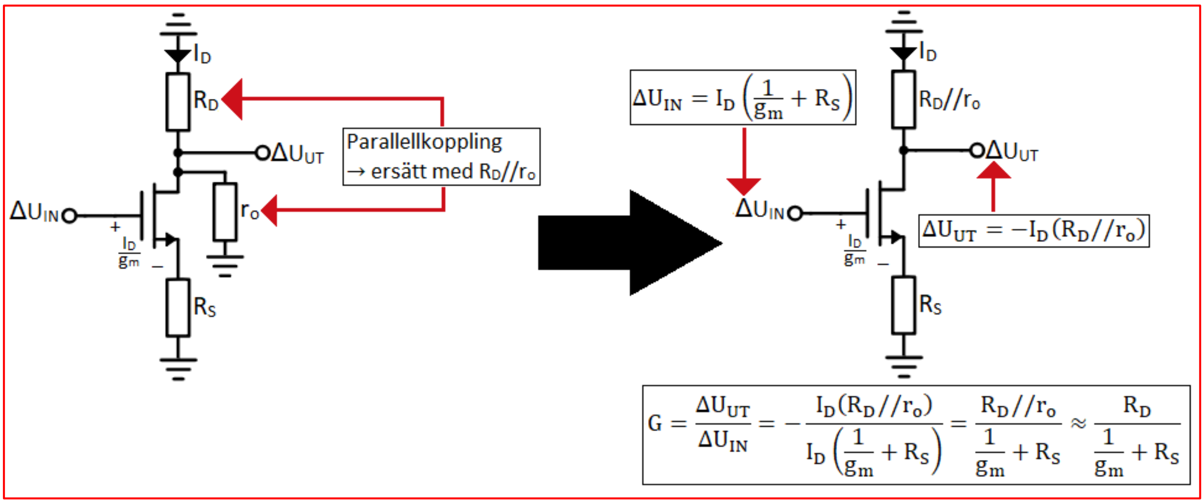
MOSFET-transistorns utresistans:

- När vi tidigare kollade på GE-steget så försummade vi transistorns utresistans, som betecknas r_o. Alla transistorer har en viss utresistans, som vanligtvis är mycket hög och varierar med drainströmmen; vid en drainström på 1 mA är allt mellan 20 kΩ upp till 200 kΩ vanligt på utresistansen. Som en tumregel så kan man räkna med en utresistans på 100 kΩ vid en drainström på 1 mA. Egentligen så måste vi räkna med denna resistans, men som vi strax kommer se så har den minimal påverkan på förstärkningsfaktorn, eftersom den parallellkopplas med en mycket mindre resistans (vanligtvis drainresistorn).

- Den egentliga formeln för GS-stegets förstärkningsfaktor är

$$G = -\frac{R_D // r_o}{\frac{1}{g_m} + R_S},$$

där G är förstärkningsfaktorn, R_D är drainresistorn, r_o är transistorns utresistans, , $1/g_m$ är inversen till MOSFET-transistorns transkonduktans (vilket är motsvarigheten till BJT-transistorns inbyggda emitterresistans) och R_S är sourceresistorn .



GS-stegets småsignalschema med MOSFET-transistorns utresistans inkluderad.

- Transistorns utresistans kan tänkas bestå utav en resistans som är placerad mellan drain och se den vänstra figuren nedan. Detta är något förenklat, då utresistansen egentligen är kopplad till jord, inte till sourceresistorn som i fallet nedan.

- Figuren kan vidare förenklas så att drainresistorn och utresistansen utgör en parallellkoppling, $R_D//r_o$, se den högra figuren ovan.

- Vanligtvis försummas r_o, eftersom r_o så mycket större än drainresistorn, så medför detta att $R_D//r_o \approx R_D$. Därav så kommer inte utresistansen påverka förstärkningsfaktorn i någon större omfattning i de flesta fall.

$$G \approx -\frac{R_D}{\frac{1}{g_m} + R_S},$$

där R_D är drainresistorn, $1/g_m$ är inversen till MOSFET-transistorns transkonduktans och R_S är sourceresistorn.

- Transkonduktansen kan beräknas med formeln

$$g_m = \frac{2I_D}{U_{GS} - U_T},$$

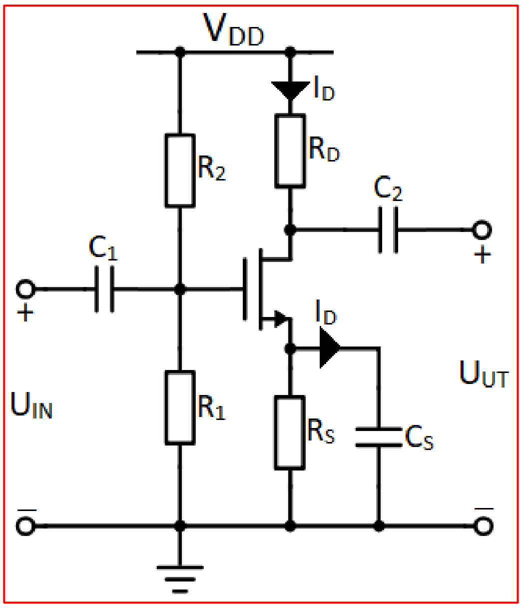
där I_D är drainströmmen (den ström som flödar från drain till source), U_{GS} är gate-source spänningen (spänningsfallet mellan MOSFET-transistorns gate och source) och U_T är tröskelspänningen (den spänning som krävs på MOSFET-transistorn gate för att den skall börja leda).

- I separata GS-steg så placeras ofta en kondensator parallellt med sourceresistorn, se figuren nedan.

- Detta görs för att förbikoppla sourceresistorn vid signalfrekvenser (växelströmmar) och därmed maximera förstärkningen, samtidigt som den temperaturstabilitet som sourceresistorn bidrar till bibehålls. Då blir förstärkningsfaktorn istället

$$G = -g_m(R_D//r_o) \approx -g_m R_D,$$

där g_m är MOSFET-transistorns transkonduktans, R_D är drainresistorn och r_o är MOSFET-transistorns utresistans.



Separat GS-steg, där en kondensator C_S har placerats parallellt med sourceresistorn R_S för att öka förstärkningen vid växelström, samtidigt som förstärkarsteget hålls temperaturstabilt.

4.2.17 - GS-stegets inresistans

- Inresistansen på alla MOSFET-transistorers gate är nästintill oändlig:

$$R_{IN,GATE} = \infty$$

- I praktiken innebär detta en inresistans på ett hundratal TΩ!

Inresistans med spänningsdelare:

- Om vi har en spänningsdelare på ingången så måste vi dock räkna med den också.

- Spänningsdelaren bestående av R_1 och R_2 samt inresistansen på transistorns gate utgör en parallellkoppling, vilket medför att

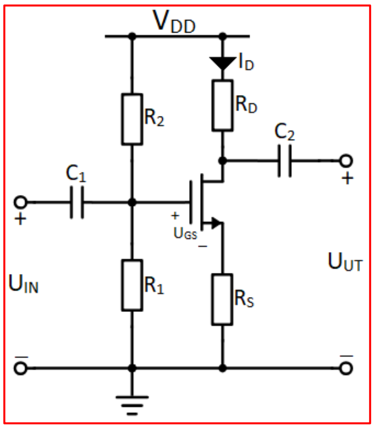
$$R_{IN} = R_1//R_2//R_{IN,GATE},$$

där inresistansen på gate, $R_{IN,GATE}$, är nästintill oändlig, vilket medför att den inte påverkar inresistansen i detta fall:

$$R_{IN,GATE} = \infty,$$

vilket medför att

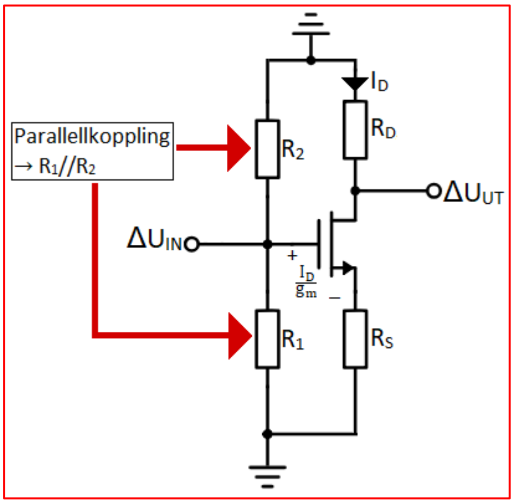
$$R_{IN} = R_1//R_2//\infty = R_1//R_2$$



GS-steg med spänningsdelare på ingången, som ofta används i separata GS-steg för att hålla förstärkarsteget temperaturstabilt.

- Spänningsdelaren bestående av R_1 och R_2 utgör en parallellkoppling $R_1//R_2$. Hur kommer det sig, när de har olika spänningsfall över sig?

- Precis som för GE-steget så beror det på att vi vid beräkningar av småsignalparametrarna endast är intresserade av de signaler som varierar över tid. V_{DD} blir därmed kortsluten, vilket medför att R_1 och R_2 har samma potential över sig och därmed kan anses vara parallellkopplade, se figuren till höger.



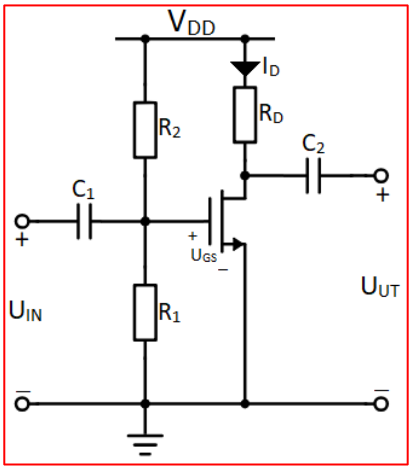
Småsignalschema för ett GS-steg med spänningsdelare. Notera att resistor R_1 och R_2 i spänningsdelaren utgör en parallellkoppling $R_1//R_2$.

Anmärkning: I tidigare exempel när BJT-transistorn användes som switch så användes en basresistor R_B för att begränsa storleken på basströmmen I_B. Motsvarande gateresistor R_G används vanligtvis inte, då inresistansen $R_{IN,GATE}$ på MOSFET-transistorns gate är nästintill oändlig så medför detta att gateströmmen I_G är nästintill obefintlig.

Av detta skäl så finns det vanligtvis inget behov av gateresistorer R_G i MOSFET-switchar eller MOSFET-förstärkarsteg. Dock används ibland gateresistorer i vissa typer av MOSFET-slutsteg, därför att det kan bidra till att hålla slutsteget stabilt vid höga frekvenser.

4.2.18 - GS-stegets utresistans

Se appendix D för fullständig härledning av GS-stegets utresistans med småsignalschema.



Separat GS-steg utan sourceresistor. Spänningsdelaren bestående av resistor R_1 och R_2 påverkar varken förstärkningsfaktor eller utresistans, men minskar inresistansen.

Utresistans utan sourceresistor, olastat tillstånd:

- Precis som för motsvarande GE-steg så är utresistansen utan sourceresistor ungefär lika med drainresistorns värde:

$$R_{UT} \approx R_D$$

där R_D är drainresistorns resistans.

- I formeln ovan försummade vi transistorns utresistans r_o, men som vi sett tidigare så är denna resistans vanligtvis så mycket större än drainresistorn att parallellkopplingen $R_D//r_o$ är ungefär lika med R_D. Detta förenklar våra uträkningar, samtidigt som det beräknade värdet inte skiljer sig mycket från det exakta värdet.

- Sammanfattat så är den exakta formeln för GS-stegets utresistans lika med

$$R_{UT} = R_D//r_o \approx R_D,$$

där R_D är drainresistorns resistans och r_o är transistorns utresistans.

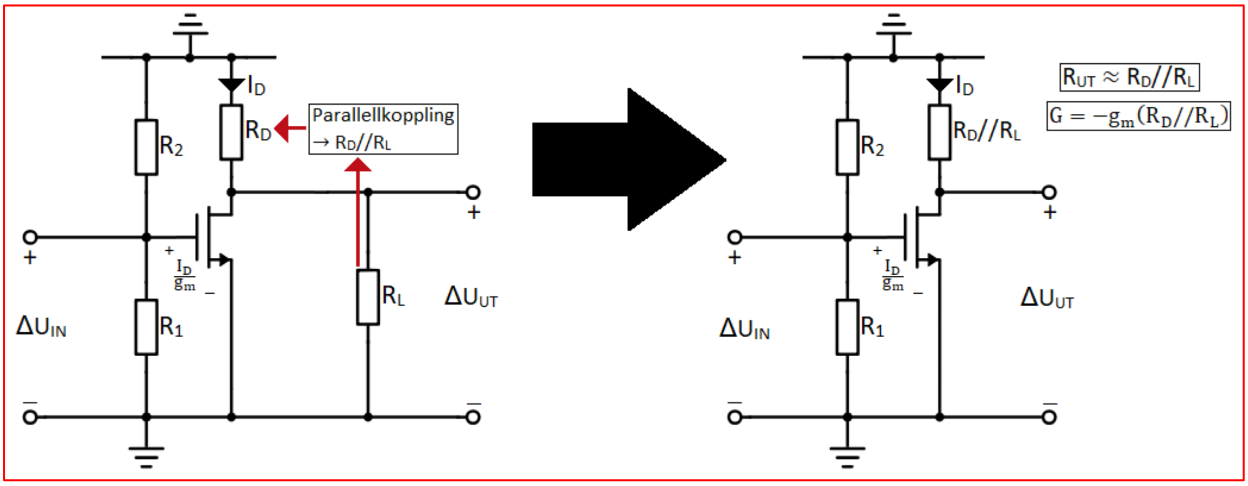
Utresistans utan sourceresistor, lastat tillstånd:

- Lasten kan tänkas vara parallellkopplad med drainresistorn R_D, vilket medför att utresistansen ungefär är lika med

$$R_{UT,LAST} \approx R_D//R_L,$$

där R_D är drainresistorns resistans och R_L är lastens resistans.

- Kretsen kan därmed förenklas genom att drainresistorn R_D och lastresistansen R_L ersätts med en resistans placerad i drain, som är lika med parallellkopplingen av R_D och R_L, alltså $R_D//R_L$, se den högra figuren nedan.



Småsignalschema för ett lastat GS-steg utan sourceresistor. Notera att lasten och drainresistorn är parallellkopplade.

- Att lastresistor R_L kan anses vara parallellkopplad med drainresistorn R_D beror på att vid beräkning av småsignalparametrar så kommer matningsspänningen V_{DD} vara kortsluten, vilket medför att samma spänningsfall då ligger över drainresistor R_D samt lasten R_L, då dessa är anslutna till samma punkt på ena sidan (vid kondensator C_2 i figuren), samtidigt som de är anslutna till jord på andra sidan, se den vänstra figuren ovan.

- Därmed kan lastresistansen R_L och drainresistor R_D ersättas med en resistor, vars resistans är lika med $R_D//R_L$, se den högra figuren ovan.

- För att beräkna det exakta värdet på GS-stegets utresistans R_{UT} så måste vi ta med MOSFET-transistorns utresistans r_o i beräkningarna för att få det exakta värdet. Den exakta formeln för utresistansen i lastat tillstånd är därmed

$$R_{UT,LAST} = R_D // r_o // R_L,$$

där R_D är drainresistorns resistans, r_o är transistorns utresistans och R_L är lastresistansen.

Utresistans med sourceresistor, olastat tillstånd:

- GS-stegets utresistans med sourceresistor kan approximeras med formeln

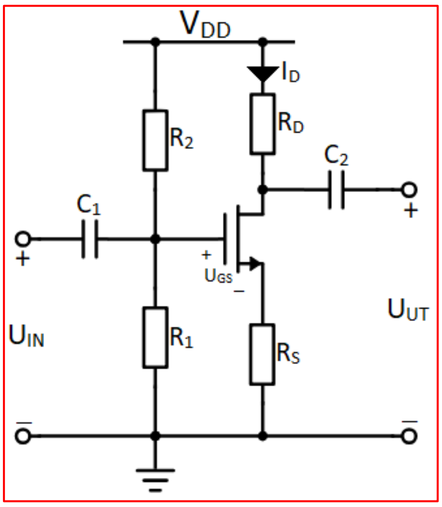
$$R_{UT} \approx g_m R_S R_D,$$

där g_m är MOSFET-transistorns transkonduktans, R_S är sourceresistorn och R_D är drainresistorn.

- Det exakta värdet på utresistansen med sourceresistor kan beräknas med formeln:

$$R_{UT} = R_S[1 + g_m * (R_D//r_o)] + (R_D//r_o),$$

där R_S är sourceresistorns resistans, g_m är MOSFET-transistorns transkonduktans, R_D är drainresistorns resistans och r_o är transistorns utresistans.



Separat GS-steg med sourceresistor. Användningen av sourceresistor ökar utresistansen, men minskar förstärkningsfaktorn lika mycket.

- Det finns också en mycket bra tumregel för GS-stegets utresistans R_{UT} som är mycket ackurat:

$$R_{UT} \approx R_D * SF \approx R_D * \frac{\frac{1}{g_m} + R_S}{\left(\frac{1}{g_m}\right)},$$

där R_D är drainresistorn, SF är GS-stegets sourcefaktor, $1/g_m$ är inversen till transistorns inbyggda sourceresistans, som motsvarar BJT-transistorns inbyggda emitterresistans, och R_S är sourceresistansen.

- Tumregeln ovan säger att utresistansen med sourceresistor ökar med den så kallade sourcefaktorn SF, som är lika med ration av den totala resistansen i source när sourceresistor används ($1/g_m + R_S$) dividerat med den totala resistansen i source utan sourceresistor (som är lika med inversen till transkonduktansen, $1/g_m$).

- En bra tumregel är att GS-stegets sourcefaktor SF i normalfallet sätts till runt två:

$$SF \approx 2,$$

vilket motsvarar en emitterfaktor EF på tio i ett GE-steg. För att erhålla en sourcefaktor SF runt två så bör spänningsfallet över sourceresistor R_S sättas till omkring 220 mV:

$$R_S = \frac{220}{I_{D(mA)}},$$

där $I_{D(mA)}$ är drainströmmen genom GS-steget, mätt i mA.

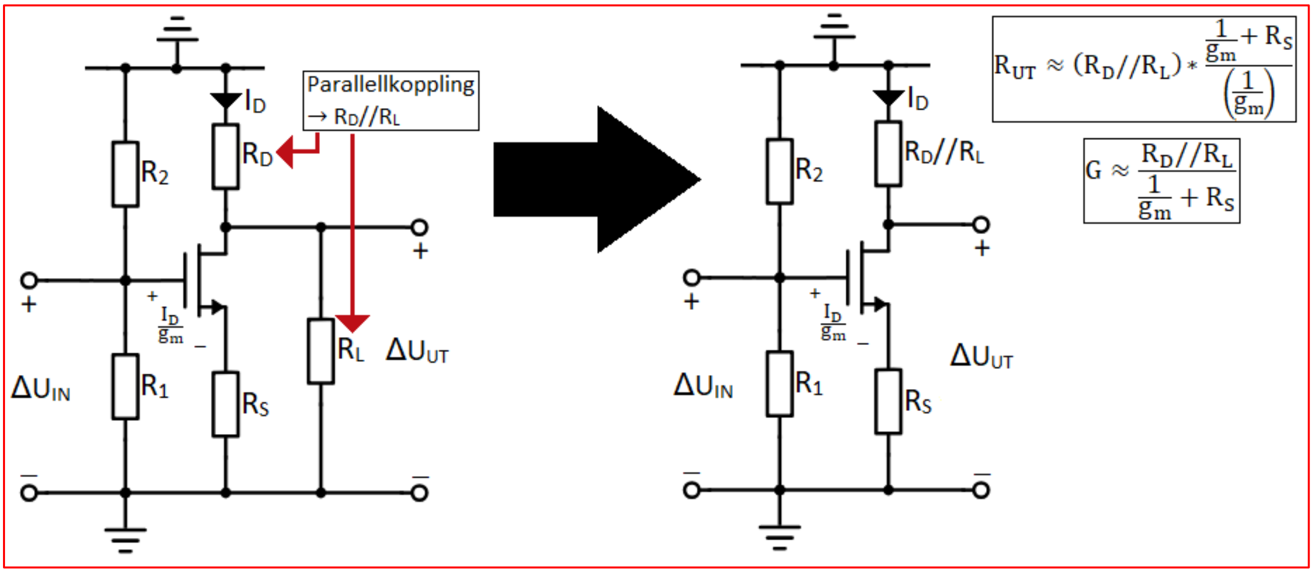
- Notera att tumregeln ovan är samma som användes för att dimensionera emitterresistorer i GE-steg.

- En sourcefaktor SF runt två medför att GS-stegets utresistans R_{UT} ökar med en faktor två. Samtidigt minskar dess förstärkningsfaktor G lika mycket, alltså med en faktor två.

Utresistans med sourceresistor, lastat tillstånd:

- Precis som i fallet utan sourceresistor så kan lastens resistans R_L tänkas vara parallellkopplad med drainresistorn R_D.

- Kretsen kan därmed förenklas genom att drainresistorn R_D och lastresistansen R_L ersätts med en resistans placerad i drain, som är lika med parallellkopplingen av R_D och R_L, alltså $R_D//R_L$, se den högra figuren nedan.



- Därmed så kan utresistansen approximeras till

$$R_{UT,LAST} \approx g_m R_S (R_D//R_L),$$

där g_m är MOSFET-transistorns transkonduktans, R_S är sourceresistorn, R_D är drainresistorn och R_L är lastens resistans. Notera att denna formel är samma som i olastat tillstånd, bara att vi ersatt drainresistorn R_D med parallellresistansen $R_D//R_L$.

- Det exakta värdet på utresistansen med sourceresistor i lastat tillstånd kan beräknas med formeln:

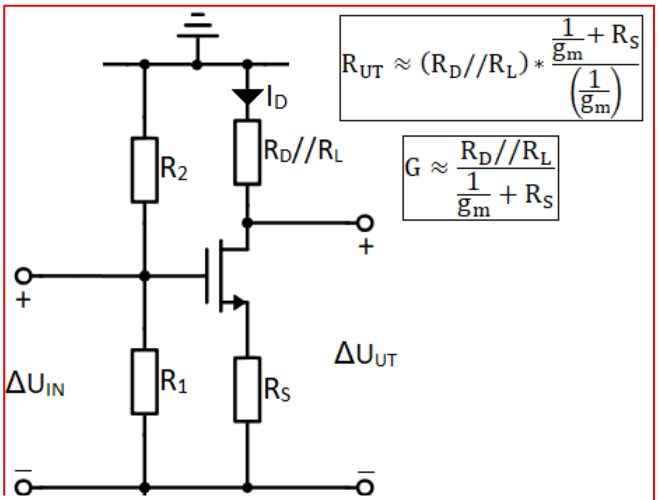
$$R_{UT} = R_S[1 + g_m * (R_D//(R_L//r_o)] + (R_D//r_o),$$

där R_S är sourceresistorns resistans, g_m är MOSFET-transistorns transkonduktans, R_D är drainresistorns resistans, R_L är lastens resistans och r_o är transistorns utresistans.

- Precis som i olastat tillstånd så kan vi använda följande tumregel för att approximera utresistansen med hög precision:

$$R_{UT,LAST} \approx (R_D//R_L) * SF \approx (R_D//R_L) * \frac{\frac{1}{g_m} + R_S}{\left(\frac{1}{g_m}\right)},$$

där R_D är drainresistorn, R_L är lastens resistans, SF är GS-stegets sourcefaktor, $1/g_m$ är inversen till transistorns inbyggda sourceresistans, som motsvarar BJT-transistorns inbyggda emitterresistans, och R_S är sourceresistansen.



Tumregeln för utresistansen ovan ger ett ackurat värde på utresistansen och är mycket enkel att använda, vilket är skälet till att vi kommer denna vid beräkningar på GS-steg senare i boken.

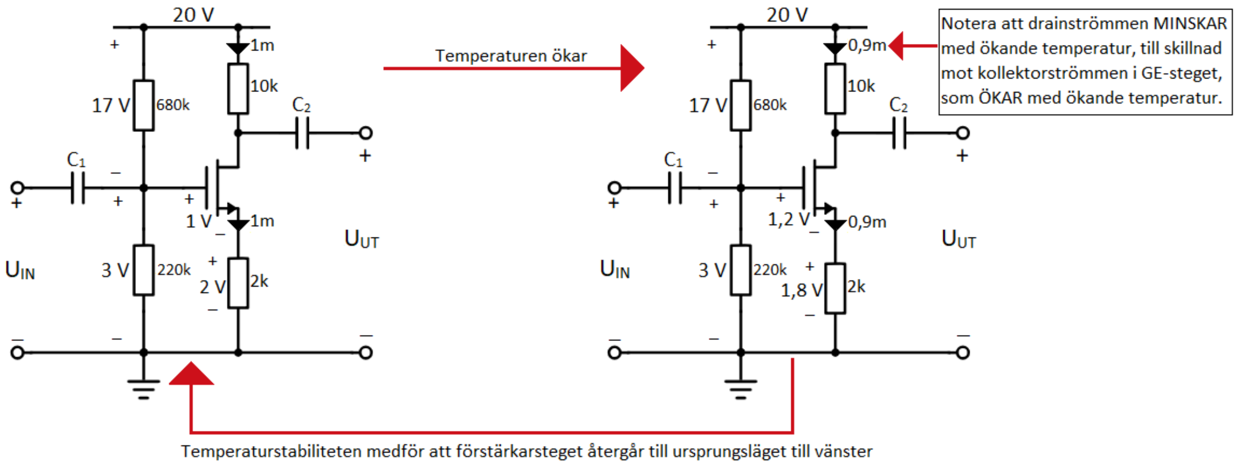
- Notera återigen att approximationen är nästan samma som i olastat tillstånd, med skillnaden att vi ersätter drainresistorn R_D med parallellresistansen $R_D//R_L$.

4.2.19 - Sourceresistor och temperaturstabilitet

- Vi har tidigare sett att GE-stegets kollektorström ökar med ökar temperatur. Detta medför att förstärkningen ökar och gör förstärkarsteget instabilt. Därför används en emitterresistor för att hålla kollektorströmmen stabil vid förändrad temperatur, genom att minska och öka bas-emitterspänningen U_{BE} via spänningsfallet över emitterresistorn. Om kollektorströmmen ökar så ökar också spänningsfallet över emitterspänningen, vilket i sin tur minskar bas-emitterspänningen U_{BE}, vilket sänker kollektorströmmen. På det sättet så hålls kollektorströmmen stabil.

- Samma princip för temperaturstabilitet gäller för GS-steget. Skillnaden är dock att drainströmmen vanligtvis minskar med ökad temperatur, till skillnad mot kollektorströmmen, som ökar med ökad temperatur. Dock stämmer inte detta alltid; beroende på gate-sourcespänningen så är förhållandet ibland tvärtom, alltså vid vissa omständigheter så ökar också drainströmmen med ökande temperatur.

- Som en detalj bör nämnas att när gate-sourcespänningen U_{GS} är relativt mycket högre än transistorns tröskelspänning U_T, alltså den spänning som krävs på MOSFET-transistorns gate för att transistorn skall börja leda, så kommer drainströmmen minska med ökad temperatur. Men om gate-sourcespänningen är ungefär lika med tröskelspänningen, som i de fall då transistorn precis börjar leda och drainströmmen är liten, så kommer drainströmmen öka vid ökad temperatur. Dock är detta endast en liten detalj och spelar ingen roll. Det viktiga är att sourceresistorn ser till att drainströmmen hålls konstant, vilket håller förstärkningen stabil.



Om temperaturen ökar så minskar drainströmmen från 1 mA till 0,9 mA. Då minskar spänningsfallet över sourceresistorn från 2 V ned till 1,8 V. Detta medför att gate-sourcespänningen U_{GS} ökar från 3 V till 3,2 V.

När U_{GS} ökar så kommer drainströmmen återgå till 1 mA, vilket medför att spänningsfallet över sourceresistorn återgår till 2 V. Därmed så återgår gate-sourcespänningen till 3,0 V. Steget är därmed temperaturstabilt.

Sourceresistor R_S medför att drainströmmen I_D hålls jämn vid förändrad temperatur, vilket håller förstärkningen jämn och minskar därmed distorsion. Dessutom så medför sourceresistorn att förstärkningen blir mycket oberoende av MOSFET-transistorns transkonduktans (som varierar med drainströmmen), vilket också leder till att förstärkningen hade hållits relativt stabil även om drainströmmens storlek hade förändrats.

Sourceresistorn medför även att GS-stegets utresistans samt att förstärkningsfaktorn minskar. Dock kan förstärkningsfaktorn bli relativt hög ändå, både i separata GS-steg som i figurerna ovan, samt i förstärkarsteg med återkoppling, som vi kommer se senare

- I figuren ovan så har vi ett GS-steg med sourceresistor. När drainströmmen I_D är lika med 1 mA så är gate-sourcespänningen lika med 3 V. För temperaturstabilitet så satte vi spänningsfallet över sourceresistorn till 10 % av matningsspänningen V_{DD}, alltså 10 % av 20 V, vilket blir 2 V. För att drainströmmen 1 mA skall flöda genom sourceresistorn samtidigt som spänningsfallet över den är 2 V så satte vi sourceresistorn till 2 kΩ.

- Eftersom spänningsfallet över source är lika med 2 V och gate-sourcespänningen är like med 3 V så måste spänningen in på transistorns gate vara 5 V. Detta såg vi till med en spänningsdelare, bestående av en 220 kΩ:s resistor och en 680 kΩ:s resistor. Av matningsspänningens 20 V så såg vi då till att 5 V av dem fördelades över 220 kΩ:s resistorn och därmed in på transistorns gate, medan resten, alltså 15 V, fördelades över 680 kΩ:S resistorn.

- De 5 V som placerades över 220 kΩ:s resistorn kommer hållas stabilt så länge matningsspänningen är 20 V, oavsett omgivande temperatur. Detta medför att om spänningsfallet över sourceresistorn minskar, exempelvis för att drainströmmen minskar, så kommer gate-sourcespänningen U_{GS} öka, vilket ökar drainströmmen.

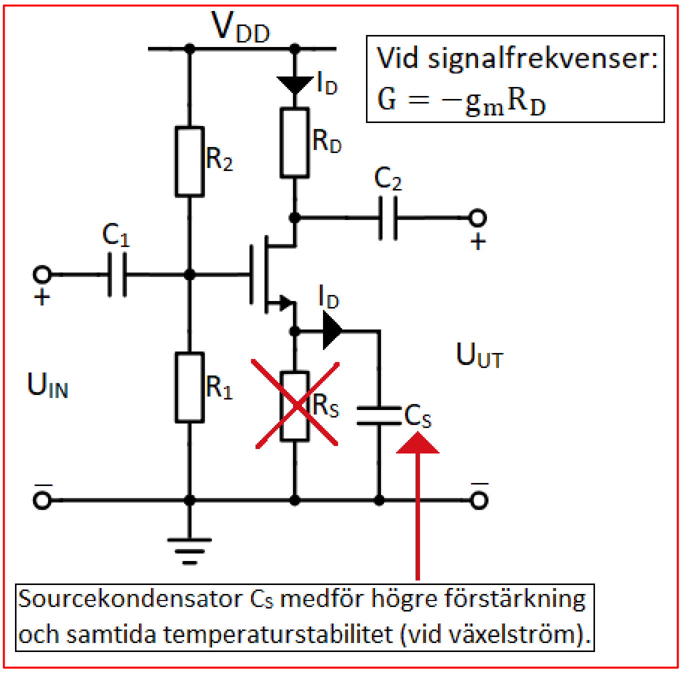
- Givetvis fungerade detta för ökad drainström också. Som exempel, om drainströmmen istället hade ökat till 1,2 mA, så hade spänningsfallet över sourceresistorn ökat till 2k * 1,2m = 2,4 V. Detta hade medfört att gate-sourcespänningen minskat till 5 – 2,4 = 2,6 V, vilket hade sänkt drainströmmen. När drainströmmen sedan hade minskat till 1 mA så hade spänningsfallet över sourceresistorn återgått till 2k * 1m = 2 V, vilket hade medfört att gate-sourcespänningen hade återgått till 5 – 2 = 3 V. Därmed på hålls drainströmmen och därmed förstärkningen stabil via en intern återkopplad loop.

4.2.20 - Sourcekondensator för maximal förstärkning vid signalfrekvenser och bibehållen temperaturstabilitet

- Vi kan också placera en kondensator parallellt med sourceresistorn, som vi gjorde på GE-steget tidigare. Då kunde vi maximera förstärkningen vid signalfrekvenser samtidigt som förstärkarstegets temperaturstabilitet bibehölls.

- Genom att placera en kondensator parallellt med sourceresistorn så kommer drainströmmen istället flöda till jord via kondensatorn istället för genom sourceresistorn. Därmed så blir sourceresistorn förbikopplad och kommer inte påverka förstärkningsfaktorn.

- Samtidigt så har vi fortfarande temperaturstabilitet, eftersom spänningsfallet över sourceresistorn fortfarande används för att stabilisera drainströmmen på samma sätt som vi såg tidigare.

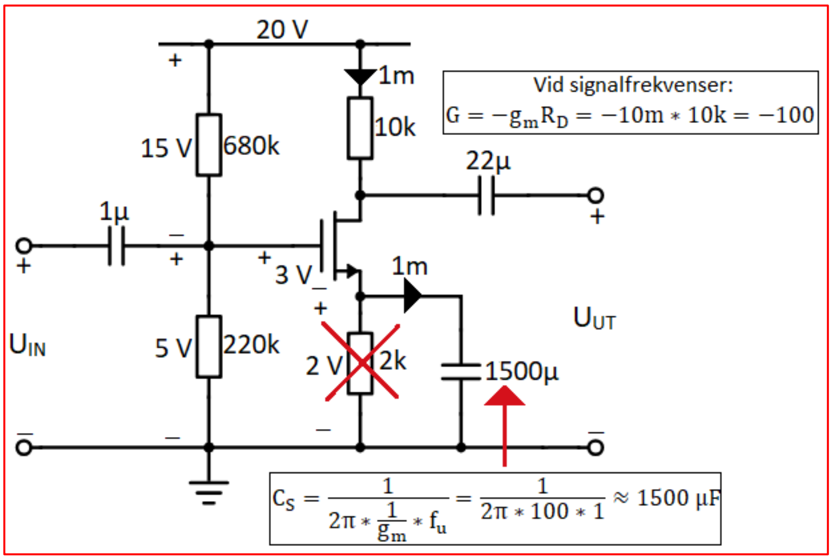


Genom att placera en kondensator C_S parallellt med sourceresistor R_S så kommer drainströmmen I_D flöda till jord via denna kondensator istället för R_S vid signalfrekvenser (växelström). Därmed så blir sourceresistorn förbikopplad och kommer inte påverka (minska) förstärkningsfaktorn.

Samtidigt så har vi fortfarande temperaturstabilitet, eftersom spänningsfallet över sourceresistor R_S fortfarande håller drainströmmen I_D jämn, precis som tidigare. Vi måste välja ett tillräckligt högt värde på sourcekondensator C_S så att denna utgör ett väldigt litet motstånd vid alla hörbara frekvenser (20 kHz – 20 kHz).

Detta trick (att använda en sourcekondensator) fungerar endast vid växelström, då sourcekondensator C_S kommer utgöra ett oändligt motstånd vid likström, vilket medför att drainströmmen då kommer flöda genom R_S.

- Vi lägger till en sourcekondensator på GS-steget som vi tittade på i avsnittet om sourceresistor och temperaturstabilitet, se figuren nedan.



- Vi har tidigare sett att sourceresistorn används för att GS-steget skall bli temperaturstabilt. Dock så minskar sourceresistorn förstärkningen. Med sourceresistorn nedan så kan förstärkningsfaktorn beräknas med formeln

$$G = -\frac{R_D}{\frac{1}{g_m} + R_S},$$

där R_D är drainresistorns resistans, $1/g_m$ är inversen till MOSFET-transistorns transkonduktans, vilket är motsvarigheten till BJT-transistorns inbyggda emitterresistans r_e, och R_S är sourceresistansen.

- Transkonduktansen kan beräknas med formeln

$$g_m = \frac{2I_D}{U_{GS} - U_T},$$

där I_D är drainströmmen, U_{GS} är gate-sourcespänningen, alltså spänningsfallet mellan transistorns gate och source, och U_T är transistorns tröskelspänning, alltså den minsta spännings som måste falla över transistorns gate för att transistorn skall börja leda.

- Som synes i figuren ovan så är drainströmmen lika med 1 mA och gate-sourcespänningen U_{GS} lika med 3 V:

$$I_D = 1\ mA$$

$$U_{GS} = 3\ V$$

- Låt oss anta att tröskelspänningen är lika med 2,8 V:

$$U_T = 2{,}5\ V$$

- Vi kan därmed beräkna transkonduktansen:

$$g_m = \frac{2I_D}{U_{GS} - U_T} = \frac{2 * 1m}{3 - 2{,}5} = \frac{2m}{0{,}5} = 4\ mS,$$

vilket är ett helt normalt värde för en NMOS-transistor vid en drainström på 1 mA. Vi kan anta att en normal PMOS-transistor har halva detta värde i samma drainström, alltså ca 2 mS vid en drainström på 1 mA.

- Detta medför också att inversen till MOSFET-transistorns transkonduktans (motsvarigheten till BJT-transistorns inbyggda emitterresistans) blir relativt hög:

$$\frac{1}{g_m} = \frac{1}{4m} = 250\ \Omega$$

för en normal NMOS-transistor och dubbelt så mycket (500 Ω) för en normal PMOS-transistor.

- Notera att motsvarande resistans på en BJT-transistor (r_e) kommer vara 25 Ω vid samma ström (1 mA), eftersom:

$$\frac{1}{g_m} = r_e = \frac{25}{I_{C(mA)}} = \frac{25}{1} = 25\ \Omega$$

- Av resultaten ovan så kan man se att om man jämför ett GE-steg med ett identiskt GS-steg (med en NMOS-transistor på ingången) så kommer förstärkningsfaktorn på GE-steget vara ca tio gånger större än motsvarande GS-steg.

- Förstärkningsfaktorn på GS-steget blir därmed:

$$G = -\frac{R_D}{\frac{1}{g_m} + R_S} = -\frac{10k}{250 + 2k} \approx -4{,}4$$

- Förstärkningsfaktorn med sourceresistorn är därmed relativt låg, vilket inte är förvånande då en sourceresistor användas. Frågan är dock hur hög förstärkningen blir om sourceresistorn förbikopplas:

$$G = -\frac{R_D}{\left(\frac{1}{g_m}\right)} = -g_m R_D = -4m * 10k = -40$$

- Motsvarande GE-steg hade gett oss förstärkningsfaktorn -400, som vi såg tidigare, alltså tio gånger högre förstärkning! Dock finns det sätt att kraftigt höja GS-stegets förstärkningsfaktor genom att ersätta drainresistorn med en transistor som fungerar som en strömgenerator, exempelvis i form av en strömspegel, se nästa avsnitt. Då kan förstärkningen uppnå en faktor på flera hundra. Som har nämnts tidigare så måste dock GS-steget i detta fall ingå i en återkopplad loop, exempelvis inuti en OP-förstärkare.

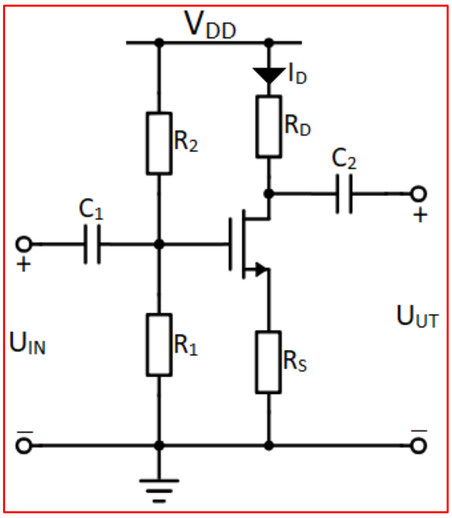
- Sourcekondensatorn bildar ett högpassfilter tillsammans med inversen till MOSFET-transistorns transkonduktans $1/g_m$.
Vi kan därför använda följande formel för att beräkna ett lämpligt värde på sourcekondensatorn:

$$C_S = \frac{1}{2\pi * \frac{1}{g_m} * f_u} = \frac{1}{2\pi * 100 * 1} \approx 1590\ \mu F$$

- Närmaste standardvärde är 1500 µF, som vi därför använder. Då blir den undre gränsfrekvensen något högre än 1 Hz (ca 1,06 Hz), men det är fortfarande långt under 20 Hz och gör därmed inget.

$$C_S = 1500\ \mu F$$

4.2.21 - Dimensionering av ett separat GS-steg



- Vi skall göra om det tidigare exemplet med GE-steget som skulle driva en högtalare, men vi skall göra det med en MOSFET-transistor istället.

- GS-steget till höger har följande data

    - V_{CC} = 20 V
    - I_{DQ} = 1 mA
    - Frekvenser under 20 Hz skall dämpas.

- MOSFET-transistorn har följande parametrar:

    - Transkonduktansparametern $\mu_n C_{ox}$ = 0,1 mA/V^2
    - Tröskelspänningen U_T = 2,5 V
    - Kanalens bredd/längd W/L = 80
    - Kanallängdsmodulation λ = 0

- Vi skall dimensionera GS-steget så att förstärkningsfaktorn blir maximerad, samtidigt steget är temperaturstabilt. Vi skall välja lämpliga värden på samtliga komponenter och skall modifiera förstärkarsteget vid behov.

- Avkopplingskondensatorerna skall väljas så att likström spärras, samtidigt som inga hörbara frekvenser dämpas.

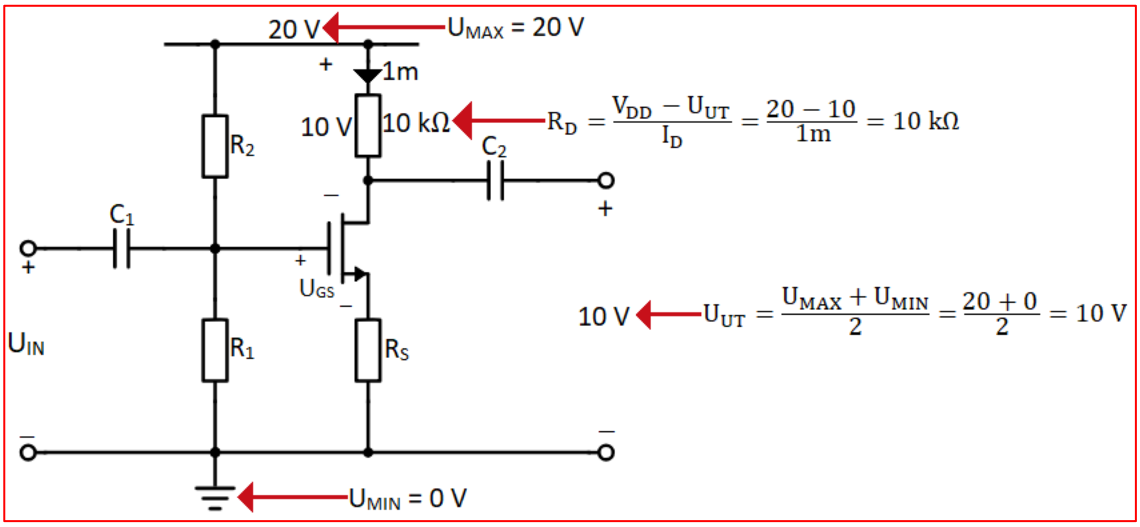
Se tillvägagångssätt på nästa sida.

1. Sätt utspänningen till GS-stegets mittpunkt, alltså medelvärdet av det minsta och det största värdet som utsignal kan anta.

- Se längst upp och längst ner på GE-steget. Eftersom förstärkarsteget är ansluten till matningsspänningen 20 V och ned till jord så medför detta att utsignalerna kan svänga mellan 0–20 V. Detta medför att vår mittpunkt i detta fall är 10 V. Därmed kan de sinusformade utsignalerna svänga upp till 20 V och ned till 0 V, med 10 V som mittpunkt. 20 V är maxvärdet på utsignalerna, medan 0 V är minimumvärdet. Däremellan kan utsignalerna röra sig fritt.

- När vi dimensionerar GS-steget så arbetar förstärkarsteget i den så kallade vilopunkten, alltså insignalen är lika med noll. När insignalen är lika med noll så vill vi att utsignalen skall hamna i mittpunkten, alltså 10 V, för att utsignalen skall kunna svänga så lika mycket upp som ner, alltså ± 10 V, upp till 20 V och ned till 0 V. Utsignalen skall därför sättas till medelvärdet av 0 och 20 V, alltså 10 V.

$$U_{UT} = \frac{U_{MIN} + U_{MAX}}{2} = \frac{0 + 20}{2} = 10\ V$$



- Detta medför att vi dimensionerar GS-steget så att utsignalerna kan svänga maximalt utan att de blir klippta, som sker då utsignalen försöker överstiga 20 V eller understiga 0 V. Eftersom utsignalerna inte kan överstiga taket maxvärdet (20 V) eller minimumvärdet (0 V) så blir topparna i detta fall avklippta, vilket medför distorsion och därmed sämre ljud, vilket vi inte vill.

- Eftersom 10 V av matningsspänningens 20 V hamnar på utgången så medför detta att resten, alltså 20 – 10 = 10 V, hamnar över kollektorresistorn.

2. Dimensionera drainresistorn R_D så att halva matningsspänningen (10 V) hamnar över den, samtidigt som önskad drainström (1 mA) flödar genom den. Drainresistorn kan därefter beräknas med Ohms lag:

$$R_D = \frac{10}{1m} = 10\ k\Omega$$

- Om återkoppling används så kan man strunta i tumregeln ovan och istället maximera förstärkningsfaktorn genom att ersätta drainresistorn med en strömgenerator. Då kan vi få en förstärkningsfaktor på ca -250 eller mer på ett GS-steg som detta, kanske -1000 eller mer med på ett GE-steg. Dock är det viktigt att vi har en högohmig last eller använder ett slutsteg, annars kommer förstärkningen minska drastiskt.

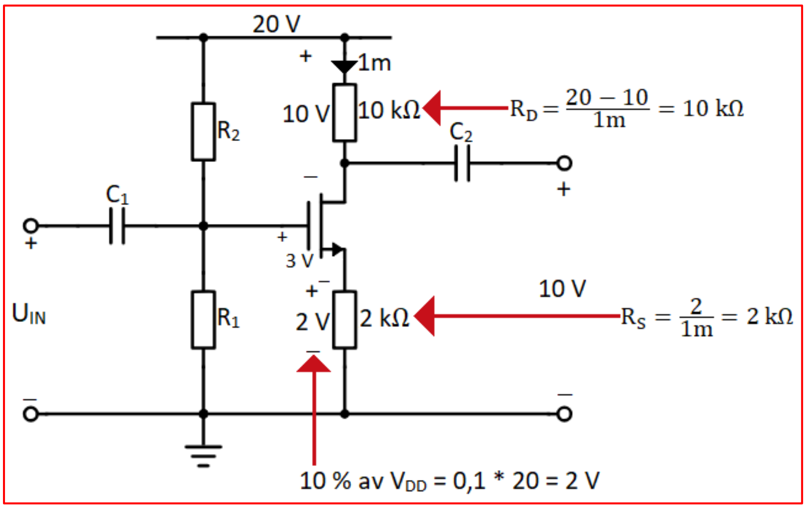
3. Välj sourceresistor så att spänningsfallet över source är 10 % av matningsspänningen, alltså 2 V, samtidigt som önskad drainström (1 mA) flödar genom den. Kom ihåg för MOSFET-transistorer så flödar samma ström genom drain som source, eftersom gateströmmen är ungefär lika med noll.

Som vi har sett tidigare så medför sourceresistorn R_S att vi får till en lokal återkopplad loop, som håller drainströmmen I_D konstant trots förändrad temperatur, vilket också håller förstärkningsfaktorn konstant och minskar distorsion. Därmed så hålls förstärkarsteget temperaturstabilt.

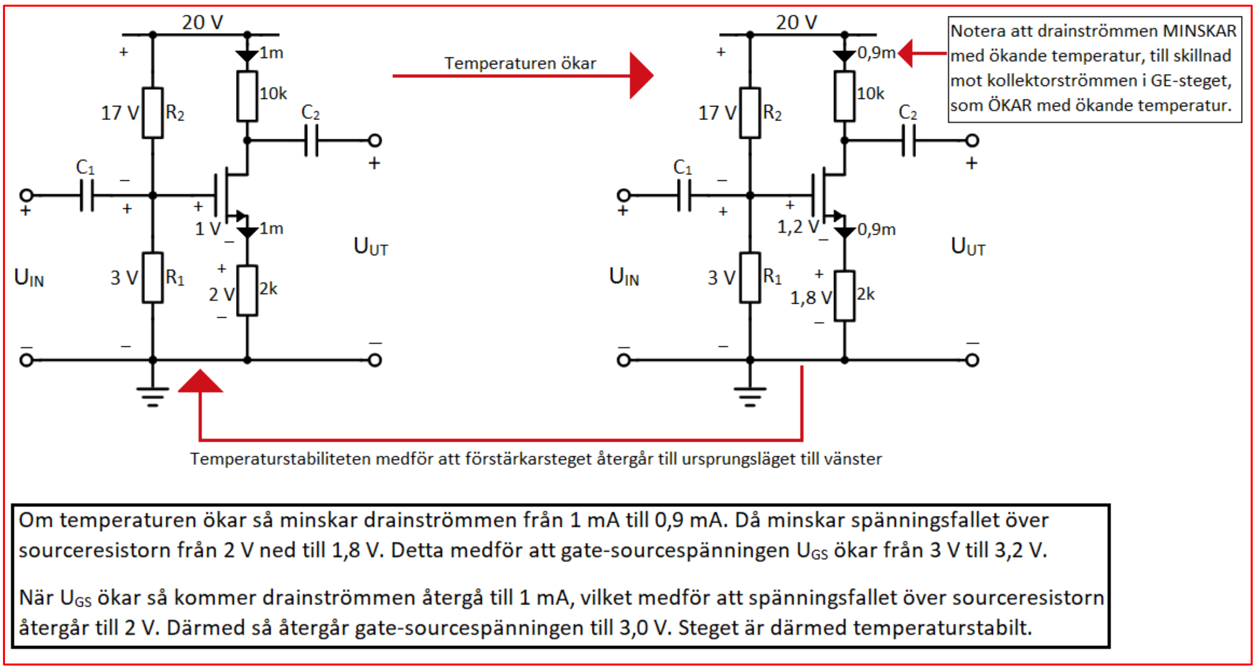
- Spänningsfallet över sourceresistorn skall vara 2 V, samtidigt som ca 1 mA flödar genom den. Därmed kan vi beräkna ett lämpligt värde på sourceresistorn med Ohms lag:

$$R_S = \frac{2}{1m} = 2\ k\Omega$$

- Vi använder en 2 kΩ:S resistor, som finns i E24-serien.

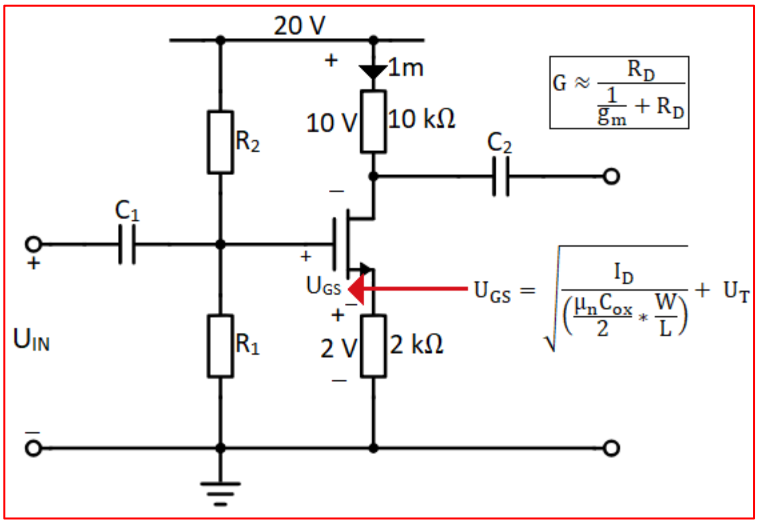


- Som vi har sett tidigare så använder vi en sourceresistor för temperaturstabilitet, se figuren nedan. För att steget skall ha god temperaturstabilitet så måste sourcespänningen sättas till ca 10 % av matningsspänningen, alltså 20 V.



- Vi kan nu beräkna förstärkningsfaktorn på GS-steget med formeln:

$$G = -\frac{R_D}{\frac{1}{g_m} + R_S}$$



- Transkonduktansen kan beräknas med formeln:

$$g_m = \frac{2I_D}{U_{GS} - U_T},$$

där g_m är transkonduktansen, I_D är drainströmmen, U_{GS} är transistorns gate-sourcespänning (motsvarigheten till bas-emitterspänningen på BJT-transistorer) och U_T är transistorns tröskelspänning, alltså den spänning som gatespänningen måste överstiga för att transistorn skall börja leda.

- Vi kan beräkna gate-sourcespänningen genom att transformera formeln för drainströmmen:

$$I_D = \frac{\mu_n C_{ox}}{2} * \frac{W}{L}(U_{GS} - U_T)^2 \rightarrow (U_{GS} - U_T)^2 = \frac{I_D}{\left(\frac{\mu_n C_{ox}}{2} * \frac{W}{L}\right)} \rightarrow U_{GS} - U_T = \sqrt{\frac{I_D}{\left(\frac{\mu_n C_{ox}}{2} * \frac{W}{L}\right)}}$$

$$\rightarrow U_{GS} = \sqrt{\frac{I_D}{\left(\frac{\mu_n C_{ox}}{2} * \frac{W}{L}\right)}} + U_T = \sqrt{\frac{1m}{\left(\frac{0{,}1m}{2} * 80\right)}} + 2{,}5 = \sqrt{0{,}25} + 2{,}5 = 0{,}5 + 2{,}5 = 3\ V$$

- Spänningsfallet mellan gate och source är alltså lika med 3 V.

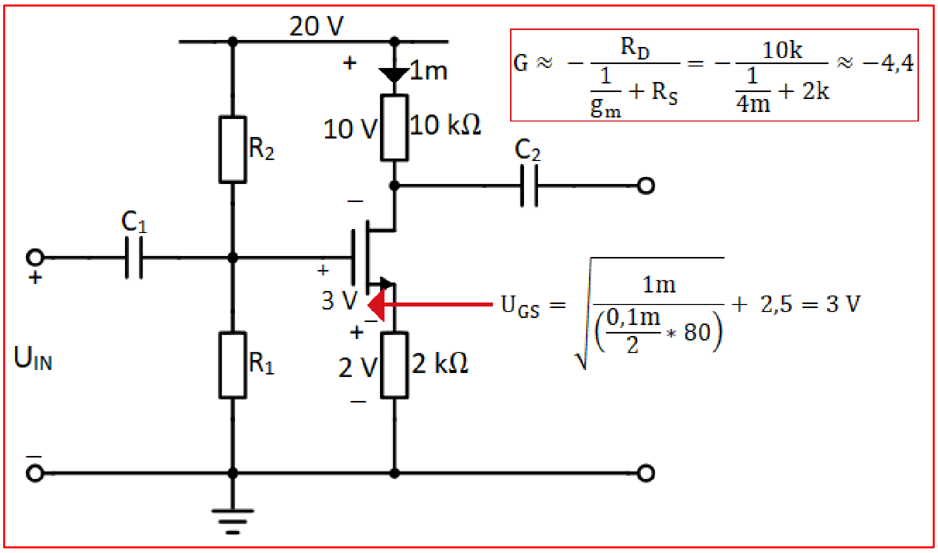
$$U_{GS} = 3\ V$$

- Därefter kan transkonduktansen beräknas:

$$g_m = \frac{2I_D}{U_{GS} - U_T} = \frac{2 * 1m}{3 - 2{,}5} = \frac{2m}{0{,}5} = 4\ mS$$

- Vi kan nu beräkna GS-stegets förstärkningsfaktor:

$$G = -\frac{R_D}{\frac{1}{g_m} + R_S} = -\frac{10k}{\frac{1}{10m} + 2k} = -\frac{10k}{100 + 2k} \approx -4{,}8$$

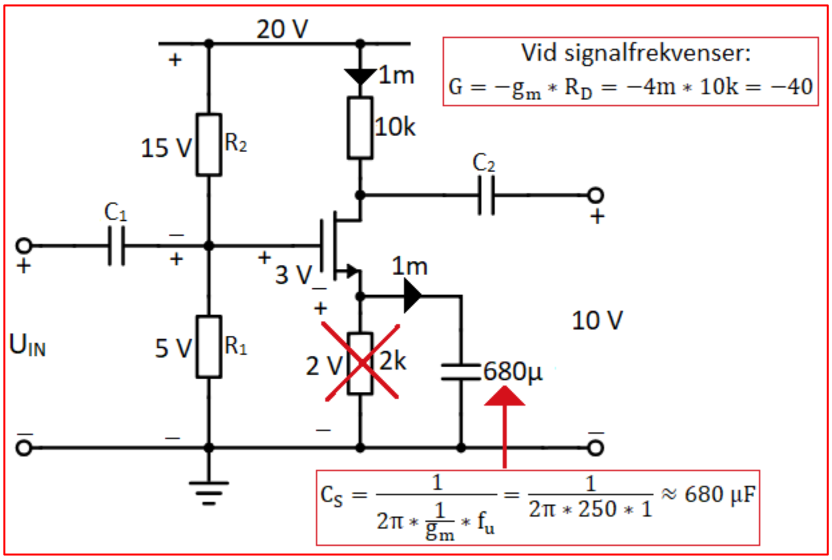


- Förstärkningen blev relativt låg på av att vi använder en MOSFET-transistor samt att vi använder en sourceresistor. Dock är det möjligt att maximera förstärkningen utan återkoppling och utan att förlora temperaturstabiliteten.

- Precis som för GS-steget vi konstruerade tidigare så parallellkopplar vi sourceresistorn med en kondensator, som spärrar för likström, men samtidigt släpper igenom signaler alldeles ovanför 0 Hz, exempelvis 1–5 Hz. För detta så måste kondensatorn vara tillräckligt stor.

4. Placera en kondensator parallellt med sourceresistorn för att öka förstärkningen vid växelström samtidigt som temperaturstabiliteten behålls.

- Dimensionera sourcekondensatorn C_S så att sourceresistorn blir förbikopplad vid ca 1 Hz.
- När sourcekondensatorn C_S arbetar, alltså vid växelström, så ser den endast transkonduktansen g_m som resistans till jord. Tillsammans bildar dessa ett högpassfilter, vars undre gränsfrekvens är lika med ca 1 Hz.



- Vi beräknar ett lämpligt kondensatorvärde för den undre gränsfrekvensen f_u = 1 Hz.

$$C_S = \frac{1}{2\pi * \frac{1}{g_m} * f_u} = \frac{1}{2\pi * 250 * 1} \approx 637\ \mu F$$

- Närmaste standardvärde är 680 µF. Då blir gränsfrekvensen något lägre än 1 Hz (ca 0,94 Hz), men detta gör ingenting.

$$C_S = 6800\ \mu F$$

- GS-stegets förstärkningsfaktor vid växelström kan beräknas med formeln

$$G = -g_m * R_D = -4m * 10k = -40$$

- Motsvarande BJT-transistor gav oss förstärkningsfaktorn -400, alltså tio gånger högre förstärkning! Därför föredras oftast BJT-transistorer till separata steg, exempelvis högtalare. Dock har MOSFET-transistorn stora fördelar som medför att den ofta föredras, främst dess höga inresistans. Genom att använda strömgeneratorer som vi såg tidigare så kan förstärkningsfaktorn ändå bli hög, men inte lika hög som den kan bli om BJT-transistorer används.

5. Dimensionera spänningsdelaren bestående av resistorerna R_1 och R_2 så att spänningen in på transistorns bas är lika med sourcespänningen plus gate-sourcespänningen.

När transistorn leder så kommer spänningen U_{GS}, som är lika med 5 V, falla mellan dess gate och source. Eftersom spänningsfallet över source är lika med 2 V och gate-sourcespänningen är 3 V så måste vi se till att spänningsfallet över resistor R_1 är lika med 2 + 3 = 5 V. Resten av spänningen, som fås av matningsspänningen V_{DD}, skall falla över resistor R_2. Vi vill alltså att 5 V skall falla över R_1 och resten, alltså 20 – 5 = 15 V, skall falla över R_2.

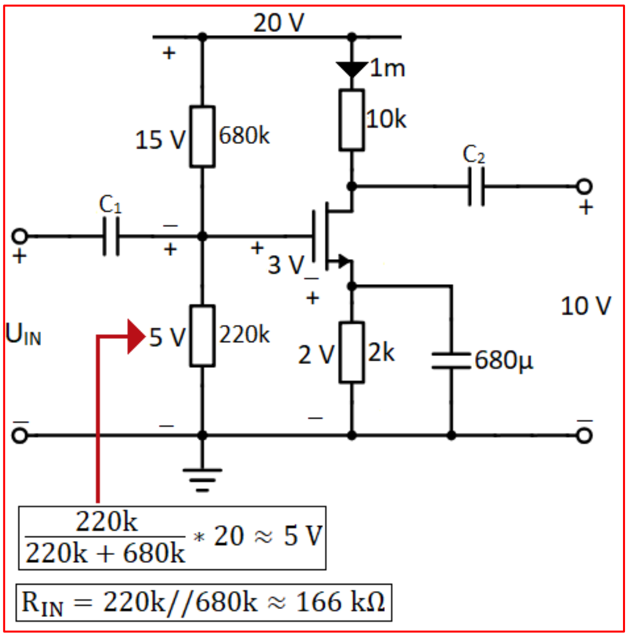
- Eftersom MOSFET-transistorn har så extremt hög inresistans så behöver vi inte ta hänsyn till inresistansen sedd från gate, som vi behövde göra med BJT-transistorer. Då behövde vi se till att spänningsdelarens parallellresistans inte översteg 10 % av resistansen sedd från basen för att inte spänningsdelaren skulle belasta resten av steget och sänka utsignalen.

- Vi väljer därför stora resistorvärden, mellan 100 kΩ upp till 1 MΩ för att få så hög inresistans som möjligt, utan att behöva använda väldigt stora resistorer.

- Eftersom spänningsfallet över dessa resistorer är proportionerligt med deras resistans, i enlighet med Ohms lag, så kan vi sätta R_1 till 220 kΩ och R_2 till 680 kΩ kΩ. Dessa värden ingår i E12-serien och medför att spänningen in på gate blir ca 5 V.

$$R_1 = 220\ k\Omega$$

$$R_2 = 680\ k\Omega$$



- Parallellresistansen $R_1//R_2$ blir därmed lika med:

$$R_1//R_2 = \frac{220k * 680k}{220k + 680k} \approx 166\ k\Omega$$

- Spänningen in på transistorns gate, alltså spänningen över resistor R_1, blev därmed:

$$U_{R1} = \frac{R_1}{R_1 + R_2} * V_{DD} = \frac{220k}{220k + 680k} * 20 \approx 4{,}9\ V$$

- Detta är tillräckligt nära 5 V. Spänningsfallet över sourceresistorn blir därmed ungefär 4,9 – 3 = 1,9 V, vilket inte bör vara några problem. Därmed så blir drainströmmen något lägre än 1 mA, ca 1,9 / 2k = 0,95 mA, men denna skillnad är minimal och kommer inte påverka GS-steget till någon betydande grad.

6. Dimensionera avkopplingskondensator C_1 så att den undre gränsfrekvensen är lika med ca 1 Hz.

- Avkopplingskondensator C_1 bildar ett högpassfilter ihop med GS-stegets inresistans, som är lika med spänningsdelarens parallellresistans.

- C_1 används för att spärra för likström. Detta gör vi så att vårt GS-steg kan användas som förstärkare till en högtalare. Saken är den att högtalare inte tål likström. Om likström förstärks och går till en högtalare så kommer denna högtalare med största sannolikhet gå sönder. Samtidigt så måste vi välja ett tillräckligt stort kondensatorvärde så att vi inte råkar dämpa hörbara frekvenser, då vi riskerar att dämpa eller ta bort ljudsignaler, främst basfrekvenser.

- Så fort en kondensator placeras på ingången så kommer likström att spärras. Problemet är att ju mindre kondensator vi använder, mätt i dess kapacitans, desto högre blir den undre gränsfrekvensen, där frekvenser börjar dämpas. Vi människor kan höra signaler med frekvenser mellan 20 Hz – 20 kHz, så det vore bra om den undre gränsfrekvensen ligger under 20 Hz, kanske så lågt som 1 Hz.

- För att beräkna ett lämpligt värde på kondensatorn så använder vi följande formel:

$$C_1 = \frac{1}{2\pi * R_{IN} * f_u},$$

där C_1 är avkopplingskondensatorn på ingången, R_{IN} är GS-stegets inresistans, som alltid är lika med spänningsdelarens parallellresistans, och f_u är den undre gränsfrekvensen, som vi sätter till 1 Hz.

- Vi behöver inte tänka på inresistansen in på MOSFET-transistorns gate, eftersom den är så otroligt stor att den inte kommer påverka inresistansen, se formeln nedan:

$$R_{IN} = R_1//R_2//R_{IN,GATE} = R_1//R_2//\infty = R_1//R_2$$

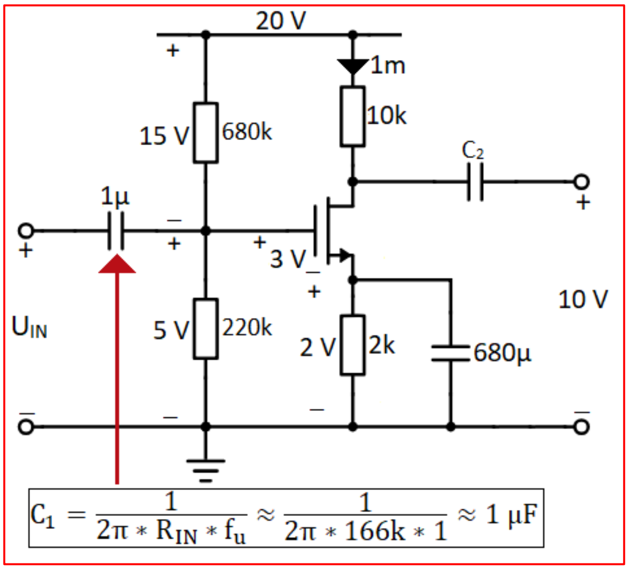
- Därmed så är inresistansen lika med spänningsdelarens parallellresistans, som vi tidigare beräknade till ca 166 kΩ:

$$R_{IN} = R_1//R_2 = \frac{220k * 680k}{220k + 680k} \approx 166\ k\Omega$$

- Därefter så kan ett lämpligt värde på avkopplingskondensator C_1 beräknas:

$$C_1 = \frac{1}{2\pi * R_{IN} * f_u} \approx \frac{1}{2\pi * 166k * 1} \approx 0{,}96\ \mu F$$

- Närmaste standardvärde är 1 µF, som vi därför använder. Den undre gränsfrekvensen blir då något lägre än 1 Hz (ca 0,96 Hz), men detta är obetydligt.



$$C_1 = 1\ \mu F$$

7. Dimensionera avkopplingskondensator C_2 på utgången så att den undre gränsfrekvensen ligger runt 1 Hz.

- Avkopplingskondensator C_2 bildar ett högpassfilter tillsammans med GS-stegets utresistans, som varierar beroende om vi har en last eller inte samt vilken resistans denna last har.

- Om vi antar att vi har en last på (en högtalare) så hade följande formel varit lämplig för att beräkna ett lämpligt värde på kondensator C_2:

$$C_2 = \frac{1}{2\pi * f_u * (R_{UT} + R_L)},$$

där C_2 är avkopplingskondensatorn vid utgången, f_u är den undre gränsfrekvensen, R_{UT} är transistors utresistans, som vid likström är lika med drainresistorn, och R_L är lastens resistans.

- Vi vet inte hur stor lastens resistans är, så vi får anta ett värde. I detta fall är det viktigt att kondensatorn inte är för liten, om den är lite för stor gör absolut ingenting. Vi kan dock vara relativt säkra på att om en last dras direkt från ett GS-steg så måste lastens resistans vara mycket högre än GS-stegets utresistans, minst tio gånger högre, annars behövs ett slutsteg mellan GS-steget och lasten.

- Därför så räknar vi med drainresistorn som enda utresistans, alltså såsom i olastat tillstånd. Då väljer vi en kondensator som är lite större än vad som behövs ifall lasten har hög impedans, men detta skadar som sagt inte.

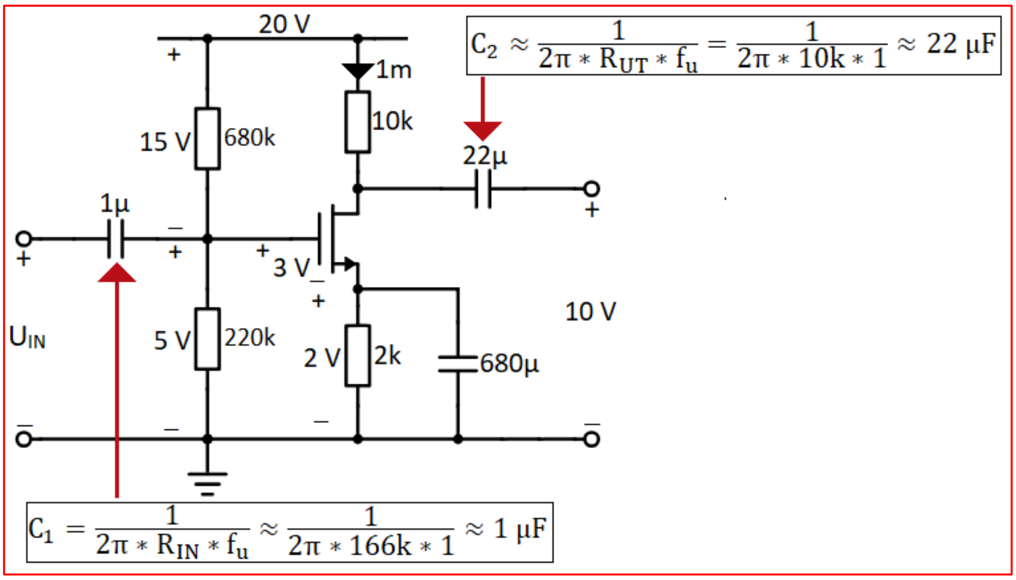
$$R_{UT} \approx R_D = 10\ k\Omega$$

- Med värdena ovan så beräknar vi ett lämpligt värde på avkopplingskondensatorn på utgången:

$$C_2 = \frac{1}{2\pi * 10k * 1} \approx 16\ \mu F$$

- Närmaste standardvärde är 22 µF och bör passa utmärkt. Då blir den undre gränsfrekvensen något lägre än 1 Hz (ca 0,72 Hz), men detta skadar inte. Så länge vi är långt under 20 Hz så bör det inte vara någon fara.

$$C_2 = 22\ \mu F$$



8. Beräkna in- och utresistansen vid växelström.

- Eftersom GS-steget skall användas som för att driva en högtalare så är vi endast intresserade av in- och utresistansen vid växelström.

- Vi beräknade tidigare inresistansen, som är lika med spänningsdelarens parallellresistans, till ca 166kΩ:

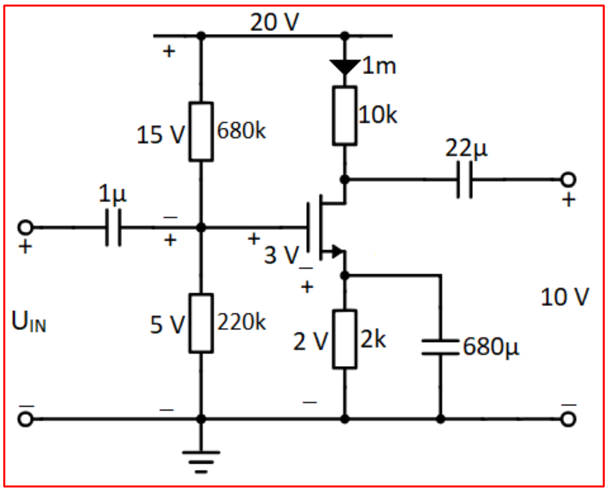
$$R_{IN} = R_1//R_2 = \frac{220k * 680k}{220k + 680k} \approx 166\ k\Omega$$

- Vid växelström är sourceresistorn förbikopplad, vilket medför att den inte påverkar utresistansen. Därmed blir utresistansen ungefär lika med drainresistorns värde:

$$R_{UT,AC} \approx R_D = 10\ k\Omega$$

- Utresistansen är relativt hög, vilket medför att väldigt liten ström kommer flöda genom en högtalare om den kopplas direkt till GS-steget. Därmed kommer vi knappt få något ljud ur högtalaren, även om spänningen förstärks. Vi måste använda ett slutsteg om vi vill ha mer ström och därmed ljud i högtalaren. Slutsteget används då för att minska utresistansen till några Ohm så att utströmmen höjs, vilket medför att vi kan få ljud ur högtalaren.

Resultat:



- GS-stegets förstärkningsfaktor är vid signalfrekvenser (växelström) -40, vilket är en tiondel av förstärkningsfaktorn på motsvarande GE-steg vi konstruerade tidigare.

- Det är svårt att få hög förstärkning med MOSFET-transistorer, så länge man inte använder återkoppling, då man kan ersätta drainresistorn med strömgeneratorer och ta bort sourceresistorn. Då hade en förstärkningsfaktor omkring -400 inte varit omöjligt.

- Vid likström är förstärkningsfaktorn relativt låg, ca -4,4. Dock spelar detta ingen roll i detta fall, då detta GS-steget konstruerades för att driva en högtalare.

- Inresistansen är ca 166 kΩ, medan utresistansen är ca 10 kΩ. Inresistansen är klart högre än motsvarande GE-steg, som blev ca 1,1 kΩ vid signalfrekvenser och ca 8,7 kΩ vid likström. Utresistansen blev i princip identisk på de två spänningsförstärkarna (beroende på transistorernas utresistanser så kan utresistansen skilja sig något mellan GS- och GE-steget.

- Ingen likström skall kunna gå in i förstärkarsteget, då avkopplingskondensator C_1 kommer blockera all eventuell likström som når ingången.

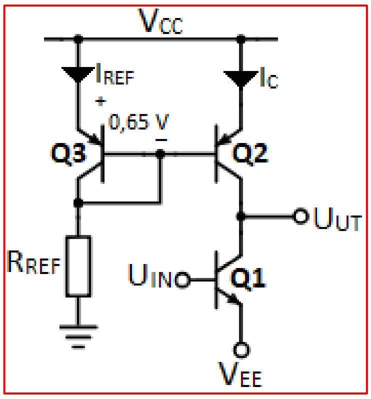
- Även på utgången har vi en kondensator C_2 ifall likström på något sätt hade kommit in i förstärkarsteget. Vi ser då till att denna likström inte når högtalaren, som kan förstöras av likström.

- När man konstruerar separata spänningsförstärkare som vi har gjort nu så är GE-steg oftast lämpligare att använda, eftersom förstärkningsfaktorn är mycket högre när BJT-transistorer används. För att öka inresistansen så kan någon typ av buffer användas på ingången, exempelvis en OP-förstärkare kopplad som en buffer eller en separat sourceföljare, som vi kommer se i nästa del.

- Inom IC-kretsar med återkopplad loop, exempelvis inuti en OP-förstärkare, så lämpar sig dock GS-steg mycket bra, på grund av MOSFET-transistorns höga inresistans. I detta fall så bör dock drainresistorn ersättas med en strömgenerator, exempelvis i form av en strömspegel. Detta kommer vi se exempel på i nästa avsnitt.

4.2.22 - Spänningsförstärkare med strömspeglar som last

- Man kan enkelt öka förstärkningsfaktorn på spänningsförstärkare genom att ersätta kollektorresistorn med en PNP-transistor, som fungerar som en strömgenerator. Denna strömgenerator kan ha en utresistans mellan 20 kΩ upp till 200 kΩ vid en kollektorström på 1 mA, på ett ungefär.



GE-steg med en enkel strömspegel som last. För att minska distorsion och brus så kan emitterresistorer placeras i strömspegeln samt i GE-steget.

- Samtidigt som strömgeneratorn medför att vi kan hålla kollektorströmmen relativt konstant så kan vi få en förstärkningsfaktor på -2000 eller mer, kanske så högt som upp till -4000, mycket högre än på ett vanligt GE-steg.

- För att en transistor skall fungera som en strömgenerator så skall emittern kopplas till matningsspänningen. Om vi istället hade använt en NPN-transistor så att kollektorn hade varit direkt ansluten till matningsspänningen så hade transistorns resistans kraftigt minskat till ett värde som är ungefär lika med den inbyggda emitterresistansen r_e, som är lika med 25 Ω vid en kollektorström på 1 mA. Då hade förstärkningen blivit mycket låg, omkring en faktor -1.

- Notera att vi alltid använder PNP-transistorer för positiva matningsspänningar och NPN-transistorer för negativa matningsspänningar. Det är alltid emittern som kopplas till matningsspänningen, oavsett om den är positiv eller negativ.

- Förstärkningsfaktorn för ett GE-steg med strömgenerator som last såsom figuren ovan kan beräknas med formeln

$$G = -\frac{r_{o1}//r_{o,CM}}{r_{e1}},$$

där r_{o1} är transistor Q1:s utresistans, $r_{o,CM}$ är strömspegelns utresistans (som i detta fall är lika med transistor Q2:s utresistans, eftersom vi använder en enkel strömspegel utan emitterresistorer) och r_{e1} är transistor Q1:s inbyggda emitterresistans, alltså den inbyggda emitterresistansen på den GE-stegets ingångstransistor.

- Vi kan enkelt tiodubbla strömspegelns utresistans genom att använda emitterresistorer i strömspegeln med vår vanliga tumregel (220 dividerat på kollektorströmmen i mA), vilket medför att strömspegelns emitterfaktor EF blir tio. Genom att öka strömspegelns utresistans så kommer GE-stegets förstärkningsfaktor öka med ungefär en faktor två; att ökningen inte blir mer än så beror på ingångstransistorns inresistans r_{o1} som begränsar GE-stegets utresistans.

- GE-stegets inresistans kan approximeras med formeln

$$R_{IN} \approx h_{FE1} * r_{e1},$$

där h_{FE1} är transistor Q1:s strömförstärkningsfaktor, som vanligtvis ligger runt 100, men i värsta fall ligger så lågt som 50 och i bästa fall så högt som 250, och r_{e1} är transistor Q1:s inbyggda emitterresistans.

- Viktigt att komma ihåg angående inresistansen på GE-steget är att inresistansen på transistorns bas är lika med summan av emitterresistansen multiplicerat med strömförstärkningsfaktorn, som kan antas vara 100, men kan vara så låg som 50 och så hög som 250.

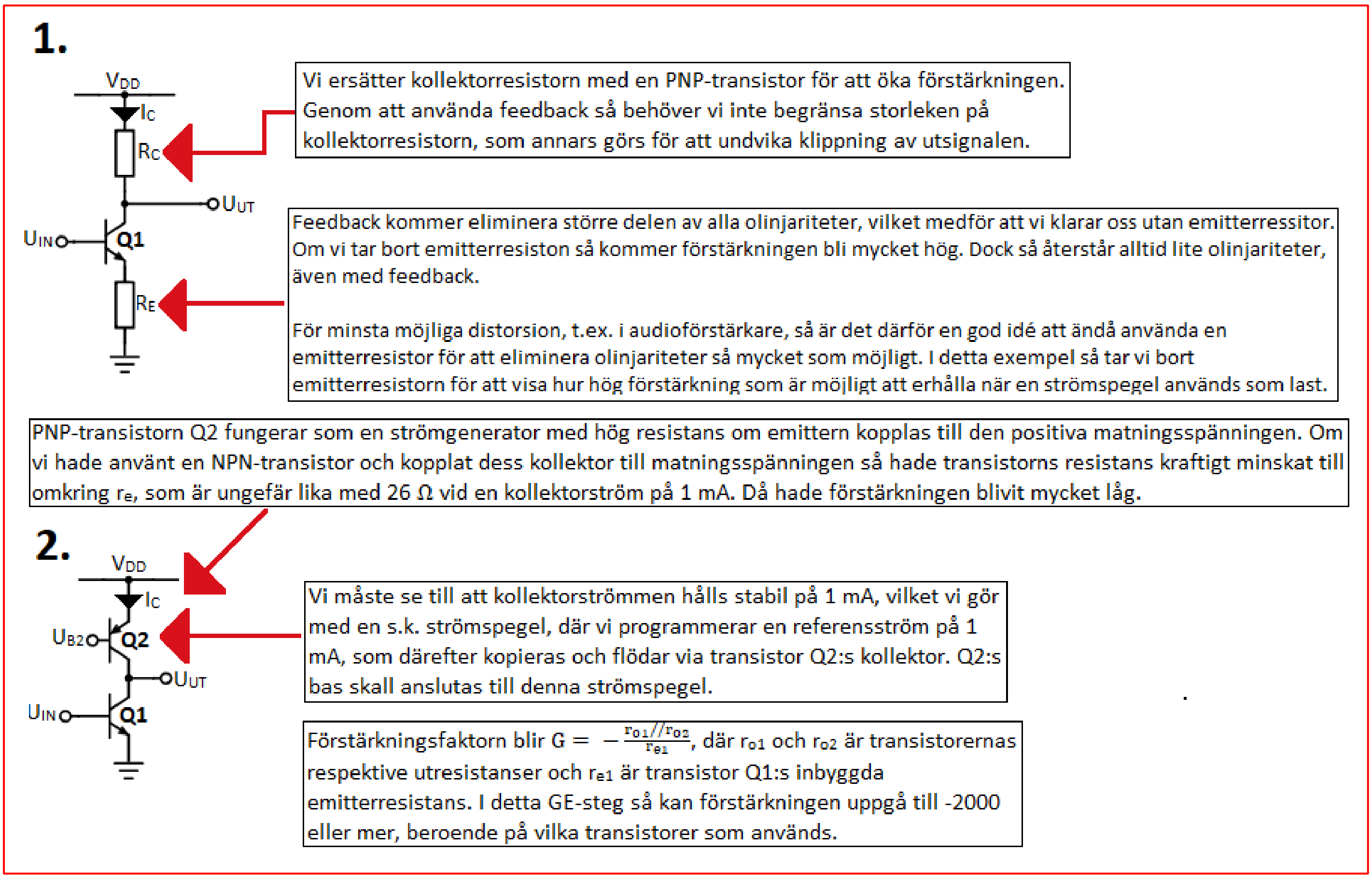
- En tumregel är därför att inresistansen, R_{IN}, är ungefär lika med summan av transistor Q1:s totalt emitterresistans gånger 100:

$$R_{IN} = h_{FE1} * r_{e1} \approx 100 * r_{e1}$$

- Eftersom ingen emitterresistor används i GE-steget ovan så kan utresistansen beräknas med formeln:

$$R_{UT} = r_{o1}//r_{o,CM},$$

där r_{o1} är transistor Q1:s utresistans och $r_{o,CM}$ är strömspegelns utresistans, som i detta fall är lika med transistor Q2:s utresistans.



Kort beskrivning av hur GE-steg med en strömgenerator som last fungerar. Vi kommer se längre fram att detta GE-steg kan förbättras med emitterresistorer, både i strömspegeln och GE-steget, för att minska distorsion samt brus.

Strömspeglar med MOSFET-transistorer:

- I detta avsnitt så kommer vi enbart gå igenom strömspeglar konstruerade med BJT-transistorer. Dock går det givetvis att konstruera strömspeglar med MOSFET-transistorer. I vissa fall, exempelvis kaskadkopplade strömspeglar så kan MOSFET-transistorer till och med leda till högre utresistans och därmed högre förstärkning än motsvarande strömspeglar konstruerade med BJT-transistorer. Dock så finns det ett stort problem med diskreta MOSFET-transistorer när det gäller strömspeglar; det är svårt att hitta MOSFET-transistorer med matchande gate-sourcespänningar U_{GS} (source-gatespänningar U_{SG} för MOSFET-transistorer av polariteten PMOS).

- För diskreta MOSFET-transistorer så varierar oftast gate-sourcespänningen U_{GS} flera Volt mellan olika exemplar av samma modell, exempelvis mellan 2–4 V. Därmed så kan spänningen på de två sidorna av en MOSFET-strömspegel blir väldigt ojämn, vilket kan leda till distorsion. Därmed så undviks oftast diskreta MOSFET-transistorer i strömspeglar.

- Inom IC-design, där CMOS-transistorer används, finns dock mycket större möjligheter att konstruera MOSFET-transistorer med matchande gate-sourcespänning U_{GS}. Därmed kan CMOS-transistorer användas för att konstruera mycket bra strömspeglar. Vi kommer senare gå igenom detta i ett senare avsnitt om teleskopiskt kaskadkopplade GS-steg inom IC-design, se kapitel 4.2.33-4.2.35. Resten av detta och nästa kapitel så går vi därmed igenom konstruktion av strömspeglar med BJT-transistorer.

Emitterresistorer i strömspegeln för ökad utresistans samt minskat brus och distorsion:

- Som nämndes tidigare så används ofta emitterresistorer i strömspegeln, se figuren till höger. Emitterresistorer i strömspegeln har flera fördelar, bland annat att strömspegelns utresistans ökar samt att brus och distorsion i strömspegeln minskar.

- Om vi som vanligt väljer storlek på emitterresistorerna så att ca 220 mV spänning faller över dem så kommer strömspegelns emitterfaktor bli ca tio, vilket leder till att strömspegelns utresistans ökar med en faktor runt tio. Därmed så kan vi anta att strömspegelns till höger har en utresistans på ca 1 MΩ vid en kollektorström I_C på 1 mA.

$$r_{o2} \approx 100k * EF \approx 100k * 10 = 1\ M\Omega$$

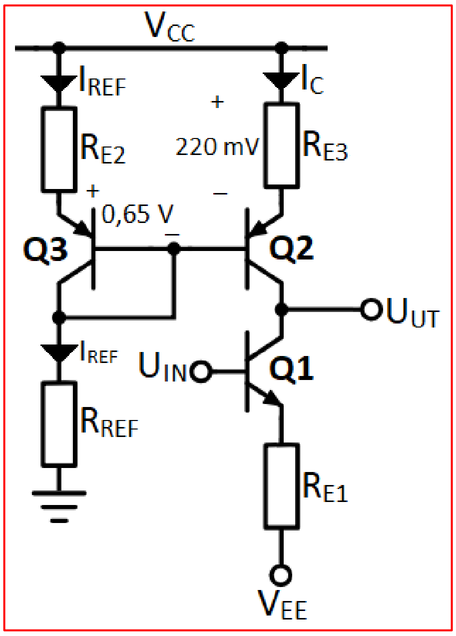
- Särskilt i större strömspeglar, såsom kaskadkopplade strömspeglar, så kan större emitterresistorer användas för att ytterligare öka strömspegelns utresistans; en emitterfaktor på 100–200 kan användas i vissa fall. Dock kommer detta resistorer begränsa utsignalens toppvärde utan större förändring i förstärkningsfaktorn (utresistansen r_{o1} från transistor Q1:s ovan kommer fortfarande begränsa förstärkningsfaktorn i detta fall).

- Förstärkningsfaktorn för ett GE-steg med strömspegel som last, där emitterresistorer används både i strömspegeln samt GE-steget såsom i figuren till höger, kan beräknas med formeln

$$G \approx -\frac{r_{o1}//r_{o,CM}}{r_{e1} + R_E},$$

där r_{o1} är transistor Q1:s utresistans, $r_{o,CM}$ är strömspegelns utresistans, r_{e1} är transistor Q1:s inbyggda emitterresistans, alltså den inbyggda emitterresistansen på GE-stegets ingångstransistor och R_E är GE-stegets emitterresistor.

GE-stegets emitterresistor R_{E1} bör som vanligt sättas så att emitterfaktorn hamnar runt tio, vilket leder till att GE-stegets förstärkningsfaktor minskar med en faktor tio, samtidigt som GE-stegets utresistans ökar med en faktor tio.



GE-steg med en enkel strömspegel som last. I detta fall så används emitterresistorer inuti strömspegeln för att minska distorsion samt brus. Genom att vi använder den vanliga tumregeln att 220 mV bör ligga över emitterresistorerna så blir strömspegelns emitterfaktor EF ca tio, vilket leder till att strömspegelns utresistans ökar ungefär men en faktor tio.

Kom ihåg våra minnesregler för emitter- och sourceresistorer:

Vi sätter ca 220 mV spänning över alla emitterresistorer i GE-steg, vilket ger oss en emitterfaktor EF på ca tio, vilket leder till att förstärkningsfaktorn minskar med en faktor tio, samtidigt som utresistansen ökar med en faktor tio (på ett ungefär)

Samma tumregel gäller även för motsvarande GS-steg, där vi sätter ca 220 mV över alla sourceresistorer, vilket ger oss en sourcefaktor runt två, vilket i sin tur leder till att förstärkningsfaktorn halveras, medan utresistansen fördubblas (på ett ungefär).

Om vi jämför ett GE-steg med emitterfaktor tio samt ett GS-steg med sourcefaktor runt två så brukar GE-stegets förstärkningsfaktor vara ungefär dubbelt så hög.

- GE-stegets inresistans med emitterresistor kan approximeras med formeln

$$R_{IN} \approx h_{FE1}(r_{e1} + R_{E1}),$$

där h_{FE1} är transistor Q1:s strömförstärkningsfaktor, som vanligtvis ligger runt 100, men i värsta fall ligger så lågt som 50 och i bästa fall så högt som 250.

- GE-stegets inresistans kan i detta fall approximeras med formeln

$$R_{IN} \approx h_{FE1}(r_{e1} + R_{E1}) \approx 100 * (r_{e1} + R_{E1})$$

- Precis som för ett vanligt GE-steg med emitterresistor så finns det en tumregel man kan använda för att approximera utresistansen med hög precision:

$$R_{UT} \approx r_{o1}//r_{o,CM} * EF = r_{o1}//r_{o2} * \frac{r_{e1} + R_{E1}}{r_{e1}},$$

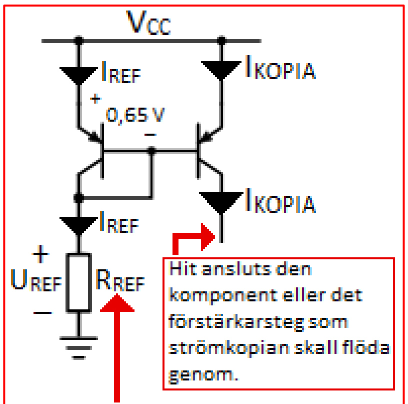
där r_{o1} är transistor Q1:s utresistans, $r_{o,CM}$ är strömspegelns utresistans, EF är GE-stegets emitterfaktor, r_{e1} är transistor Q1:s inbyggda emitterresistans och R_{E1} är GE-stegets emitterresistor.

- **Minnesregel:** GE-stegets utresistans med emitterresistor är ungefär lika med resistansen i kollektorn (i detta fall parallellresistansen $r_{o1}//r_{o2}$) multiplicerat med emitterfaktorn EF, där emitterfaktorn indikerar hur mycket större den totala emitterresistansen är jämfört med utan någon emitterresistor. Som exempel, vanligtvis använder vi en emitterresistor R_{E1} som är ca nio gånger större än den inbyggda emitterresistansen r_{e1}, vilket medför att emitterfaktorn bli (9 + 1) / 1 = 10. Då blir utresistansen tio gånger högre än utan emitterresistor.

- Samma minnesregel gäller även för strömspeglar, där den tio gånger högre utresistansen orsakad av emitterresistorerna kan användas för att öka GE-stegets förstärkningsfaktor, till skillnad mot emitterresistorer i slutsteget.

4.2.23 - Konstruktion av strömgeneratorer med enkla strömspeglar

- Man kan konstruera en strömgenerator med en enkel strömspegel, se figuren till höger. Vi kopplar ihop basarna på två likadana bipolartransistorer, där transistorn och resistorn i den vänstra kretsen används för att programmera en referensström, I_{REF}, som sedan kopieras över till den högra kretsen i form av strömmen I_{KOPIA}. I_{KOPIA} är alltså en kopia av referensströmmen I_{REF}.



$$R_{REF} = \frac{U_{REF}}{I_{REF}} = \frac{V_{CC} - 0{,}65}{I_{REF}}$$

Strömgenerator skapad med en enkel strömspegel. Storleken på referensresistorn R_{REF} avgör storleken på strömmen I_{REF} och indirekt dess kopia I_{REF}.

- Eftersom strömmen kopieras på detta sätt från referenssidan så kallas denna typ av krets för strömspegel. Figuren till höger är den enklaste typen av strömspegel och bör vara tillräcklig i nästan alla ändamål, förutom om extrem precision krävs eller extremt hög utresistans. Då kan man istället använda någon slags kaskadkopplad strömspegel, se mer information nedan.

- I idealfallet är strömmarna I_{REF} och I_{KOPIA} identiska, men i praktiken skiljer dessa sig lite, på grund av att transistorernas parametrar inte är identiska. Exempelvis kan strömförstärkningsfaktorn på respektive transistor skilja sig stort. Dock finns det sätt att minska skillnaden i ström, exempelvis genom att använda emitterresistorer samt att använda en så kallade kaskadkopplad strömspegel, som egentligen är två strömspeglar i serie, se mer information nedan.

- Vi hade mycket enkelt kunnat kopiera denna ström till många fler ställen genom att ansluta en kabel mellan mittpunkten mellan transistorerna och basen på andra transistorer. Detta är vanligt i IC-kretsar, där ett stort antal sådana strömgeneratorer får sin referens från en enda referenskrets. Denna referenskrets ingår ibland i IC-kretsen, men ibland är den extern för att spara yta. I väldigt små IC-kretsar så blir det omöjligt att få plats med mer än väldigt små resistorer. Då kan man används externa referenskretsar.

- I den enkla strömspegeln ovan så behöver vi endast välja referensresistorn, vilket vi gör utifrån matningsspänningen V_{CC} och önskad referensström I_{REF} enligt formeln nedan:

$$R_{REF} = \frac{U_{REF}}{I_{REF}} = \frac{V_{CC} - U_{EB}}{I_{REF}} = \frac{V_{CC} - 0{,}65}{I_{REF}}$$

- Emitter-basspänningen U_{EB} är motsvarigheten till bas-emitterspänningen U_{BE} för NPN-transistorer. Notera att U_{EB} också kan antas vara 0,65 V i normalfallet, i strömpilens riktning. Notera att PNP-transistorers emittrar innehåller en pil, som markerar strömmens riktning. Eftersom strömmen flödar från plus till minus så betyder det att U_{EB} är lika med -0,65 V i strömmens riktning, se figuren nedan.

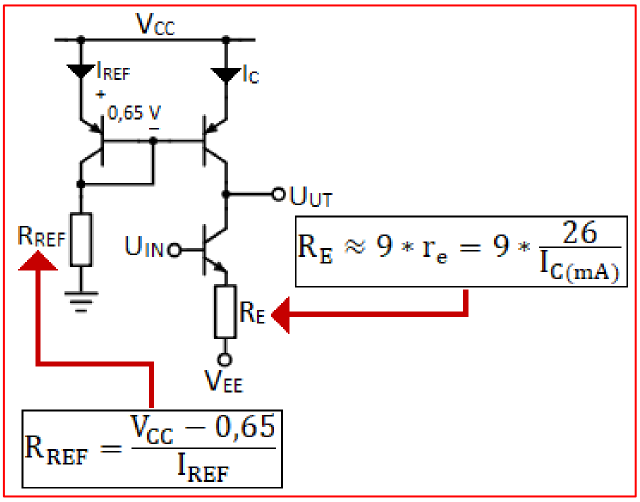
- Inom diskret design så används oftast BJT-transistorer för att konstruera strömspeglar. Anledningen till detta är främst att det är svårare att få till en exakt strömspegel med MOSFET-transistorer utan att ha tillgång till exakta specifikationer, främst transistorns W/L-ratio och transkonduktansparameter. Dessutom är det svårare att finna matchande MOSFET-transistorer så att de har identiska egenskaper.

- Möjligheten att finna matchande transistorer samt kunna välja lämplig W/L-ratio på varenda transistor finns nästan enbart inom IC-design. Dock blir detta vanligtvis mycket dyrt; att konstruera en minimal IC-krets kan kosta miljontals kronor! Inom diskret design, där MOSFET-transistorer med förutbestämda, ofta icke-specificerade egenskaper används, så är det nästan omöjligt att få till en riktigt bra strömspegel.

- Ett bra tips är därför att konstruera strömspeglar med BJT-transistorer, så länge det inte finns möjlighet att välja lämplig W/L-ratio och hitta matchande transistorer, såsom inom IC-designprojekt.

- Vi kommer därför först gå igenom olika sätt att konstruera strömspeglar inom diskret design med BJT-transistorer. För den som är intresserad av IC-design så kommer vi därefter gå igenom hur strömspeglar konstrueras inom IC-design genom att välja lämplig W/L-ratio på MOSFET-transistorerna i kretsen.

Spänningsförstärkare med strömspegel som last:



GE-steg med en enkel strömspegel som last. Vi använder en emitterresistor R_E i GE-steget för att generera en lokal återkopplad loop, som hållet kollektorströmmen och förstärkningen jämn vid förändrad temperatur, vilket minskar distorsion.

Tillsammans med extern återkoppling från exempelvis en OP-förstärkare så får vi låg distorsion, vilket är viktigt i exempelvis audioförstärkare.

För att minska distorsion och brus ytterligare kan vi också placera lika stora emitterresistorer i strömspegeln.

- Figuren till höger visar ett GE-steg, alltså en spänningsförstärkare med BJT-transistor på dess ingång, som fungerar utmärkt inuti en återkopplad loop, exempelvis inuti en OP-förstärkare.

- Istället för kollektorresistor så används en strömspegel för att öka förstärkningen. Storleken på kollektorströmmen I_C styrs från referenskretsen. Vi väljer sedan resistorn R_{REF} utifrån matningsspänningen och önskad kollektorström I_C, som i praktiken bör vara ungefär identisk med referensströmmen.

- Notera att vi använder en emitterresistor i GE-steget, vilket vi gör för att minimera distorsion. Inuti större förstärkarsteg såsom OP-förstärkare så används framförallt extern återkoppling för att reducera eller olinjariteter och distorsion. Återkoppling eliminerar nästan all distorsion, vilket medför att vi hade klarat oss okej utan emitterresistor.

- Strömspegelns möjliggör en mycket hög förstärkningsfaktor G, mellan -2000 upp till -4000, beroende på typ av strömspegel, förutsatt att samtliga transistorer har en Earlyspänning U_A på ca 100 V.

- Dock eliminerar återkoppling inte all distorsion, vilket kan ha förödande konsekvenser i exempelvis audioapplikationer, då ljudkvaliteten kan bli lidande.

- Genom att använda en emitterresistor R_E så kan vi ytterligare minska distorsion, främst genom att göra förstärkaren temperaturstabil samt hålla förstärkningen jämn.

- Eftersom man vill ha så hög och jämn förstärkning som möjligt och samtidigt hålla förstärkarsteget temperaturstabilt så bör storleken på emitterresistorn väljas så att den är så liten som möjligt utan att temperaturstabiliteten minskar. Som en tumregel så brukar emitterresistorn sättas så att den är ca nio gånger större än den inbyggda emitterresistansen r_e.

- Som vi sett tidigare så kan den inbyggda emitterresistansen r_e enkelt beräknas genom att man tar 26 dividerat på kollektorströmmen i mA. Summan av dessa är då tio gånger större än enbart den inbyggda emitterresistansen.

$$Tumregel: R_E \approx 9 * r_e = 9 * \frac{26}{I_{C(mA)}} \rightarrow R_E + r_e \approx 10 * r_e$$

- Vi säger därmed att emitterfaktorn EF är lika med tio:

$$EF = \frac{R_E + r_e}{r_e} \approx \frac{10 * r_e}{r_e} = 10$$

- Därmed så minskar förstärkningsfaktorn tio gånger jämfört med det maximala värde som kan uppnås utan emitterresistor. Dock bli förstärkningen hög ändå (mellan -200 upp till -400) samt att den blir mycket jämn, vilket leder till minskad distorsion. Vi kommer se i nästa avsnitt att vi enkelt kan öka förstärkningsfaktorn till omkring -100 000, även när vi använder emitterresistor, genom att använda så kallade kaskadkopplade GE-steg.

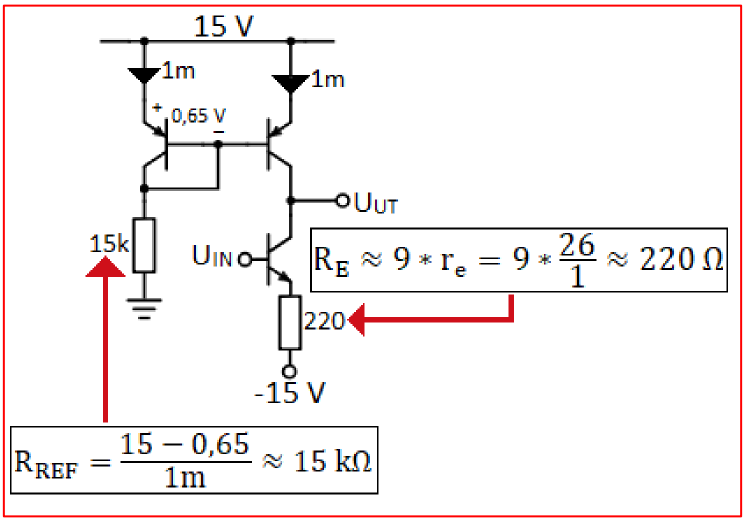
Konstruktion av ett GE-steg med strömreferens från en enkel strömspegel:

- Antag att vi använder matningsspänningen V_{CC} = 15 V och önskar en kollektorström på 1 mA. Vi hade då använt formeln nedan för att beräkna lämpligt resistorvärde:

$$R_{REF} = \frac{15 - 0{,}65}{1m} = 14{,}3\ k\Omega$$

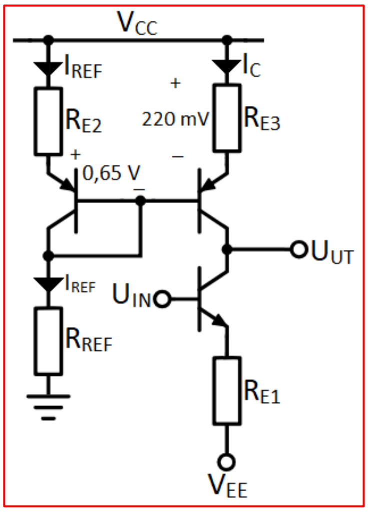
- Närmaste värde i E12-serien är 15 kΩ, som kommer medföra att strömmen blir något lägre än 1 mA (ca 0,95 mA). I praktiken så bör detta inte göra någon skillnad, så vi använder detta värde.

- Om vi av någon anledning behöver mer precision, exempelvis att kollektorströmmen måste bli nästan exakt 1 mA kollektorström så hade vi kunnat införskaffa resistorer närmare 14,3 kΩ, som eventuellt är lite dyrare. I detta fall hade det dock varit föredragit att använda en mer avancerad strömspegel, såsom en så kallad kaskadkopplad strömspegel, som vi kommer gå igenom längre fram i kapitlet.



- Notera att vi i detta fall använder en emitterresistor i GE-steget. En bra tumregel är att sätta emitterresistorn ca nio gånger större än den inbyggda emitterresistansen, så att förstärkarsteget blir temperaturstabilt samtidigt som förstärkningsfaktorn inte dämpas onödigt mycket. Kombinationen av extern återkoppling samt emitterresistor i GE-steget medför låg distorsion och relativt hög förstärkning. Denna kombination är mycket vanlig inom audioförstärkare, där låg distorsion är mycket viktigt.

Användning av emitterresistorer för att minska distorsion:



Emitterresistorer i strömspegeln medför lägre distorsion och brus.

- För att minska distorsion så kan emitterresistorer även användas i strömspegeln för att skapa en lokal återkopplad loop, på samma sätt som vi emitterresistor fungerar i GE-steg. Samtidigt så kommer strömspegelns utresistans öka med en faktor tio, förutsatt att vi väljer emitterresistorer R_{E2} och R_{E3} för att strömspegelns emitterfaktor EF blir tio. Detta åstadkommer vi genom att välja emitterresistorer så att ca 220 mV ligger över dem, precis som vi alltid gör:

$$R_{E2} = R_{E3} = \frac{220}{I_{C(mA)}}$$

- Eftersom strömspegelns utresistans ökar så kommer GE-stegets förstärkningsfaktor öka med ungefär en faktor två; att ökningen inte blir mer än så beror på ingångstransistorns utresistans, som nu kan antas vara ca tio gånger lägre än strömspegelns utresistans och därmed begränsar GE-stegets utresistans och därmed dess förstärkningsfaktor. Det finns dock knep vi kan ta till för att kraftigt öka utresistansen och därmed också förstärkningsfaktorn, såsom att använda kaskadkopplade GE-steg. Vi kommer se mer av detta senare.

- Precis som tidigare så håller strömspegelns emitterresistorer strömmarna jämna vid förändrad temperatur. Dessutom så används resistorerna för att eliminera skillnader mellan transistorernas bas-emitterspänningar.

- Strömspegelns transistorer kommer med största sannolikhet inte vara helt matchade. Främst kommer deras tröskelspänningar, alltså den bas-emitterspänning som krävs för att de skall börja leda, inte vara helt identiska. Låt oss säga att den vänstra transistorn har tröskelspänningen 0,65 V, medan den högra har 0,64 V.

- Eftersom de två transistorerna är sammankopplade till matningsspänningen på ena hållet och samma punkt åt det andra så kommer spänningen över dem vara lika höga. Låt oss säga att det ligger 0,65 V över båda transistorer.

- Strömmen på den högra sidan (kollektorströmmen) kommer då vara lite högre än strömmen på den vänstra sidan (referensströmmen). Då kommer spänningsfallet över den högra emitterresistorn öka något, vilket medför att bas-emitterspänningen på den högra sidan minskar till 0,64 V, vilket minskar strömmen på den högra sidan.

- Därmed så hålls strömmarna på båda sidorna. jämna och identiska och distorsion minskas kraftigt.

- Det räcker med ett spänningsfall på ca 30–60 mV över respektive emitterresistor i strömspegeln för att minimera distorsion. Dock så behövs större emitterresistorer för även att minska brus, vilket är viktigt inom exempelvis audioapplikationer. Därmed så är ett spänningsfall på 220 mV över respektive emitterresistor lagom. Notera att denna tumregel även går att applicera på GE-stegets emitterresistor.

- Strömspeglar genererar mycket brus, som dock kan begränsas genom att använda tillräckligt stora emitterresistorer. Notera att större resistorvärden vanligtvis medför mer (resistorgenererat) brus, men i strömspeglar är det tvärtom, eftersom majoriteten av bruset som uppstår i en strömspegel är strömgenerat, inte resistorgenererat. Givetvis så generar resistorerna brus som vanligt, men det strömgenerade bruset från strömspegeln är mycket högre och därmed viktigare att reducera. Om vi använder lagom stora emitterresistorer så kan vi begränsa det strömgenerade bruset, samtidigt som vi håller det resistorgenerade bruset på en lagom nivå.

- Ju högre värde vi använder på emitterresistorerna i strömspegeln, desto lägre blir bruset. Dock så medför större resistorer att strömspegelns arbetsområde begränsas, eftersom mer spänning faller över emitterresistorn ju större den är. Om vi hade använt en strömspegel i kollektorn av en spänningsförstärkare hade utsignalens toppvärde därmed blivit begränsat, vilket inte är önskvärt.

- Det bästa är därför att kompromissa genom att använda tillräckligt stora emitterresistorer för att erhålla lågt brus, samtidigt som de inte är så stora att strömspegelns arbetsområde begränsas. Vi kan därför använda samma tumregel som vi använde för emitterresistorerna i emittern på GE-steg.

- Därmed så kan vi sätta strömspegelns emitterresistorer till ca nio gånger större än den inbyggda emitterresistansen r_e på transistorerna i strömspegeln.

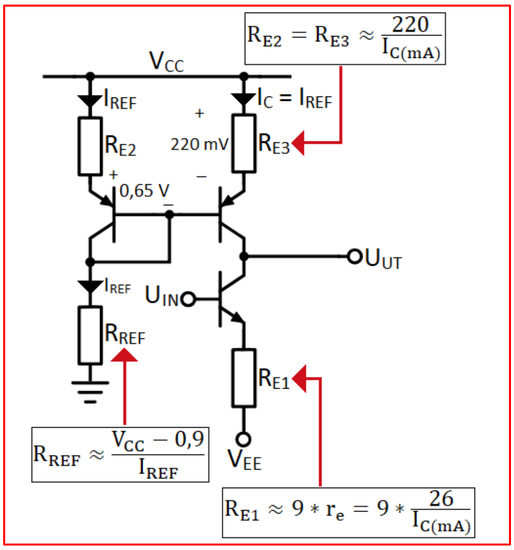
$$Tumregel\ för\ emitterresistorer\ i\ strömspeglar: R_E \approx 9 * r_e$$

- Som vi såg tidigare såg blir därmed emitterfaktorn EF ca tio, vilket medför att strömspegelns utresistans ökar med ungefär en faktor tio. Vi kan anta att en enkel strömspegel utan emitterresistorer har en utresistans på 100 kΩ vid en kollektorström på 1 mA, men om vi tillsätter emitterresistorer så att emitterfaktorn blir tio, så ökar denna till ca 1 MΩ.

- Den inbyggda emitterresistansen r_e på transistorerna i strömspegeln kan beräknas med formeln

$$r_e = \frac{26}{I_C(mA)} = \frac{26}{I_{REF}(mA)},$$

där $I_{C(mA)}$ och $I_{REF(mA)}$ är kollektor- respektive referensströmmen, som bör vara lika stora, mätta i milliAmpere.



- Antag att vi vill ha en kollektorström på 10 mA, genererat från en strömspegel. Den inbyggda emitterresistansen på transistorerna i strömspegeln blir då lika med 2,6 Ω, eftersom

$$r_e = \frac{26}{I_C(mA)} = \frac{26}{10} = 2{,}6\ \Omega$$

- Detta medför att vi vill ha emitterresistorer omkring 23,4 Ω, eftersom

$$R_E \approx 9 * r_e = 9 * 2{,}6 = 23{,}4\ \Omega$$

- I praktiken hade vi då använt emitterresistorer på 22 Ω, eftersom detta är det närmaste värdet i E12-serien. Därmed så blir spänningsfallet över emitterresistorerna i strömspegeln lika med 0,234 V, eftersom spänningsfallet U_E över respektive emitterresistor är lika med

$$U_E = R_E * I_E = 23{,}4 * 10m = 234\ mV$$

- Därmed så kan man välja samtliga emitterresistorer i förstärkarsteget med följande formel:

$$R_{E1} = R_{E2} = R_{E3} = \frac{234}{I_{C(mA)}},$$

där R_{E2} och R_{E3} är resistorerna i strömspegeln, som skall vara lika stora, $I_{C(mA)}$ är kollektorströmmen i mA. Vi dividerar alltså 234 mV genom kollektorströmmen för att beräkna ett lämpligt värde på emitterresistorerna. För en kollektorström på 10 mA så hade vi alltså valt emitterresistorer på 234/10 = 23,4 Ω, där närmaste värde i E12-serien är 22 Ω. Vi kommer därmed inte få exakt 234 mV över emitterresistorerna, vilket inte gör någonting. Dock är det bra att sikta på 200 – 250 mV över varje resistor, med ett lämpligt riktvärde runt 220 mV. Som en tumregel kan man därmed sätta emitterresistorerna i strömspegen så att spänningsfallet över dem är ca 220 mV:

$$Tumregel\ för\ emitterresistorer: R_{E1} = R_{E2} = R_{E3} \approx \frac{220}{I_{C(mA)}}$$

- Vi måste ha dessa 220 mV i åtanke när vi dimensionerar referensresistorn. Eftersom emitterresistorerna tar ca 0,22 V (220 mV) av matningsspänningen och emitter-basspänningen fortfarande är 0,65 V så blir spänningsfallet över referensresistorn ungefär lika med matningsspänningen minus 0,9 V, eftersom

$$V_{CC} - 0{,}22 - 0{,}65 \approx V_{CC} - 0{,}9$$

- Därmed så kan vi välja ett lämpligt värde på referensresistorn med följande formel:

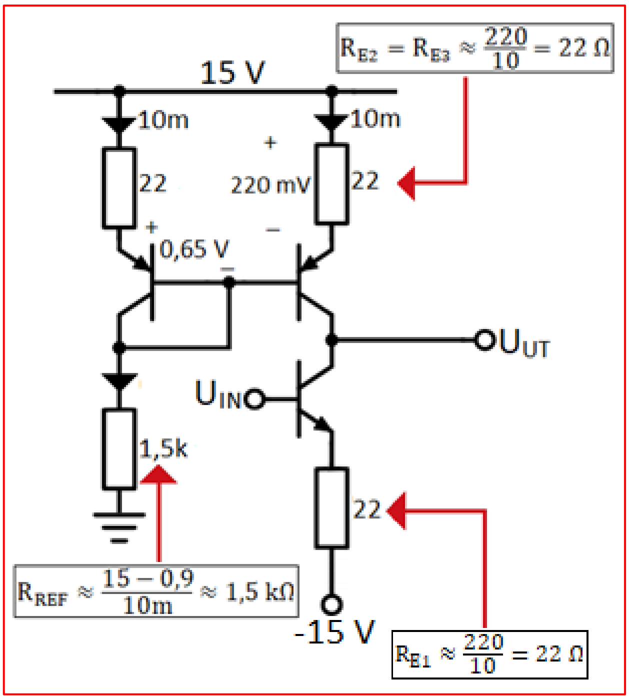
$$R_{REF} \approx \frac{V_{CC} - 0{,}22 - 0{,}65}{I_{REF}} = \frac{V_{CC} - 0{,}9}{I_{REF}},$$

där I_{REF} är referensströmmen, som skall vara lika stor som kollektorströmmen I_C.

- För en matningsspänning på 15 V och en önskad kollektorström på 10 mA, så bör referensresistorn sättas omkring 1,5 kΩ, eftersom

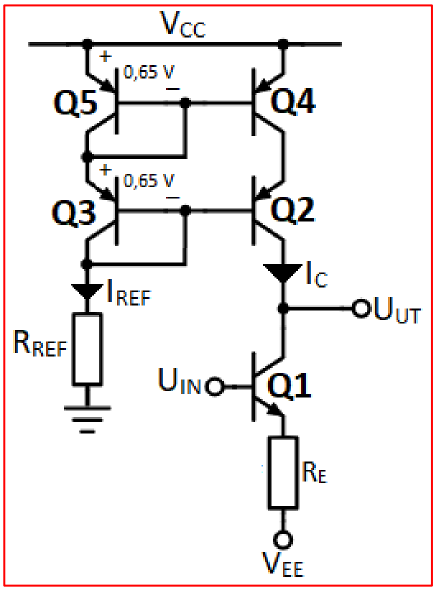
$$R_{REF} \approx \frac{V_{CC} - 0{,}9}{I_{REF}} = \frac{15 - 0{,}9}{10m} = 1{,}41\ k\Omega$$

- Närmaste värdet i E12-serien är 1,5 kΩ, som medför att kollektorströmmen blir något lägre än 10 mA (ca 9,4 mA), men detta bör inte ha någon praktisk betydelse.



Färdigdimensionerat GE-steg.

4.2.24 - Kaskadkopplade strömspeglar



Spänningsförstärkare med kaskadkopplad strömspegel som last. För att minska brus och distorsion samt öka strömspegelns utresistans (vilket leder till ökad förstärkningsfaktor i GE-steget) bör emitterresistorer placeras i strömspegeln.

- Vi kan enkelt ökar GE-stegets förstärkningsfaktor genom att använda en kaskadkopplad strömspegel i GE-stegets last, se figuren till höger. Den kaskadkopplade strömspegeln är inget annat än två strömspeglar i följd.

- Den kaskadkopplade strömspegeln kan antas ha en utresistans som är mellan 50–250 gånger större än en vanligt strömspegel, beroende på transistor Q2:s strömförstärkningsfaktor h_{FE2}, som dock kan antas vara 100.

- Den kaskadkopplade strömspegelns utresistans $r_{o,kaskad}$ är ungefär lika med

$$r_{o,kaskad} \approx r_{o2} * h_{FE2} \approx r_{o2} * 100$$

  där r_{o2} och h_{FE2} är transistor Q2:s utresistans respektive strömförstärkningsfaktor. Notera ovan att vi antar att strömförstärkningsfaktorn h_{FE2} är lika med 100.

- Förstärkningsfaktorn på ett GE-steg med en kaskadkopplad strömspegel som last kan beräknas med formeln

$$G \approx -\frac{r_{o1}//r_{o,kaskad}}{r_{e1} + R_E}$$

  där r_{o1} är transistor Q1:s utresistans, $r_{o,kaskad}$ är den kaskadkopplade strömspegelns utresistans, r_{e1} är transistor Q1:s inbyggda emitterresistans, alltså den inbyggda emitterresistansen på GE-stegets ingångstransistor och R_E är GE-stegets emitterresistor.

- Dessvärre så kommer förstärkningsfaktorn bli något begränsad av transistor Q1:s utresistans r_{o1}, som begränsar förstärkningsfaktorn, eftersom denna kan antas vara mycket mindre än $r_{o,kaskad}$. Dock så kan vi räkna med att förstärkningsfaktorn är dubbelt så hög jämfört med om vi använder en enkel strömspegel, så om det tidigare var möjligt med en förstärkningsfaktor (utan emitterresistor R_E i GE-steget) på -2000 så kan vi räkna med att förstärkningsfaktorn nu ökar till -4000.

- Som vi kommer se längre fram i avsnittet om kaskadkopplade spänningsförstärkare så kan vi även kaskadkoppla GE-steget ungefär som vi gjorde med strömspegeln här, vilket leder till att r_{o1} inte längre kommer begränsa förstärkningsfaktorn. Därmed så kan förstärkningsfaktorn uppgå till -100 000 upp till -1 000 000 (utan emitterresistor R_E i GE-steget).

- Förutom att förstärkningsfaktorn på kaskadkopplade spänningsförstärkare kan bli extremt hög och uppgå till värden på flera hundra tusen, så skyddar kaskadkopplingen mot den så kallade Millereffekten, som annars kan medföra olinjariteter och distorsion. Vi kommer gå igenom Millereffekten i avsnittet om kaskadkopplade spänningsförstärkare.

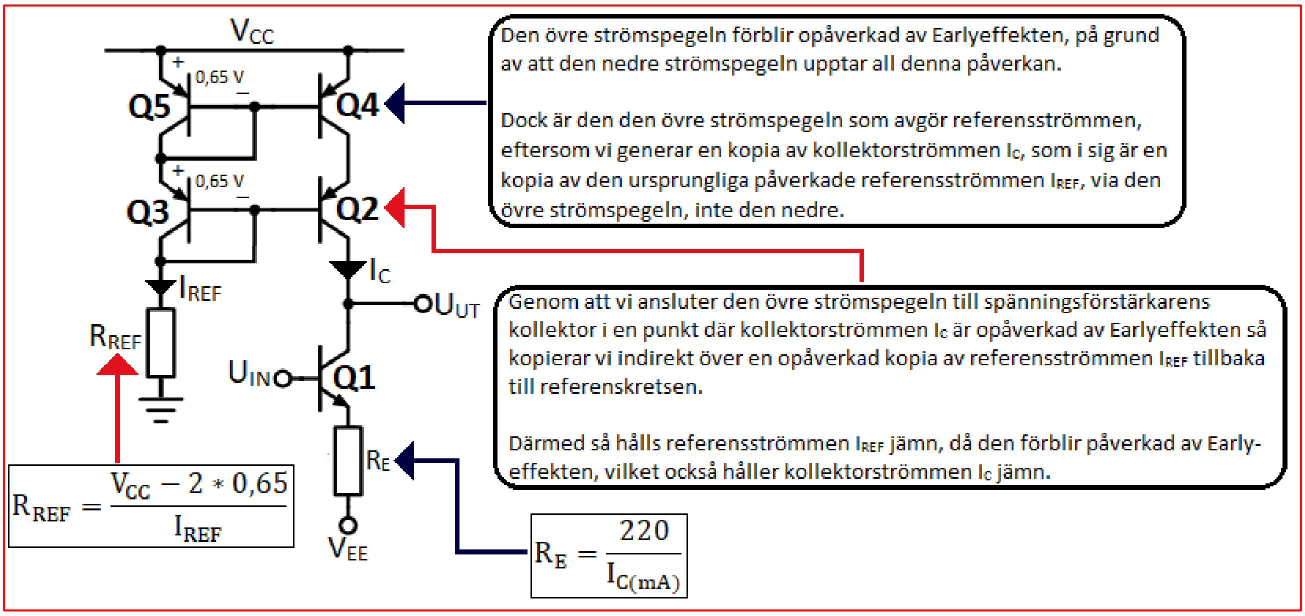
Kaskadkopplad strömspegel som skydd mot Earlyeffekten:

- Den kaskadkopplade strömspegeln kommer också ha mycket jämnare kollektorström I_C. När vi använder den enkla strömspegeln vi såg tidigare så kan vi inte heller garantera att kollektorströmmen I_C är exakt lika med referensströmmen I_{REF}, främst på grund av den så kallade Earlyeffekten. Earlyeffekten medför att kollektorströmmen I_C ökar när kollektor-emitterspänningen U_{CE} ökar, vilket sker i alla transistorer.

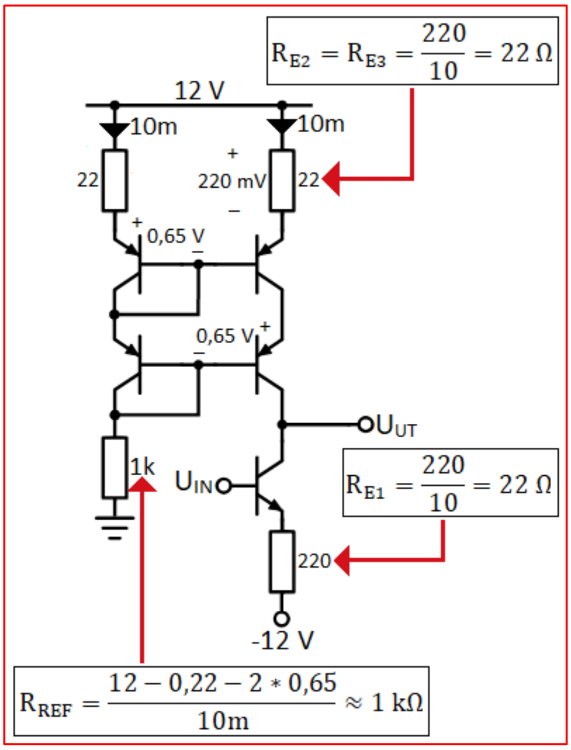
- För att kollektorströmmen I_C skall bli jämn så måste vi eliminera Earlyeffektens påverkan på kollektorströmmen. Detta kan vi göra genom att använda en kaskadkopplad strömspegel.

- Strömspegeln närmast referensresistorn (strömspegelns bestående av transistor Q2 och Q3 ovan) används för att uppta Earlyeffekten från den andra strömspegeln, som avgör referensströmmen. Därmed så kommer Earlyeffekten inte påverka strömmarna i den kaskadkopplade strömspegeln, vilket medför att dessa hålls stabila.

- I den nedre strömspegeln så bestämmer vi storleken på referensströmmen I_{REF} med referensresistorn R_{REF}, som sedan kopieras över till spänningsförstärkaren på höger. Därefter så kopieras kollektorströmmen I_C över till I_{REF} på höger sida via den övre strömspegeln. Detta håller strömmarna jämna och identiska, eftersom strömmen som kopieras i den övre strömspegeln inte blir påverkad av Earlyeffekten och därmed hålls jämn. Därmed så hålls referensströmmen I_{REF} jämn, vilket medför att strömkopian I_C också hålls jämn.



Kaskadkopplade strömspeglar med emitterresistorer:



GE-steg med kaskadkopplad strömspegel. I detta fall så används emitterresistorer i strömspegeln, som i detta fall leder till att strömspegelns utresistans ökar med ungefär en faktor tio, samtidigt som brus samt distorsion i strömspegeln minskar.

- Precis som för de enkla strömspeglarna vi såg tidigare så används vanligtvis emitterresistorer i kaskadkopplade strömspegeln för att minska brus och distorsion samt för att öka strömspegelns utresistans ytterligare.

- Distorsion minskar främst genom att emitterresistorerna förbättrar temperaturstabiliteten, medan brus minskar med ökar storlek på emitterresistorerna. Samma tumregel som vanligt kan användas för att välja en lämplig storlek på dessa; sikta på att ca 220 mV faller över varje emitterresistor.

- Precis som för övriga emitterresistorer så kan emitterresistorerna i strömspegeln sättas till ca 220 dividerat på kollektorströmmen i milliAmpere:

$$R_E \approx \frac{220}{I_{C(mA)}}$$

- För en kollektorström på 10 mA så bör alltså emitterresistorerna sättas till ca 22 Ω, eftersom

$$R_E \approx \frac{220}{I_{C(mA)}} = \frac{220}{10} = 22\ \Omega$$

- Närmaste värdet i E12-serien är just 22 Ω, som därför hade använts. Som vi sett tidigare så medför emitterresistorer av denna storlek strömspegelns emitterfaktor EF blir ca tio, vilket leder till att strömspegelns utresistans ökar med en faktor tio.

- Vid en kollektorström I_C på 1 mA så kan en enkel strömspegel utan emitterresistorer antas ha en utresistans på 100 kΩ. Om emitterresistorer tillsätts i denna strömspegel och storleken väljs med tumregeln ovan så kan vi anta att utresistansen ökar med en faktor tio, alltså till ca 1 MΩ.

- Om vi istället använder en kaskadkopplad strömspegel utan emitterresistorer så kan vi anta att denna har en utresistans som är 100 gånger högre än en enkel strömspegel, alltså 10 MΩ. Om vi därefter tillsätter emitterresistorer i denna strömspegel med tumregeln ovan så kan vi anta att utresistansen ökar med en faktor tio. Därmed så kan vi anta att en kaskadkopplad strömspegel med tillräckligt stora emitterresistorer har en utresistans på ca 100 MΩ vid en kollektorström I_C på 1 mA. Denna utresistans minskar proportionerligt med kollektorströmmen, så vid exempelvis 10 mA så kan vi anta att utresistansen istället är 10 MΩ. Dock kommer även övriga parametrar minska proportionerligt med ökad kollektorström, vilket medför att förstärkningsfaktorn förblir konstant (förutsatt att vi använder korrekt storlek på emitterresistorn i GE-steget)

- I figuren ovan till höger så är matningsspänningen lika med 12 V. Av dessa 12 V så faller ca 220 mV (0,22 V) över emitterresistorerna och 2 * 0,65 = 1,3 V faller mellan transistorernas emittrar och basar. Resten, alltså 12–0,22 – 2*0,65 ≈ 10,5 V, faller över referensresistorn R_{REF}. Vi måste beräkna ett lämpligt värde på R_{REF} så att referensströmmen I_{REF}, och därmed också kollektorströmmen I_C blir lika med 10 mA.

- Ett lämpligt värde på referensresistorn R_{REF} kan enkelt beräknas med Ohms lag; dess resistans skall vara spänningsfallet över den (ca 10,5 V) dividerat på strömmen genom den (10 mA). Därmed så bör referensresistor R_{REF} sättas till ca 1 kΩ, eftersom

$$R_{REF} \approx \frac{10{,}5}{10m} = 1{,}05\ k\Omega$$

- Det närmaste värdet i E12-serien är 1 kΩ, som därför används.

Kaskadkopplade strömspeglar med hög emitterfaktor för ökad utresistans:

- I sammanhang där det är önskvärt att strömspegeln har så hög utresistans som möjligt, exempelvis strömgeneratorer i differentialförstärkare, se figuren till höger, så kan man använda extra stora emitterresistorer, ca tio gånger större än vanligt.

- I detta fall så bör man sikta på att spänningsfallet över varje emitterresistor är ca tio gånger högre än vanligt, alltså ca 2,2 V. Då blir strömspegelns förstärkningsfaktor ungefär tio gånger högre än vanligt, alltså ca 100.

- Utresistansen på en kaskadkopplad strömspegel med emitterfaktorn EF på 100 kan antas ligga omkring 1 GΩ vid en kollektorström på 1 mA, ca tio gånger lägre vid en kollektorström på 10 mA.

- Dock bör man ha i åtanke att om spänningsfallet över emitterresistorerna ökar så kommer utsignalens toppvärde minska. Som exempel, utsignalen ur en spänningsförstärkare kan anta samma värde som matningsspänningen V_{CC} minus spänningsfallet över emitterresistorerna:

$$U_{UT,max} = V_{CC} - R_E I_C = 12 - 22 * 10m \approx 11{,}8\,V$$

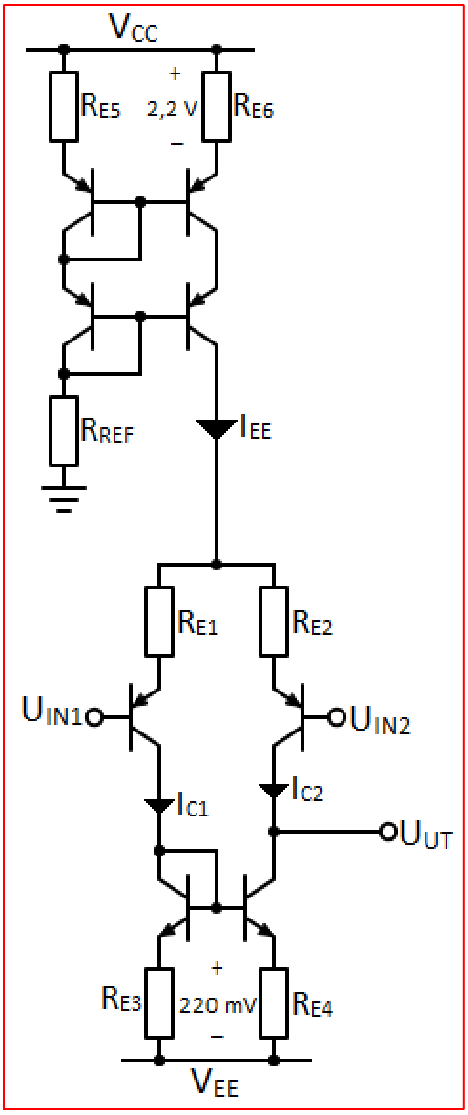
- Med vårt tidigare val av emitterresistorer så blev maxvärdet på utspänningen reducerat med ca 0,2 V, vilket är knappt märkbart.

- Om vi använder större emitterresistorer så blir spänningsfallet över dessa resistorer högre. Om vi istället hade använt 100 Ω:s resistorer i kretsen ovan så hade spänningsfallet över dessa resistorer blivit ca 1 V, istället för de 0,2 V vi har ovan. Detta spänningsfall minskar det maximala värdet på utsignalen, som då högst kan anta värdet 11 V, eftersom

$$U_{UT,max} = V_{CC} - R_E I_C = 12 - 100 * 10m = 11\,V$$

- Därmed så hade utsignalens maximala värde minskat med ca 1 V, istället för ca 0,2 V, vilket är negativt för spänningsförstärkare.

- Därmed så har denna förlust av utsignalens toppvärde ingen påverkan när strömspegelns används som strömgenerator i en differentialförstärkare, vilket vi kommer se senare; istället leder de större emitterresistorerna till att icke-önskvärde signaler, såsom brus, dämpas effektivare. Därmed så används oftast större emitterresistorer i detta fall; ett bra riktvärde är då att ca 2,2 V faller över emitterresistorerna.



Differentialförstärkare med en kaskadkopplad strömspegel mellan ingångstransistorernas emittrar, som på grund av sin mycket höga utresistans dämpas brus effektivt.

Genom att vi låter spänningsfallet över emitterresistorerna R_{E5} och R_{E5} vara ca 2,2 V så blir strömspegelns emitterfaktor EF ungefär 100, vilket leder till att strömspegelns utresistans ökar med en faktor 100. Därmed så dämpas brus effektivare än om vi använde vår vanliga tumregel, som hade gett strömspegeln en emitterfaktor EF på ca tio.

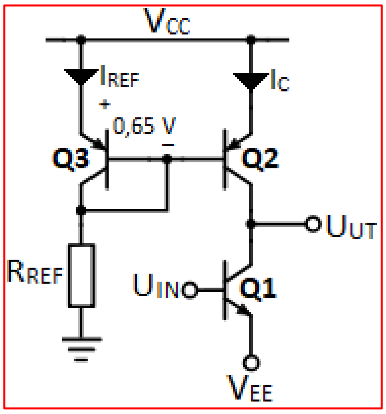
Differentialförstärkaren har PNP-transistorer på ingångarna, för att dessa vanligtvis har något mindre brus än NPN-transistorer. Därmed så kan förstärkarsteget upplevas vara på fel hål.

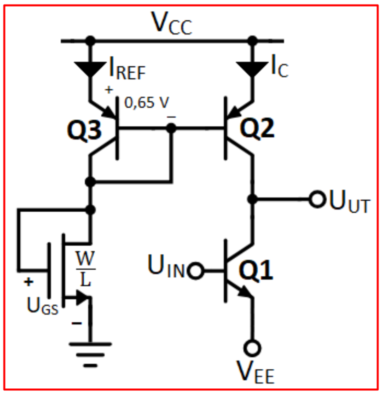
Notera att differentialförstärkaren i grund och botten inte är något annat än två sammankopplade spänningsförstärkare, med en strömspegel mellan ingångstransistorernas emittrar.

4.2.25 - Tillvägagångssätt för att sätta referensströmmen med MOSFET-transistor istället för referensresistor

- I tidigare exempel så har vi använt en referensresistor, märkt R_{REF} i figuren nedan, för att sätta referensströmmen till önskat värde. Det är också möjligt att använda en MOSFET-transistor istället, där denna transistors W/L-ratio, alltså ration mellan kanalbredden och kanallängden, måste justeras efter önskad referensström.

- Denna lösning används väldigt ofta i IC-kretsar, främst därför att MOSFET-transistorer kan göras mycket mindre än resistorer. Inom IC-design så brukar man dessutom ha möjlighet att välja lämplig W/L-ratio på samtliga transistorer i en krets, vilket man inte har inom diskret design, där W/L-ration redan är förutbestämd under tillverkningen.





- För att välja en lämplig W/L-ratio på MOSFET-transistorn så börjar vi på samma sätt som när vi beräknar lämpligt värde på referensresistorn. Men istället för spänningsfallet över resistor R_{REF} så beräknar vi spänningsfallet mellan MOSFET-transistorns gate och source, U_{GS}.

- Vi börjar på matningsspänningen V_{CC} och ser att 0,65 V av matningsspänningen faller mellan transistor Q3:s emitter och bas:

$$U_{GS} = V_{CC} - 0{,}65$$

- När vi sedan har beräknat U_{GS} kan vi enkelt beräkna lämplig W/L-ratio genom att transformera formeln för MOSFET-transistorns drainström i mättat tillstånd, se nedan:

$$I_{REF} = \frac{\mu_n C_{ox} * \frac{W}{L} * (U_{GS} - U_T)^2}{2}$$

$$\rightarrow \frac{W}{L} = \frac{2 * I_{REF}}{\mu_n C_{ox} * (U_{GS} - U_T)^2}$$

- Förutom att välja önskad referensström så måste vi också ta reda på MOSFET-transistorns specifikationer, bland annat transkonduktansparametern $\mu_n C_{ox}$ sant tröskelspänningen U_T.

- Vi behöver alltså ta följande steg:

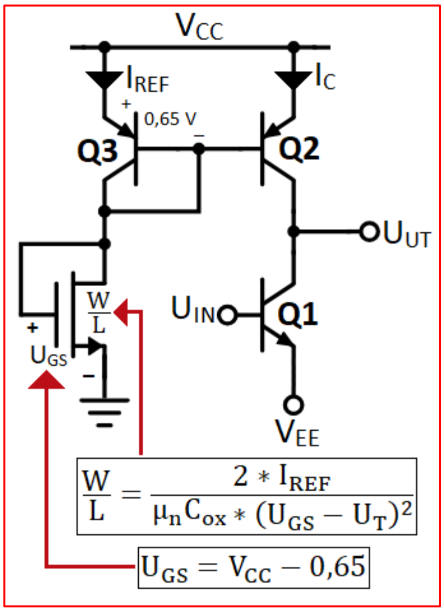
1. Beräkna gate-sourcespänningen U_{GS} på MOSFET-transistorn, som är lika med matningsspänningen – emitter-basspänningen på transistor Q3, som är lika med 0,65 V.

$$U_{GS} = V_{CC} - 0{,}65$$

2. Beräkna W/L-ration på MOSFET-transistorn ur MOSFET-transistorns specifikationer samt önskad referensström:

$$\frac{W}{L} = \frac{2 * I_{REF}}{\mu_n C_{ox} * (U_{GS} - U_T)^2}$$

GE-steg med MOSFET-transistor för att sätta referensströmmen:



- Antag att vi har ett GE-steg ansluten till matningsspänningen 20 V. Vi vill ha en kollektorström på 1 mA. Därmed så skall referensströmmen också vara 1 mA.

- MOSFET-transistorn har följande parametrar:

    - Transkonduktansparameter: $\mu_n C_{ox} = 0{,}1\ mA/V^2$

    - Tröskelspänning: $U_T = 0{,}8\ V \pm 10\ \%$

- Vi skall välja lämplig ratio mellan MOSFET-transistorns kanalbredd och kanallängd så att referensströmmen blir lika med 1 mA.

- Tröskelspänningen är 0,8 V ± 10 %, alltså precisionen är inte 100 %. Vi antar därför medelvärdet. Tröskelspänningen uppskattas därmed till 0,8 V.

- Vi tar därför följande steg:

1. Beräkna gate-sourcespänningen U_{GS} på MOSFET-transistorn, som är lika med matningsspänningen – emitter-basspänningen på transistor Q3, som är lika med 0,65 V.

- Eftersom matningsspänningen är lika med 20 V så blir gate-sourcespänningen U_{GS} lika med 19,35 V, eftersom

$$U_{GS} = V_{CC} - 0{,}65 = 20 - 0{,}65 = 19{,}35\ V$$

2. Beräkna W/L-ration på MOSFET-transistorn ur dess specifikationer samt önskad referensström.

- Som vi såg tidigare kan vi beräkna en lämplig W/L-ratio genom att transformera formeln för MOSFET-transistorns drainström i mättat tillstånd, se nedan:

$$I_{REF} = \frac{\mu_n C_{ox} * \frac{W}{L} * (U_{GS} - U_T)^2}{2}$$

$$\rightarrow \frac{W}{L} = \frac{2 * I_{REF}}{\mu_n C_{ox} * (U_{GS} - U_T)^2}$$

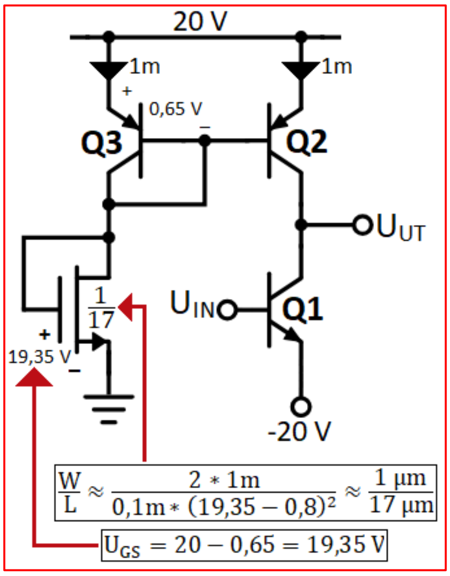
- Eftersom vi har MOSFET-transistorns parametrar behöver vi endast sätta in värdena i formeln ovan:

$$\frac{W}{L} = \frac{2 * 1m}{0{,}1m * (19{,}35 - 0{,}8)^2} \approx \frac{1}{17}$$

- Notera att kanalbredden i detta fall är mycket mindre än kanallängden, ca 17 gånger mindre! Detta beror på att gate-sourcespänningen är så hög (19,35 V).

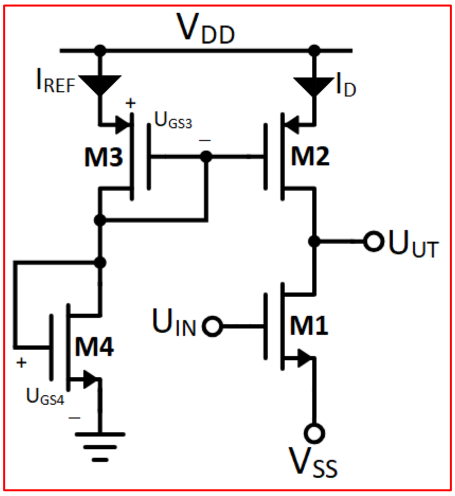
- För enkelhets skull så sätter vi kanalbredden till 1 µm. Därmed så bör kanallängden sättas till 17 µm:

$$\frac{W}{L} = \frac{1\ \mu m}{17\ \mu m}$$



Färdigdimensionerat GE-steg med MOSFET-transistor istället för referensresistor.

GS-steg med MOSFET-transistor för att sätta referensströmmen:



- Givetvis kan vi också konstruera ett GS-steg på samma sätt, där transistor M4 används för att sätta referensströmmen via dess W/L-ratio.

- Vi dimensionerar W/L-ration på transistor M4 utefter den aktuella gate-sourcespänningen U_{GS4} samt önskad referensström I_{REF} .

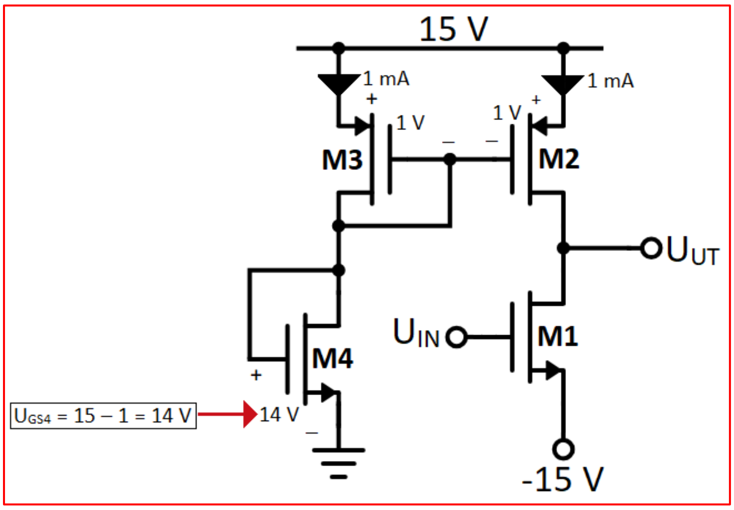
- Eftersom tröskelspänningen varierar mellan olika transistormodeller så måste vi i detta fall också ta hänsyn till W/L-ration på transistor M2 och M3, se figuren till höger.

- Låt oss anta att samtliga MOSFET-transistorer i figuren nedan har följande specifikationer:

  - Transkonduktansparametrar: $\mu_n C_{ox}$ = 0,1 mA/V^2 (för NMOS-transistorer) och $\mu_p C_{ox}$ = 0,1 mA/V^2 (för PMOS-transistorer).

  - Tröskelspänning: U_T = 0,8 V ± 10 %, där vi antar att U_T = 0,8 V på samtliga transistorer.

- Vi skall dimensionera transistorerna i kretsen nedan. Matningsspänningen V_{DD} = 15 V. Anta att vi siktar 1 V spänning faller mellan transistor M3:s source och gate, se figuren nedan.



- Därmed så blir spänningsfallet U_{GS4} lika med 14 V, eftersom

$$U_{GS4} = V_{DD} - U_{SG3} = 15 - 1 = 14\,V$$

- Därmed så kan vi beräkna W/L-ration på transistor M4 ur formeln för drainströmmen i mättat tillstånd:

$$I_{REF} = \frac{\mu_n C_{ox} * \frac{W_4}{L_4} * (U_{GS4} - U_T)^2}{2}$$

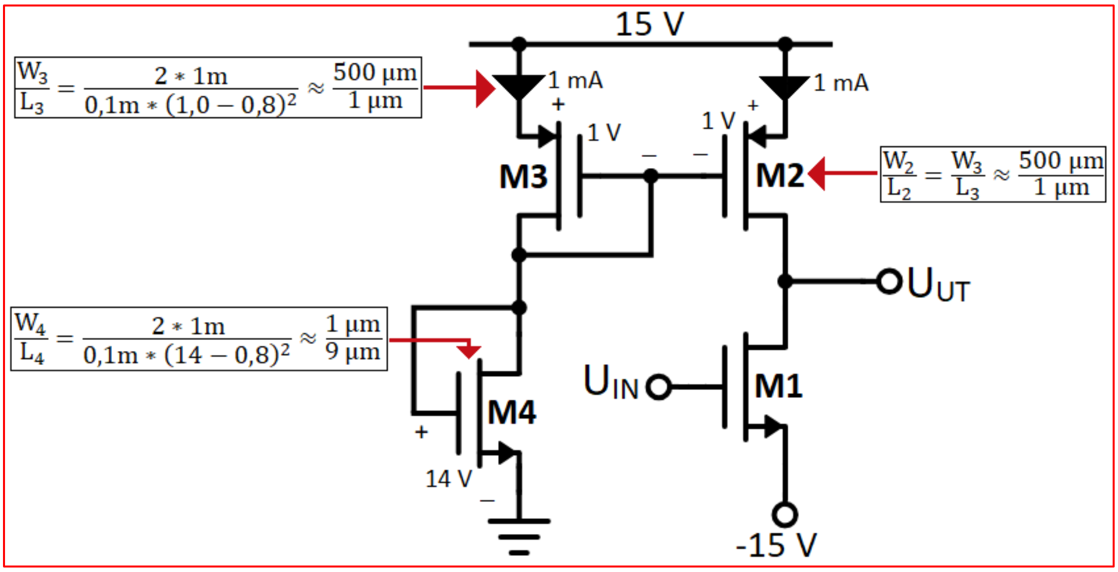
$$\rightarrow \frac{W_4}{L_4} = \frac{2 * I_{REF}}{\mu_n C_{ox} * (U_{GS4} - U_T)^2} = \frac{2 * 1m}{0{,}1m * (14 - 0{,}8)^2} \approx \frac{1\ \mu m}{9\ \mu m}$$

- För att se till att source-gatespänningen på transistor M3, U_{SG3}, skall bli lika med 1 V samtidigt som referensströmmen I_{REF} skall bli 1,0 mA så måste vi dimensionera transistor M3:s W/L-ratio utefter detta:

$$\frac{W_3}{L_3} = \frac{2 * I_{REF}}{\mu_p C_{ox} * (U_{SG3} - U_T)^2} = \frac{2 * 1m}{0{,}1m * (1 - 0{,}8)^2} = \frac{500\ \mu m}{1\ \mu m}$$

- Eftersom vi vill att drainströmmen också skall bli lika med 1 mA så skall W/L-ration på transistor M2 vara identisk med W/L-ration på transistor M3.

$$\frac{W_2}{L_2} = \frac{W_3}{L_3} = \frac{500\ \mu m}{1\ \mu m}$$



Modifikation för att öka eller minska drainströmmen trots oförändrad referensström:

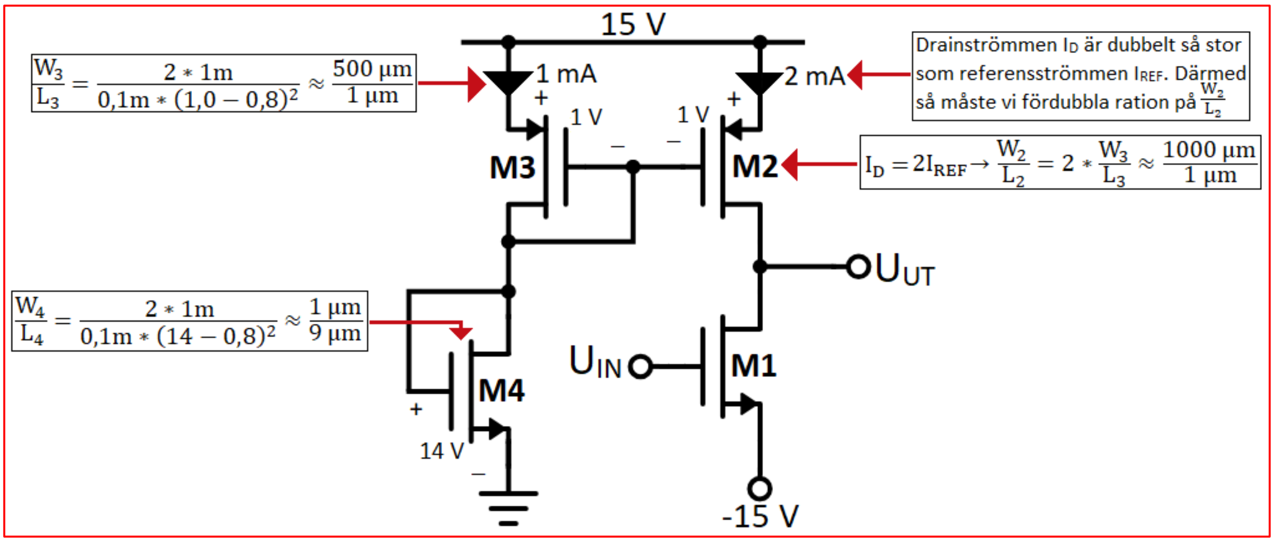
- När vi har MOSFET-transistorer så kan vi enkelt göra drainströmmen I_D större eller mindre än referensströmmen I_{REF} genom att modifiera W/L-ration på transistor M2.

- Detta kan vara fördelaktigt i IC-kretsar, där en enda strömspegel kan användas för att förse ett flertal förstärkarsteg med strömmar av olika storlek.

- Som exempel, vi hade kunnat använda en enda strömspegel med en referensström på 1 mA för att mata tre andra förstärkarsteg med strömmarna 1 mA, 2 mA samt 10 mA. Vi måste bara ändra W/L-ration på de transistorer som är anslutna till strömspegeln. Som exempel, om strömmen till ett förstärkarsteg skall vara tio gånger större än referensströmmen så måste W/L-ration vara tio gånger högre.

- Om I_D skall vara lika med I_{REF} så skall W/L-ration på M2 respektive M3 vara samma. Men om vi som exempel hade velat ha dubbelt så hög drainström jämfört med referensströmmen så hade W/L-ration på transistor M2 behövt vara dubbelt så stor som W/L-ration på transistor M3.

- Anta att vi använder samma krets som tidigare, där referensströmmen är lika med 1 mA. Om vi vill att drainströmmen skall vara dubbelt så stor, alltså 2 mA, så måste W/L-ration på transistor M2 vara dubbelt så stor som W/L-ration på transistor M3.



- Uttryckt i en formel så kan förhållandet mellan W/L-ration på transistorer M2 och M3 uttryckas såhär:

$$I_D = 2I_{REF} \rightarrow \frac{W_2}{L_2} = 2 * \frac{W_3}{L_3}$$

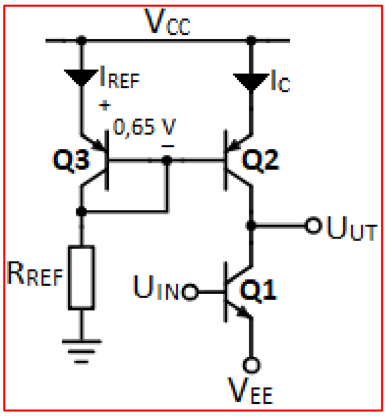
- Vi beräknade tidigare W/L-ration på transistor M3 till:

$$\frac{W_3}{L_3} = \frac{2 * I_{REF}}{\mu_p C_{ox} * (U_{GS3} - U_T)^2} = \frac{2 * 1m}{0,1m * (1,0 - 0,8)^2} \approx \frac{500\ \mu m}{1\ \mu m}$$

- Eftersom vi vill att drainströmmen skall vara dubbelt så stor som referensströmmen så måste W/L-ration på transistor M2 vara dubbelt så stor:

$$\frac{W_2}{L_2} = 2 * \frac{W_3}{L_3} \approx \frac{1000\ \mu m}{1\ \mu m}$$

4.2.26 - Härledning av förstärkningsfaktorn på GE-steg med strömspegel som last



- Vi skall visa att förstärkningsfaktorn på ett GE-steg med strömgenerator som last beror på transistorernas respektive utresistans samt transkonduktansen/den inbyggda emitterresistansen på den transistor som insignalen är ansluten till.

- Vi skall också se att förstärkningsfaktorn kan fördubblas genom att vi använder en strömspegel med högre utresistans, exempelvis en kaskadkopplad strömspegel.

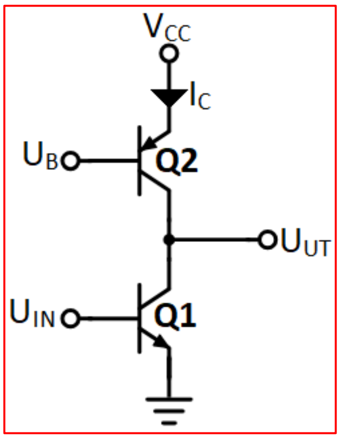
- Vi börjar med GE-steget till höger, som har en enkel strömspegel som last. Vi skall visa att förstärkningsfaktorn är lika med

$$G = -\frac{r_{o1}//r_{o2}}{r_{e1}},$$

där r_{o1} är transistor Q1:s utresistans, r_{o2} är strömspegelns utresistans (som är lika med transistor Q2:s utresistans, eftersom vi använder en enkel strömspegel) och r_{e1} är transistor Q1:s inbyggda emitterresistans, alltså den inbyggda emitterresistansen på den transistor som insignalen är ansluten till.

- Vi skall också visa att GE-stegets utresistans är lika med

$$R_{UT} = r_{o1}//r_{o2}$$

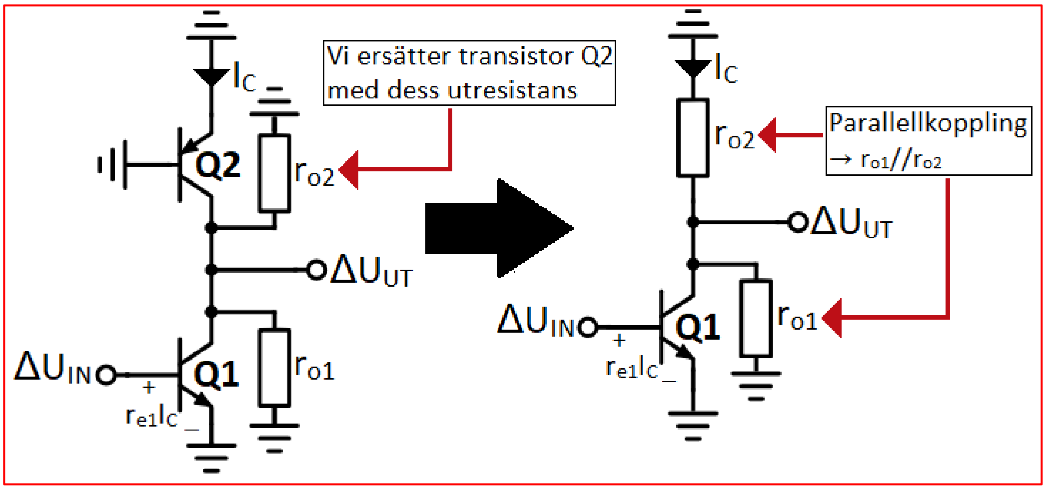


Vi förenklar kretsen genom att endast rita ut GE-steget samt strömgeneratorn i lasten, alltså transistor Q2.

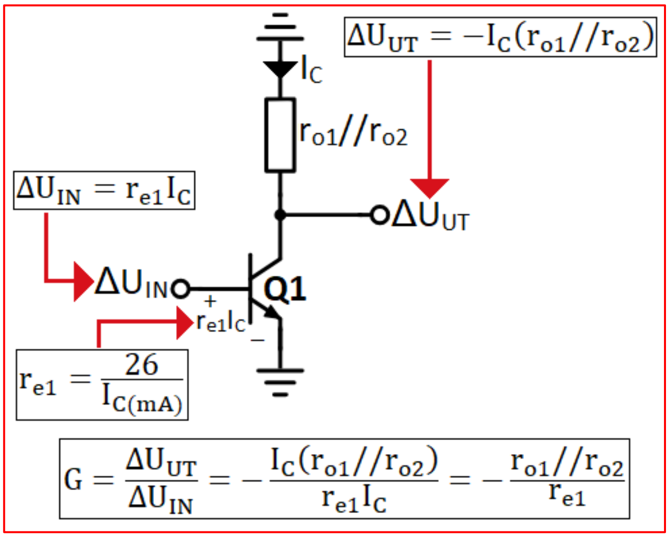
- Vi börjar med att rita ut GE-steget med transistor Q2 som strömgenerator, se figuren till höger. För att förenkla beräkningarna så ritar vi inte ut hela strömspegeln, utan endast transistor Q2 samt den konstanta basspänningen U_B på ingången. Vi ritar inte heller ut de två transistorernas bas-emitterspänningar, men dessa är som vanligt 0,65 V var.

- Därefter så ritar vi ut småsignalschemat genom att kortsluta alla konstanta signaler, vilket i detta fall är matningsspänningen V_{CC} och basspänningen U_B, se figuren till höger. Vi ritar också ut spänningsfallet $r_{e1}I_C$ mellan transistor Q1:s bas och emitter.

- U_{IN} och U_{UT} ersätts med ΔU_{IN} och ΔU_{UT}, eftersom vi använder småsignalschemat, där vi är intresserade av förändringarna av in- och utsignalen.



- Eftersom transistor Q2 är en strömgenerator så kan denna ersättas med sin utresistans r_{o2}, se den högra figuren ovan. Notera också att resistanserna r_{o1} och r_{o2} är parallellkopplade, eftersom de är anslutna till jord på ena hållet och samma punkt på andra hållet (till ΔU_{UT}). Därmed kan vi ersätta dessa resistorer med parallellresistansen $r_{o1}//r_{o2}$ placerad i transistor Q1:s kollektor, se figuren nedan.



- Nu har kretsen fått ett mer konventionellt utseende. Som synes så är det inget annat än ett vanligt GE-steg utan emitterresistans, där kollektorresistorn har blivit ersatt med parallellresistansen $r_{o1}//r_{o2}$. Därmed så kan vi enkelt beräkna förstärkningsfaktorn på detta förstärkarsteg.

- Vi börjar med att härleda en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången till transistor Q1 via emittern till jord. Som vanligt så försummar vi skillnaden mellan emitterströmmen I_E och kollektorströmmen I_C, då dessa är ungefär lika stora. Därför antar vi att strömmen genom emittern är samma som flödar genom emittern:

$$\Delta U_{IN} - r_{e1}I_C = 0 \rightarrow \Delta U_{IN} = r_{e1}I_C$$

- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från kollektorn via utgången till jord:

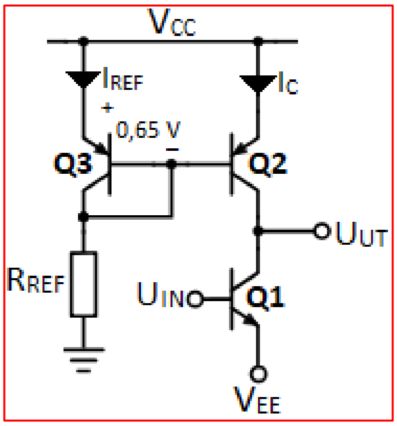
$$-I_C(r_{o1}//r_{o2}) - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -I_C(r_{o1}//r_{o2})$$

- Slutligen härleds GE-stegets förstärkningsfaktor G ur dessa formler:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{I_C(r_{o1}//r_{o2})}{r_{e1}I_C} = -\frac{r_{o1}//r_{o2}}{r_{e1}},$$

  där r_{o1} och r_{o2} är utresistanserna på transistor Q1 respektive Q2 och r_{e1} är transistor Q1:s inbyggda emitterresistans, alltså den inbyggda emitterresistansen på den transistor som insignalen är ansluten till.

4.2.27 - Härledning av utresistansen på ett GE-steg med strömgenerator som last



- Vi kan beräkna utresistansen med formeln

$$G = -G_m * R_{UT},$$

där G förstärkningsfaktorn, G_m är den så kallade stora transkonduktansen, som är transkonduktansen på transistorn ansluten till insignalen och R_{UT} är spänningsförstärkarens utresistans.

- Genom att transformera formeln ovan så kan utresistansen beräknas:

$$G = -G_m * R_{UT},$$

vilket medför att

$$R_{UT} = -\frac{G}{G_m}$$

- Vi såg tidigare att förstärkningsfaktorn för detta GE-steg kan beräknas med formeln

$$G = -\frac{r_{o1}//r_{o2}}{r_{e1}},$$

där r_{o1} är transistor Q1:s utresistans, r_{o2} är strömspegelns utresistans och r_{e1} är transistor Q1:s inbyggda emitterresistans

- Matematiskt uttryckt så kan den stora transkonduktansen G_m härledas med formeln:

$$G_m = \left|\frac{I_{UT}}{\Delta U_{IN}}\right|_{\Delta U_{UT}=0}$$

där I_{UT} ut utströmmen när utsignalen är lika med noll, vilket är lika med I_C.

$$I_{UT} = I_C$$

- Vi såg tidigare att ΔU_{IN} är lika med

$$\Delta U_{IN} = r_{e1} I_C$$

- Därmed så blir den stora transkonduktansen lika med

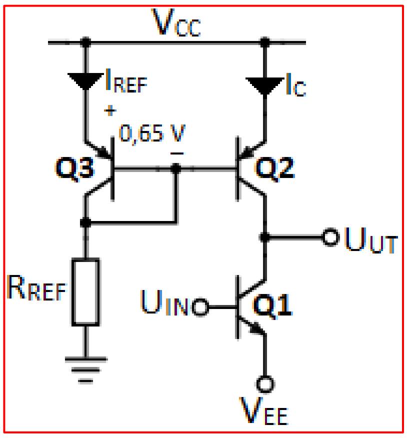
$$G_m = \left|\frac{I_{UT}}{\Delta U_{IN}}\right|_{\Delta U_{UT}=0} = \frac{I_C}{r_{e1} I_C} = \frac{1}{r_{e1}}$$

- Utresistansen kan därefter beräknas:

$$R_{UT} = -\frac{G}{G_m} = -\frac{\left(-\frac{r_{o1}//r_{o2}}{r_{e1}}\right)}{\left(\frac{1}{r_{e1}}\right)} = \frac{r_{e1}(r_{o1}//r_{o2})}{r_{e1}} = r_{o1}//r_{o2}$$

- Därmed så ser vi att utresistansen är lika med resistansen i kollektorn, precis som alla de fall vi har sett tidigare.

Tillämpning: förstärkningsfaktor samt utresistans på GE-steg med enkel strömspegel som last:



- Vi såg tidigare att utresistansen på GE-steget till höger lika med

$$R_{UT} = r_{o1}//r_{o2}$$

där r_{o1} är transistor Q1:s utresistans och r_{o2} är strömspegelns utresistans.

- Vid en kollektorström på 1 mA så kan transistor Q1 samt strömspegelns respektive utresistans antas vara 100 kΩ var. Detta medför att parallellresistansen $r_{o1}//r_{o2}$ blir ungefär lika med ca 50 kΩ, eftersom

$$r_{o1}//r_{o2} \approx 100k//100k \approx \frac{100k * 100k}{100k + 100k} \approx 50\ k\Omega$$

- Därmed så är utresistansen på ett GE-steg med en enkel strömspegel som last ungefär lika med hälften av transistor Q1:s:s utresistans r_{o1}:

$$R_{UT} \approx \frac{r_{o1}}{2}$$

- Som vi har sett tidigare så varierar transistor Q1:s utresistans med kollektorströmmen på grund av Earlyeffekten:

$$r_{o1} \approx \frac{U_A}{I_C},$$

där U_A är Earlyspänningen och I_C är kollektorströmmen. Earlyspänningen varierar vanligtvis mellan 20–200 V mellan olika transistormodeller, men kan antas vara 100 V som ett genomsnitt.

- Om vi antar att Earlyspänningen är 100 V så gäller därmed följande förhållande:

$$r_{o1} = \frac{100}{I_C} = \frac{100k}{I_{C(mA)}}$$

- Transistor Q1:s utresistans kan alltså uppskattas genom att dela 100k genom strömmen i mA. Eftersom utresistansen på ett GE-steg med en enkel strömspegel som last är ungefär hälften av transistor Q1:s utresistans så kan följande formel härledas:

$$R_{UT} \approx \frac{r_{o1}}{2} \approx \frac{100k}{2 * I_{C(mA)}} = \frac{50k}{I_{C(mA)}}$$

- Som tumregel så är alltså utresistansen på ett GE-steg med en enkel strömspegel som last är lika med 50k dividerat på kollektorströmmen i mA:

$$R_{UT} \approx \frac{50k}{I_{C(mA)}}$$

Fördubblad förstärkningsfaktor samt utresistans på GE-steg med kaskadkopplad strömspegel som last

- Vi skall visa att förstärkningsfaktorn på ett GE-steg med en kaskadkopplad strömspegel som last är lika med

$$G = -\frac{r_{o1}//r_{o,kaskad}}{r_{e1}},$$

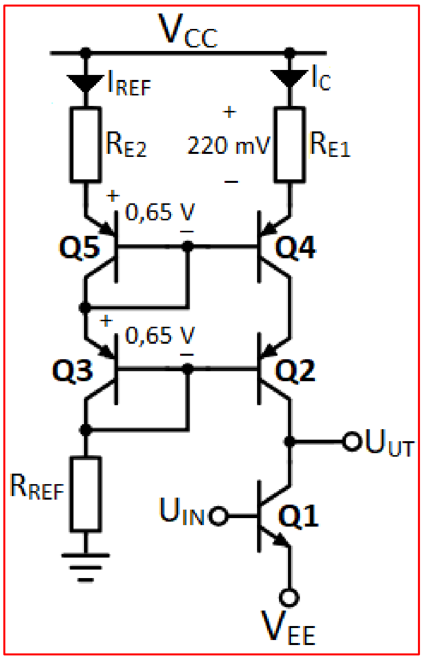
där r_{o1} är transistor Q1:s utresistans, $r_{o,kaskad}$ är den kaskadkopplade strömspegelns utresistans och r_{e1} är transistor Q1:s inbyggda emitterresistans, alltså den inbyggda emitterresistansen på den transistor som insignalen är ansluten till.

- Den kaskadkopplade strömspegelns utresistans utgörs av de kaskadkopplade transistorerna Q2 och Q4. Vi hade kunnat förenkla kretsen till höger genom att rita ut GE-steget med dessa transistorer samt emitterresistorerna i kollektorn, men enklast är att vi direkt ersätter hela strömspegeln med dess utresistans, $r_{o,kaskad}$. I nästa avsnitt, som handlar om kaskadkopplade GE-steg, så skall vi gå igenom exakt beräkning av utresistansen på kaskadkopplingar.

- För att göra så enkelt för oss som möjligt så ersätter vi alltså den kaskadkopplade strömspegeln med dess utresistans $r_{o,kaskad}$ och placerar denna i GE-stegets kollektor, se småsignalschemat nedan till vänster.

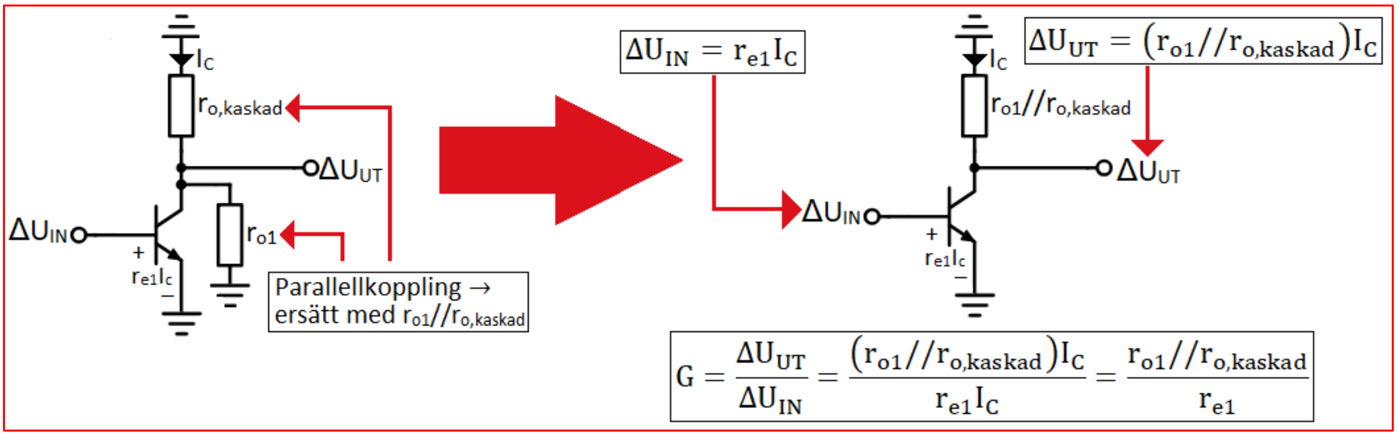
- Notera att transistor Q1:s utresistans r_{o1} och strömspegelns utresistans $r_{o,kaskad}$ utgör en parallellkoppling. Resistanserna r_{o1} och $r_{o,kaskad}$ är anslutna till ΔU_{UT} på ena hållet och anslutna till jord på andra hållet. Därmed så är de parallellkopplade.

- Eftersom transistor Q1:s utresistans r_{o1} och den kaskadkopplade strömspegelns utresistans $r_{o,kaskad}$ utgör en parallellkoppling så kan vi ersätta dem med parallellresistansen $r_{o1}//r_{o,kaskad}$. Vi kan därför förenkla och rita om småsignalschemat, se den högra figuren nedan.



GE-steg med kaskadkopplad strömspegel som last ger ungefär dubbelt så hög förstärkning jämfört med om en enkel strömspegel används.

Genom att även placera en placera ytterligare en transistor ovanför ingångstransistor Q1 så kaskadkopplas även själva GE-steget, vilket leder till att förstärkningsfaktorn kan öka med en faktor 100 eller mer.



Småsignalschema för GE-steg med kaskadkopplad strömspegel som last. Den vänstra figuren visar det riktiga småsignalschemat, som vi sedan kan förenkla till den högra figuren.

- Som vanligt så gäller det att GE-stegets förstärkningsfaktor är lika med ration av inspänningen och utspänningen i småsignalschemat

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}},$$

där G är GE-stegets förstärkningsfaktor och ΔU_{UT} samt ΔU_{IN} är ut- respektive inspänningen i småsignalschemat.

- Eftersom vi inte använder någon emitterresistor i GE-steget så blir formeln för ΔU_{IN} mycket enkelt att härleda:

$$\Delta U_{IN} = r_{e1} I_C,$$

där r_{e1} är den inbyggda emitterresistansen på transistor Q1, alltså transistorn på ingången, och I_C är kollektorströmmen.

- Som synes i det förenklade småsignalschemat till höger så blir formeln för ΔU_{UT} lika med

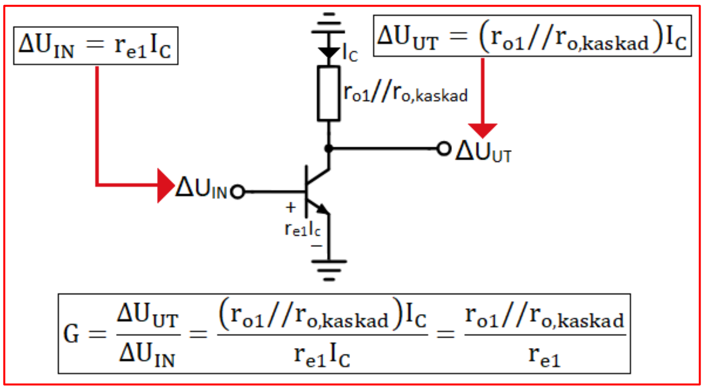
$$\Delta U_{UT} = -I_C(r_{o1}//r_{o,kaskad}),$$

där I_C är kollektorströmmen och $r_{o1}//r_{o,kaskad}$ är ersättningsresistansen för parallellkopplingen av transistor Q1:s och den kaskadkopplade strömspegelns utresistans (r_{o1} och $r_{o,kaskad}$).

- Därmed kan vi härleda en formel för förstärkningsfaktorn på ett GE-steget med kaskadkopplad strömspegel som last:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = \frac{-I_C(r_{o1}//r_{o,kaskad})}{r_{e1} I_C} = -\frac{r_{o1}//r_{o,kaskad}}{r_{e1}},$$

där $r_{o1}//r_{o,kaskad}$ är ersättningsresistansen för parallellkopplingen av transistor Q1:s samt den kaskadkopplade strömspegelns utresistans och r_{e1} är den inbyggda emitterresistansen på GE-stegets ingångstransistor, vilket i detta fall är transistor Q1.



GE-stegets småsignalschema förenklat med parallellresistansen $r_{o1}//r_{o,kaskad}$ placerad i kollektorn. Förstärkningsfaktorn beräknas nu mycket enkelt, eftersom GE-steget nu har fått ett konventionellt utseende av ett enkelt GE-steg med en kollektorresistor ($r_{o1}//r_{o,kaskad}$), utan någon emitterresistor.

- Vid en kollektorström på 1 mA så kan transistor Q1:s utresistans r_{o1} antas vara 100 kΩ, medan den kaskadkopplade strömspegelns utresistans $r_{o,kaskad}$ kan antas vara åtminstone 1000 gånger större, alltså 100 MΩ, när vi använder emitterresistorer R_{E1} och R_{E2}, som ger strömspegeln en emitterfaktor EF på tio.

- Om vi hade använt väldigt stora emitterresistorer i strömspegeln så att spänningsfallet över dem var ca 2,2 V, exempelvis 2,2 kΩ:s resistorer, så hade strömspegelns emitterfaktor EF ökat till ca 100, vilket hade medfört att utresistans hade ökat med en faktor 1000, vilket betyder ca 1 GΩ vid en kollektorström på 1 mA.

- Eftersom strömspegelns utresistans är så mycket större än transistor Q1:s utresistans så blir parallellresistansen $r_{o1}//r_{o,kaskad}$ ungefär lika med r_{o1}, alltså ca 100 kΩ, eftersom

$$r_{o1}//r_{o,kaskad} \approx 100k//100M \approx \frac{100k * 100M}{100k + 100M} \approx 100\ k\Omega$$

- Därmed så är utresistansen på ett GE-steg med strömspegel som last ungefär lika med transistor Q1:s utresistans:

$$R_{UT} \approx r_{o1}$$

- Som vi har sett tidigare så varierar transistor Q1:s utresistans med kollektorströmmen på grund av Earlyeffekten:

$$r_{o1} \approx \frac{U_A}{I_C},$$

där U_A är Earlyspänningen, som kan antas vara 100 V, och I_C är kollektorströmmen.

- Om vi antar att Earlyspänningen är 100 V så gäller därmed följande förhållande:

$$r_{o1} = \frac{100}{I_C} = \frac{100k}{I_C(mA)}$$

- Transistor Q1:s utresistans kan alltså uppskattas genom att dela 100k genom strömmen i mA. Eftersom utresistansen på ett GE-steg med strömspegel som last är ungefär lika med transistor Q1:s utresistans så kan följande formel härledas:

$$R_{UT} \approx r_{o1} \approx \frac{100k}{I_C(mA)}$$

- Som tumregel så är alltså utresistansen på ett vanligt GE-steg med en kaskadkopplad strömspegel som last är lika med 100k dividerat på kollektorströmmen i mA:

$$R_{UT} \approx \frac{100k}{I_C(mA)}$$

- För en kollektorström på 1 mA så blir alltså utresistansen på GE-steget ca 100 kΩ, eftersom

$$R_{UT} \approx \frac{100k}{I_C(mA)} = \frac{100k}{1} = 100\ k\Omega$$

- Samtidigt blir transistor Q1:s inbyggda emitterresistans lika med 26 Ω, eftersom

$$r_{e1} = \frac{26}{I_{C(mA)}} = \frac{26}{1} = 26\ \Omega$$

- Därmed så blir förstärkningsfaktorn ungefär lika med -4000:

$$G = -\frac{r_{o1}//r_{o,kaskad}}{r_{e1}} \approx -\frac{100k}{26} \approx -4000$$

Genom att även placera en transistor ovanför GE-stegets ingångstransistor så blir även GE-steget kaskadkopplat. Därmed så kommer inte ingångstransistorns utresistans r_{o1} begränsa förstärkningsfaktorn, vilket leder till att förstärkningsfaktorn kan öka med en faktor mellan 100 – 200 på ett ungefär, vilket medför en förstärkningsfaktor mellan -400 000 upp till -800 000.

Vad händer med förstärkningsfaktorn och utresistansen om kollektorströmmen förändras?

- Anta att vi har samma krets som innan och att transistorernas respektive Earlyspänning är 100 V. Som exempel, anta att kollektorströmmen I_C ökar från 1 mA till 10 mA Då kommer transistor Q1:s utresistans minska med en faktor tio, eftersom

$$r_{o1} \approx \frac{U_A}{I_C} = \frac{100}{10m} = 10\ k\Omega$$

- Transistor Q1:s utresistans minskade alltså från ca 100 kΩ till ca 10 kΩ! Detta medför också att GE-stegets utresistans minskar med en faktor tio, eftersom

$$R_{UT} = r_{o1}//r_{o,kaskad} \approx r_{o1} \approx 10\ k\Omega$$

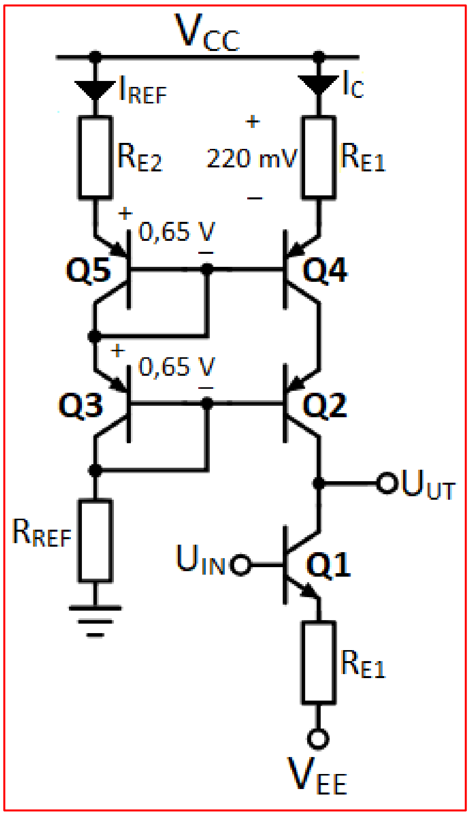
- Hur påverkas förstärkningsfaktorn? Den kommer att vara oförändrad som förut, eftersom transistor Q1:s inbyggda emitterresistans kommer minska med en faktor tio:

$$r_{e1} = \frac{26}{I_{C(mA)}} = \frac{26}{10} = 2{,}6\ \Omega$$

- Eftersom den inbyggda emitterresistansen minskade med en faktor tio samtidigt som GE-steget utresistans minskade lika mycket så kommer förstärkningsfaktorn hållas konstant.
- Därmed så blir förstärkningsfaktorn återigen ungefär lika med -4000:

$$G = -\frac{r_{o1}//r_{o,kaskad}}{r_{e1}} \approx -\frac{10k}{2{,}6} \approx -4000$$

Hur påverkas förstärkningsfaktor samt utresistans ifall vi använder en emitterresistor?



- Särskilt vid konstruktion av audioförstärkare så är det vanligt att använda en emitterresistor i GE-steget (se R_{E1} till höger) för att hålla förstärkarsteget temperaturstabilt. Detta åstadkommer man genom att emitterresistorn skapar en lokal återkopplad loop som håller kollektorströmmen I_C stabilt vid förändrad temperatur, vilket också håller GE-stegets förstärkningsfaktor stabil, vilket leder till minskad distorsion.

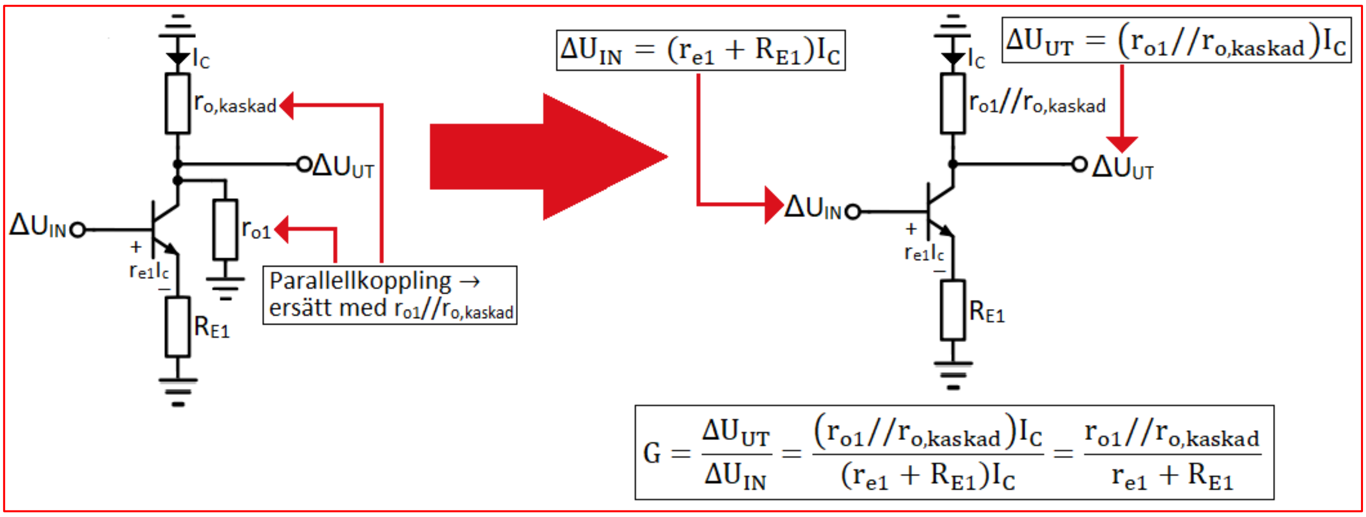
- När GE-steget används inuti en återkopplad loop, såsom i en OP-förstärkare, så kan återkoppling eliminera större delen av olinjariteter och distorsion som uppstår, dock inte allt. För att minimera distorsion brukar därmed emitterresistorer användas i spänningsförstärkare, differentialförstärkare och slutsteg.

- En nackdel med användning av emitterresistor är att förstärkningsfaktorn minskar. Dock kan detta vägas mot lägre distorsion, samtidigt som förstärkningen fortfarande kan bli hög, dock inte maximal.

- Förstärkningsfaktorn på ett GE-steg med emitterresistor samt kaskadkopplad strömspegel som last är lika med

$$G = -\frac{r_{o1}//r_{o,kaskad}}{r_{e1} + R_{E1}},$$

där r_{o1} är transistor Q1:s utresistans, $r_{o,kaskad}$ är den kaskadkopplade strömspegelns utresistans, r_{e1} är den inbyggda emitterresistansen GE-stegets ingångstransistor, vilket i detta fall är transistor Q1, och R_{E1} är GE-stegets emitterresistor.



Småsignalschema för GE-steg med emitterresistor samt kaskadkopplad strömspegel som last.

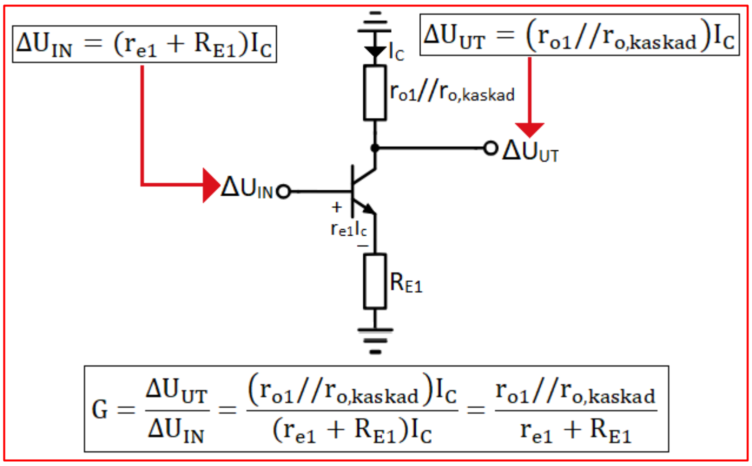
- Notera att förstärkningsfaktorn med emitterresistor är nästan identiskt med motsvarande formel utan emitterresistor. Den enda skillnaden är att emitterresistor R_{E1} är seriekopplad med transistor Q1:s inbyggda emitterresistans, vilket medför att nämnaren nu blir $r_{e1} + R_{E1}$ istället för r_{e1}. Detta medför att förstärkningen minskar.

- Som vi har sett tidigare så är en bra tumregel att emitterresistor R_{E1} sätts ca nio gånger större än ingångstransistorns (transistor Q1:s) inbyggda emitterresistans r_{e1}, vilket medför att $r_{e1} + R_{E1} \approx r_{e1} + 9r_{e1} = 10r_{e1}$. Därmed så blir GE-stegets emitterfaktor EF lika med tio, vilket leder till att förstärkningsfaktorn minskar med en faktor tio gånger, samtidigt som in- och utresistansen ökar med en faktor tio. Dock så hålls förstärkningen mycket jämn med låg distorsion, samtidigt som förstärkningsfaktorn fortfarande kan bli hög; istället för en förstärkningsfaktor runt -4000 så kan vi få omkring -400, vilket också är högt.

- Som vanligt så gäller det att GE-stegets förstärkningsfaktor är lika med ration av inspänningen och utspänningen i småsignalschemat:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}},$$

där G är GE-stegets förstärkningsfaktor och ΔU_{UT} samt ΔU_{IN} är ut- respektive inspänningen i småsignalschemat.



- Med emitterresistor så blir formeln för ΔU_{IN} lika med:

$$\Delta U_{IN} = r_{e1}I_C + R_{E1}I_C = (r_{e1} + R_{E1})I_C,$$

där r_{e1} är den inbyggda emitterresistansen på transistor Q1, alltså transistorn på ingången, R_{E1} är storleken på GE-stegets emitterresistor och I_C är kollektorströmmen.

- Som synes i det förenklade småsignalschemat ovan så blir formeln för ΔU_{UT} lika med

$$\Delta U_{UT} = -I_C\left(r_{o1}//r_{o,kaskad}\right),$$

där I_C är kollektorströmmen och $r_{o1}//r_{o,kaskad}$ är ersättningsresistansen för parallellkopplingen av transistor Q1:s och den kaskadkopplade strömspegelns respektive utresistans

- Därmed kan vi härleda en formel för förstärkningsfaktorn på GE-steget med emitterresistor samt kaskadkopplad strömspegel som last:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = \frac{-I_C\left(r_{o1}//r_{o,kaskad}\right)}{I_C(r_{e1} + R_{E1})} = -\frac{r_{o1}//r_{o,kaskad}}{r_{e1} + R_{E1}},$$

där $r_{o1}//r_{o,kaskad}$ är ersättningsresistansen för parallellkopplingen av transistor Q1:s och den kaskadkopplade strömspegelns respektive utresistans, r_{e1} är transistor Q1:s inbyggda emitterresistans och R_{E1} är storleken på GE-stegets emitterresistor.

- Som vi såg förut så kan vi anta att transistor Q1:s utresistans är ca 100 kΩ vid en kollektström på 1 mA, medan utresistansen på den kaskadkopplade strömspegeln kan antas vara ca 100 MΩ. Ersättningsresistansen $r_{o1}//r_{o,kaskad}$ blir då lika med ca 100 kΩ, eftersom

$$r_{o1}//r_{o,kaskad} \approx 100k//100M \approx \frac{100k * 100M}{100k + 100M} \approx 100\ k\Omega$$

- Vid en kollektorström på 1 mA blir transistor Q1:s inbyggda emitterresistans lika med 26 Ω, eftersom

$$r_{e1} = \frac{26}{I_{C(mA)}} = \frac{26}{1} = 26\ \Omega$$

- För temperaturstabilitet så bör GE-stegets emitterfaktor sättas till tio, vilket betyder vi bör sätta emitterresistorn R_{E1} ca nio gånger högre än den inbyggda emitterresistansen r_{e1}:

$$R_{E1} = 9 * r_{e1} = 9 * 26 = 234\ \Omega$$

- Närmaste värde i E12-serien är 220 Ω, vilket är lämpligt att använda. Vi säger då att vi har en emitterfaktor på ca tio, eftersom summan av r_{e1} och R_{E1} är ungefär tio gånger större än r_{e1}.

- Det enklaste sättet att välja emitterresistor är med vår vanliga tumregel för emitterresistorn, då vi enkelt ser att vi då att vi bör använda en emitterresistor på 220 Ω vid en kollektorström på 1 mA, eftersom spänningsfallet över emitterresistor R_{E1} bör vara ca 220 mV för att GE-stegets emitterfaktor skall bli tio:

$$R_{E1} = \frac{220}{I_{C(mA)}} = \frac{220}{1} = 220\ \Omega$$

- Ovanstående formel ovan är mycket lätt att komma ihåg och ger likvärdiga resultat med regeln som använder tidigare.

- Därmed så blir förstärkningsfaktorn ungefär lika med -400, eftersom

$$G = -\frac{r_{o1}//r_{o,kaskad}}{r_{e1} + R_{E1}} \approx -\frac{100k}{26 + 220} \approx -400$$

- Förstärkningen blir alltså ca tio gånger lägre än utan emitterresistor. Dock så hålls förstärkningen mycket stabil och distorsion minskar, vilket är önskvärt.

- Vi har tidigare sett att en mycket bra tumregel för att beräkna utresistansen på GE-steg med emitterresistor, som i följande krets kan uttryckas på följande sätt:

$$R_{UT} \approx r_{o1}//r_{o,kaskad} * EF \approx r_{o1}//r_{o,kaskad} * \frac{r_{e1} + R_{E1}}{r_{e1}},$$

  där r_{o1} är transistor Q1:s utresistans, $r_{o,kaskad}$ är den kaskadkopplade strömspegelns utresistans, EF är GE-stegets emitterfaktor, r_{e1} är transistor Q1:s inbyggda emitterresistans och R_{E1} är storleken på GE-stegets emitterresistor.

- Ration $(r_{e1} + R_{E1}) / r_{e1}$ är alltså detsamma som GE-stegets emitterfaktor och kan användas för att uppskatta hur mycket förstärkningsfaktorn minskar och utresistansen ökar med användningen av emitterresistorn; förstärkningsfaktorn kommer öka ungefär lika mycket som utresistansen kommer öka. Vi såg tidigare att förstärkningsfaktorn minskade ca tio gånger när vi använde en lagom storlek på emitterresistorn, samtidigt som in- och utresistansen ökade med en faktor på runt tio.

- Utan emitterresistor så blev utresistansen ca 100 kΩ vid en kollektorström på 1 mA. Med emitterresistor så ökar utresistansen alltså med en faktor av emitterfaktorn, alltså med en faktor på ca tio. Därmed så blir utresistansen nu ca 1 MΩ, eftersom

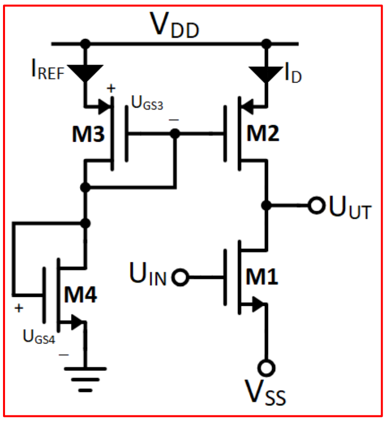
$$R_{UT} \approx r_{o1}//r_{o,kaskad} * \frac{r_{e1} + R_{E1}}{r_{e1}} \approx 100k//100M * \frac{26 + 220}{26} \approx 1\ M\Omega$$

- Samtidigt så förblir GE-stegets inresistans R_{IN} opåverkad. Inresistansen är som vanligt lika med summan av GE-stegets emitterresistans multiplicerat med ingångstransistor Q1:s förstärkningsfaktor, som kan antas vara 100. Vid en kollektorström på 1 mA så blir inresistansen återigen ca 25 kΩ:

$$R_{IN} \approx (r_{e1} + R_E) * h_{FE1} \approx (26 + 220) * 100 \approx 25\ k\Omega$$

4.2.28 - Härledning av förstärkningsfaktorn på GS-steg med strömgenerator som last

- Vi kan också visa på samma sätt att förstärkningsfaktorn på motsvarande GS-steg är samma, bara att vi ersätter den BJT-transistorns inbyggda emitterresistans r_e med MOSFET-transistorns invers till transkonduktansen $1/g_m$. Notera att vi använder en MOSFET-transistor istället för referensresistor i detta fall, men påverkan på strömspegelns utresistans kommer vara obefintlig.



- Vi skall visa att förstärkningsfaktorn på GS-steget till höger är lika med

$$G = -g_{m1}(r_{o1}//r_{o2}),$$

där g_{m1} är transistor M1:s transkonduktans, alltså transistorn på ingången, och r_{o1} samt r_{o2} är utresistansen på transistor M1 respektive M2.

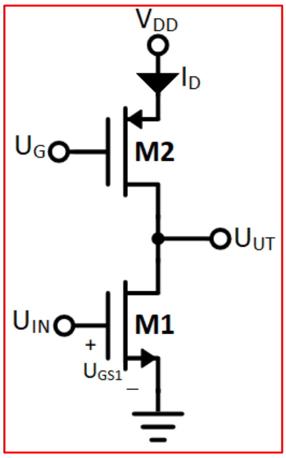
- Vi har tidigare sett att utresistansen på ett GS-steg utan sourceresistor alltid är lika med resistansen i drain, vilket i detta fall är lika med $r_{o1}//r_{o2}$. Detta beror på att utresistanserna på transistor M1 respektive M2 är parallellkopplade, vilket vi kommer visa nedan.

- Vi skall alltså visa att utresistansen på detta GS-steg är lika med

$$R_{UT} = r_{o1}//r_{o2},$$

där r_{o1} är transistor M1:s utresistans och r_{o2} är transistor M2:s utresistans (som är lika med strömspegelns utresistans i detta fall, eftersom vi använder en enkel strömspegel).

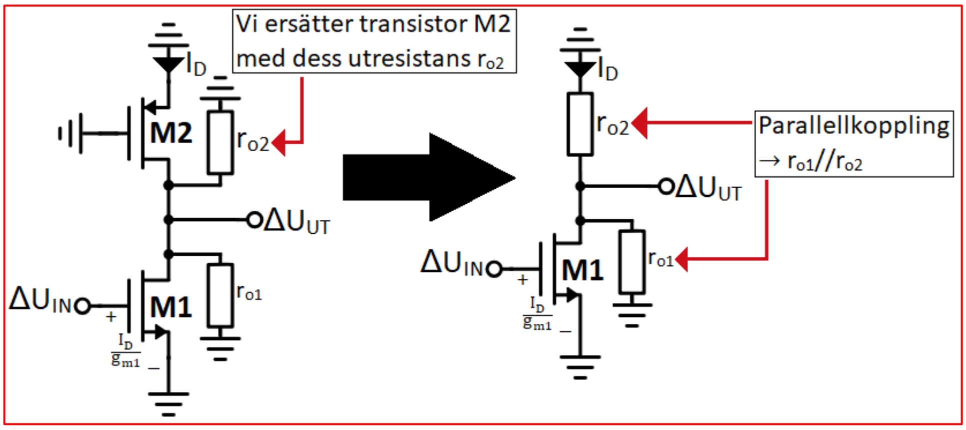
- Vi börjar med att rita ut GS-steget i förenklad form, se figuren till höger. Det enda som återstår av strömspegeln är transistor M2, som fungerar som strömgenerator. Att vi gör detta beror på att strömspegelns utresistans i detta fall endast utgörs av strömgeneratorn, alltså transistor M2:s utresistans r_{o2}.



Vi förenklar GS-steget genom att ta bort strömspegeln och endast rita ut strömgeneratorn M2, som i detta fall utgör hela strömspegelns utresistans.

- Vi ritar sedan ut GS-stegets småsignalschema, se den vänstra figuren nedan, genom att kortsluta alla konstanta signaler, vilket i detta fall är matningsspänningen V_{DD} samt gatespänningen U_G, se figuren till höger. Vi ritar också ut spänningsfallet $\frac{I_D}{g_{m1}}$ mellan transistor M1:s gate och source. U_{IN} och U_{UT} ersätts också med deras motsvarigheter i småsignalschemat ΔU_{IN} och ΔU_{UT}.

- Eftersom transistor M2 är en strömgenerator så kan denna ersättas med sin utresistans r_{o2}, se den högra figuren nedan.



GS-stegets småsignalschema. Notera att transistor M1:s utresistans r_{o1} och transistor M2:s utresistans r_{o2} är parallellkopplade. Vi kan därför ersätta dessa med ersättningsresistansen $r_{o1}//r_{o2}$ och placera denna resistans i drain. Därmed så får GS-steget ett konventionellt utseende, vilket medför att förstärkningsfaktorn blir mycket enkelt att härleda.

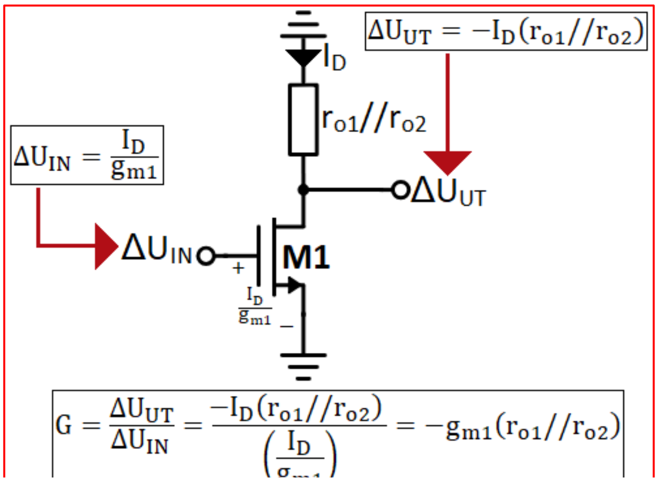
- Notera också att resistanserna r_{o1} och r_{o2} är parallellkopplade, eftersom de är anslutna till jord på ena hållet och samma punkt på andra hållet (den punkt de delar med ΔU_{UT}).

- Därmed kan vi ersätta resistanserna r_{o1} och r_{o2} med parallellresistansen $r_{o1}//r_{o2}$, placerad i transistor M1:s drain, se figuren till höger.

- Som synes så har GS-steget i det förenklade småsignalschemat till höger nu fått samma form som ett konventionellt GS-steg utan sourceresistor.

- Därefter kan vi härleda förstärkningsfaktorn G genom att härleda formler för ΔU_{IN} och ΔU_{UT}.

- Vi börjar med att härleda en formel för ΔU_{IN}:



GS-stegets småsignalschema har här blivit förenklat genom att vi transistorernas respektive utresistans ersattes med parallellresistansen $r_{o1}//r_{o2}$. Nu har GS-steget fått ett konventionellt utseende, vilket medför att förstärkningsfaktorn enkelt kan härledas.

$$\Delta U_{IN} - \frac{I_D}{g_{m1}} = 0 \rightarrow \Delta U_{IN} = \frac{I_D}{g_{m1}}$$

- Därefter härleder vi en formel för ΔU_{UT}:

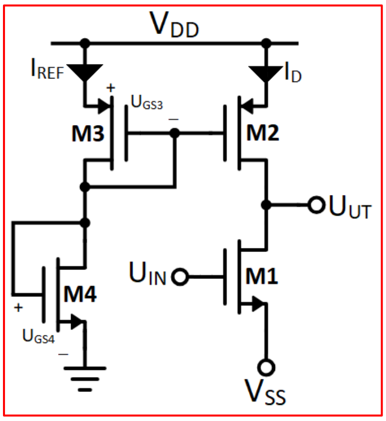
$$-I_D(r_{o1}//r_{o2}) - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -I_D(r_{o1}//r_{o2})$$

- Slutligen härleder vi formeln för förstärkningsfaktorn ur ΔU_{IN} och ΔU_{UT}:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = \frac{-I_D(r_{o1}//r_{o2})}{\left(\frac{I_D}{g_{m1}}\right)} = -g_{m1}(r_{o1}//r_{o2}),$$

där g_{m1} är transkonduktansen på transistor M1, alltså transistorns ansluten till insignalen, och r_{o1} samt r_{o2} är utresistansen på transistor M1 respektive M2.

4.2.29 - Härledning av utresistansen på GS-steget med strömgenerator som last



GS-steg med strömgenerator som last. Vi använder en MOSFET-transistor (M4) för att sätta drainströmmen I_D genom GS-steget. Detta är mycket vanligt inom IC-kretsar, där det kan bli svårt att få plats med resistorer.

- Eftersom vi inte använder sourceresistor i GS-steget så är utresistansen lika med GS-stegets totala drainresistans R_o. Vi kan enkelt beräkna den totala drainresistansen med formeln

$$G = -G_m * R_o,$$

där G förstärkningsfaktorn, G_m är den så kallade stora transkonduktansen, som är transkonduktansen på GS-stegets ingångstransistor M1 och R_o är GS-stegets totala drainresistans.

- Genom att formulera om formlerna ovan så kan den totala drainresistansen R_o beräknas ur formeln:

$$G = -G_m * R_o \rightarrow R_o = -\frac{G}{G_m}$$

- Vi såg tidigare att förstärkningsfaktorn för detta GE-steg kan beräknas med formeln

$$G = -g_{m1}(r_{o1}//r_{o2}),$$

där g_{m1} är transkonduktansen på transistor M1, alltså transistorns ansluten till insignalen, och r_{o1} samt r_{o2} är utresistansen på transistor M1 respektive M2.

- Matematiskt uttryckt så kan den stora transkonduktansen G_m härledas med formeln:

$$G_m = \left|\frac{I_{UT}}{\Delta U_{IN}}\right|_{\Delta U_{UT}=0}$$

där I_{UT} ut utströmmen när utsignalen är lika med noll, vilket är lika med I_D.

$$I_{UT} = I_D$$

- Vi såg tidigare att ΔU_{IN} är lika med

$$\Delta U_{IN} = \frac{I_D}{g_{m1}}$$

- Därmed så blir den stora transkonduktansen lika med

$$G_m = \left|\frac{I_{UT}}{\Delta U_{IN}}\right|_{\Delta U_{UT}=0} = \frac{I_D}{\frac{I_D}{g_m}} = g_{m1}$$

- GS-stegets totala drainresistans R_o kan därefter beräknas:

$$R_o = -\frac{G}{G_m} = -\frac{\left(-g_{m1}(r_{o1}//r_{o2})\right)}{g_{m1}} = r_{o1}//r_{o2}$$

- Som nämndes tidigare så är GS-stegets utresistans R_{UT} utan sourceresistans lika med den totala drainresistansen R_o:

$$R_{UT} = R_o = r_{o1}//r_{o2},$$

där r_{o1} och r_{o2} är transistor M1:s och M2:s respektive utresistans.

- Om vi hade använt en sourceresistor R_S i GS-steget och satt spänningsfallet över denna resistor till ca 220 mV så hade GS-stegets sourceaktor blivit ca 1,9. Då hade GS-stegets utresistans R_{UT} ökat med en faktor 1,9 och därmed blivit R_o * 1,9, samtidigt som förstärkningsfaktorn hade minskat med en faktor 1,9.

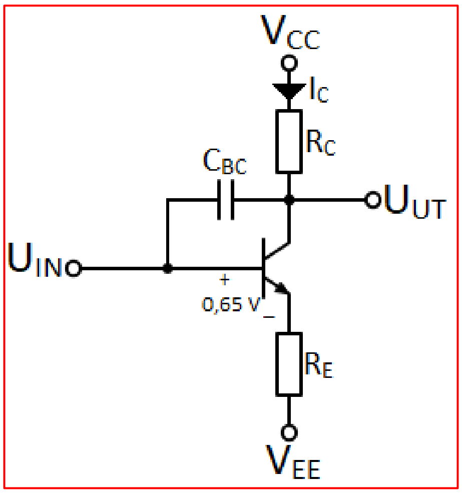
4.2.30 - Kaskadkopplade spänningsförstärkare för skydd mot Millereffekten samt ökad förstärkning

- Ett problem som alla transistorer har är att de är känsliga för den så kallade Millereffekten. Vi börjar med att gå igenom Millereffekten i BJT-transistorer och visa hur man kan skydda GE-steg mot denna effekt genom att reducera dess påverkan.

- Millereffekten beror på intern kapacitans mellan BJT-transistorers bas och kollektor C_{BC}, se figuren nedan till höger, vilket medför att det skapas en återkopplad loop mellan kollektorn och bas, där ström kan flöda från kollektorn till basen. I ett GE-steg kommer också C_{BC} förstärkas ungefär med en faktor av förstärkarstegets förstärkningsfaktor G (C_{BC} * G).

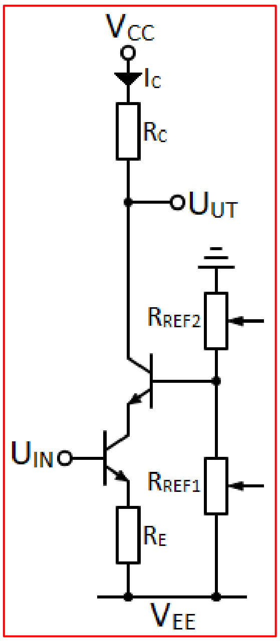
- Bas-kollektorkapacitansen C_{BC} kommer utgöra ett mindre och mindre motstånd för GE-stegets kollektorström att passera med ökad frekvens, vilket betyder att ju högre frekvensen blir, desto mer av kollektorströmmen kommer flöda genom C_{BC} istället för till utgången. Därmed så minskar förstärkningen vid ökad frekvens, för att till slut avta helt. Därmed så minskar GE-stegets bandbredd, alltså det frekvensspann som GE-steget fungerar som en förstärkare minskar.

- Dessutom så är C_{BC} olinjär, till skillnad mot kondensatorer vi annars använder, vilket leder till att strömmen som flödar genom denna kapacitans kommer vara olinjär och variera något vid en viss frekvens, vilket i sin tur leder till att strömmen som flödar till GE-stegets utgång kommer variera något, vilket medför ökad distorsion i GE-steget.



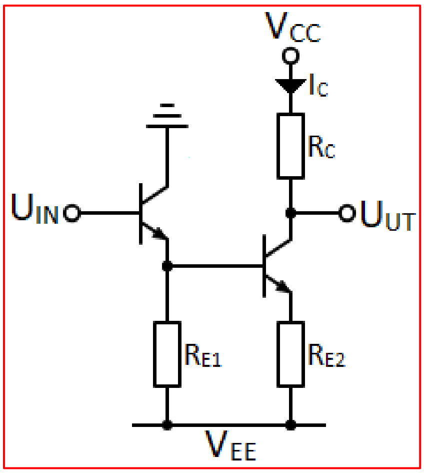
När GE-steget arbetar så kommer utspänningen U_{UT} variera. Vid dessa tillfällen så kommer en del av kollektorströmmen I_C flöda till basen via BJT-transistorns inbyggda bas-kollektorkapacitans C_{BC}, vilket leder till minskad förstärkning. Förstärkningen blir gradvis mindre och mindre med ökad frekvens, tills GE-steget inte längre förstärker insignalerna överhuvudtaget. Därmed så minskar GE-stegets bandbredd.

Dessutom så är C_{BC} något olinjär, vilket leder till att strömmen som flödar genom denna kapacitans kommer vara olinjär oavsett frekvens, vilket i sin tur leder till ökad distorsion i GE-steget.



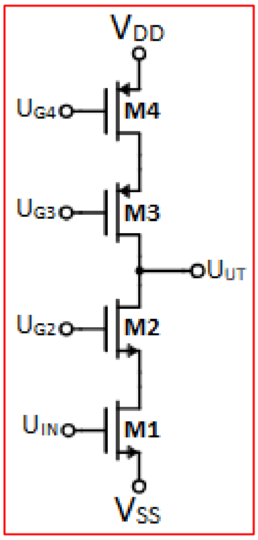
Kaskadkopplade GE-steg minimerar Millereffektens påverkan på GE-steget, samtidigt som förstärkningsfaktorn ökar. Om vi använder en kaskadkopplad strömspegel som last i GE-steget så kan förstärkningsfaktorn bli extremt hög, upp till ungefär -200 000 om ingen emitterresistor används i GE-steget.

En nackdel med kaskadkopplingen är att utspänningens topp-till-topp-värde minskar något, då den extra transistorn kräver ett visst spänningsfall mellan kollektorn och emittern för att arbeta i det linjära området.



GE-steg med emitterföljare på ingången minimerar inte bara Millereffektens påverkan på GE-steget, utan ökar även inresistansen kraftigt, samtidigt som utsignalens topp-till-topp-värde inte begränsas. På grund av dessa fördelar är detta den vanligaste metoden för att dämpa Millereffekt i diskreta förstärkarsteg. För bäst effekt kan denna metod kombineras med att vi också använder ett kaskadkopplat GE-steget. Detta möjliggör väldigt bra skydd mot Millereffekten, strömförstärkning samt extremt hög spänningsförstärkning.

En nackdel är att emitterföljaren dämpar inkommande signaler något, men detta är vanligtvis några procent som högst. I vissa fall, exempelvis förbättrade emitterföljare, så är denna dämpning nästintill obefintlig.

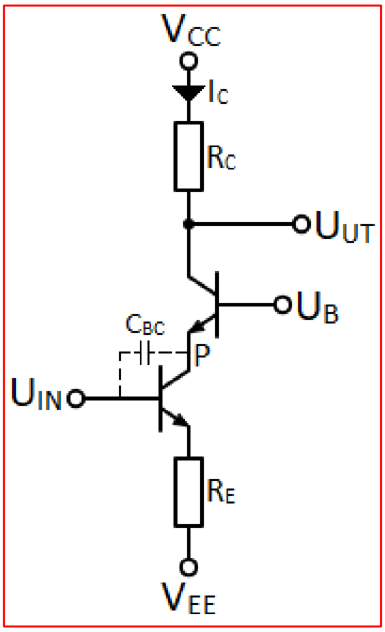


Teleskopiskt kaskadkopplade GS-steg används flitigt inom IC-design, då detta förstärkarsteg, förutom att minimera Millereffektens påverkan, även möjliggör extremt hög förstärkning (upp till -200 000), extremt hög inresistans (eftersom vi använder MOSFET-transistorer) samtidigt som utsignalens topp-till-topp-värde inte behöver begränsas

Kaskadkopplade GE-steg som skydd mot Millereffekten:

- För att minimera Millereffektens påverkan på GE-steget så måste vi se till att spänningen på kollektorsidan av bas-kollektorkapacitansen C_{BC} hålls konstant. Då kommer i princip ingen ström flöda genom C_{BC}, vilket leder till att denna kapacitans blir förbikopplad. Detta medför att C_{BC}:s negativa påverkan på bandbredden samt dess olinjaritet som leder till distorsion uteblir.

- Vi kan enkelt förbikoppla C_{BC} genom att placera en till transistor ovanför GE-stegets ingångstransistor, se figuren till höger. Eftersom vi nu har två transistorer i följd så kallas detta förstärkarsteg ett kaskadkopplat GE-steg.



Kaskadkopplingen medför att spänningen i punkten P hålls konstant, vilket leder till att strömmen genom bas-kollektorkapacitansen C_{BC} blir obefintlig.

Därmed blir C_{BC} förbikopplad, vilket medför att dess negativa effekter på bandbredd och distorsion uteblir.

- Den kaskadkopplade transistorn i GE-steget till höger håller kollektorsidan av bas-kollektorkapacitansen C_{BC} (se punkten P) konstant. Detta medför att C_{BC} utgör ett nästintill oändligt motstånd för strömmen, då spänningen i punkten P ser ut som en DC-signal för C_{BC}. Detta leder i sin tur till att strömmen genom C_{BC} blir i princip obefintlig. Därmed så blir bas-kollektorkapacitansen C_{GD} förbikopplad tack vare kaskadkopplingen, vilket leder till att C_{BC}:s olinjariteter inte längre påverkar förstärkarsteget.

- Därmed så har det kaskadkopplade GE-steget högre bandbredd samt mindre olinjariteter och distorsion än det konventionella GE-steget. Förstärkningen blir också något högre.

- Nackdelen med kaskadkopplingen är dock att utspänningens topp-till-topp-värde minskar något, eftersom den kaskadkopplade transistorn kräver en viss kollektor-emitterspänning U_{CE} för att arbeta i det linjära området. Om vi har mycket höga matningsspänningar, exempelvis ± 100 V, så bör inte detta göra så mycket, men om matningsspänningen är låg, exempelvis ± 10 V, så kan detta vara betydande.

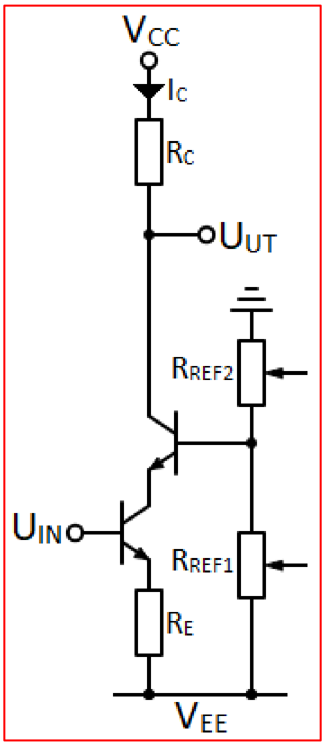
- Vi kan använda potentiometrar för att ställa in en lämplig basspänning U_B på den kaskadkopplade transistorn, se figuren till höger. En bra tumregel är att spänningen basspänningen ligger ett fåtal Volt från jord, någonstans mellan -2 ned till -5 V. Därmed så bör vi se till att det ligger mellan 2–5 V över R_{REF2}, medan resten ligger över R_{REF1}. Det exakta värdet på basspänningen U_B varierar från krets till krets och transistor till transistor, men bör simuleras. Det värde som ger lägst distorsion är mest lämpligt.

- Som startpunkt kan vi säga att vi vill att U_B är lika med -2,5 V. Då skall 2,5 V falla över R_{REF2}. Låt oss anta att matningsspänningen är lika med ± 15 V, vilket betyder att den negativa matningsspänningen V_{EE} är lika med -15 V. Då vill vi att resten, alltså 15 – 2,5 = 12,5 V, skall falla över R_{REF2}.

- Samtidigt bör vi se till att strömmen genom potentiometrarna, I_{pot}, hålls inom området 0,5–1 mA. Låt oss säga att vi siktar på 0,5 mA. Om vi försummar den kaskadkopplade transistorns basström så kommer samma ström flöda genom R_{REF1} och R_{REF2}. Vi kan för enkelhets skull anta att de två potentiometrarna är seriekopplade.

- Vi vet också att spänningsfallet över de två potentiometrarna är totalt 15 V, eftersom R_{REF1} är ansluten till V_{EE}, som är lika med – 15 V och R_{REF} är ansluten till jord, som är 0 V. Eftersom vi siktar på att strömmen I_{pot} genom potentiometrarna skall vara ca 0,5 mA så kan vi enkelt välja hur hög summan av deras resistanser skall vara med Ohms lag:

$$R_{REF1} + R_{REF2} = \frac{|V_{EE}| - 0}{I_{pot}} \approx \frac{15}{0{,}5m} = 30\ k\Omega$$



Vi kan enkel använda trimpotentiometrar R_{REF1} och R_{REF2} för att ställa in basspänningen på den kaskadkopplade transistorn till lämpligt värde, exempelvis -2,5 V. I detta fall så hamnar 2,5 V över R_{REF1} och resten av den negativa matningsspänningen ($|V_{EE}|$ – 2,5) över R_{REF2}.

- Summan av de två potentiometrarnas resistanser bör alltså sättas till ca 30 kΩ. Dessutom vet vi att det bör ligga ca 2,5 V spänning över R_{REF2}, så att den kaskadkopplade transistorns basspänning U_B sätts till -2,5 V. Eftersom vi vill att strömmen I_{pot} skall sättas till ca 0,5 mA så ser vi enkelt att vi bör sätta R_{REF2} till ca 5 Ω, eftersom

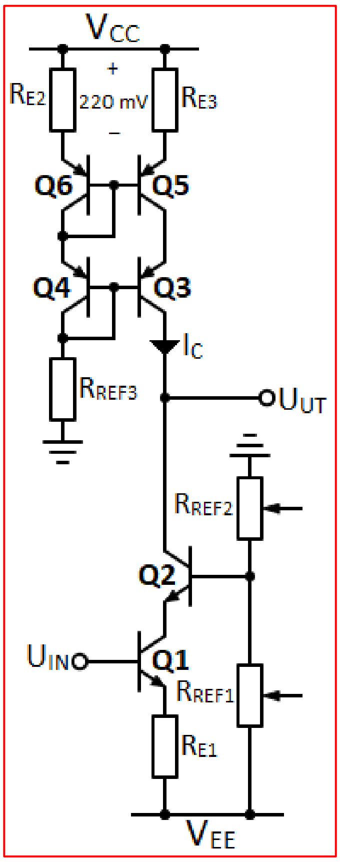
$$R_{REF2} = \frac{2{,}5}{I_{pot}} \approx \frac{2{,}5}{0{,}5m} = 5\ k\Omega$$

- Eftersom summan av potentiometrarnas resistanser skulle sättas till ca 30 kΩ, så bör R_{REF1} sättas till ca 25 Ω:

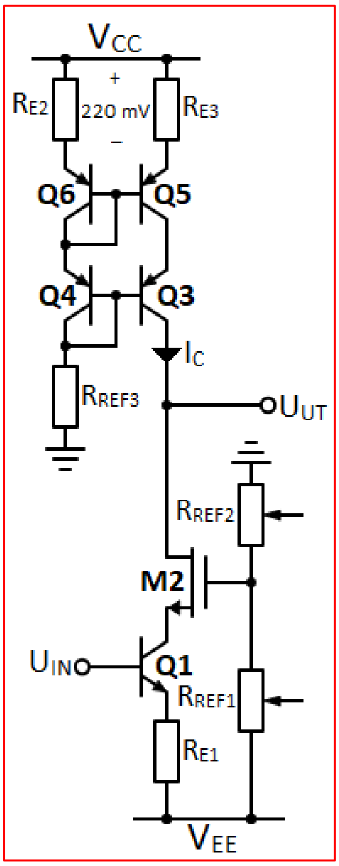
$$R_{REF1} + R_{REF2} \approx 30\ k\Omega \rightarrow R_{REF1} \approx 30k - R_{REF2} \approx 30k - 5k = 25\ k\Omega$$

- I praktiken så måste vi dock justera dessa värden något, eftersom vi försummade den kaskadkopplade transistorns basström vid beräkningarna. Därmed så kommer strömmarna som flödar genom de två potentiometrarna variera något. I praktiken så kommer strömmen genom R_{REF1} vara något mindre än R_{REF2}, eftersom en del av strömmen genom R_{REF2} kommer bli den kaskadkopplade transistorns basström. Därmed så behöver vi förmodligen ökad R_{REF1} något, till exempelvis 5,1–5,2 kΩ, så att basspänningen in på den kaskadkopplade transistorn hamnar så nära -2,5 V som möjligt.

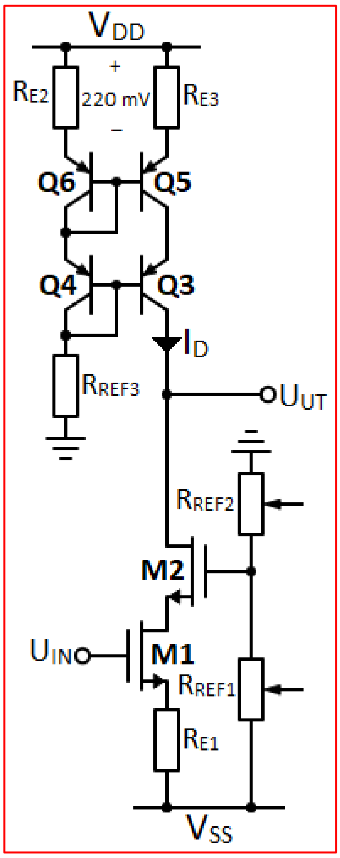
- I detta avsnitt skall vi gå igenom hur man kan kombinera kaskadkopplade spänningsförstärkare med kaskadkopplade strömspeglar för att erhålla extremt hög förstärkningsfaktor (upp till flera hundra tusen) med samtidiga skydd mot Millereffekten. Figurerna nedan visar de tre exempel vi skall presentera. Men först så kommer vi gå igenom det kaskadkopplade GE-stegets småsignalschema, för att sedan utveckla det till GE-stegen nedan.



Genom att använda ett teleskopiskt kaskadkopplat GE-steg så kan vi få mycket hög förstärkning, upp till omkring -40 000 vid en emitterfaktor på tio i denna krets! Samtidigt medför kaskadkopplingen att GE-steget har skydd mot Millereffekten.

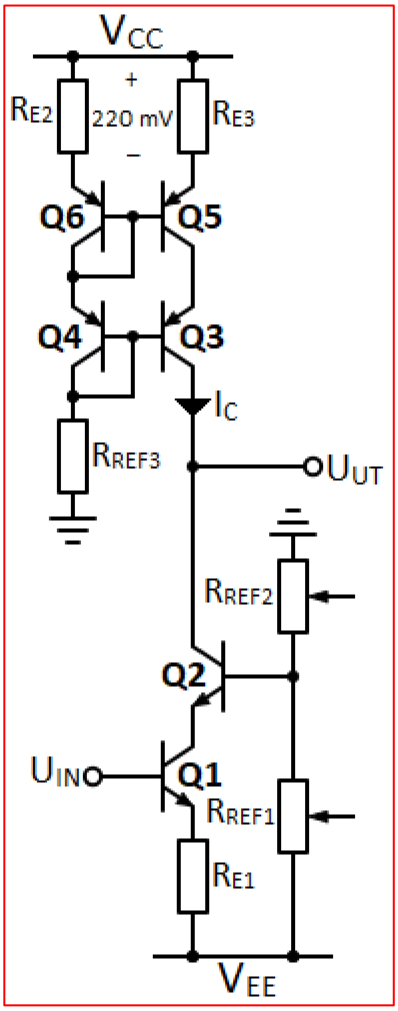


Genom att använda en MOSFET-transistor i GE-stegets kaskadkoppling, vilket medför att kaskadkopplingens utresistans ökar med ungefär en faktor fyra, vilket potentiellt kan leda till att förstärkningsfaktorn ökar med en faktor 3–4 jämfört med GE-steget till vänster. Därmed så kan förstärkningsfaktorn i detta fall uppgå till -120 000 vid en emitterfaktor på tio!



Genom att ersätta BJT-transistorn på ingången mot en MOSFET-transistor så ökar inresistansen kraftigt från några kΩ upp till hundratals TΩ, till bekostnad av att förstärkningsfaktorn halveras jämfört med GE-steget till vänster; vid en sourcefaktor ca två (motsvarar en emitterfaktor på tio) så kan förstärkningsfaktorn uppgå till -60 000 i denna krets.

Teleskopiskt kaskadkopplade spänningsförstärkare i korthet:



Genom att använda ett teleskopiskt kaskadkopplat GE-steg så kan vi få mycket hög förstärkning, upp till omkring -40 000 i denna krets! Utan emitterresistor R_{E1} hade förstärkningsfaktorn uppgått till -400 000! Dock hade distorsionen förmodligen ökat något, på grund av att GE-steget inte längre är temperaturstabilt.

- Vi har tidigare sett att vi kan använda en kaskadkopplad strömspegel som last i GE-steg för att fördubbla förstärkningsfaktorn jämfört med om vi använder en enkel strömspegel. Faktum är dock att vi kan få extremt mycket högre förstärkningsfaktor än så genom att även kaskadkoppla själva GE-steget.

- Tidigare i 4.2.27 så härledde vi förstärkningsfaktorn till GE-steget med kaskadkopplad strömspegel som last till:

$$G = -\frac{R_o}{r_{e1}} = -\frac{r_{o1}//r_{o,kaskad}}{r_{e1} + R_E},$$

  där R_o är GE-stegets totala kollektorresistans, r_{o1} är utresistansen på GE-stegets ingångstransistor, $r_{o,kaskad}$ är den kaskadkopplade strömspegelns utresistans, r_{e1} är den inbyggda emitterresistansen på GE-stegets ingångstransistor och R_E är GE-stegets emitterresistor.

- Vi såg då att det är ingångstransistorns utresistans r_{o1} som begränsade förstärkningsfaktorn, eftersom denna samt den kaskadkopplade strömspegelns utresistans $r_{o,kaskad}$ utgör en parallellkoppling $r_{o1}//r_{o,kaskad}$, där r_{o1} begränsade denna resistans till ca 100 kΩ vid en kollektorström på 1 mA, vilket begränsar förstärkningsfaktorn.

- Som vi har sett tidigare så varierar transistorernas respektive utresistans med kollektorströmmen på grund av Earlyeffekten:

$$r_{o1} \approx \frac{U_A}{I_C},$$

  där U_A är Earlyspänningen, som kan antas vara 100 V, och I_C är kollektorströmmen.

- Därmed kan r_{o1} antas vara 100 kΩ vid en kollektorström på 1 mA, eftersom

$$r_{o1} \approx \frac{U_A}{I_C} = \frac{100}{1m} = 100\ k\Omega$$

- Som vi såg tidigare så kan vi anta att den utresistansen på en kaskadkopplad strömspegels utan emitterresistorer är ca 100 gånger högre än ro1. Därmed så kan vi anta att strömspegelns utresistans $r_{o,kaskad}$ är minst 10 MΩ. När vi använder emitterresistorer i strömspegeln så att dess emitterfaktor blir ca tio så kommer $r_{o,kaskad}$ öka med en faktor tio, alltså till 100 MΩ.

- Eftersom den kaskadkopplade strömspegelns utresistans är så mycket större än transistor Q1:s utresistans så blir GE-stegets totala kollektorresistans R_o ungefär lika med r_{o1}, alltså ca 100 kΩ, eftersom

$$R_o = r_{o1}//r_{o,kaskad} \approx 100k//100M \approx \frac{100k * 100M}{100k + 100M} \approx 100\ k\Omega$$

- Samtidigt blir den inbyggda emitterresistans r_{e1} på GE-stegets ingångstransistor lika med 26 Ω, eftersom

$$r_{e1} = \frac{26}{I_{C(mA)}} = \frac{26}{1} = 26\ \Omega$$

- Därmed så blir förstärkningsfaktorn ungefär lika med -4000, eftersom

$$G = -\frac{R_o}{r_{e1}} = -\frac{r_{o1}//r_{o,kaskad}}{r_{e1}} \approx -\frac{100k}{26} \approx -4000$$

- Om vi hade kunnat höja r_{o1} eller ersätter r_{o1} med en mycket högre resistans så hade förstärkningsfaktorn blivit mycket högre. Det är precis vad vi gör när vi kaskadkopplar GE-steget, då r_{o1} ersätts med en mycket högre resistans (utresistansen från kaskadkopplingen i GE-steget). Eftersom vi nu har två kaskadkopplingar så kallar vi strömspegelns utresistans $r_{o,kaskad2}$, medan utresistansen från kaskadkopplingen i GE-steget kallas $r_{o,kaskad1}$.

- Om vi använder en BJT-transistor som kaskadtransistor, så som i figuren till höger, och antar att denna transistor har utresistansen r_{o2} samt den inbyggda emitterresistansen r_{e2} så kan vi anta att $r_{o,kaskad1}$ är lika med r_{o1} multiplicerat med den kaskadkopplade transistorn Q2:s strömförstärkningsfaktor, som kan antas vara 100:

$$r_{o,kaskad1} \approx r_{o1} * \frac{r_{\pi2}//r_{o2}}{r_{e2}} \approx r_{o1} * \frac{r_{\pi2}}{r_{e2}} = r_{o1} * \frac{r_{e2} * h_{fe2}}{r_{e2}} = r_{o1} * h_{FE2}$$

- Därmed så kan vi anta att kaskadkopplingens utresistans $r_{o,kaskad1}$ är ca 100 gånger högre än r_{o1}, alltså ca 10 MΩ. I värstafallscenariot ($h_{FE2} = 50$) så blir $r_{o,kaskad1}$ ca 5 MΩ, vilket också är mycket högt.

- Om vi antar att $r_{o,kaskad1}$ är lika med 10 MΩ så blir GE-stegets totala kollektorresistans R_o ungefär lika med 9 MΩ, eftersom

$$R_o = r_{o,kaskad1}//r_{o,kaskad2} \approx 10M//100M \approx \frac{10M * 100M}{10M + 190M} \approx 9,1\ M\Omega$$

- Därmed blir förstärkningsfaktorn på det kaskadkopplade GE-steget med kaskadkopplad strömspegel som last utan emitterresistor ungefär lika med -370 000, eftersom

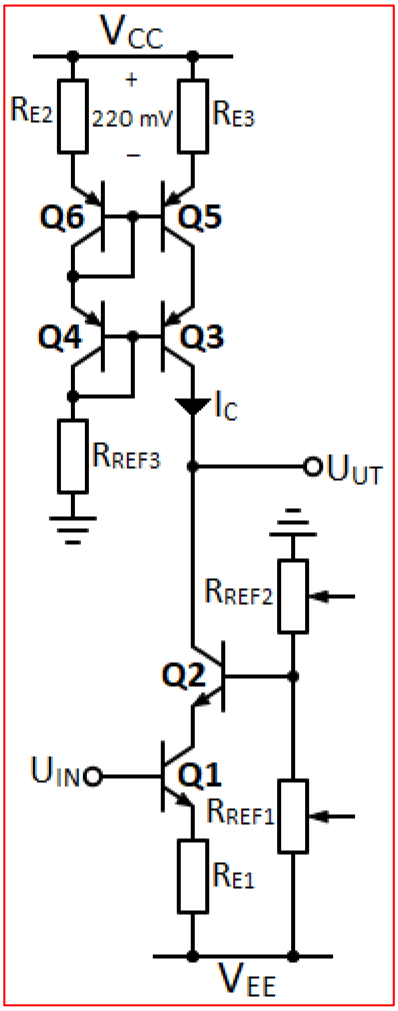
$$G = -\frac{R_o}{r_{e1}} = -\frac{r_{o,kaskad1}//r_{o,kaskad2}}{r_{e1}} \approx -\frac{9,1M}{26} \approx -370\ 000$$

- Ifall vi använder en emitterresistor för att hålla GE-steget temperaturstabilt och därmed minska distorsion, såsom R_{E1} i figuren till höger, så kommer förstärkningen minska ca tio gånger (till -20 000). Detta beror på att vi vill ha ett spänningsfall på ca 220 mV över emitterresistorn. För en kollektorström på 1 mA behövs därmed en emitterresistor R_{E1} på 220 Ω, eftersom

$$R_{E1} = \frac{220}{I_{C(mA)}} = \frac{220}{1} = 220\ \Omega$$

- Därmed blir förstärkningsfaktorn ca -40 000 med emitterresistor, eftersom

$$G = -\frac{R_o}{r_{e1} + R_{E1}} \approx -\frac{9,1M}{26 + 220} \approx -37\ 000$$



Emitterresistor R_{E1} medför att förstärkningen minskar ca tio gånger, men håller GE-steget temperaturstabilt, vilket minskar distorsion.

Kaskadkopplad MOSFET-transistor för ökad förstärkning

- Vi hade kunnat få ännu högre förstärkningsfaktor om vi ersatte den kaskadkopplade BJT-transistorn med en MOSFET-transistor. Då kommer $r_{o,kaskad1}$ bli ungefär lika med

$$r_{o,kaskad1} \approx g_{m2} r_{o1} r_{o2},$$

där g_{m2} är den kaskadkopplade MOSFET-transistorns transkonduktans, som kan antas vara 4 mS i fall GE-stegets kollektorström är lika med 1 mA, r_{o1} är utresistansen på GE-stegets ingångstransistor och r_{o2} är den kaskadkopplade MOSFET-transistorns utresistans.

- Precis som tidigare så antar vi att samtliga transistorers utresistans är 100 kΩ och att MOSFET-transistorns transkonduktans g_m är 4 mS vid en kollektorström på 1 mA (om vi hade använt en PMOS-transistor så hade vi kunnat anta halva transkonduktansen vid samma ström, alltså 2 mS). Med kaskadkopplad MOSFET-transistor så blir $r_{o,kaskad1}$ ca 40 MΩ, alltså ca fyra gånger högre än tidigare:

$$r_{o,kaskad1} \approx g_{m2} r_{o1} r_{o2} = 4m * 100k * 100k = 40\ M\Omega$$

- Med kaskadkopplad MOSFET-transistor samt lagom stor emitterresistor för att minska distorsion så blir GE-stegets förstärkningsfaktor nästan -120 000, eftersom

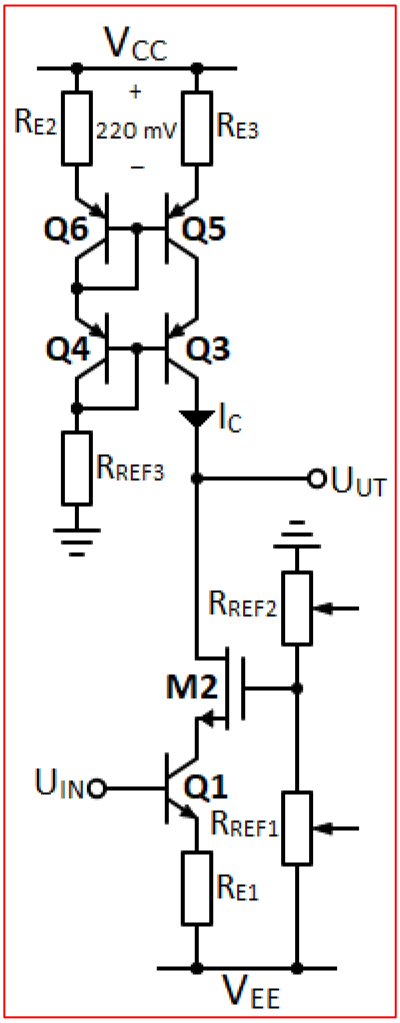
$$G = \frac{R_o}{r_{e1} + R_{E1}} = -\frac{r_{o,kaskad1} // r_{o,kaskad2}}{r_{e1} + R_{E1}} \approx -\frac{40M//100M}{26 + 220} \approx -\frac{28{,}6M}{246} \approx -116\,000$$

- Vi får alltså en förstärkningsökning på omkring en faktor tre, vilket är en klar fördel.

- Nackdelen med att använda en kaskadkopplad MOSFET-transistor istället för en BJT-transistor är att utsignalens topp-till-topp-värde med största sannolikhet kommer minska något mer. Detta beror på att en genomsnittlig MOSFET-transistor kräver ett spänningsfall mellan drain och source på minst 0,5 V för att MOSFET-transistorn skall arbeta i det mättade området. Därmed så minskar utsignalens topp-till-toppvärde med 0,5 V ifall vi använder en MOSFET-transistor.

- Motsvarande BJT-transistor begränsar inte utsignalens topp-till-topp-värde lika mycket, eftersom kollektor-emitterspänningen (motsvarigheten till MOSFET-transistorns drain-sourcespänning) vanligtvis kan gå ned till så låga värden som 0,1 V innan transistorn blir mättad. Notera återigen att BJT-transistorer skall arbeta i sitt linjära område när den arbetar som förstärkare av något slag, meden MOSFET-transistorer skall arbeta i sitt mättade område.

- Dock så kommer detta förmodligen inte ha jättestor betydelse i praktiken, åtminstone inte om vi använder någorlunda hög matningsspänning, exempelvis ± 50 V, då matningsspänningens topp-till-topp-värde endast hade minskat med en halv procent. Om vi hade använt lägre matningsspänning, exempelvis ± 2 V, så hade det haft större betydelse, eftersom kaskadkopplingen då hade medfört att utsignalens topp-till-toppvärde hade minskat med 12,5 %.



Genom att ersätta den kaskadkopplade BJT-transistorn vi använde förut med en MOSFET-transistor så ökar GE-stegets förstärkningsfaktor, men utspänningens topp-till-topp-värde kan begränsas något mer.

Att förstärkningsfaktorn ökar beror på att BJT-transistorns interna inresistans $r_\pi = r_e * h_{FE}$ annars begränsar GE-stegets utresistans, vilket begränsar förstärkningsfaktorn något.

Eftersom vi nu använder en MOSFET-transistor istället så är detta inget problem, då dess inresistans är nästintill oändlig. Därmed så begränsas inte GE-stegets utresistans och inte heller då förstärkningsfaktorn, som nu kan uppgå ett värde närmare -30 000 i denna krets. Utan emitterresistor R_{E1} hade detta värde varit tio gånger högre, alltså närmare -300 000!

- Inom IC-design är det därför fördelaktigt att man har möjlighet att välja W/L-ratio på MOSFET-transistorerna (kanalbredd och kanallängd på respektive MOSFET-transistorerna). Genom att välja tillräckligt hög W/L-ratio så kan drain-sourcespänningen U_{DS} nå så lågt som 0,1 V, samtidigt som MOSFET-transistorerna fortfarande arbetar i det mättade tillståndet. Därmed så minskar utsignalernas topp-till-topp-värde endast 0,1 V per transistor.

MOSFET-transistor på ingången för ökad inresistans (GS-steg):

- Vi kan ersätta BJT-transistorn på GE-stegets ingång mot en MOSFET-transistor för att enkelt öka inresistansen. Därmed så blir denna spänningsförstärkare ett GS-steg.

- Eftersom kaskadkopplingen möjliggör extremt hög förstärkning så behöver inte MOSFET-transistorns mycket lägre förstärkningsfaktor spela så mycket roll. Istället för en förstärkningsfaktor närmare -120 000, som vi hade på det kaskadkopplade GE-steget med emitterresistor tidigare, så har detta GS-steg ungefär hälften så hög förstärkningsfaktor, alltså omkring -60 000.

- Anta att vi använder lika stor sourceresistor R_S som emitterresistor R_{E1} tidigare, alltså 220 Ω vid en drainström på 1 mA. Vi antar också att MOSFET-transistorernas respektive transkonduktans är 4 mS vid 1 mA drainström, vilket är helt normalt för en genomsnittlig MOSFET-transistor av polariteten NMOS. I övrigt så antar vi att förstärkarsteget är samma som förut.

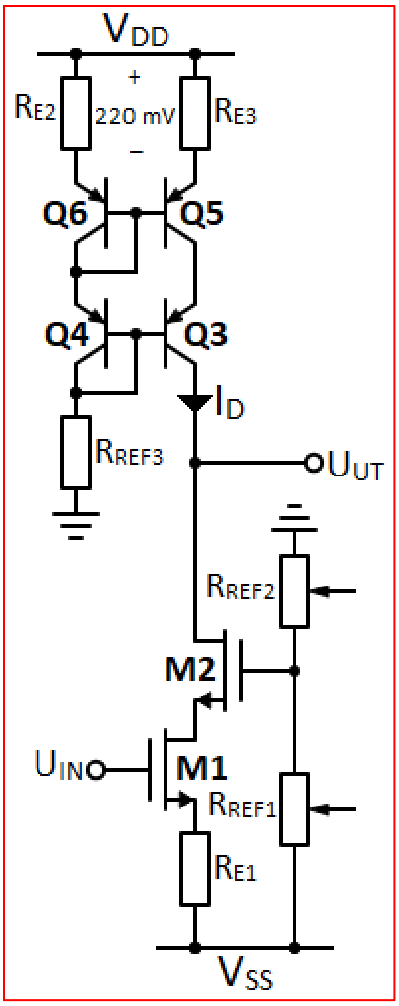
- Med sourceresistor R_S på 220 Ω så blir därmed GS-stegets förstärkningsfaktor lika med -60 000, eftersom

$$G = \frac{R_o}{\frac{1}{g_{m1}} + R_S} = -\frac{r_{o,kaskad1}//r_{o,kaskas2}}{\frac{1}{g_{m1}} + R_S} \approx -\frac{40M//100M}{\frac{1}{4m} + 220} \approx -\frac{28{,}6M}{250 + 220} \approx -60\,800$$

- Förstärkningsfaktorn på det kaskadkopplade GS-steget är också mycket högt, trots att vi använder en sourceresistor R_S. Detta är också mycket högt, samtidigt som vi slipper problem med GE-stegets annars låga inresistans, som annars kräver så kallade spänningsföljare framför ingången för att inte föregående stegs förstärkningsfaktor skall bli kraftigt reducerad.

- Därmed så kan detta GS-steg vara föredraget i ett flertal förstärkarsteg, eftersom man inte behöver oroa sig om GS-stegets inresistans, som annars riskerar sänka föregående stegs förstärkningsfaktor kraftigt. Även med sourceresistor så bör förstärkningsfaktorn alltså hamna omkring -60 000, vilket är mer än tillräckligt för de flesta ändamål.

- Om vi dessutom kaskadkopplar föregående steg (vanligtvis en differentialförstärkare) och använder MOSFET-ingångar likt detta GS-steg, så kommer detta steg också ha en förstärkningsfaktor närmare -30 000 (hälften av GS-steget eftersom dess ingångar består av PMOS-transistorer, vars transkonduktans kan antas vara hälften av motsvarande PMOS-transistorer, som vi använder här). Då kommer den totala förstärkningsfaktorn i exempelvis en OP-förstärkare bli närmare -60 000 * -30 000 = 1,8 * 10^9, vilket är extremt högt!



Genom att ersätta BJT-transistorn på GE-stegets ingång mot en MOSFET-transistor så öka inresistansen kraftigt från några kΩ upp till hundratals TΩ.

Dock så minskar förstärkningsfaktorn på grund av MOSFET-transistorns transkonduktans är lägre än BJT-transistorns.

När GS-steget är kaskadkopplat så kan vi dock få mycket hög förstärkning ändå, omkring -60 000 i kretsen ovan. Utan sourceresistorn R_{S1} hade förstärkningsfaktorn kunnat uppnå närmare -120 000.

Kaskadkopplade GS-steg som skydd mot Millereffekten:

- Förutom att möjliggöra extremt hög förstärkningsfaktor så skyddar kaskadkopplade GS-steg också mot Millereffekten precis på samma sätt som de kaskadkopplade GE-steg vi har sett tidigare. Därmed så ökar GS-stegets bandbredd jämfört med ett vanligt GS-steg.

- Millereffekten beror på interna kapacitanser mellan MOSFET-transistorers gate och drain C_{GD}, se figuren nedan till höger, som medför att det skapas en återkopplad loop mellan MOSFET-transistorns gate och drain, där ström kan flöda från drain till gate.

- Med ökad frekvens så kommer C_{GD} utgöra ett mindre och mindre motstånd, vilket leder till att mer och mer av GS-stegets drainström I_D passerar genom denna kondensator, vilket leder till att förstärkningen gradvis minskar med ökad frekvens, vilket leder till att bandbredden minskar. Vanligtvis är C_{GD} mycket olinjär, samtidigt som denna kapacitans förstärks ungefär med en faktor av förstärkarstegets förstärkningsfaktor G (C_{GD} * G).

- Därmed så leder de interna gate-drainkapacitanserna C_{GD} till lägre bandbredd, olinjariteter samt distorsion (även BJT-transistorer är känsliga mot Millereffekten, men eftersom motsvarande bas-kollektorkapacitanser C_{BC} vanligtvis är mycket lägre än MOSFET-transistorers gate-drainkapacitans C_{GD} så blir effekten inte lika påtaglig på BJT-transistorer).

- De kaskadkopplade transistorerna M2 och M3 i det kaskadkopplade GS-steget till höger håller transistor M1:s och M3:s respektive drainspänning konstant, vilket medför att spänningen på drainsidan av varje gate-drainkapacitans C_{GD} hålls konstant.

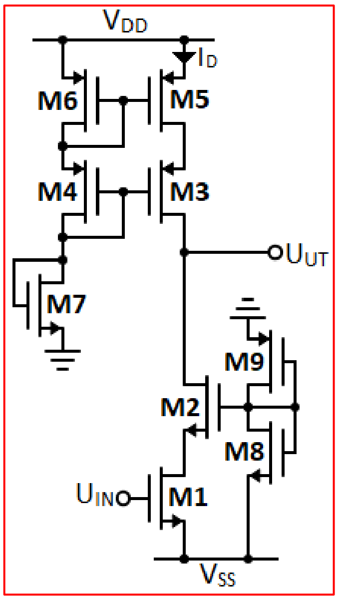
- Detta medför att C_{GD} utgör ett nästintill oändligt motstånd för strömmen, då den konstanta spänningen ser ut som en DC-signal för C_{GD}, vilket i sin tur medför att strömmen genom C_{GD} blir i princip obefintlig.

- Därmed så blir gate-drainkapacitansen C_{GD} förbikopplad tack vare kaskadkopplingen, vilket leder till att C_{GD}:s olinjariteter inte längre påverkar förstärkarsteget.

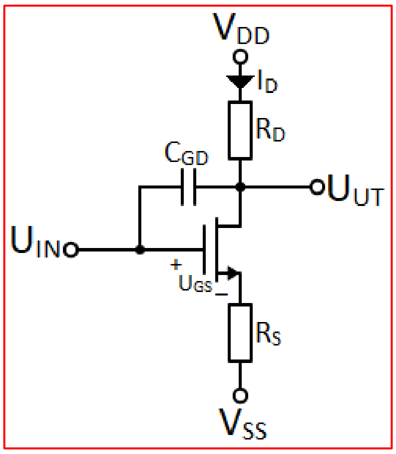
- Därmed så har kaskadkopplade spänningsförstärkare högre bandbredd samt mindre olinjariteter och distorsion än vanliga spänningsförstärkare. Detta gäller särskilt MOSFET-transistorer, vars gate-drainkapacitans C_{GD} vanligtvis är högre än motsvarande bas-kollektorkapacitans C_{BC} på BJT-transistorer.

- Det finns dock en nackdel med kaskadkopplingen och det är att utsignalen topp-till-topp-värde begränsas, eftersom alla transistorerna i förstärkarsteget alltid måste arbeta i det mättade tillståndet.

> Millereffekten medför gradvis minskad förstärkning med ökad frekvens, då C_{GD} fungerar som en återkopplad loop mellan GS-stegets drain och gate (likt en återkopplad loop på en OP-förstärkare), vars motstånd dock blir lägre och lägre vid ökad frekvens (eftersom C_{GD} utgör mindre och mindre motstånd med ökad frekvens), vilket leder till lägre förstärkning.



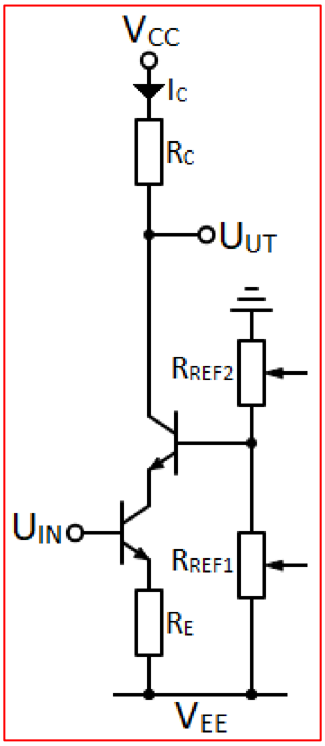
Kaskadkopplade spänningsförstärkare, här ett teleskopiskt kaskadkopplat GS-steg konstruerad med ren CMOS-teknologi för användning i IC-kretsar, medför högre förstärkning och bandbredd jämfört med vanliga spänningsförstärkare, men utsignalens topp-till-topp-värde blir något begränsat.



Gate-drainkapacitansen C_{GD} ger upphov till en återkopplad loop från drain till gate, som medför att GS-stegets förstärkning minskar med ökad frekvens (på grund av att C_{GD}:s motstånd minskar med ökad frekvens), vilket leder till att förstärkningsfaktorn minskar med ökad frekvens och bandbredden minskar.

Eftersom C_{GD} är något olinjär så kommer också olinjär ström flöda genom C_{GD}, vilket leder till distorsion. Genom att kaskadkoppla GS-steget så hålls drainspänningen konstant, vilket leder till att C_{GD} förbikopplas och därmed inte påverkar GS-steget; därmed har kaskadkopplade GS-steg generellt sett högre bandbredd samt mindre distorsion än konventionella GS-steg.

4.2.31 - Härledning av förstärkningsfaktor samt utresistans på ett enkelt kaskadkopplat GE-steg



Kaskadkopplat GE-steg

- Det kaskadkopplade GE-stegets förstärkningsfaktor kan beräknas med följande formel:

$$G = -\frac{R_o}{r_{e1} + R_E},$$

där G är förstärkningsfaktorn, R_o är det kaskadkopplade GE-stegets totala kollektorresistans, r_{e1} är den inbyggda emitterresistansen på GE-stegets ingångstransistor, som i detta fall är transistor Q1, och R_E är GE-stegets emitterresistor.

- I detta fall, då vi använder en kollektorresistor R_C, så är det kaskadkopplade GE-stegets totala kollektorresistans R_O lika med

$$R_o = R_C // r_{o,kaskad},$$

där R_C är kollektorresistorn och $r_{o,kaskad}$ är kaskadkopplingens utresistans. Vi kommer snart se att detta är fallet med det kaskadkopplade GE-stegets småsignalschema.

- För att underlätta beräkningarna så måste vi härleda en formel för kaskadkopplingens utresistans, $r_{o,kaskad}$. Som vi snart kommer se så blir $r_{o,kaskad}$ ungefär lika med den kaskadkopplade BJT-transistorns utresistans r_{o2} multiplicerat med dess strömförstärkningsfaktor h_{FE2}, som kan antas vara 100:

$$r_{o,kaskad} \approx r_{o2} * h_{FE2}$$

- Därmed så kan det kaskadkopplade GS-stegets förstärkningsfaktor approximeras med formeln

$$G = -\frac{R_o}{r_{e1} + R_E} = -\frac{R_C // r_{o,kaskad}}{r_{e1} + R_E} \approx -\frac{R_C // (r_{o2} * h_{FE2})}{r_{e1} + R_E},$$

där R_C är kollektorresistorn, r_{o2} samt h_{FE2} är den kaskadkopplade BJT-transistorns utresistans respektive strömförstärkningsfaktor, r_{e1} är ingångstransistorns inbyggda emitterresistans och R_E är GE-stegets emitterresistor.

- Som vi såg tidigare så är det kaskadkopplade GE-stegets totala kollektorresistans R_O lika med

$$R_o = R_C // r_{o,kaskad},$$

där R_C är kollektorresistorn och $r_{o,kaskad}$ är kaskadkopplingens utresistans. Vi kommer snart se att detta är fallet med det kaskadkopplade GE-stegets småsignalschema.

- Vi dimensionerar som vanligt emitterresistor R_E så att spänningsfallet över denna resistor är ca 220 mV. Därmed så kommer GE-stegets emitterfaktor EF som vanligt bli tio, eftersom

$$EF = \frac{r_{e1} + R_E}{r_{e1}},$$

där

$$r_{e1} = \frac{26}{I_{c(mA)}}$$

samt

$$R_e = \frac{220}{I_{c(mA)}},$$

vilket ger

$$EF = \frac{r_{e1} + R_E}{r_{e1}} = \frac{\left(\frac{26}{I_{c(mA)}} + \frac{220}{I_{c(mA)}}\right)}{\left(\frac{26}{I_{c(mA)}}\right)} = \frac{\left(\frac{26+220}{I_{c(mA)}}\right)}{\left(\frac{26}{I_{c(mA)}}\right)} = \frac{246}{26} \approx 10$$

- Detta medför att det kaskadkopplade GE-stegets utresistans med emitterresistor R_E ökar ungefär med en faktor tio:

$$R_{UT} \approx R_o * 10 = R_C // r_{o,kaskad} * 10$$

- Det kaskadkopplade GE-stegets inresistans kan beräknas som summan av emitterresistansen multiplicerat med ingångstransistorns strömförstärkningsfaktor, precis som vilket GE-steg som helst:

$$R_{IN} \approx (r_{e1} + R_E) * h_{FE1},$$

där r_{e1} och h_{FE1} är ingångstransistorns inbyggda emitterresistans respektive strömförstärkningsfaktor (som kan antas vara 100) och R_E är emitterresistorn. Eftersom emitterfaktorn är ungefär tio så medför detta att summa r_{e1} + R_E är ungefär tio gånger större än r_{e1}, vilket betyder att inresistansen ökar med en faktor tio när vi använder emitterresistor R_E.

- Sammanfattat så medför emitterresistorn att GE-stegets emitterfaktor blir ungefär tio, vilket leder till att förstärkningsfaktorn G minskar med en faktor tio, medan in- samt utresistansen ökar med faktor tio (på ett ungefär).

Kom ihåg: GE-stegets emitterfaktor EF indikerar hur mycket GE-stegets förstärkningsfaktor minskar samt hur mycket dess in- och utresistans ökar. En typisk emitterfaktor på tio medför att förstärkningsfaktorn minskar med ungefär en faktor tio, medan in- och utresistansen ökar med ungefär en faktor tio.

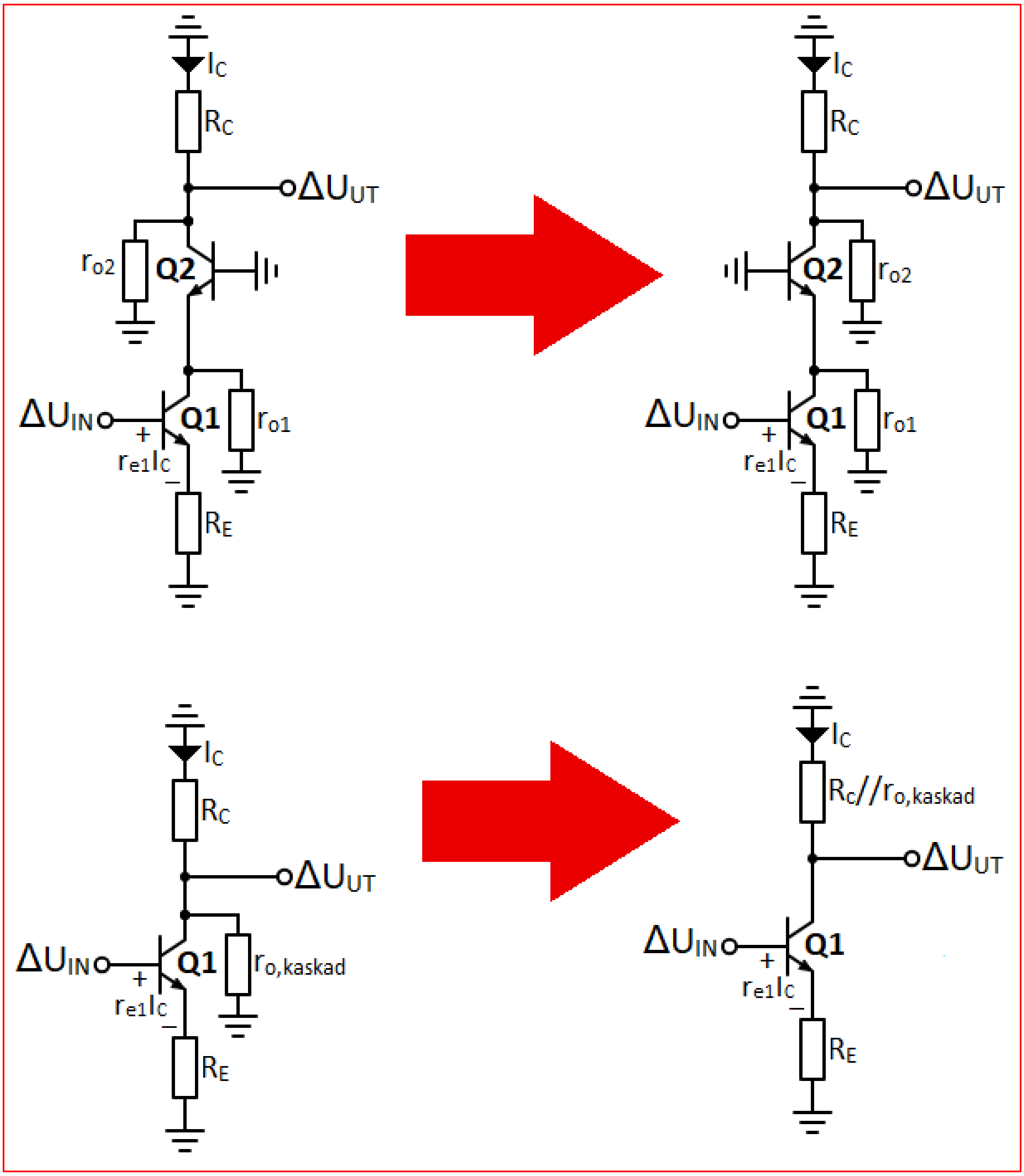
Kom ihåg våra minnesregler för emitter- och sourceresistorer:

Vi sätter ca 220 mV spänning över alla emitterresistorer i GE-steg, vilket ger oss en emitterfaktor EF på ca tio, vilket leder till att förstärkningsfaktorn minskar med en faktor tio, samtidigt som utresistansen ökar med en faktor tio (på ett ungefär)

Samma tumregel gäller även för motsvarande GS-steg, där vi sätter ca 220 mV över alla sourceresistorer, vilket ger oss en sourcefaktor runt två, vilket i sin tur leder till att förstärkningsfaktorn halveras, medan utresistansen fördubblas (på ett ungefär).

Om vi jämför ett GE-steg med emitterfaktor tio samt ett GS-steg med sourcefaktor runt två så brukar GE-stegets förstärkningsfaktor vara ungefär dubbelt så hög.

- När vi ritar ut småsignalschemat så kortsluter vi samtliga konstanta storheter, vilket i detta fall är matningsspänningen V_{DD} samt basspänningen till den kaskadkopplade transistorn Q2, se den vänstra figuren nedan. För att göra småsignalschemat mer överskådligt så vänder vi den kaskadkopplade transistorn Q2 så att dess bas pekar åt vänster, precis som ingångstransistor Q1, se den högra figuren nedan.



- Det vi skall göra sen är att härleda en formel för kaskadkopplingens utresistans $r_{o,kaskad}$. Efter att ha gjort detta så kan vi förenkla GE-steget genom att ta bort den kaskadkopplade transistorn Q2 (eftersom denna kan ersättas med sin utresistans r_{o2}), för att ersätta r_{o1} och r_{o2} med kaskadkopplingens utresistans $r_{o,kaskad}$, se den vänstra figuren ovan.

- Slutligen så noterar vi att de två kvarvarande resistanserna R_C och $r_{o,kaskad}$ är parallellkopplade, eftersom de är anslutna till ΔU_{UT} åt ena hållet samt jord till den andra. Därmed kan dessa ersättas med parallellresistansen $R_C//r_{o,kaskad}$, placerad i GE-stegets kollektor, se den högra figuren ovan.

- Det kaskadkopplade GE-stegets förstärkningsfaktor är ration mellan ΔU_{UT} och ΔU_{IN} i småsignalschemat, precis som för övriga förstärkarsteg:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}}$$

- Vi använder Kirchhoffs spänningslag för att härleda formler för ΔU_{IN} och ΔU_{UT}.

- Vi börjar med att härleda en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången via emittern till jord. Som vanligt försummar vi skillnaden mellan emitterströmmen I_E och kollektorströmmen I_C, då dessa är ungefär lika stora. Därför antar vi att strömmen genom emittern är samma som flödar genom emittern:

$$\Delta U_{IN} - r_{e1}I_C - R_E I_C = 0 \rightarrow \Delta U_{IN} = r_{e1}I_C + R_E I_C$$

$$\rightarrow \Delta U_{IN} = I_C(r_{e1} + R_E)$$

- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från kollektorn via utgången till jord:

$$-R_o I_C - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -R_o I_C$$

- Slutligen härleder det kaskadkopplade GE-stegets förstärkningsfaktor G ur dessa formler:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{R_o I_C}{I_C(r_{e1} + R_E)} = -\frac{R_o}{r_{e1} + R_E},$$

  där R_o är det kaskadkopplade GE-stegets totala kollektorresistans, r_{e1} är ingångstransistorns inbyggda emitterresistans och R_E är emitterresistorns resistans.

- Formeln ovan gäller för samtliga kaskadkopplade GE-steg med emitterresistor R_E; om emitterresistor saknas så gäller samma formel, fast vi får ta bort R_E ur nämnaren.

- I detta fall så är det kaskadkopplade GE-stegets totala kollektorresistans R_O lika med

$$R_o = R_C // r_{o,kaskad},$$

  där R_C är kollektorresistorn och $r_{o,kaskad}$ är kaskadkopplingens utresistans. Vi kommer snart se att detta är fallet med det kaskadkopplade GE-stegets småsignalschema. Genom att sätta in detta i formeln för förstärkningsfaktorn G så erhålls

$$G = -\frac{R_o}{r_{e1} + R_E} = -\frac{R_C // r_{o,kaskad}}{r_{e1} + R_E}$$

- I detta fall, då vi använder kollektorresistor R_C, kommer dock denna resistor kraftigt begränsa förstärkningsfaktorn, då vi kan anta att R_C är mycket mindre än kaskadkopplingens utresistans $r_{o,kaskad}$.

Samband mellan det kaskadkopplade GE-stegets in-och utresistans samt dess emitterfaktor:

- Som nämndes tidigare så medför emitterresistorn att GE-stegets emitterfaktor blir ca tio, vilket medför att förstärkningsfaktorn minskar med en faktor tio, samtidigt som in- och utresistansen ökar med en faktor tio:

$$R_{IN} \approx (r_{e1} + R_E) * h_{FE1},$$

där r_{e1} och h_{FE1} är ingångstransistorns inbyggda emitterresistans respektive strömförstärkningsfaktor (som kan antas vara 100) och R_E är emitterresistorn. Att inresistansen ökar med en faktor tio på grund av emitterresistor R_E beror på att summan av r_{e1} + R_E är ungefär tio gånger större än r_{e1} när vi har en emitterfaktor på ca tio.

- GE-stegets utresistans ökad också med en faktor tio vid en emitterfaktor EF på tio:

$$R_{UT} \approx R_o * EF \approx R_o * 10 = R_C // r_{o,kaskad} * 10,$$

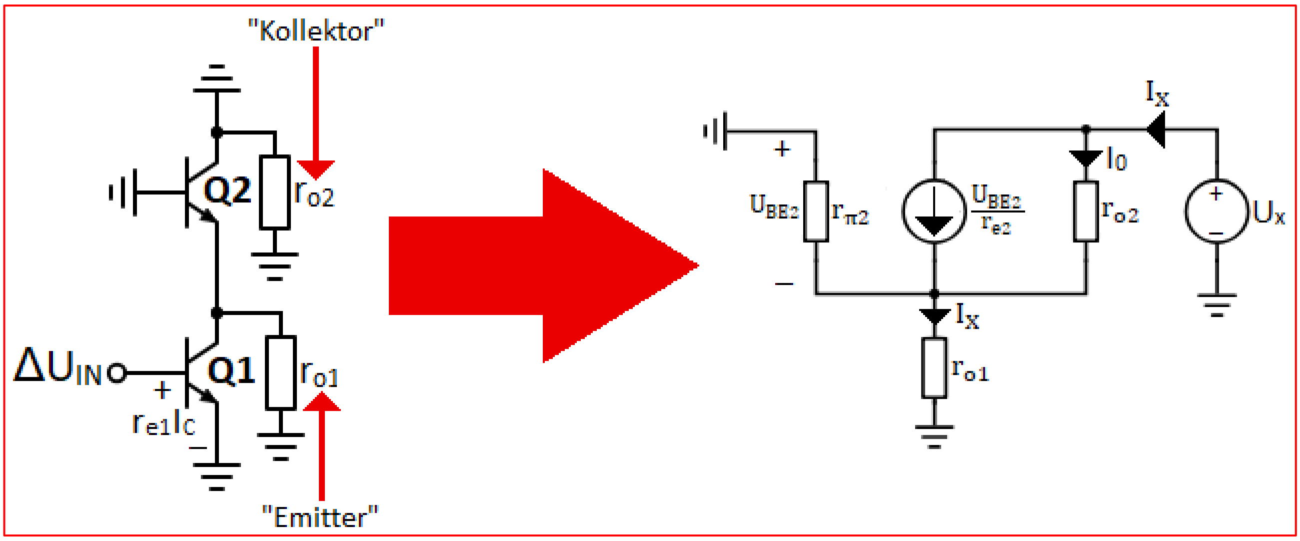
där R_o är utresistansen utan emitterresistor, EF är emitterfaktorn (som är ungefär lika med tio), R_C är kollektorresistorn och $r_{o,kaskad}$ är kaskadkopplingens utresistans.

Beräkning av kaskadkopplingens utresistans $r_{o,kaskad}$:

- För att beräkna kaskadkopplingens utresistans $r_{o,kaskad}$ så tänker vi att kaskadkopplingen är en separat krets, där den kaskadkopplade transistorn Q2:s utresistans r_{o2} utgör ”kollektorresistorn” och ingångstransistor Q1:s utresistans r_{o1} utgör ”emitterresistorn”. Därefter måste vi använda småsignalschema för beräkning av utresistansen.

- Om vi därefter kan beräkna ett ungefärligt värde på $r_{o,kaskad}$ vid en kollektorström på exempelvis 1 mA så kan vi enkelt approximera det kaskadkopplade GE-stegets förstärkningsfaktor, förutsatt att vi ersätter kollektorresistorn R_C mot en strömspegel, helst en kaskadkopplad strömspegel, annars kommer kollektorresistorns låga resistans kraftigt begränsa förstärkningsfaktorn. Vi kan därefter jämföra det kaskadkopplade GE-stegets förstärkningsfaktor när vi använder en enkel strömspegel som last jämfört med om vi använder en kaskadkopplad strömspegel.

- Det vi kommer se är att med en kaskadkopplad strömspegel som last så kan GE-stegets förstärkningsfaktor bli extremt hög; värden som uppgår till -380 000 (utan emitterresistor) är möjligt! Om vi därefter använder en lagom stor emitterresistor för att hålla GE-stegets temperaturstabilt och därmed minska distorsion så blir GE-stegets emitterfaktor ca tio, vilket leder till att förstärkningsfaktorn minskar till omkring -40 000, vilket är extremt högt!



För att beräkna kaskadkopplingens utresistans så tänker vi att kaskadkopplingen utgör ett separat förstärkarsteg, vars form liknar ett helt vanligt GE-steg med kollektor- och emitterresistor, se den vänstra figuren ovan.

I detta fall så utgör den kaskadkopplade transistorns Q2:s utresistans r_{o2} ”kollektorresistorn”, medan ingångstransistor Q1:s utresistans r_{o1} utgör ”emitterresistorn”. Därefter så beräknar vi $r_{o,kaskad}$ på samma sätt som vi hade gjort på ett vanligt GE-steg. Vi kan därmed rita ut det ekvivalenta småsignalschemat för beräkning av kaskadkopplingen utresistans, se den högra figuren ovan.

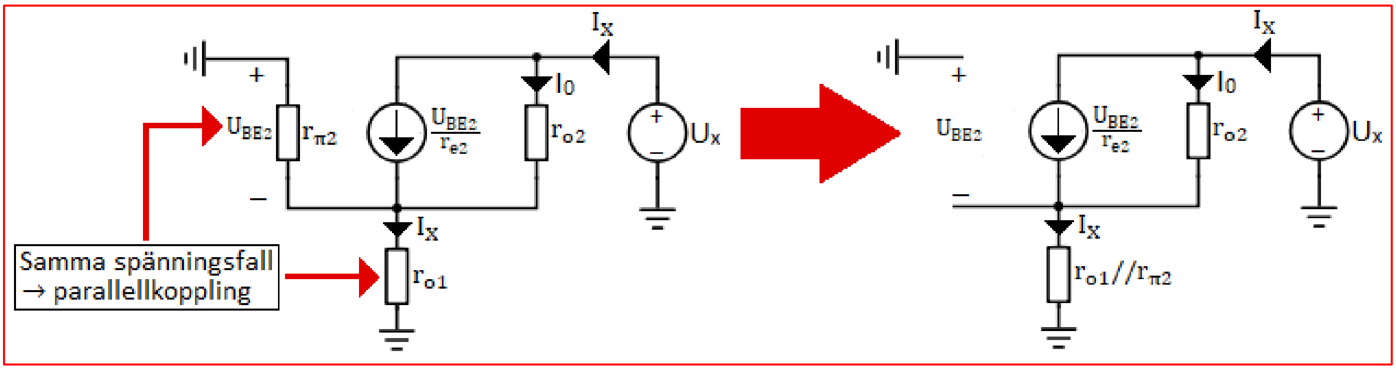
- Vi beräknar först kaskadkopplingens utresistans, alltså $r_{o,kaskad}$. Vi använder småsignalschemat för beräkningen, som om det vore ett separat GE-steg med kollektor- och emitterresistor. Tänk att den kaskadkopplade transistorn Q2:s utresistans r_{o2} är ”kollektorresistorn” och ingångstransistor Q1:s utresistans r_{o1} är ”emitterresistorn”, se den vänstra figuren ovan.

- Därefter så kan vi rita ut småsignalschemat för beräkning av kaskadkopplingens utresistans, $r_{o,kaskad}$, se den höga figuren ovan. Vi kortsluter in- och utsignalen samt ansluter en extern spänningskälla U_X i kollektorn.

- Kaskadkopplingens utresistans $r_{o,kaskad}$ kan beräknas med formeln

$$r_{o,kaskad} = \frac{U_X}{I_X},$$

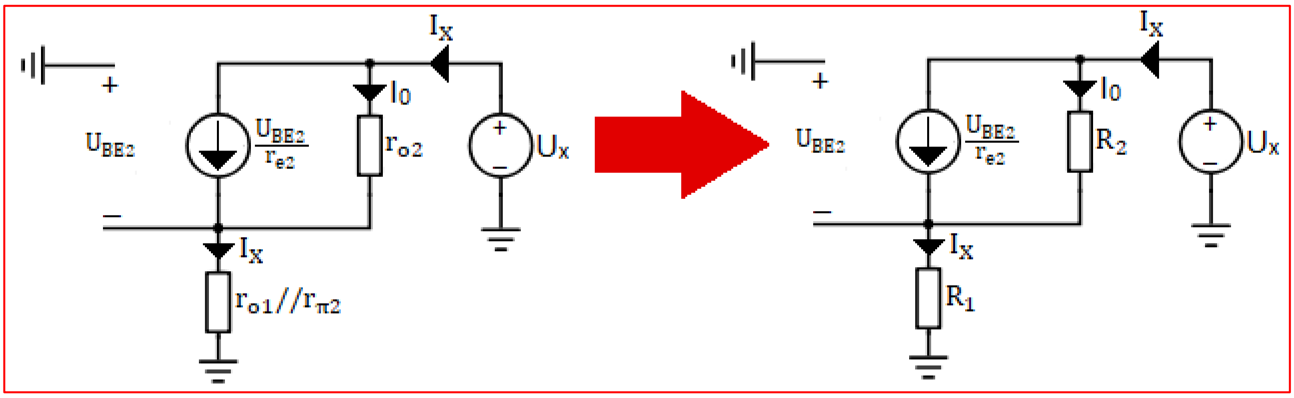
där U_X är spänningen från den externa spänningskällan som vi tillsatte i drain och I_X är strömmen som flödar från drain ned till source, se den högra figuren ovan.



Den inbyggda basresistansen $r_{\pi 2}$ på den kaskadkopplade BJT-transistorn och ingångstransistorns utresistans r_{o1} i den vänstra figuren ovan utgör en parallellkoppling och kan därför ersättas med resistansen $r_{o1}//r_{\pi 2}$ placerad i emittern. Därefter kan småsignalschemat ritas om till den högra figuren ovan.

- Notera i den vänstra figuren ovan att den kaskadkopplade transistorns Q2:s inbyggda basresistans $r_{\pi 2}$ samt ingångstransistorns utresistans r_{o1} är parallellkopplade, eftersom de båda är anslutna till samma punkt på ena sidan och båda är anslutna till jord på andra sidan. Därmed är spänningsfallet över de båda resistanserna samma.

- Vi ersätter därför dessa resistanser med en ersättningsresistans som är lika med $r_{o1}//r_{\pi 2}$, som vi placerar i emittern. Därefter ritar vi om schemat till den högra figuren ovan.



För att underlätta beräkningarna så inför vi beteckningarna R_1 och R_2, där R_1 är resistansen i ”emittern” ($r_{o1}//r_{\pi 2}$) och R_2 är resistansen i ”kollektorn” (r_{o2})

- För att underlätta beräkningen av utresistansen så inför vi beteckningarna R_1 och R_2 i småsignalschemat, se den högra figuren ovan. Följande gäller för dessa storheter:

$$R_1 = r_{o1}//r_{\pi 2}$$

$$R_2 = r_{o2}$$

- Därefter utför vi beräkningarna. Som vi såg tidigare så kan kaskadkopplingens utresistans $r_{o,kaskad}$ beräknas med följande formel:

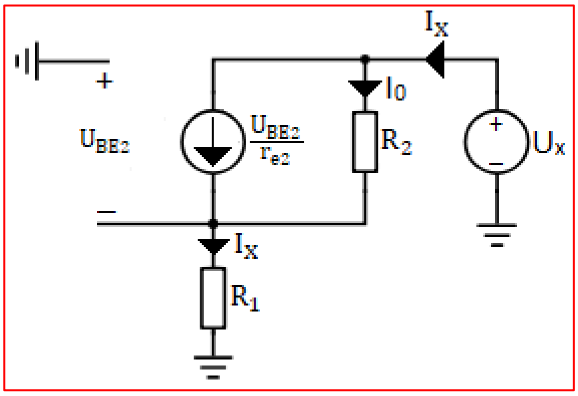
$$r_{o,kaskad} = \frac{U_X}{I_X},$$

där U_X är (den tillsatta) spänningskällan i kollektorn och I_X är strömmen som flödar genom kollektorn.

- Vi kör Kirchhoffs spänningslag för att härleda en formel för spänningen U_X. Vi går från kollektorn till jord via emittern:

$$U_x - R_2 * I_0 - R_1 * I_x = 0 \rightarrow U_x = R_2 * I_0 + R_1 * I_x$$

- Vi använder Kirchhoffs strömlag för att härleda en formel för strömmen I_0.



- Som synes så är strömmen I_X lika med summan av strömmarna I_0 och $\frac{U_{BE2}}{r_{e2}}$:

$$I_x = I_0 + \frac{U_{BE2}}{r_{e2}} \rightarrow I_0 = I_x - \frac{U_{BE2}}{r_{e2}}$$

- Därefter härleder vi en formel för bas-emitterspänningen U_{BE2}:

$$-U_{BE2} - R_1 I_x = \rightarrow U_{BE2} = -R_1 * I_x$$

- Därmed så kan vi förenkla formeln för spänningen U_x ovan genom att härleda en formel för strömmen I_0, där vi bryter ut strömmen I_X:

$$I_0 = I_x - \frac{U_{BE2}}{r_{e2}} = I_x + \frac{R_1 * I_x}{r_{e2}} = I_x \left[1 + \frac{R_1}{r_{e2}}\right]$$

- Därefter sätter vi in formeln för I_0 i formeln för U_X ovan:

$$U_x = R_2 * I_0 + R_1 * I_x = R_2 * I_x \left[1 + \frac{R_1}{r_{e2}}\right] + R_1 * I_x = I_X \left[R_2\left(1 + \frac{R_1}{r_{e2}}\right) + R_1\right]$$

- Vi kan därefter härleda en formel för kaskadkopplingens utresistans $r_{o,kaskad}$:

$$r_{o,kaskad} = \frac{U_X}{I_X} = \frac{I_X\left[R_2\left(1 + \frac{R_1}{r_{e2}}\right) + R_1\right]}{I_X} = R_2\left(1 + \frac{R_1}{r_{e2}}\right) + R_1$$

- Därefter ersätter vi beteckningarna R_1 och R_2 med de egentliga resistanserna:

$$R_1 = r_{o1} // r_{\pi 2}$$

$$R_2 = r_{o2}$$

- Kaskadkopplingens utresistans $r_{o,kaskad}$ kan alltså beräknas med formeln:

$$r_{o,kaskad} = r_{o2}\left(1 + \frac{r_{o1}//r_{\pi 2}}{r_{e2}}\right) + r_{o1}//r_{\pi 2}$$

  där r_{o2} är den kaskadkopplade transistorns utresistans, r_{o1} är utresistansen på GE-stegets ingångstransistor och $r_{\pi 2}$ samt r_{e2} är den kaskadkopplade transistorns inbyggda basresistans respektive emitterresistans.

- Den kaskadkopplade transistorns inbyggda basresistans $r_{\pi 2}$ är samma sak som dess inbyggda emitterresistans r_{e2}, fast sedd från baskretsen. $r_{\pi 2}$ är därmed lika med r_{e2} multiplicerat med transistorns strömförstärkningsfaktor h_{FE2}:

$$r_{\pi 2} = r_{e2} * h_{FE2}$$

- Formeln ovan följer samma princip som när vi beräknar inresistansen på GE-steget och alla andra förstärkarsteg som har en BJT-transistor på ingången, då förstärkarstegets inresistans (resistansen sedd från ingångstransistorns bas) är lika med all resistans i emittern multiplicerat med strömförstärkningsfaktorn h_{FE}:

- Formeln för utresistansen ovan kan också omvandlas till:

$$r_{o,kaskad} = r_{o2}\left(1 + \frac{r_{o1}//r_{\pi2}}{r_{e2}}\right) + r_{o1}//r_{\pi2} = r_{o2} + r_{o2} * \frac{r_{o1}//r_{\pi2}}{r_{e2}} + r_{o1}//r_{\pi2}$$

$$= r_{o1}//r_{\pi2} + r_{o2} * \frac{r_{o1}//r_{\pi2}}{r_{e2}} + r_{o2} = r_{o1}//r_{\pi2}\left(1 + \frac{r_{o2}}{r_{e2}}\right) + r_{o2}$$

- Vi ser därmed att utresistansen även kan uttryckas på följande sätt:

$$r_{o,kaskad} = r_{o1}//r_{\pi2}\left(1 + \frac{r_{o2}}{r_{e2}}\right) + r_{o2},$$

  där $r_{o1}//r_{\pi2}$ är resistansen sedd från kaskadkopplingens ”emitter” och r_{o2} är resistansen sedd från kaskadkopplingens ”kollektor”. Inuti parentesen så skall alltså resistansen i ”kollektor” divideras med den kaskadkopplade transistorns inbyggda emitterresistans r_{e2} (r_{o2}/r_{e2}). Kom ihåg denna formel, så kan utresistansen (och därmed även förstärkningsfaktorn) i kaskadkopplade förstärkarsteg beräknas enkelt.

- Detta värde kan avrundas till:

$$r_{o,kaskad} \approx r_{o1}//r_{\pi2} * \frac{r_{o2}}{r_{e2}}$$

- Vi kan också anta att den kaskadkopplade transistorns inbyggda basresistans $r_{\pi2}$ är mycket mindre än ingångstransistorns utresistans r_{o1}, vilket medför att parallellresistansen $r_{\pi2}//r_{o1}$ är ungefär lika med den kaskadkopplade transistorns inbyggda basresistans $r_{\pi2}$:

$$r_{o1}//r_{\pi2} \approx r_{\pi2}$$

- Därmed så kan kaskadkopplingens utresistans $r_{o,kaskad}$ avrundas till:

$$r_{o,kaskad} \approx r_{\pi2} * \frac{r_{o2}}{r_{e2}},$$

  där den kaskadkopplade transistorns inbyggda basresistans $r_{\pi2}$ är lika med dess inbyggda emitterresistans r_{e2} multiplicerat med transistorns strömförstärkningsfaktor h_{FE2}:

$$r_{\pi2} = r_{e2} * h_{FE2}$$

- Därmed kan vi ytterligare förenkla formeln för $r_{o,kaskad}$ ovan genom att ersätta $r_{\pi2}$ med r_{e2} * h_{FE2}:

$$r_{o,kaskad} \approx r_{\pi2} * \frac{r_{o2}}{r_{e2}} = r_{e2} * h_{FE2} * \frac{r_{o2}}{r_{e2}} = \frac{r_{e2} * h_{FE2} * r_{o2}}{r_{e2}} = h_{FE2} * r_{o2}$$

- Därmed ser vi att kaskadkopplingens utresistans $r_{o,kaskad}$ är ungefär lika med den kaskadkopplade transistorns utresistans r_{o2} multiplicerat med dess strömförstärkningsfaktor h_{FE2}:

$$r_{o,kaskad} \approx h_{FE2} * r_{o2}$$

- Som vanligt kan vi anta att en normal BJT-transistor har en Earlyspänning U_A på 100 V, vilket medför att den kaskadkopplade transistorns utresistans r_{o2} blir ca 100 kΩ vid en kollektorström I_C på 1 mA, eftersom

$$r_{o2} \approx \frac{U_A}{I_{C(mA)}} = \frac{100}{1m} = 100\ k\Omega$$

- Vi kan också anta att en genomsnittlig BJT-transistor har en strömförstärkningsfaktor h_{FE} på 100, men denna kan variera från 50–250 mellan olika exemplar av samma transistormodell. Om vi antar att den kaskadkopplade transistorns strömförstärkningsfaktor h_{FE2} är lika med 100 så blir kaskadkopplingens utresistans $r_{o,kaskad}$ ungefär lika med 10 MΩ vid en kollektorström på 1 mA, eftersom

$$r_{o,kaskad} \approx h_{FE2} * r_{o2} \approx 100 * 100k = 10\ M\Omega$$

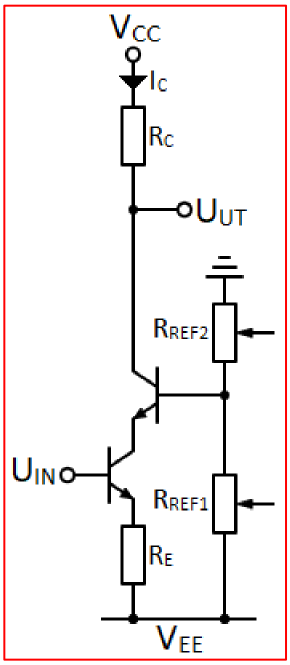
- Det är också värt att ha kännedom om kaskadkopplingens utresistans i värstafallscenariot, vilket inträffar då den kaskadkopplade BJT-transistorns strömförstärkningsfaktor är så låg som 50, vilket leder till att $r_{o,kaskad}$ når sitt potentiella minimumvärde, $r_{o,kaskad,min}$, som då blir 5 MΩ, eftersom

$$r_{o,kaskad,min} \approx h_{FE2} * r_{o2} \approx 50 * 100k \approx 5\ M\Omega$$

4.2.32 - Beräkning av det kaskadkopplade GE-stegets förstärkningsfaktor samt in- och utresistans vid olika laster i kollektorn

- Vi kan därefter härleda en formel för det kaskadkopplade GE-stegets totala utresistans R_O vid olika laster i kollektorn, för att därefter beräkna förstärkningsfaktorn samt utresistansen i respektive fall. Inresistansen kommer förbli densamma, vilket vi kommer se senare.

1. Kaskadkopplat GE-steg med kollektorresistor R_C som last:



Enkelt kaskadkopplat GE-steg. Lasten består av en kollektorresistor, som bör ersättas med en strömspegel för ökad utresistans och därmed ökad förstärkningsfaktor.

- Som vi såg tidigare så kan utresistansen (utan emitterresistor R_E) på det enkla kaskadkopplade GE-steget till höger beräknas med formeln

$$R_o = R_C//r_{o,kaskad},$$

där R_C är kollektorresistorn och $r_{o,kaskad}$ är kaskadkopplingens utresistans, som vi ovan har avrundat till

$$r_{o,kaskad} \approx h_{FE2} * r_{o2},$$

där h_{FE2} samt r_{o2} är den kaskadkopplade transistorns strömförstärkningsfaktor respektive utresistans. Genom att sätta in denna approximation i formeln för det kaskadkopplade GE-stegets totala utresistans R_o ovan så erhåller vi det förenklade formeln

$$R_0 \approx R_C//(h_{FE2} * r_{o2})$$

- Vi kan med stor säkerhet anta att kollektorresistorn R_C är mycket mindre än kaskadkopplingen utresistans $r_{o,kaskad}$. Som exempel, om matningsspänningen V_{CC} / V_{EE} är ± 50 V och vi siktar på kollektorströmmen I_C = 1 mA, så bör kollektorresistorn R_C sättas så nära V_{CC} / I_C = 50 / 1m = 50 kΩ som möjligt, så att utsignalen U_{UT} är lika med noll i vilopunkten (ifall vi inte har någon insignal). Närmaste värde i E12-serien är 47 kΩ, som vi därmed använder.

$$R_C = 47\ k\Omega$$

- Som vi såg tidigare så kan vi anta att kaskadkopplingens utresistans $r_{o,kaskad}$ är ca 10 MΩ vid en kollektorström I_C på 1 mA, förutsatt att den kaskadkopplade transistorns utresistans r_{o2} är 100 kΩ (vid kollektorströmmen 1 mA) och dess strömförstärkningsfaktor h_{FE2} är 100:

$$r_{o,kaskad} \approx h_{FE2} * r_{o2} \approx 100 * 100k = 10\ M\Omega$$

- Därmed så blir det kaskadkopplade GE-stegets utresistans i detta fall lika med ungefär 47 kΩ, eftersom

$$R_{UT} = R_C//r_{o,kaskad} \approx 47k//10M \approx \frac{47k * 10M}{47k + 10M} \approx 47\ k\Omega$$

- Som vi såg tidigare så kan vi beräkna det kaskadkopplade GE-stegets förstärkningsfaktor med formeln

$$G = -\frac{R_o}{r_{e1} + R_E},$$

där G är förstärkningsfaktorn, R_o är GE-stegets totala utresistans (utan emitterresistor R_E), som i detta fall är ca 47 kΩ, r_{e1} är den inbyggda emitterresistansen på GE-stegets ingångstransistor, som i detta fall är transistor Q1, och R_E är emitterresistorn.

- Ingångstransistor Q1:s inbyggda emitterresistans r_{e1} är lika med 26 Ω vid en kollektorström I_C på 1 mA, eftersom

$$r_{e1} = \frac{26}{I_{C(mA)}} = \frac{26}{1} = 26\ \Omega$$

- Om vi sedan använder en emitterresistor R_E i GE-steget så kan förstärkningsfaktorn beräknas med formeln

$$G = -\frac{R_{UT}}{r_{e1} + R_E},$$

där R_{UT} är det kaskadkopplade GE-stegets utresistans, r_{e1} är den inbyggda emitterresistansen på GE-stegets ingångstransistor och R_E är GE-stegets emitterresistor.

- För att hålla GE-steget temperaturstabilt och därmed minska distorsion så bör vi sätta spänningsfallet över emitterresistorn R_E till ca 220 mV. Vid en kollektorström I_C på 1 mA så bör därmed emitterresistorn R_E sättas till 220 Ω, eftersom

$$R_E = \frac{220}{I_{C(mA)}} = \frac{220}{1} = 220\ \Omega$$

- Med denna tumregel så blir GE-stegets emitterfaktor EF ungefär lika med tio, vilket medför att förstärkningsfaktorn kommer minska med en faktor tio, samtidigt som utresistansen ökar med en faktor tio.

- Därmed så blir det kaskadkopplade GE-stegets förstärkningsfaktor ungefär lika med -200 när vi använder en lagom stor emitterresistor R_E, eftersom

$$G = -\frac{R_o}{r_{e1} + R_E} = -\frac{47k}{26 + 220} \approx -190$$

- Notera att detta är rätt bra förstärkningsfaktor, särskilt med tanke på att vi använder en kollektorresistor R_C som last istället för en strömspegel. Så om vi använde en krets utan återkoppling, där vi inte kan använda en strömspegel som last, så hade vi kunnat använda detta GE-steg för att erhålla relativt hög förstärkningsfaktor.

- Samtidigt så ökar alltså utresistansen R_{UT} med en faktor tio, vilket medför att GE-stegets utresistans ökar från ca 47 kΩ till 470 kΩ:

$$R_{UT} \approx R_o * EF \approx 47k * 10 = 470\ k\Omega$$

- Ge-stegets inresistans är som vanligt lika med summan av GE-stegets emitterresistans multiplicerat med ingångstransistorns förstärkningsfaktor, som kan antas vara 100:

$$R_{IN} \approx (r_{e1} + R_E)h_{FE1} \approx (26 + 220) * 100 \approx 25\ k\Omega$$

Förstärkningsfaktor, in- samt utresistans utan emitterresistor R_E

- Utan emitterresistor R_E i GE-steget så kan vi anta att förstärkningsfaktorn i detta fall är ungefär -1800, eftersom

$$G_{utan\ emitterresistor} = -\frac{R_o}{r_{e1}} \approx -\frac{47k}{26} \approx -1800$$

- Samtidigt blir utresistansen lika med R_o, eftersom emitterfaktorn utan emitterresistor är ett:

$$EF_{utan\ emitterresistor} = \frac{r_{e1} + R_E}{r_{e1}} = \frac{26 + 0}{26} = 1,$$

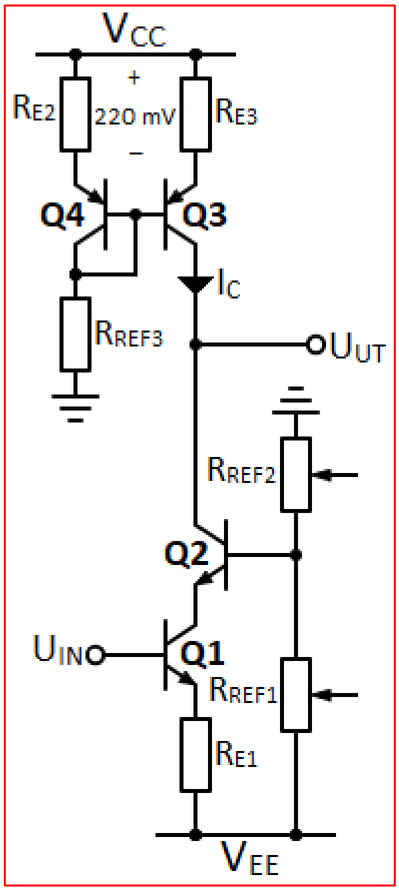
vilket ger

$$R_{UT,utan\ emitterresistor} \approx R_o * EF_{utan\ emitterresistor} \approx 47k * 1 = 47\ k\Omega$$

- Utan emitterresistorn minskar även inresistansen med ungefär en faktor tio, alltså till ca 2,5 kΩ:

$$R_{IN,utan\ emitterresistor} = r_{e1} * h_{FE1} \approx 26 * 100 = 2{,}6\ k\Omega$$

2. Kaskadkopplat GE-steg med enkel strömspegel som last



Kaskadkopplat GE-steg med en enkel strömspegel som last möjliggör en förstärkningsfaktor på nästan -4000 vid en emitterfaktor på tio i GE-steget, vilket är ca tio gånger högre än vad som är möjligt med ett konventionellt GE-steg (med kaskadkopplad strömspegel som last).

Om vi istället hade kombinerat det kaskadkopplade GE-steget med en kaskadkopplad strömspegel (och därmed bildat ett teleskopiskt kaskadkopplat GE-steg) så hade förstärkningsfaktorn potentiellt uppgått till omkring -40 000!

Ännu högre förstärkningsfaktor än så (upp till -120 000) är möjligt om vi använder en MOSFET-transistor i GE-stegets kaskadkoppling, vilket vi kommer se senare.

- Om vi ersätter kollektorresistorn R_C med en enkel strömspegel, så kan vi anta att denna strömspegels utresistans $r_{o,CM}$ är ca 100 kΩ vid en kollektorström på 1 mA, vilket vi sett tidigare. Eftersom vi sedan använder emitterresistorer i strömspegeln med ett spänningsfall på ca 220 mV över dem så blir strömspegelns emitterfaktor ca tio, vilket medför att strömspegelns utresistans ökar med en faktor tio, alltså till ca 1 MΩ:

$$r_{o,CM} \approx 100k * EF \approx 100k * 10 = 1\ M\Omega,$$

eftersom emitterfaktorn EF precis som vanligt är lika med

$$EF = \frac{r_{e3} + R_{E3}}{r_{e3}} = \frac{\left(\frac{26}{I_{c(mA)}} + \frac{220}{I_{c(mA)}}\right)}{\left(\frac{26}{I_{c(mA)}}\right)} = \frac{\left(\frac{26+220}{I_{c(mA)}}\right)}{\left(\frac{26}{I_{c(mA)}}\right)} = \frac{246}{26} \approx 10$$

- Som vi såg tidigare så kan vi anta att kaskadkopplingens utresistans $r_{o,kaskad}$ är ungefär lika med 10 MΩ vid en kollektorström på 1 mA, förutsatt att den kaskadkopplade transistorns Earlyspänning U_A är 100 V och dess strömförstärkningsfaktor h_{FE2} är 100:

$$r_{o2} \approx \frac{U_A}{I_{C(mA)}} = \frac{100}{1m} = 100\ k\Omega$$

$$\rightarrow r_{o,kaskad} \approx h_{FE2} * r_{o2} \approx 100 * 100k = 10\ M\Omega$$

- Med en enkel strömspegel som last så blir därmed det kaskadkopplade GE-stegets totala kollektorresistans R_o ca 0,9 MΩ, eftersom

$$R_o = r_{o,CM}//r_{o,kaskad} \approx r_{o,CM}//(h_{FE2} * r_{o2}) \approx 1M//10M = \frac{1M * 10M}{1M + 10M} \approx 0{,}91\ M\Omega$$

- Som vi såg tidigare så kan vi beräkna det kaskadkopplade GE-stegets förstärkningsfaktor med formeln

$$G = -\frac{R_o}{r_{e1} + R_{E1}},$$

där G är förstärkningsfaktorn, R_o är GE-stegets totala kollektorresistans, som i detta fall är ca 0,9 MΩ, r_{e1} är den inbyggda emitterresistansen på GE-stegets ingångstransistor, som i detta fall är transistor Q1, och R_{E1} är GE-stegets emitterresistor.

- Vi såg också tidigare att ingångstransistor Q1:s inbyggda emitterresistans r_{e1} som är lika med 26 Ω vid en kollektorström I_C på 1 mA, eftersom

$$r_{e1} = \frac{26}{I_{C(mA)}} = \frac{26}{1} = 26\ \Omega$$

- Som vanligt väljer vi en emitterresistor R_{E1} så att GE-stegets emitterfaktor EF hamnar runt tio, vilket vi gör för att hålla GE-steget temperaturstabilt och därmed minska distorsion, precis som i föregående fall. Om kollektorströmmen i GE-steget sätts till 1 mA så bör vi därmed använda en emitterresistor R_{E1} på 220 Ω, eftersom

$$R_{E1} = \frac{220}{I_{C(mA)}} = \frac{220}{1} = 220\ \Omega$$

- Med en emitterfaktor EF på tio så kan vi därmed anta att GE-stegets förstärkningsfaktor hamnar omkring -4000, eftersom

$$G = -\frac{R_o}{r_{e1} + R_{E1}} = -\frac{0{,}91M}{26 + 220} \approx -3700$$

  där R_o är det kaskadkopplade GE-stegets totala kollektorresistans, r_{e1} är den inbyggda emitterresistansen på GE-stegets ingångstransistor och R_{E1} är GE-stegets emitterresistor.

- Samtidigt så kommer emitterresistor R_E medföra att GE-stegets utresistans ökar med ungefär en faktor tio, alltså från ca 0,9 MΩ till ca 9 MΩ:

$$R_{UT} \approx R_o * EF \approx 0{,}91M * 10 = 9{,}1\ M\Omega$$

- Ge-stegets inresistans R_{IN} är som vanligt lika med summan av GE-stegets emitterresistans multiplicerat med ingångstransistorns förstärkningsfaktor, som kan antas vara 100. Vid en kollektorström på 1 mA så blir inresistansen återigen ca 25 kΩ:

$$R_{IN} \approx (r_{e1} + R_E)h_{FE1} \approx (26 + 220) * 100 \approx 25\ k\Omega$$

Förstärkningsfaktor, in- samt utresistans utan emitterresistor R_E:

- Utan emitterresistor R_E i GE-steget så kan vi anta att förstärkningsfaktorn i detta fall är ungefär -35 000, eftersom

$$G_{utan\ emitterresistor} = -\frac{R_o}{r_{e1}} \approx -\frac{0{,}91M}{26} \approx -35\ 000$$

- Samtidigt blir minskar utresistansen R_{UT} med ungefär en faktor tio och blir lika med R_o, alltså ca 0,9 MΩ,, eftersom emitterfaktorn utan emitterresistor är ett:

$$EF_{utan\ emitterresistor} = \frac{r_{e1} + R_E}{r_{e1}} = \frac{26 + 0}{26} = 1,$$

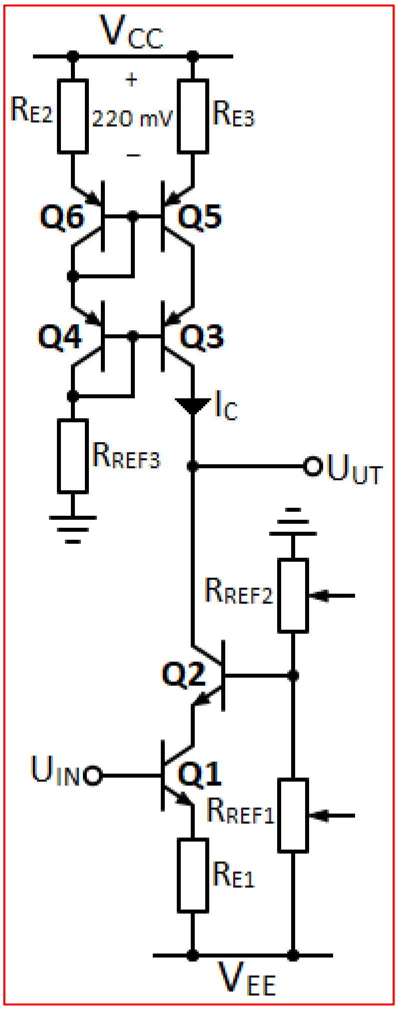
  vilket ger

$$R_{UT,utan\ emitterresistor} \approx R_o * EF_{utan\ emitterresistor} \approx 0{,}91M * 1 = 0{,}91\ M\Omega$$

- Utan emitterresistor R_{E1} minskar även inresistansen med ungefär en faktor tio, alltså till ca 2,5 kΩ, eftersom

$$R_{IN,utan\ emitterresistor} = r_{e1} * h_{FE1} \approx 26 * 100 = 2{,}6\ k\Omega$$

3. Teleskopiskt kaskadkopplat GE-steg



Teleskopiskt kaskadkopplat GE-steg, vilket är ett GE-steg med två kaskadkopplingar; en i GE-steget (vid ingången) och en i lasten. Denna typ av GE-steg möjliggör en förstärkningsfaktor mellan -40 000 upp till -120 000 vid en emitterfaktor på tio i GE-steget!

- Ifall vi använder en förbättrad kaskadkopplad strömspegel som last i GE-steget, såsom i figuren till höger, så bildar vi ett så kallat teleskopiskt kaskadkopplat GE-steg, vilket är ett GE-steg med två kaskadkopplingar; en vid ingången och en i lasten. I ett sådant GE-steg så blir förstärkarstegets utresistans R_o (utan emitterresistor) istället

$$R_o = r_{o,kaskad1} // r_{o,kaskad2},$$

där $r_{o,kaskad1}$ utresistansen på kaskadkopplingens i GE-steget och $r_{o,kaskad2}$ är den kaskadkopplade strömspegelns utresistans.

- Om vi antar att transistor Q3 har en utresistans r_{o3} på 100 kΩ och en förstärkningsfaktor h_{FE3} på 100 så kan vi därmed anta att den kaskadkopplade strömspegelns utresistans utan emitterresistorer är samma som kaskadkopplingens utresistans $r_{o,kaskad}$, alltså ca 10 MΩ vid en kollektorström I_C på 1 mA:

$$r_{o,kaskad2(utan\ emitterresistorer)} \approx r_{o3} * h_{FE3} = 100k * 100 = 10\ M\Omega$$

- Eftersom vi som vanligt använder emitterresistorer som ger oss en emitterfaktor EF på tio, så ökar den kaskadkopplade strömspegelns utresistans med en faktor tio, vilket ger oss en utresistans $r_{o,kaskad2}$ på 100 MΩ, eftersom

$$r_{o,kaskad2} \approx r_{o3} * h_{FE3} \approx 100k * 100 * EF = 10M * 10 = 100\ M\Omega$$

- Vi kan också visa att till och med den kaskadkopplade strömspegelns emitterfaktor blir lika med tio med vår vanliga tumregel för emitterresistorernas storlek, precis som vanliga strömspeglar eller konventionella GE-steg. Strömspegelns emitterfaktorn EF kan beräkna med formeln

$$EF = \frac{r_{e,CM} + R_{E,CM}}{r_{e,CM}},$$

där $r_{e,CM}$ är den inbyggda emitterresistansen på varje BJT-transistor i den kaskadkopplade strömspegeln och $R_{E,CM}$ är emitterresistorerna i strömspegeln, alltså R_{E2} och R_{E3}.

- Låt oss anta att vi siktar på en kollektorström genom GE-steget på 1 mA. Då kommer den inbyggda emiterresistansen $r_{e,CM}$ bli lika med 26 Ω, eftersom

$$r_{e,CM} = \frac{26}{I_{c(mA)}} = \frac{26}{1} = 26\ \Omega$$

- Som vi har sett tidigare så bör vi använda tillräckligt stora emitterresistorer i strömspegeln för att minska distorsion och brus, men inte så stora att utsignalens topp-till-topp-värde minskar onödigt mycket, så bör se till att ett spänningsfall på ca 220 mV faller över emitterresistorerna, vilket ger låg distorsion samt lågt brus i strömspegeln, samtidigt som utsignalerna endast begränsas med ca 200 mV, vilket oftast är obetydligt. Därmed bör vi använda emitterresistorer på 220 Ω, eftersom

$$R_{E,CM} = R_{E2} = R_{E3} = \frac{220}{I_{c(mA)}} = \frac{220}{1} = 220\ \Omega$$

- Därmed blir emitterfaktorn EF ungefär lika med tio, eftersom

$$EF = \frac{r_{e,CM} + R_{E,CM}}{r_{e,CM}} = \frac{26 + 220}{26} \approx 10$$

- En emitterfaktor EF på tio medför alltså att den kaskadkopplade strömspegelns utresistans $r_{o2,kaskad}$ ökar med ungefär en faktor tio. Därmed blir $r_{o,kaskad2}$ med emitterresistorer ungefär 100 MΩ vid en kollektorström på 1 mA.

- Vi hade kunnat använda ännu större emitterresistorer för att öka strömspegelns utresistans $r_{o,kaskad2}$ ytterligare. Detta göra ofta i strömgeneratorn som placeras mellan en differentialförstärkares emittrar/sources för att dämpa oönskade signaler, exempelvis Common Mode-signaler, exempelvis brus. Då kan man låta spänningsfallet över emitterresistorerna ligga på ett par Volt utan problem. Dock så fungerar inte detta lika bra i en spänningsförstärkare, då detta kommer detta leda till att utsignalens topp-till-topp-värde minskar en hel del, vilket inte är fallet i differentialförstärkaren.

- Möjligen skulle vi kunna öka spänningsfallet över emitterresistorerna till 0,5-1 V om matningsspänningen är väldigt hög. I detta fall så kommer emitterfaktorn EF ligga runt 25 – 50, vilket hade medfört att den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ hade ökar till 250 – 500 MΩ vid en kollektorström på 1 mA.

- Men låt oss anta att vi använder emitterresistorer på 220 Ω, vilket ger oss en emitterfaktor EF på tio. Därmed så blir den kaskadkopplade strömspegelns utresistans $r_{o,kaskasd2}$ ungefär 10 MΩ. Därmed så kan utresistansen på det kaskadkopplade GE-steget R_o utan emitterresistor antas vara ca 9 MΩ, eftersom:

$$R_o = r_{o,kaskad1}//r_{o,kaskad2} \approx 10M//100M \ = 9{,}1\ M\Omega$$

- Om vi sedan använder en emitterresistor R_{E1} på 220 Ω i GE-steget för att minska distorsion, precis som i föregående fall, så blir förstärkningsfaktorn ungefär lika med -37 000, eftersom

$$G = -\frac{R_o}{r_{e1} + R_{E1}} \approx -\frac{9{,}1M}{26 + 220} \approx -37\ 000$$

där R_o är det kaskadkopplade GE-stegets totala kollektorresistans, r_{e1} är den inbyggda emitterresistansen på GE-stegets ingångstransistor och R_{E1} är GE-stegets emitterresistor.

- Notera att förstärkningsfaktorn nu blir mycket hög, trots användningen av emitterresistor i GE-steget! Det är också ca tio gånger högre än när vi använde en enkel strömspegel som last i GE-stegets kollektor. Därför är det en god idé att använda ett teleskopiskt kaskadkopplat GE-steg för att erhålla extremt hög förstärkningsfaktor, som annars är omöjligt att uppnå.

- Som vi såg tidigare så medför denna storlek på resistor R_{E1} att GE-stegets emitterfaktor EF blir ca tio, vilket medför att GE-stegets utresistans R_{UT} ökar med en faktor tio, alltså till ca 90 MΩ:

$$R_{UT} \approx R_o * EF \approx 9{,}1M \ * \frac{26 + 220}{26} \approx 9{,}1M \ * 10 = 91\ M\Omega$$

- GE-stegets inresistans R_{IN} är som vanligt lika med summan av GE-stegets emitterresistans multiplicerat med ingångstransistorns förstärkningsfaktor, som kan antas vara 100. Vid en kollektorström på 1 mA så blir inresistansen återigen ca 25 kΩ:

$$R_{IN} \approx (r_{e1} + R_E)h_{FE1} \approx (26 + 220) * 100 \approx 25\ k\Omega$$

Förstärkningsfaktor, in- samt utresistans utan emitterresistor:

- Utan emitterresistor R_{E1} i GE-steget så blir förstärkningsfaktorn ungefär tio gånger högre, alltså runt -350 000, eftersom

$$G_{utan\ emitterresistorer} = -\frac{R_o}{r_{e1}} \approx -\frac{9{,}1M}{26} \approx -350\ 000,$$

  vilket är extremt högt, mer än den totala förstärkningen inuti många OP-förstärkare!

- Samtidigt minskar utresistansen med ungefär en faktor tio och blir lika med R_o, alltså ca 9 MΩ, eftersom emitterfaktorn utan emitterresistor är lika med ett:

$$EF_{utan\ emitterresistor} = \frac{r_{e1} + R_E}{r_{e1}} = \frac{26 + 0}{26} = 1,$$

  vilket ger

$$R_{UT,utan\ emitterresistor} \approx R_o * EF_{utan\ emitterresistor} \approx 9{,}1M * 1 = 9.1\ M\Omega$$

- Utan emitterresistor R_{E1} minskar även inresistansen med ungefär en faktor tio, alltså till ca 2,5 kΩ, eftersom

$$R_{IN,utan\ emitterresistor} = r_{e1} * h_{FE1} \approx 26 * 100 = 2{,}6\ k\Omega$$

Anmärkning: Utresistans och förstärkningsfaktor på det teleskopiskt kaskadkopplade GE-steget värstafallsscenariot

- Som vi såg tidigare så kan kaskadkopplingens utresistans $r_{o,kaskad1}$ i värstafallscenariot vara hälften av det tidigare förväntade värdet (på grund av att strömförstärkningsfaktorn h_{FE2} på den kaskadkopplade transistorn Q2 i GE-steget kan vara så låg som 50):

$$r_{o,kaskad1,min} \approx h_{FE2} * r_{o2} \approx 50 * 100k \approx 5\ M\Omega$$

- Vi kan göra samma approximation på den kaskadkopplade strömspegeln i värstafallscenariot, alltså att den kaskadkopplade transistor Q3 i strömspegeln har en strömförstärkningsfaktor h_{FE3} på 50:

$$r_{o,kaskad2,min} \approx r_{o3} * h_{FE3,min} \approx 100k * 50 * EF = 5M * \ 10 = 50\ M\Omega$$

- Därmed så kan utresistansen R_o på det kaskadkopplade GE-stege utan emitterresistor i värsta fall antas vara ca 2,5 MΩ, alltså hälften än vad vi antar som genomsnittsvärde, eftersom:

$$R_{o,min} = r_{o,kaskad1,min} // r_{o,kaskad2,min} \approx 50M // 5M \ \approx 4{,}5\ M\Omega$$

- Ifall vi använder en emitterresistor R_{E1} på 220 Ω för att minska distorsion så kan vi därmed anta att förstärkningsfaktorn i värstafallscenariot är ungefär lika med -18 500, eftersom

$$G_{min} = -\frac{R_{o,min}}{r_{e1} + R_{E1}} = -\frac{4{,}5M}{26 + 220} \approx -18\,500$$

- Notera därmed att förstärkningsfaktorn i värstafallscenariot fortfarande är mycket hög; även med emitterresistor så kan vi räkna med en förstärkningsfaktor på nästan -20 000!

- Utan emitterresistor R_{E1} så blir det kaskadkopplade GE-stegets förstärkningsfaktor i värstafallscenariot -175 000, eftersom

$$G_{min} = -\frac{R_{o,min}}{r_{e1}} \approx -\frac{4{,}5M}{26} \approx -175\,000$$

- Men eftersom utresistansen R_{UT} är mycket hög (minst 45 MΩ med emitterresistor R_{E1}, minst 4,5 MΩ utan) så måste vi använda någon typ av buffer (exempelvis en spänningsföljare eller att nästa steg har en MOSFET-transistor på ingången) mellan GE-steget och föregående steg för att inte förstärkningsfaktorn skall minska, på grund av att nästa steg har för låg inresistans.

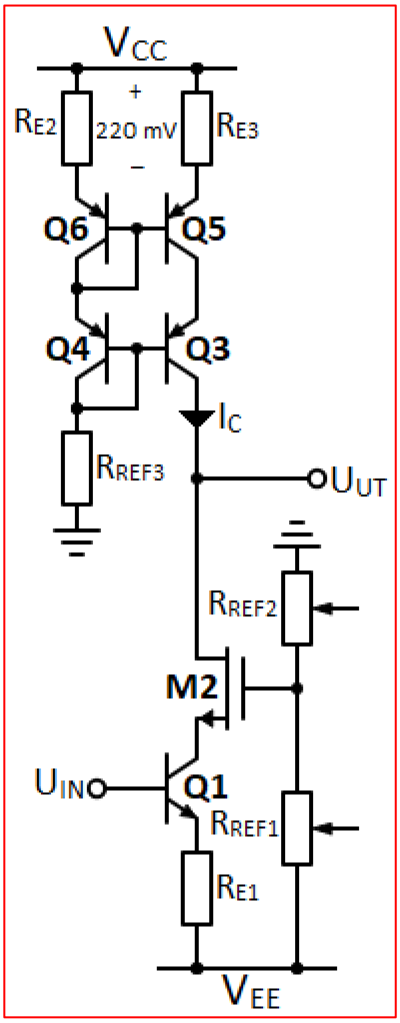
- Särskilt när vi använder en emitterresistor R_{E1} så blir utresistansen mycket hög; som vi såg ovan så kan vi förvänta oss att utresistansen ökar med en faktor tio ifall vi använder en lagom stor emitterresistor för att hålla GE-steget temperaturstabilt (220 Ω vid en kollektorström på 1 mA), eftersom:

$$R_{UT,min,med\ emitterresistor} \approx R_{o,min} * \frac{r_{e1} + R_{E1}}{r_{e1}} \approx 4{,}5M \ * \frac{26 + 220}{26} \approx 4{,}5M \ * 10 = 45\ M\Omega,$$

och utan emitterresistor ca 4,5 MΩ, eftersom emitterfaktorn EF blir 1:

$$R_{UT,min,utan\ emitterresistor} \approx R_{o,min} * EF \approx 4{,}5M \ * 1 = 4{,}5\ M\Omega$$

Kaskadkopplad MOSFET-transistor för ökad förstärkningsfaktor:



Genom att använda en MOSFET-transistor i GE-stegets kaskadkoppling, vilket medför att kaskadkopplingens utresistans ökar med ungefär en faktor fyra, vilket potentiellt kan leda till att förstärkningsfaktorn ökar med en faktor 3–4, beroende på den kaskadkopplade strömspegelns utresistans. Därmed så kan GE-stegets förstärkningsfaktor med en emitterfaktor på tio uppgå till -120 000!

- Vi kan öka det kaskadkopplade GE-stegets förstärkningsfaktor genom att ersätta den kaskadkopplade BJT-transistorn med en MOSFET-transistor, samtidigt som vi har en kaskadkopplade strömspegel som last i GE-stegets kollektor. Denna ökning av förstärkningsfaktorn sker till bekostnad av att utsignalens topp-till-topp-värde minskar något.

- Att förstärkningsfaktorn ökar beror på att kaskadkopplingens utresistans $r_{o,kaskad}$ ökar med en faktor fyra, på ett ungefär.

$$Kaskadkopplad\ FET - transistor\ \rightarrow r_{o,kaskad}\ ökar\ med\ en\ faktor\ fyra$$

- När $r_{o,kaskad}$ ökar så kommer GE-stegets utresistans R_o öka, vilket leder till att förstärkningsfaktorn ökar. Hur mycket beror på den kaskadkopplade strömspegelns utresistans, men en ökning på en faktor 3–4 är möjlig.

- Att utsignalens topp-till-topp-värde minskar något beror på att MOSFET-transistorn kan antas kräva ett högre spänningsfall U_{DS} mellan dess drain och source för att arbeta i sitt mättade område (vanligtvis runt 0,5 V, men kan variera) än vad den kaskadkopplade BJT-transistorn kräver för att arbeta i sitt linjära område (ned till ca 0,1–0,2 V).

- Med en kaskadkopplad MOSFET-transistor i GE-steget så kommer därmed topp-till-topp-värdet förmodligen blir 0,3–0,4 V lägre än om vi använder en BJT-transistor, vilket är obetydligt om matningsspänningen är relativt hög, exempelvis ± 50 V eller mer. Om matningsspänningen hade varit låg, exempelvis ± 2 V, så hade dock detta varit betydande. I det fall kan det hända att en kaskadkopplad BJT-transistor föredras, men inte annars.

- I CMOS-kretsar, där möjligheten finns att modifiera MOSFET-transistorernas W/L-ratio (ration mellan transistorernas respektive kanalbredd W och kanallängd L), så kan drain-sourcespänningen U_{DS} sänkas till så lågt som 0,1 V utan att MOSFET-transistorerna lämnar det mättade arbetsområdet.

- Därmed så kan kaskadkopplade MOSFET-transistorer användas utan problem i CMOS-kretsar, även om matningsspänningen är så låg som 1–2 V. Men när vi använder diskreta MOSFET-transistorer, såsom i detta exempel, så har vi inte denna möjlighet.

- Vi skall visa att utresistansen på kaskadkopplingen i GE-steget, $r_{o,kaskad1}$, ökar med ungefär en faktor fyra när vi använder en MOSFET-transistor i kaskadkopplingen istället för en BJT-transistor. Detta beror på en kaskadkopplad BJT-transistor annars begränsar $r_{o,kaskad1}$ på grund av dess inbyggda basresistans $r_{\pi2}$. Kaskadkopplingens utresistans $r_{o,kaskad1}$ begränsas helt enkelt av den kaskadkopplade BJT-transistorns inresistans, som till skillnad mot en MOSFET-transistor är långt från oändlig.

- När vi använder en kaskadkopplad MOSFET-transistor så kommer $r_{\pi2}$ inte lägre vara något problem, då MOSFET-transistorn har nästintill oändlig inresistans. Därmed så kommer $r_{o,kaskad1}$ öka ungefär med en faktor fyra, vilket medför att det teleskopiskt kaskadkopplade GE-stegets förstärkningsfaktor ökar; hur mycket beror som sagt på den kaskadkopplade strömspegelns utresistans $r_{o2,kaskad}$, som nu kommer vara den begränsande faktorn.

- Vi skulle också kunna ersätta BJT-transistorerna i den kaskadkopplade strömspegeln för att öka dess utresistans $r_{o,kaskad2}$ från ca 100 MΩ vid en kollektorström på 1 mA till ca 400 MΩ, men detta kommer begränsa utsignalens topp-till-topp-värde ytterligare, samtidigt som det blir svårt att konstruera en välfungerande kaskadkopplad strömspegel med diskreta MOSFET-transistorer; detta beror på att deras respektive gate-sourcespänning U_{GS} kan variera 1-2 V mellan olika exemplar, till skillnad mot BJT-transistorer, vars motsvarande gate-sourcespänning U_{GS} vanligtvis varierar ca 0,1 V som mest.

- Därmed så kan kaskadkopplade strömspeglar uppbyggda med diskreta MOSFET-transistorer innebära högre distorsion än motsvarande strömspeglar uppbyggda med BJT-transistorer, på grund av asymmetrin mellan MOSFET-transistorernas respektive gate-sourcespänning U_{GS}.

- Därmed så brukar inte strömspeglar konstrueras med MOSFET-transistorer inom diskret design. Inom IC-design så brukar det dock inte vara några problem att konstruera matchande CMOS-transistorer, vilket medför att man med fördel kan använda kaskadkopplade strömspeglar i IC-kretsar.

- Om vi behöver öka utresistansen $r_{o,kaskad2}$ på en kaskadkopplad strömspegel uppbyggd med BJT-transistorer i diskreta kretsar, såsom i detta exempel, så hade det varit bättre att använda större emitterresistorer i strömspegeln. Givetvis kommer detta begränsa utsignalens topp-till-topp-värde något, men vi slipper ovannämnda problem med MOSFET-transistorernas asymmetri orsakad av olikheter i deras respektive gate-sourcespänning U_{GS}, som annars kan orsaka distorsion.

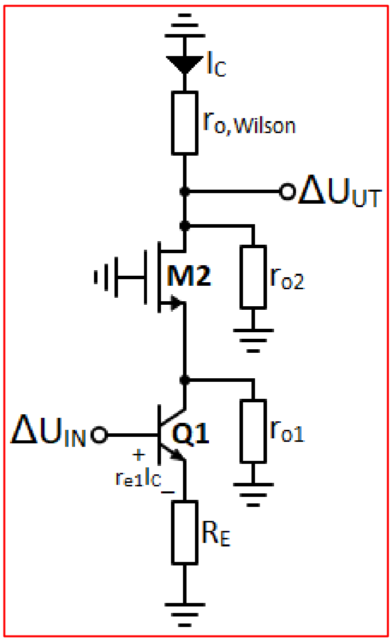
- Återigen ritar vi det kaskadkopplade GE-stegets småsignalschema, Vi kortsluter därmed matningsspänningen och markerar ut spänningsfallet $r_{e1}I_C$ mellan ingångstransistor Q1:s bas och emitter.

- In- och utsignalen U_{IN} och U_{UT} ersätts med deras motsvarigheter i småsignalschemat ΔU_{IN} och ΔU_{UT}. Den kaskadkopplade strömspegeln ersätts också med en resistor, som är lika med dess utresistans $r_{o,kaskad2}$.

- Vi vänder även den kaskadkopplade MOSFET-transistorn så att dess gate är placerad på samma sida som ingångstransistorns bas, för att lättare se kaskadkopplingen bestående av transistor Q1 och M2.

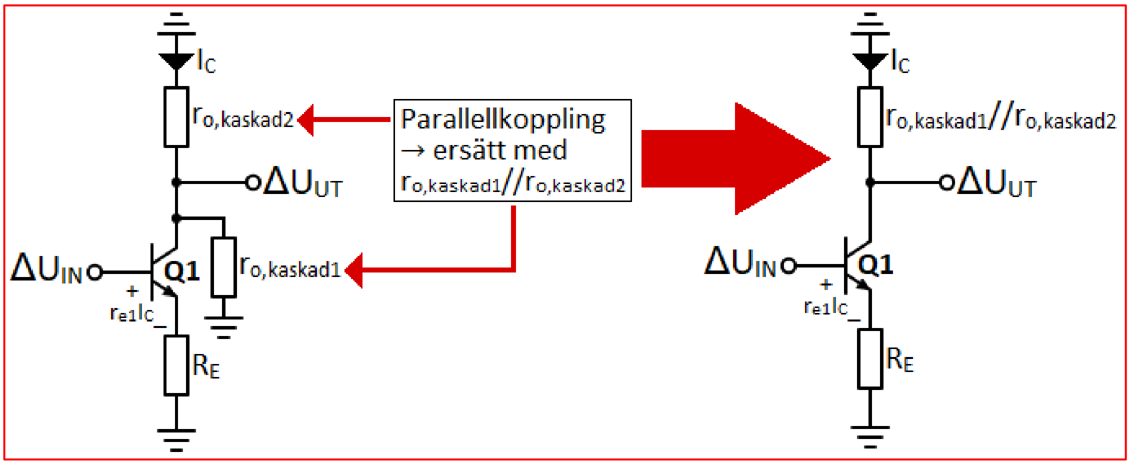
- Återigen förenklar vi det kaskadkopplade GE-stegets småsignalschema tills det efterliknar ett konventionellt GE-steg.

- För det första måste vi beräkna utresistansen $r_{o,kaskad1}$ på kaskadkopplingen i GE-steget, för att sedan kunna rita om småsignalschemat till den vänstra figuren nedan. Därefter noterar vi att $r_{o,kaskad1}$ samt den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ utgör en parallellkoppling, då dessa är anslutna till ΔU_{UT} åt den ena hållet och jord åt det andra.

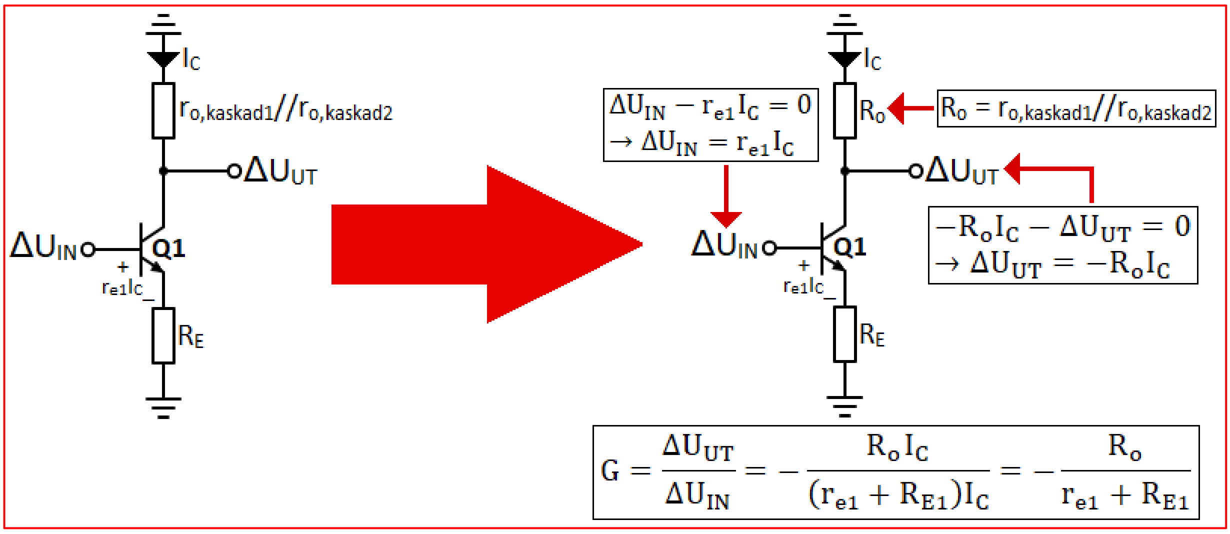


Småsignalschema för det kaskadkopplade GE-steget med en MOSFET-transistor i kaskadkopplingen för att öka utresistansen och därmed förstärkningsfaktorn.

- Därmed kan vi ersätta dessa resistanser med parallellresistansen $r_{o,kaskad1}//r_{o,kaskad2}$, placerad i GE-stegets kollektor, se den högra figuren nedan. Därefter har småsignalschemat förenklats till att efterlikna ett konventionellt GE-steg.



Utresistansen från de två kaskadkopplingarna $r_{o,kaskad1}$ samt $r_{o,kaskad2}$ utgör en parallellkoppling, då dessa är anslutna till ΔU_{UT} åt den ena hållet och jord åt det andra. Därmed kan vi ersätta dessa resistanser med parallellresistansen $r_{o,kaskad1}//r_{o,kaskad2}$, som placeras i GE-stegets kollektor, se den högra figuren, där småsignalschemat nu har förenklats till den grad att det efterliknar ett konventionellt GE-steg.



Vi inför beteckningen R_o för parallellresistansen $r_{o,kaskad1}//r_{o,kaskad2}$, som vi kallar GE-stegets totala kollektorresistans. Ifall vi inte använder någon emitterresistor R_E i GE-steget så kommer R_o bli GE-stegets utresistans, annars så kommer utresistansen vara lika med R_o multiplicerat med GE-stegets emitterfaktor EF.

- Det kaskadkopplade GE-stegets förstärkningsfaktor är ration mellan ΔU_{UT} och ΔU_{IN} i småsignalschemat, precis som för övriga förstärkarsteg:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}}$$

- Vi använder Kirchhoffs spänningslag för att härleda formler för ΔU_{IN} och ΔU_{UT}. Vi börjar med att härleda en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången via emittern till jord. Som vanligt försummar vi skillnaden mellan emitterströmmen I_E och kollektorströmmen I_C, då dessa är ungefär lika stora. Därför antar vi att strömmen genom emittern är samma som flödar genom emittern:

$$\Delta U_{IN} - r_{e1} I_C - R_E I_C = 0 \rightarrow \Delta U_{IN} = r_{e1} I_C + R_E I_C$$

$$\rightarrow \Delta U_{IN} = I_C (r_{e1} + R_E)$$

- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från kollektorn via utgången till jord:

$$-R_o I_C - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -R_o I_C$$

- Slutligen härleder vi en formel för det kaskadkopplade GE-stegets förstärkningsfaktor ur dessa formler:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{R_o I_C}{I_C (r_{e1} + R_E)} = -\frac{R_o}{r_{e1} + R_E},$$

  där R_o är det kaskadkopplade GE-stegets totala kollektorresistans, r_{e1} är ingångstransistorns inbyggda emitterresistans och R_E är emitterresistorns resistans.

- I detta fall så är det kaskadkopplade GE-stegets totala kollektorresistans R_o lika med

$$R_o = r_{o,kaskad1}//r_{o,kaskad2},$$

  där $r_{o,kaskad1}$ är utresistansen från kaskadkopplingen i GE-steget och $r_{o,kaskad2}$ är den kaskadkopplade strömspegelns utresistans. Vi kommer snart se att detta är fallet med det teleskopiskt kaskadkopplade GE-stegets småsignalschema. Genom att sätta in detta i formeln för förstärkningsfaktorn så erhålls

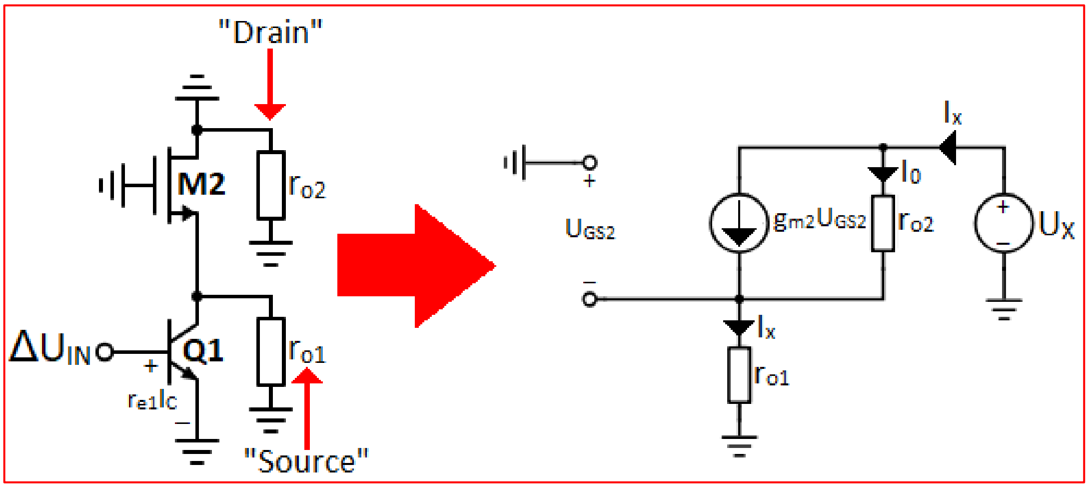
$$G = -\frac{R_o}{r_{e1} + R_E} = -\frac{r_{o,kaskad1}//r_{o,kaskad2}}{r_{e1} + R_E}$$

- För att beräkna förstärkningsfaktorn så måste vi först beräkna kaskadkopplingarnas utresistanser. Vi börjar med $r_{o,kaskad1}$.

Beräkning av kaskadkopplingens utresistans $r_{o,kaskad1}$:

- Vi beräknas först kaskadkopplingens utresistans $r_{o,kaskad1}$. Vi använder småsignalschemat för beräkningen, som om det vore ett separat GS-steg (eftersom den kaskadkopplade transistorn M2 är en MOSFET-transistor).

- Tänk att den kaskadkopplade MOSFET-transistorn M2:s utresistans r_{o2} är drainresistorn och ingångstransistor Q1:s utresistans r_{o1} är sourceresistorn, se figuren nedan.



Eftersom MOSFET-transistorns inresistans är nästintill oändlig så behöver vi inte räkna med en inbyggd gateresistans, så som vi måste göra med BJT-transistorns inbyggda basresistans r_π, som annars begränsar kaskadkopplingens utresistans något, vilket också begränsar det kaskadkopplade GE-stegets förstärkningsfaktor till en viss grad. Med kaskadkopplad MOSFET-transistor så kan vi därmed räkna med $r_{o,kaskad1}$ ökar med en faktor fyra..

- Därefter så utför följande beräkningar för att beräkna kaskadkopplingens utresistans $r_{o,kaskad1}$. Vi ritar ut småsignalschemat för beräkning av utresistansen, se den högra figuren ovan. Vi kortsluter in- och utsignalen samt ansluter en extern spänningskälla i drain (på utgången).

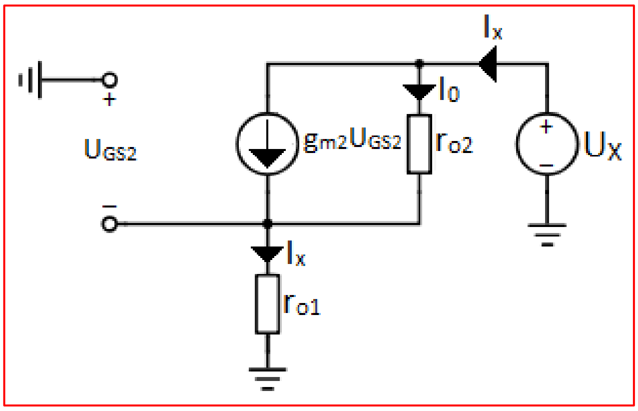
- $r_{o,kaskad1}$ kan beräknas med formeln

$$r_{o,kaskad1} = \frac{U_X}{I_X},$$

där U_X är spänningen från den externa spänningskällan som vi tillsatte i drain och I_X är strömmen som flödar från drain ned till source, se den högra figuren ovan.

- Vi kör Kirchhoffs spänningslag från drain till jord via source för att härleda en formel för spänningen U_X:

$$U_x - r_{o2} * I_0 - r_{o1} * I_x = 0 \rightarrow U_x = r_{o2} * I_0 - r_{o1} * I_x$$



- Vi använder Kirchhoffs strömlag för att härleda en formel för strömmen I_0.

- Som synes i figuren till höger så är strömmen I_X lika med summan av strömmarna I_0 och $g_{m2}U_{GS2}$:

$$I_x = I_0 + g_{m2}U_{GS2} \rightarrow I_0 = I_x - g_{m2}U_{GS2}$$

- Därefter härleder vi en formel för gate-sourcespänningen U_{GS2}:

$$-U_{GS2} - r_{o1}I_x = \rightarrow U_{GS2} = -r_{o1} * I_x$$

- Därmed så kan vi förenkla formeln för spänningen U_x ovan genom att härleda en formel för strömmen I_0, där vi bryter ut strömmen I_X:

$$I_0 = I_x - g_{m2}U_{GS2} = I_x - g_{m2} * (-r_{o1} * I_x) = I_x + g_{m2} * r_{o1} * I_x = I_x\left[1 + g_{m2}r_{o1}\right]$$

- Därefter sätter vi in formeln för I_0 i formeln för U_X ovan, där vi återigen bryter ut strömmen I_X:

$$U_x = r_{o2} * I_0 + r_{o1} * I_x = r_{o2} * I_x\left[1 + g_{m2}r_{o1}\right] + r_{o1} * I_x = I_X\left[r_{o2}\left(1 + g_{m2}r_{o1}\right) + r_{o1}\right]$$

- Vi kan därefter härleda en formel för kaskadkopplingens utresistans $r_{o,kaskad1}$:

$$r_{o,kaskad1} = \frac{U_X}{I_X} = \frac{I_X\left[r_{o2}\left(1 + g_{m2}r_{o1}\right) + r_{o1}\right]}{I_X} = r_{o2}\left(1 + g_{m2}r_{o1}\right) + r_{o1},$$

  där r_{o2} samt g_{m2} är den kaskadkopplade MOSFET-transistorn M2:s utresistans respektive transkonduktans och r_{o1} är ingångstransistor Q1:s utresistans.

- Formeln för kaskadkopplingens utresistans ovan kan också omvandlas till:

$$r_{o,kaskad1} = r_{o2}\left(1 + g_{m2}r_{o1}\right) + r_{o1} = r_{o2} + g_{m2}r_{o1}r_{o2} + r_{o1} = r_{o1} + g_{m2}r_{o1}r_{o2} + r_{o2}$$

$$= r_{o1}(1 + g_{m2}r_{o2}) + r_{o2}$$

- Vi ser därmed att kaskadkopplingens utresistans $r_{o,kaskad1}$ även kan uttryckas på följande sätt:

$$r_{o,kaskad1} = r_{o1}\left(1 + g_{m2}r_{o2}\right) + r_{o2},$$

där r_{o1} är ingångstransistor Q1:s utresistans och r_{o2} samt g_{m2} är den kaskadkopplade MOSFET-transistorn M2:s utresistans respektive transkonduktans.

- Formeln ovan kan också avrundas till produkten av de tre ovannämnda storheterna:

$$r_{o,kaskad1} \approx g_{m2}r_{o1}r_{o2}$$

- **Minnesregel:** För figuren ovan till höger, där vi räknar r_{o2} som drainresistor och r_{o1} som sourceresistor, så gäller att

$$r_{o,kaskad1} = r_{o1}(1 + g_{m2}r_{o2}) + r_{o2},$$

där r_{o1} är ”sourceresistorn”, r_{o2} är ”drainresistorn” och g_{m2} är transkonduktansen på den transistor som vi tänker är vår drainresistor, vilket i detta fall är transistor M2.

- Formeln ovan kan avrundas till:

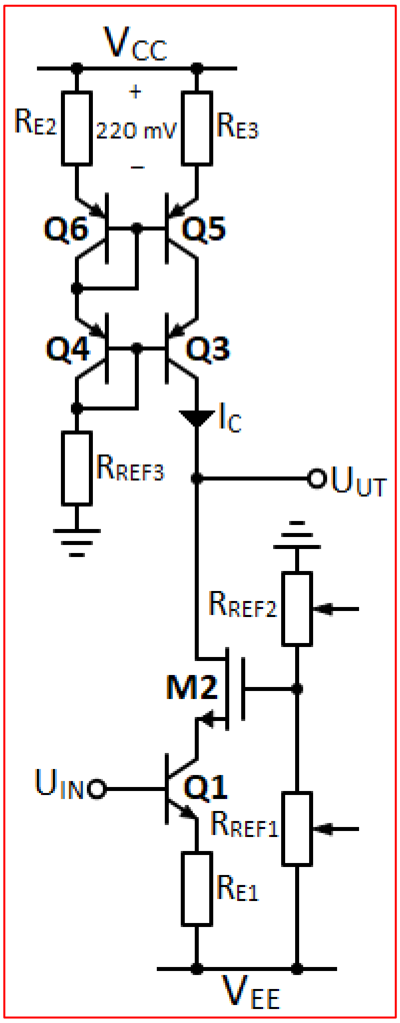
$$r_{o,kaskad1} \approx g_{m2}r_{o1}r_{o2}$$

- Memorera detta, så kommer framtida beräkningar gå mycket fortare, eftersom du kan beräkna utresistansen intuitivt

- Om vi antar att MOSFET-transistorns trankonduktans g_{m2} är 4 mS* samt att transistorernas respektive utresistans r_{o1} och r_{o2} är 100 kΩ vid en kollektorström I_C i GE-steget på 1 mA så ser vi att kaskadkopplingens utresistans $r_{o,kaskad1}$ blir ungefär lika med 40 MΩ, eftersom

$$r_{o,kaskad1} \approx g_{m2}r_{o1}r_{o2} = 4m * 100k * 100k = 40\ M\Omega$$

*Antagandet bygger på en genomsnittlig NMOS-transistor; motsvarande PMOS-transistor kan antas ha en transkonduktans g_{m2} på 2 mS vid en kollektorström I_C i GE-steget på 1 mA.



- Som vi har sett tidigare så kan vi anta att den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ är lika med 100 MΩ vid en kollektorström I_C på 1 mA, förutsatt att dess emitterfaktor EF är lika med tio:

$$r_{o,kaskad2} \approx r_{o3} * h_{FE3} * EF \approx 100k * 100 * 10 = 10M * 10 = 100\ M\Omega$$

- Med en kaskadkopplad MOSFET-transistor (av polariteten NMOS) så blir därmed GE-stegets utresistans R_o (utan emitterresistor) ungefär 30 MΩ vid en kollektorström I_C på 1 mA, eftersom

$$R_o = r_{o,kaskad1}//r_{o,kaskad2} \approx 40M//100M = \frac{40M * 1000M}{40M + 100M} \approx 28{,}6\ M\Omega$$

- Därmed så blir GE-stegets utresistans R_o ungefär tre gånger högre när vi använder en MOSFET-transistor i kaskadkopplingen jämfört med när vi använder en BJT-transistor, förutsatt att vi använder en kaskadkopplad strömspegel med emitterfaktor tio i GE-stegets kollektor. Detta leder därmed till att förstärkningsfaktorn ökar ungefär tre gånger, vilket vi kommer se nedan.

- Vi siktar som vanligt på en emitterfaktor EF på tio, så för en kollektorström på 1 mA så använder vi en emitterresistor R_{E1} på 220 Ω, eftersom

$$EF = 10 \rightarrow R_{E1} = \frac{220}{I_{C(mA)}} = \frac{220}{1} = 220\ \Omega$$

- Samtidigt blir ingångstransistor Q1:s inbyggda emitterresistans 26 Ω, eftersom

$$r_{e1} = \frac{26}{I_{C(mA)}} = \frac{26}{1} = 26\ \Omega$$

- Sammantaget ger detta en förstärkningsfaktor på ca -120 000, eftersom

$$G = -\frac{R_o}{r_{e1} + R_{E1}} \approx \frac{28{,}6M}{26 + 220} \approx -116\ 000,$$

där R_o är GE-stegets totala kollektorresistans, r_{e1} är ingångstransistor Q1:s inbyggda emitterresistans och R_{E1} är GE-stegets emitterresistor.

- Som vanligt så ökar GE-stegets utresistans R_{UT} proportionerligt med ökad emitterfaktor EF i GE-steget. Eftersom vi som vanligt siktar på en emitterfaktor tio så ökar därmed GE-stegets utresistans tiofalt, till ca 300 MΩ, eftersom

$$R_{UT} = R_o * EF \approx 28{,}6M * 10 = 286\ M\Omega$$

- GE-stegets inresistans R_{IN} är fortfarande lika med summan av GE-stegets emitterresistans multiplicerat med ingångstransistorns förstärkningsfaktor, som kan antas vara 100. Vid en kollektorström på 1 mA så blir inresistansen återigen ca 25 kΩ:

$$R_{IN} \approx (r_{e1} + R_E)h_{FE1} \approx (26 + 220) * 100 \approx 25\ k\Omega$$

- Detta är relativt lågt, vilket vi kommer åtgärda i nästa exempel, då vi använder kaskadkopplade GS-steg istället.

Förstärkningsfaktor, in- samt utresistans utan emitterresistor:

- Utan emitterresistor R_{E1} i GE-steget så blir förstärkningsfaktorn ungefär tio gånger högre, alltså runt -1 100 000, eftersom

$$G_{utan\ emitterresistor} = -\frac{R_o}{r_{e1}} \approx \frac{28{,}6M}{26} \approx -1\ 100\ 000,$$

vilket är oerhört högt!

- Samtidigt minskar utresistansen med ungefär en faktor tio och blir lika med R_o, alltså ca 39 MΩ, eftersom emitterfaktorn utan emitterresistor är lika med ett:

$$EF_{utan\ emitterresistor} = \frac{r_{e1} + R_E}{r_{e1}} = \frac{26 + 0}{26} = 1,$$

vilket ger

$$R_{UT,utan\ emitterresistor} \approx R_o * EF_{utan\ emitterresistor} \approx 28{,}6M * 1 = 28{,}6\ M\Omega$$

- Utan emitterresistor R_{E1} minskar även inresistansen med ungefär en faktor tio, alltså till ca 2,5 kΩ, eftersom

$$R_{IN,utan\ emitterresistor} = r_{e1} * h_{FE1} \approx 26 * 100 = 2{,}6\ k\Omega$$

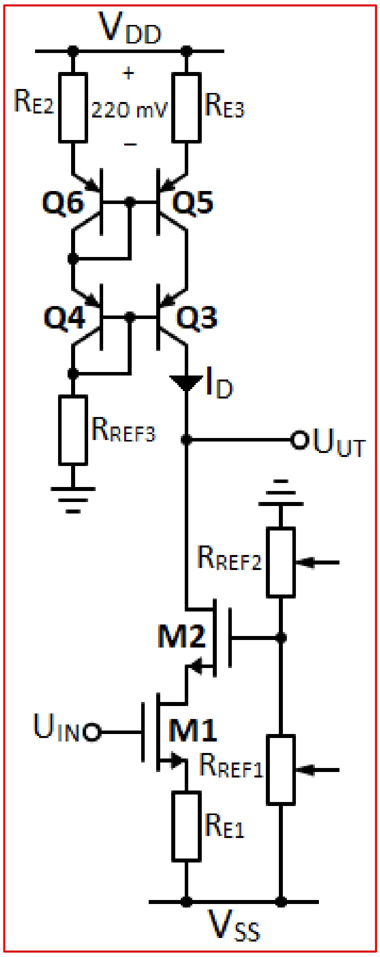
4.2.33 - Teleskopiskt kaskadkopplat GS-steg för mycket hög förstärkningsfaktor samt inresistans

- Som vi såg i samtliga tidigare fall så blev GE-stegets inresistans alltid relativt låg; vid en kollektorström I_C på 1 mA så blev inresistansen ungefär 25 kΩ ifall vi sätter GE-stegets emitterfaktor till tio med en emitterresistor. Inresistans kommer också minska proportionerligt med ökad kollektorström. I de flesta GE-steg i effektförstärkare så brukar kollektorströmmen sättas mellan 10–20 mA, vilket leder till att inresistansen minskar med en faktor 10–20.

- Därmed så kan inresistansen på ett GE-steg i en effektförstärkare vara såg låg som ca 1–2 kΩ, trots att vi använder emitterresistor. Med största sannolikhet så kommer detta medföra att förstärkningsfaktorn på föregående steg (vanligtvis en differentialförstärkare) kommer minska kraftigt, särskilt om vi använder en teleskopiskt kaskadkopplad differentialförstärkare som dessa exempel här så kan differentialförstärkningen, alltså förstärkningen av önskvärda signaler, exempelvis ljud, minska med mer än en faktor 1000! Utresistansen är identisk med i förra fallet.

- Det finns två sätt att lösa detta. Det ena är att använda en så kallad spänningsföljare framför GE-steget, som kraftigt höjer inresistansen. Spänningsföljare minskar också påverkan från Millereffekten, likt det kaskadkopplade GE-steget. Vi kommer gå igenom hur konstruerar och implementerar spänningsföljare i nästa kapitel.

- Det enklaste sättet att öka inresistansen på GE-steget är dock att ersätta BJT-transistorn på GE-stegets ingång med en MOSFET-transistor. Därmed så ersätter vi GE-steget med ett GS-steg. GS-steget inresistans kommer då uppgå till hundratals TΩ! Nackdelen med bytet är att förstärkningsfaktorn kommer minska; om vi använder en sourceresistor i GS-steget som har samma storlek som de emitterresistorer vi tidigare använde i GE-steget (vilket blir 220 / drainströmmen I_D i mA) så kommer GS-stegets förstärkningsfaktor vara ungefär hälften av motsvarande GE-steg. Dock så är förstärkningen ändå extremt hög, så detta bör vara nästintill obetydligt.



Genom att använda ett teleskopiskt kaskadkopplat GS-steg så ökar förstärkarstegets inresistans kraftigt upp till några hundratals TΩ. Samtidigt så kan man räkna med att förstärkningsfaktorn halveras, förutsatt att GS-stegets sourcefaktor är två (motsvarar emitterfaktor tio i ett GE-steg). Dock kan förstärkningen uppgå till -60 000, vilket är mer än tillräckligt i de flesta fall.

[Notera att om vi hade använt PMOS-transistorer på ingången så hade förstärkningsfaktorn blivit ungefär hälften av när en NMOS-transistor används på ingången, alltså ca -30 000].

- Ifall vi använder ett teleskopiskt kaskadkopplat GS-steg med sourceresistor istället för motsvarande GE-steg så kan vi räkna med att inresistansen ökar kraftigt, förstärkningsfaktorn halveras (ifall vi använder en PMOS-transistor på GS-stegets ingång så hade vi kunnat räkna med en minskning på en faktor fyra), medan utresistansen förblir opåverkad.

- Med en kaskadkopplad MOSFET-transistor så blir därmed GS-stegets utresistans (utan emitterresistor) ungefär 30 MΩ vid en kollektorström I_C på 1 mA, eftersom

$$R_o = r_{o,kaskad1} // r_{o,kaskad2} \approx 100M//40M = \frac{100M * 40M}{100M + 40M} \approx 28{,}6\ M\Omega$$

- Det kaskadkopplade GS-stegets förstärkningsfaktor (utan sourceresistor R_S) kan beräknas med formeln

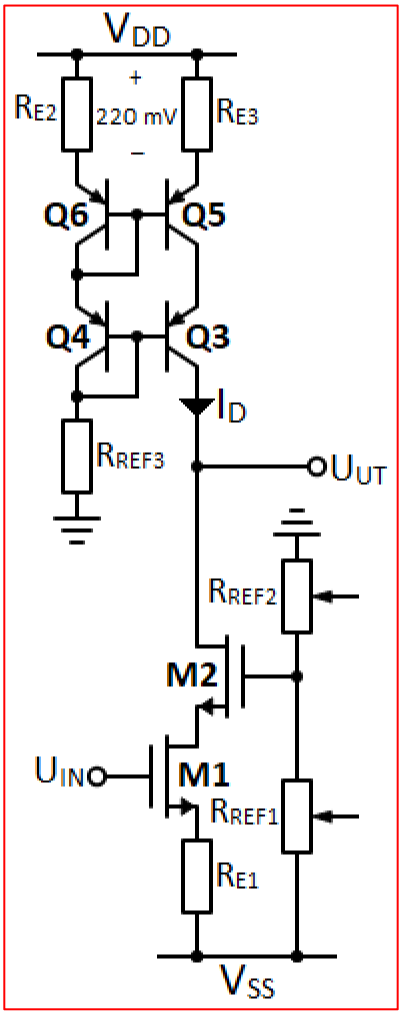
$$G = -g_{m1} * R_o,$$

där g_{m1} är ingångstransistorns transkonduktans, som kan antas vara 4 mS vid en drainström I_D på 1 mA, och R_o är GS-stegets totala utresistans (utan sourceresistor), som vi tidigare beräknade till ungefär 28,6 MΩ.

- Därmed blir det kaskadkopplade GS-stegets förstärkningsfaktor utan sourceresistor ungefär lika med

$$G = -g_{m1} * R_o \approx -4m * 28{,}6M \approx -114\,300,$$

vilket är ungefär tio gånger lägre än motsvarande GE-steg (utan emitterresistor) vi såg tidigare.



- När vi placerar en sourceresistor R_S i GS-steget och jämför förstärkningsfaktorn mot motsvarande GE-steg så kommer dock denna skillnad minska. Vi kan använda samma värde på sourceresistor R_S som vi annars använder på motsvarande emitterresistor, vilket ger oss en resistans på 220 Ω vid en kollektorsström på 1 mA:

$$R_S = \frac{220}{I_{D(mA)}} = \frac{220}{1} = 220\ \Omega$$

- Därmed blir det kaskadkopplade GS-stegets förstärkningsfaktor med sourceresistor R_S ungefär lika med -60 000, eftersom

$$G = -\frac{R_o}{\frac{1}{g_{m1}} + R_S} \approx -\frac{28{,}6M}{\frac{1}{4m} + 220} \approx -60\,800,$$

vilket är ungefär hälften av motsvarande GE-steg med emitterresistor.

- På grund av GS-stegets extremt höga inresistans samt den mycket höga förstärkningsfaktorn så kan det kaskadkopplade GS-steget föredras i många konstruktioner. Trots att förstärkningsfaktorn är ungefär hälften av motsvarande GE-steg så är den fortfarande skyhög och tillräcklig i nästan alla möjliga fall.

- Om vi dessutom använder samma konstruktion på föregående steg (differentialförstärkaren) i exempelvis en OP-förstärkare så får vi totalt en förstärkningsfaktor på ungefär $(-60\,800)^2 \approx 3{,}7 * 10^9$, vilket är långt mer än tillräckligt.

- Därmed så kan man göra skäl för att det kaskadkopplade GS-steget med en kaskadkopplad strömspegel som last är en nästintill identisk spänningsförstärkare; den har extremt hög förstärkningsfaktor, inresistans- samt utresistans.

- Med sourceresistorn R_S så kommer utresistansen öka med ungefär en faktor 1,9, eftersom sourcefaktorn SF blir ungefär lika

$$SF = \frac{\left(\frac{1}{g_{m1}} + R_S\right)}{\left(\frac{1}{g_{m1}}\right)} \approx \frac{\left(\frac{1}{4m} + 220\right)}{\left(\frac{1}{4m}\right)} \approx \frac{250 + 220}{250} \approx 1{,}88$$

- Därmed så blir GS-stegets utresistans med sourceresistor R_S ungefär lika med 55 MΩ, eftersom

$$R_{UT} \approx R_o * SF \approx 28{,}6M * 1{,}88 \approx 53{,}7\ M\Omega$$

- Vi skall visa detta nedan genom att förenkla det teleskopiskt kaskadkopplade GS-stegets småsignalschema tills det liknar ett konventionellt GS-steg. Vi börjar direkt med att ersätta den kaskadkopplade strömspegelns med dess utresistans $r_{o,kaskad2}$, eftersom vi har härlett formeln för denna tidigare i kapitlet och behöver därmed inte göra detta igen.

- Vi såg tidigare att $r_{o,kaskad2}$ kan beräknas med formeln

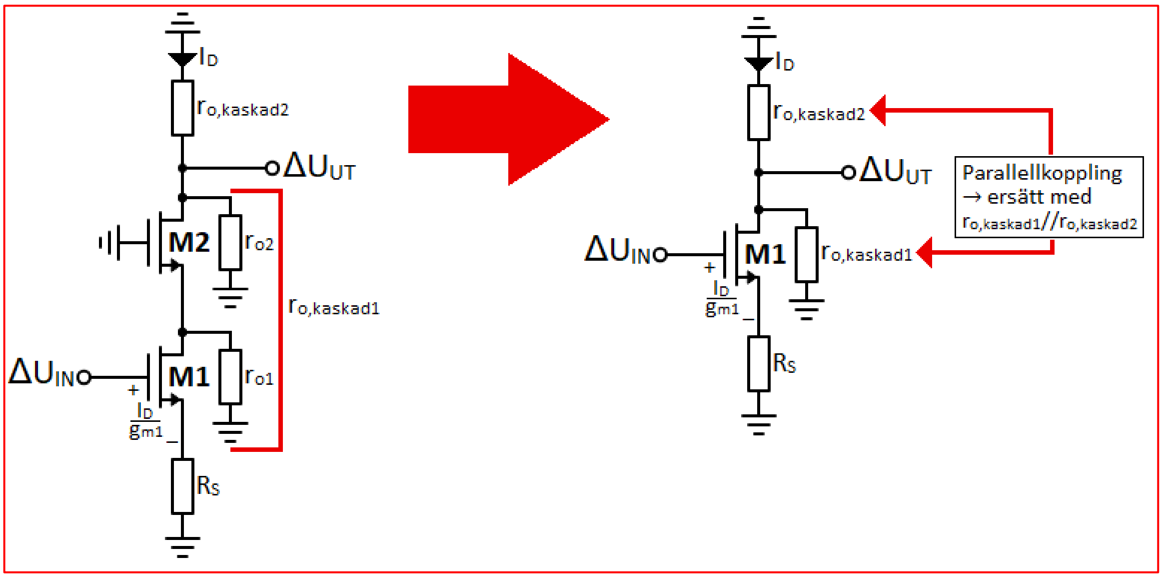
$$r_{o,kaskad2} \approx r_{o3} * h_{FE3} * EF,$$

där r_{o3} är transistor Q3:s utresistans, som är kaskadkopplad i strömspegeln, h_{FE3} är dess strömförstärkningsfaktor, som antas vara 100, och EF är emitterfaktorn i strömspegeln, som sätts till tio. Som vi såg tidigare så kan vi anta att r_{o3} är 100 kΩ vid en kollektorström I_C på 1 mA och detta gäller också vid en drainström I_D på 1 mA. Därmed så kan $r_{o,kaskad2}$ antas vara 100 MΩ vid en drainström I_D på 1 mA, eftersom

$$r_{o,kaskad2} \approx 100k * 100 * 10 = 100\ M\Omega$$

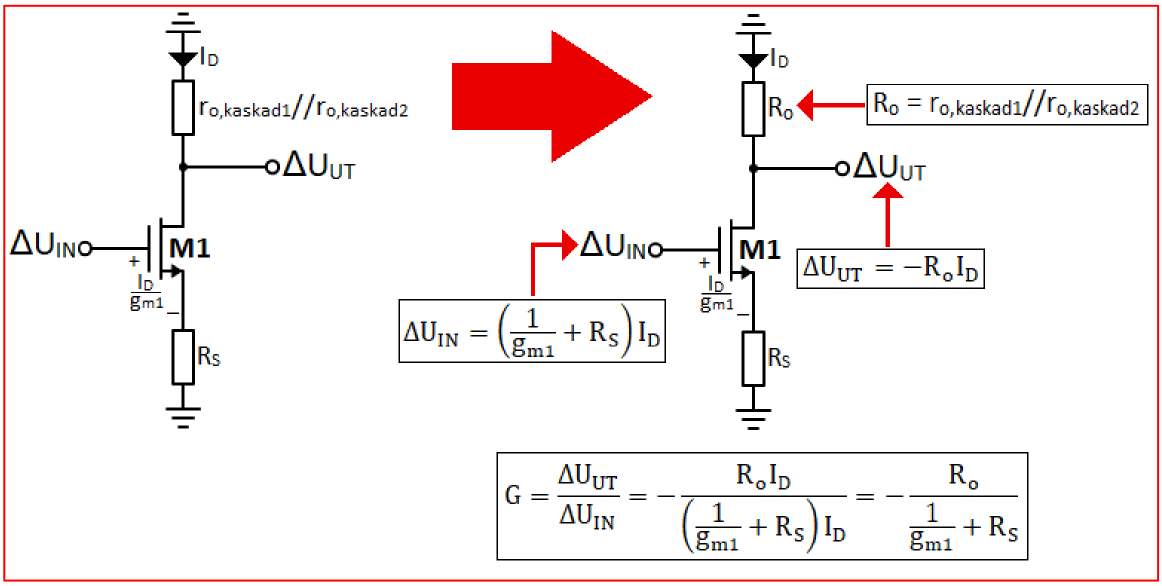
- Notera i den vänstra figuren nedan att transistor M1:s och M2:s respektive utresistans r_{o1} och r_{o2} utgör en kaskadkoppling, som vi kan efter förenkling kan ersätta med utresistansen $r_{o,kaskad1}$, för att sedan rita om småsignalschemat till den högra figuren nedan.

- Därefter noterar vi att $r_{o,kaskad1}$ samt den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ utgör en parallellkoppling, då dessa är anslutna till ΔU_{UT} åt den ena hållet och jord åt det andra.



I den vänstra figuren ovan så utgör transistor M1 och M2:s respektive utresistans r_{o1} och r_{o2} en kaskadkoppling, som vi efter förenkling kan ersätta med utresistansen $r_{o,kaskad1}$, se den högra figuren. Därefter så noterar vi att $r_{o,kaskad2}$ samt $r_{o,kaskad2}$ utgör en parallellkoppling, eftersom dessa resistanser är anslutna till ΔU_{UT} åt ena hållet och jord åt andra. Detta medför att vi kan ersätta dessa med resistansen $r_{o,kaskad1}//r_{o2,kaskad}$,, som placeras i GS-stegets drain för att det skall efterlikna ett konventionellt GS-steg.

- Därmed kan vi ersätta dessa resistanser med parallellresistansen $r_{o,kaskad1}//r_{o,kaskad2}$, placerad i GS-stegets drain, se den vänstra figuren nedan. Därefter har småsignalschemat förenklats till att efterlikna ett konventionellt GS-steg.



Efter förenklingar så har det kaskadkopplade GS-stegets småsignalschema erhållit samma form som ett konventionellt GS-steg, vilket gör beräkningar enkla att utföra. För att göra det ännu enklare så ersätter vi dock resistansen i drain, $r_{o,kaskad1}//r_{o,kaskad2}$ med beteckningen R_o. Precis som för de GE-steg vi har sett tidigare så är R_o den totala resistansen i drain, vilket är lika med GS-stegets utresistans ifall ingen sourceresistor R_S hade använts.

- Det kaskadkopplade GS-stegets förstärkningsfaktor är ration mellan ΔU_{UT} och ΔU_{IN} i småsignalschemat, precis som för övriga förstärkarsteg:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}}$$

- Vi använder Kirchhoffs spänningslag för att härleda formler för ΔU_{IN} och ΔU_{UT}. Vi börjar med att härleda en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången via gate till jord.

$$\Delta U_{IN} - \frac{I_D}{g_{m1}} - R_S I_D = 0 \rightarrow \Delta U_{IN} = \left(\frac{1}{g_{m1}} + R_S\right) I_D$$

- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från kollektorn via utgången till jord:

$$-R_o I_D - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -R_o I_D$$

- Slutligen härleder vi det kaskadkopplade GE-stegets förstärkningsfaktor G ur dessa formler:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{R_o I_D}{\left(\frac{1}{g_{m1}} + R_S\right) I_D} = -\frac{R_o}{\frac{1}{g_{m1}} + R_S},$$

  där R_o är det kaskadkopplade GS-stegets totala drainresistans, g_{m1} är ingångstransistor M1:s transkonduktans och R_S är GS-stegets sourceresistor.

- Som vi såg tidigare så utgörs GS-stegets totala drainresistans R_o av parallellkopplingen bestående av de två kaskadkopplingarna $r_{o,kaskad1}$ samt $r_{o,kaskad2}$:

$$R_o = r_{o,kaskad1} // r_{o,kaskad2},$$

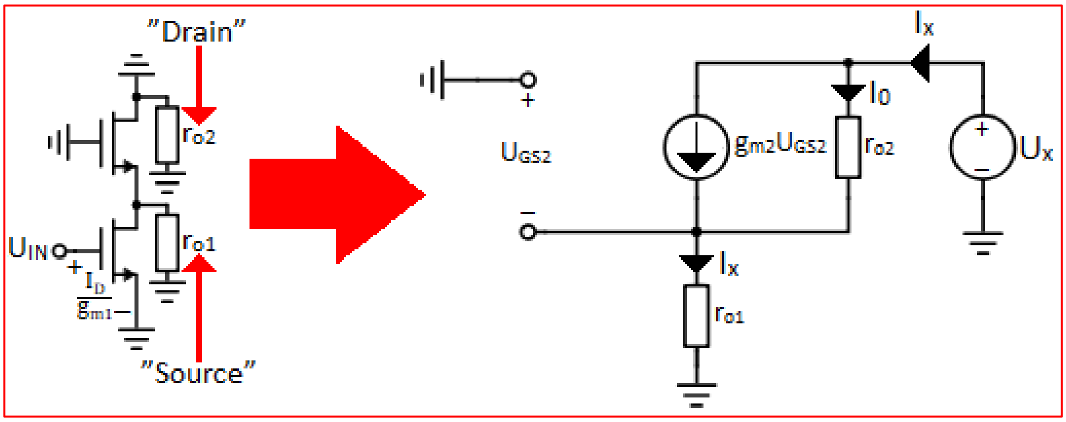
  där $r_{o,kaskad1}$ är utresistansen från kaskadkopplingen i GS-steget, medan $r_{o,kaskad2}$ är den kaskadkopplade strömspegelns utresistans. Genom att sätta in detta i formeln för förstärkningsfaktorn så får vi

$$G = -\frac{R_o}{\frac{1}{g_{m1}} + R_S} = -\frac{r_{o,kaskad1} // r_{o,kaskad2}}{\frac{1}{g_{m1}} + R_S}$$

- För att beräkna förstärkningsfaktorn så måste vi först beräkna kaskadkopplingens utresistans $r_{o,kaskad1}$.

Beräkning av kaskadkopplingens utresistans $r_{o,kaskad1}$:

- Vi använder kaskadkopplingens ekvivalenta småsignalschema för beräkningen, som om kaskadkopplingen utgör ett separat GS-steg. Tänk att den kaskadkopplade transistorn M2:s utresistans r_{o2} är ”drainresistorn” och ingångstransistor M1:s utresistans r_{o1} är ”sourceresistorn”, se figuren nedan.



För att beräkna kaskadkopplingens utresistans $r_{o,kaskad1}$ så tänker vi att kaskadkopplingen utgör ett separat GS-steg, där utresistansen r_{o2} på den kaskadkopplade transistorn M2 utgör ”drainresistorn”, medan utresistansen r_{o1} på GS-stegets ingångstransistor M1 utgör ”sourceresistorn”. Därefter beräknar vi utresistansen med småsignalschemat till höger, precis som för ett konventionellt GS-steg.

- Vi ritar ut småsignalschemat för beräkning av utresistansen, se den högra figuren ovan. Vi kortsluter in- och utsignalen samt ansluter en extern spänningskälla i drain (på utgången). Därefter så utför vi följande beräkningar för att beräkna kaskadkopplingens utresistans $r_{o,kaskad1}$.

- $r_{o,kaskad1}$ kan beräknas med formeln

$$r_{o,kaskad1} = \frac{U_X}{I_X},$$

där U_X är spänningen från den externa spänningskällan som vi tillsatte i drain och I_X är strömmen som flödar från drain ned till source, se den högra figuren ovan.

- Vi kör Kirchhoffs spänningslag från drain till jord via source för att härleda en formel för spänningen U_X:

$$U_x - r_{o2} * I_0 - r_{o1} * I_x = 0 \rightarrow U_x = r_{o2} * I_0 - r_{o1} * I_x$$

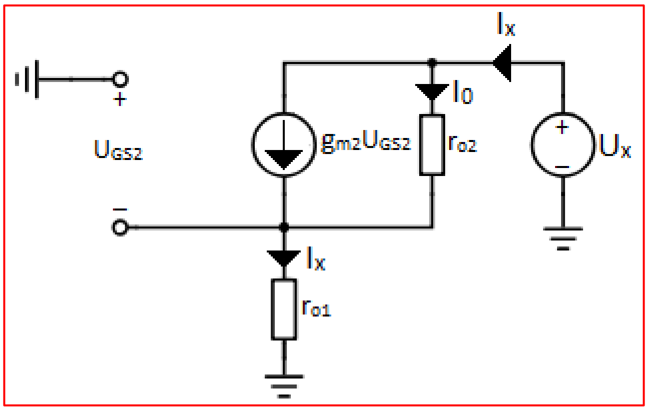
- Vi använder Kirchhoffs strömlag för att härleda en formel för strömmen I_0.

- Som synes i figuren till höger så är strömmen I_X lika med summan av strömmarna I_0 och $g_{m2}U_{GS2}$:

$$I_x = I_0 + g_{m2}U_{GS2} \rightarrow I_0 = I_x - g_{m2}U_{GS2}$$

- Därefter härleder vi en formel för gate-sourcespänningen U_{GS2}:

$$-U_{GS2} - r_{o1}I_x = \rightarrow U_{GS2} = -r_{o1} * I_x$$



- Därmed så kan vi förenkla formeln för spänningen U_x ovan genom att härleda en formel för strömmen I_0, där vi bryter ut strömmen I_X:

$$I_0 = I_x - g_{m2}U_{GS2} = I_x - g_{m2} * (-r_{o1} * I_x) = I_x + g_{m2} * r_{o1} * I_x = I_x\left[1 + g_{m2}r_{o1}\right]$$

- Därefter sätter vi in formeln för I_0 i formeln för U_X ovan, där vi återigen bryter ut strömmen I_X:

$$U_x = r_{o2} * I_0 + r_{o1} * I_x = r_{o2} * I_x\left[1 + g_{m2}r_{o1}\right] + r_{o1} * I_x = I_X\left[r_{o2}\left(1 + g_{m2}r_{o1}\right) + r_{o1}\right]$$

- Vi kan därefter härleda en formel för kaskadkopplingens utresistans $r_{o,kaskad1}$:

$$r_{o,kaskad1} = \frac{U_X}{I_X} = \frac{I_X\left[r_{o2}\left(1 + g_{m2}r_{o1}\right) + r_{o1}\right]}{I_X} = r_{o2}\left(1 + g_{m2}r_{o1}\right) + r_{o1},$$

  där r_{o2} samt g_{m2} är transistor M2:s utresistans respektive transkonduktans och r_{o1} är transistor M1:s utresistans.

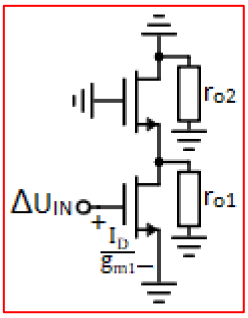
- Formeln för kaskadkopplingens utresistans ovan kan också omvandlas till:

$$r_{o,kaskad1} = r_{o2}\left(1 + g_{m2}r_{o1}\right) + r_{o1} = r_{o2} + g_{m2}r_{o1}r_{o2} + r_{o1} = r_{o1} + g_{m2}r_{o1}r_{o2} + r_{o2}$$

$$= r_{o1}(1 + g_{m2}r_{o2}) + r_{o2}$$

- Vi ser därmed att utresistansen $r_{o,kaskad1}$ även kan uttryckas på följande sätt:

$$r_{o,kaskad1} = r_{o1}\left(1 + g_{m2}r_{o2}\right) + r_{o2},$$



där r_{o1} är transistor M1:s utresistans och r_{o2} samt g_{m2} är transistor M2:s utresistans respektive transkonduktans.

- Formeln ovan kan också avrundas till produkten av de tre ovannämnda storheterna:

$$r_{o,kaskad1} \approx g_{m2}r_{o1}r_{o2}$$

- **Minnesregel:** För figuren ovan till höger, där vi räknar r_{o2} som ”drainresistor” och r_{o1} som ”sourceresistor”, så gäller att

$$r_{o,kaskad1} = r_{o1}(1 + g_{m2}r_{o2}) + r_{o2},$$

  där r_{o1} är ”sourceresistorn”, r_{o2} är ”drainresistorn” och g_{m2} är transkonduktansen på den transistor som vi tänker är vår drainresistor, vilket i detta fall är transistor M2.

- Formeln ovan kan avrundas till:

$$r_{o,kaskad1} \approx g_{m2}r_{o1}r_{o2}$$

- Memorera detta, så kommer framtida beräkningar gå mycket fortare, eftersom du kan beräkna utresistansen intuitivt.

- Efter transistor M2 är en NMOS-transistor så kan vi anta att dess transkonduktans g_{m2} är 4 mS vid en drainström I_D på 1 mA (motsvarande PMOS-transistor hade kunnat anta ha en transkonduktans på 2 mS). Vi antar också att utresistansen på de två transistorerna M1 och M2 är 100 kΩ var vid 1 mA drainström.

- Därmed så kan vi anta att kaskadkopplingens utresistans $r_{o,kaskad1}$ är ungefär lika med 40 MΩ, eftersom

$$r_{o,kaskad1} \approx g_{m2}r_{o1}r_{o2} = 4m * 100k * 100k = 40\ M\Omega$$

Beräkning av det teleskopiskt kaskadkopplade GS-stegets totala drainresistans R_o:

- Därefter kan vi beräkna GS-stegets totala drainresistans R_o:

$$R_o = r_{o,kaskad1} // r_{o,kaskad2},$$

där $r_{o,kaskad1}$ är utresistansen från kaskadkopplingen i GS-steget och $r_{o,kaskad2}$ är den kaskadkopplade strömspegelns utresistans.

- Som vi sett tidigare så kan vi anta att kaskadkopplingen i GS-steget har en utresistans $r_{o,kaskad1}$ runt 40 MΩ vid en drainström I_D på 1 mA, eftersom

$$r_{o,kaskad1} \approx g_{m2} r_{o1} r_{o2} = 4m * 100k * 100k = 40\ M\Omega$$

- Samtidigt så kan vi anta att den kaskadkopplade strömspegeln utresistans, med en emitterfaktor EF på tio, ligger runt 100 MΩ vid en drainström I_D på 1 mA, eftersom

$$r_{o,kaskad2}, \approx r_{o3} * h_{FE3} * EF = 100k * 100 * 10 = 100\ M\Omega$$

- Vi antar ovan att transistor Q3:s strömförstärkningsfaktor h_{FE3} är 100. I värstafallscenariot kan h_{FE3} vara så låg som 50, vilket hade medfört att $r_{o,kaskad2}$ istället hade blivit ca 50 MΩ.

- Det kaskadkopplade GS-stegets totala drainresistans R_o blir därmed lika med nästan 30 MΩ, eftersom

$$R_o = r_{o,kaskad1} // r_{o,kaskad2} \approx 100M // 40M = \frac{100M * 40M}{100M + 40M} \approx 28{,}6\ M\Omega$$

- Som vi såg tidigare så kan det teleskopiskt kaskadkopplade GS-stegets förstärkningsfaktor (utan sourceresistor R_S) beräknas med formeln

$$G = -g_{m1} * R_o,$$

där g_{m1} är ingångstransistorns transkonduktans, som kan antas vara 4 mS vid en drainström I_D på 1 mA, och R_o är GS-stegets totala utresistans (utan sourceresistor), som vi tidigare beräknade till ungefär 28,6 MΩ.

- Därmed blir det kaskadkopplade GS-stegets förstärkningsfaktor utan sourceresistor ungefär lika med

$$G = -g_{m1} * R_o \approx -4m * 28{,}6M \approx -114\,300,$$

vilket är ungefär tio gånger lägre än motsvarande GE-steg (utan emitterresistor) vi såg tidigare.

- När vi placerar en sourceresistor R_S i GS-steget och jämför förstärkningsfaktorn mot motsvarande GE-steg så kommer dock denna skillnad minska. Vi kan använda samma värde på sourceresistor R_S som vi annars använder på motsvarande emitterresistor, vilket ger oss en resistans på 220 Ω vid en kollektorsström på 1 mA:

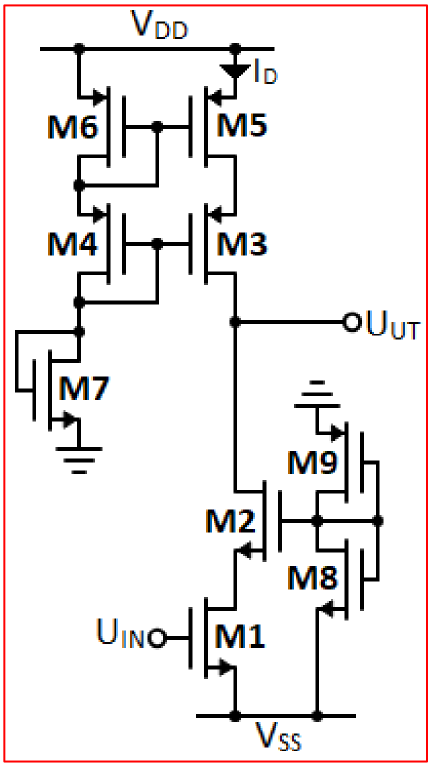
$$R_S = \frac{220}{I_{D(mA)}} = \frac{220}{1} = 220\ \Omega$$

- Därmed blir det kaskadkopplade GS-stegets förstärkningsfaktor med sourceresistor R_S ungefär lika med -60 000, eftersom

$$G = -\frac{R_o}{\frac{1}{g_{m1}} + R_S} \approx -\frac{28{,}6M}{\frac{1}{4m} + 220} \approx -60\,800,$$

vilket är ungefär hälften av motsvarande GE-steg med emitterresistor.

4.2.34 - Teleskopiskt kaskadkopplade GS-steg med CMOS-teknologi



Teleskopiskt kaskadkopplat GS-steg ger oss mycket hög förstärkning, men utsignalens topp-till-topp-värde blir något begränsat.

- I detta avsnitt skall vi titta på så kallade teleskopiskt kaskadkopplade GS-steg, se figuren till höger. I sådana GS-steg så används fyra MOSFET-transistorer, två NMOS-transistorer i den nedre delen och två PMOS-transistorer i den övre delen, där transistor M2-M4 arbetar som strömgeneratorer.

$$G \approx -g_{m1} * R_o,$$

där g_{m1} är transkonduktansen på GS-stegets ingångstransistor M1 och R_o är GS-stegets totala drainresistans, som i sig är lika med parallellresistansen av GS-stegets två kaskadkopplingar:

$$R_o = r_{o,kaskad1} // r_{o,kaskad2},$$

där $r_{o,kaskad1}$ är utresistansen på kaskadkopplingen bestående av NMOS-transistorerna M1 och M2 och $r_{o,kaskad2}$ är den kaskadkopplade strömspegelns utresistans, som i sig är lika med kaskadkopplingen av transistor M3 och M5.

- På samma sett som tidigare när vi använder kaskadkopplad MOSFET-transistor så kan vi tänka att transistor den kaskadkopplade transistor M2 utgör ”drainresistorn” i kaskadkopplingen och ingångstransistor M1 utgör ”sourceresistorn”.

- Därmed så kan utresistansen $r_{o,kaskad1}$ på kaskadkopplingen närmast ingången approximeras med formeln

$$r_{o,kaskad1} \approx g_{m2} r_{o1} r_{o2},$$

där r_{o1} är ingångstransistor M1:s utresistans och g_{m2} samt r_{o2} är den kaskadkopplade transistorn M2:s transkonduktans respektive utresistans.

- På samma sätt kan vi beräkna den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$. Dock måste vi ha i åtanke att denna kaskadkoppling utgörs av PMOS-transistorer, vilket leder till att de är placerade på ”fel håll”. Detta medför att transistor M3 utgör den kaskadkopplade transistorn och M5 utgör ”ingångstransistorn” (för att efterlikna den vanliga kaskadkopplingen).

- Därmed så räknar vi att transistor M3 är ”drainresistorn” och transistor M5 är ”sourceresistorn”, vilket leder till att utresistansen $r_{o,kaskad2}$ kan approximeras med formeln

$$r_{o,kaskad2} \approx g_{m3} r_{o3} r_{o5}$$

där g_{m3} och r_{o3} är transistor M3:s transkonduktans respektive utresistans och r_{o5} är transistor M5:s utresistans.

- Låt oss anta att vi använder CMOS-transistorer med genomsnittlig transkonduktans g_m. Vid en drainström I_D på 1 mA så kan vi då anta att NMOS-transistorernas transkonduktans g_{mN} är 4 mS, medan PMOS-transistorerna kan antas ha hälften av detta, alltså en transkonduktans g_{mP} på 2 mS:

$$g_{mN} = 4\ mS$$

samt

$$g_{mP} = 2\ mS$$

- För NMOS-transistorer M1 och M2 gäller då att

$$g_{m1} = g_{m2} = g_{mN} = 4\ mS$$

och för PMOS-transistorer M3 och M4 gäller att

$$g_{m3} = g_{m5} = g_{mP} = 2\ mS$$

- Eftersom CMOS-transistorerna är mycket små så kan vi anta att deras respektive Earlyspänning U_A är så låg som 20 V. Vid en drainström I_D på 1 mA så kan vi då anta att samtliga transistorers utresistans r_o är ungefär lika med 20 kΩ, eftersom

$$r_o \approx \frac{U_A + U_{DS}}{I_D} \approx \frac{U_A}{I_D} \approx \frac{20}{1m} = 20\ k\Omega,$$

- Därmed gäller att

$$r_{o1} = r_{o2} = r_{o3} = r_{o5} = 20\ k\Omega$$

- Vi antar alltså att transistorernas respektive utresistans är en femtedel av vad vi vanligtvis antar i diskreta kretsar, vilket som sagt beror på att vi använder CMOS-transistorer, som är mycket små och kan därför antas ha lägre Earlyspänning.

- För normalstora transistorer, såsom BJT-transtorer eller diskreta MOSFET-transistorer, så kan vi anta att Earlyspänningen är 100 V, som vi har sett tidigare, vilket leder till fem gånger högre utresistans.

Kort introduktion till Bodyeffekten hos CMOS-transistorer:

- I praktiken så kommer kaskadkopplingarnas utresistans $r_{o,kaskad1}$ samt $r_{o,kaskad2}$ bli ca 25 % högre än ovanstående approximation, på grund av den så kallade Bodyeffekten, där vi måste inkludera transistor M2:s sant M4:s respektive body-transkonduktans g_{mb2} samt g_{mb4} i beräkningarna, vilket medför att

$$r_{o,kaskad1} \approx (g_{m2} + g_{mb2})r_{o1}r_{o2}$$

samt

$$r_{o,kaskad2} \approx (g_{m3} + g_{mb3})r_{o3}r_{o5}$$

- Vanligtvis är body-transkonduktansen g_{mb} för en given transistor ungefär en fjärdedel av dess transkonduktans g_m:

$$g_m \approx 0{,}25 g_m,$$

- Därmed gäller att

$$r_{o,kaskad1} \approx (g_{m2} + g_{mb2})r_{o1}r_{o2} \approx 1{,}25 g_{m2}r_{o1}r_{o2}$$

samt

$$r_{o,kaskad2} \approx (g_{m3} + g_{mb3})r_{o3}r_{o5} \approx 1{,}25 g_{m3}r_{o3}r_{o5}$$

- Bodyeffekten påverkar de transistorer som innehar någon typ av sourceresistans, vilket är transistor M2 och M3. Detta beror på att MOSFET-transistorer har en fjärde anslutning, som heter body. Inom diskret design brukar body vara ansluten till source, men inom CMOS-design brukar body anslutas till jord för att minska brus.

- Ifall någon typ av sourceresistans förekommer, såsom transistor M1 fungerar för transistor M2 i kaskadkopplingen ovan, så kommer transistor M2:s body och source inneha olika potential, då M2:s source inte är ansluten direkt till jord, utan till transistor M1. Detta medför att transistor M2 blir påverkad av Bodyeffekten. I detta fall medför det endast i en liten ökning av kaskadkopplingens utresistans $r_{o,kaskad1}$, vilket leder till ökad förstärkningsfaktor.

- Transistor M1 och M4 däremot påverkas dock inte av Bodyeffekten, då deras respektive source är direkt anslutna till jord, eftersom ingen typ av sourceresistans är placerad mellan deras respektive source och jordpunkten.

- För mer detaljerad information om Bodyeffekten och dess påverkan på småsignalnivå, se *Appendix G – Information om Bodyeffekten hos MOSFET-transistorer*, som avslutar detta kapitel.

- Vi kan sedan genomföra beräkningar för att beräkna det teleskopiskt kaskadkopplade GS-stegets förstärkningsfaktor. Vi antar att transistorernas respektive body-transkonduktans g_{mb} är en fjärdedel av deras respektive transkonduktans g_m:

$$g_{mb} \approx 0{,}25 g_m$$

- Som vi såg tidigare så kan GS-stegets förstärkningsfaktor beräknas med formeln

$$G = -g_{m1} * R_o = -g_{m1} * (r_{o,kaskad1} // r_{o,kaskad2}),$$

där utresistansen $r_{o,kaskad1}$ på kaskadkopplingen vid GS-stegets ingång är ungefär lika med 2 MΩ, då

$$r_{o,kaskad1} \approx (g_{m2} + g_{mb2}) r_{o1} r_{o2} \approx (g_{m2} + 0{,}25 g_{m2}) r_{o1} r_{o2} \approx 1{,}25 * 4m * 20k * 20k = 2\ M\Omega$$

och strömspegelns utresistans $r_{o2,kaskad}$ i GS-stegets drain blir hälften av detta, alltså ca 1 MΩ, då

$$r_{o,kaskad2} \approx (g_{m3} + g_{mb3}) r_{o3} r_{o5} \approx (g_{m3} + 0{,}25 g_{m3}) r_{o3} r_{o5} \approx 1{,}25 * 2m * 20k * 20k = 1\ M\Omega$$

- Därmed så blir GS-stegets totala drainresistans R_o ungefär lika med 0,67 MΩ, eftersom

$$R_o = r_{o,kaskad1} // r_{o,kaskad2} \approx 2M/1M = \frac{2M * 1M}{2M + 1M} \approx 0{,}67\ M\Omega$$

- Eftersom ingångstransistor M1 har en transkonduktans g_{m1} på 4 mS blir därmed GS-stegets förstärkningsfaktor G ungefär lika med -2700, då

$$G = -g_{m1} * R_o \approx -4m * 0{,}67M \approx -2667$$

vilket är högt, särskilt för att vara att GS-steg samt att transistorernas respektive Earlyspänning U_A antas vara så låg som 20 V, alltså en femtedel av en normalstor transistor, vilket också leder till att storleken transistorernas respektive utresistans vid en given drainström I_D är en femtedel jämfört med normalstor transistor, exempelvis en BJT-transistor i diskreta kretsar.

- Vi kommer gå igenom hur man kan öka förstärkningsfaktorn på GS-steget inom IC-design genom att ändra W/L-ration på respektive transistor i GS-steget, vilket leder till ökad transkonduktans. I praktiken är dock detta endast ett alternativ för IC-konstruktörer, som konstruerar IC-kretsar med CMOS-transistorer.

- Eftersom vi använder MOSFET-transistorer på ingången så antar vi också att GS-stegets inresistans R_{IN} är nästintill oändlig:

$$R_{IN} \approx \infty$$

- Eftersom vi inte använder någon sourceresistor i GS-steget, främst på grund av brist på utrymme, så blir GS-stegets sourcefaktor SF lika med ett, vilket leder till att GS-stegets utresistans R_{UT} är lika med dess totala drainresistans R_o, som vi tidigare beräknade till ca 0,67 MΩ:

$$R_{UT} = R_o * SF = R_o * 1 = R_o,$$

vilket innebär att

$$R_{UT} = R_o \approx 0{,}67\ M\Omega$$

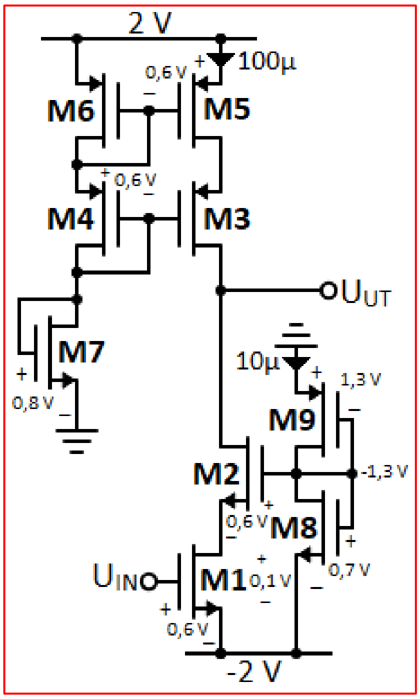
där R_o är GS-stegets totala drainresistans, SF är dess sourcefaktor (som är lika med ett, då vi inte använder sourceresistor i GS-steget), g_{m2} och g_{m3} är transistor M2:s och M3:s respektive transkonduktans och r_{o1}, r_{o2}, r_{o3} samt r_{o5} är transistorernas respektive utresistans.

- Därmed så blir GS-stegets utresistans R_{UT} ungefär lika med 0,67 MΩ:

$$R_{UT} = R_o \approx 0{,}67\ M\Omega$$

Exempel på konstruktion av ett teleskopiskt kaskadkopplat GS-steg i en IC-krets:

- Vi skall konstruera GS-steget till höger så att en drainström på 100 µA flödar från drain till source. Matningsspänningen är ± 2 V. Utsignalens topp-till-topp-värde bör begränsas så lite som möjligt, så transistor M1-M6:s respektive drain-sourcespänning U_{GS} (för NMOS-transistorerna M1-M2) / source-drainspänning U_{SG} (för PMOS-transistorerna M3-M6) bör sättas till 0,1 V.



Teleskopiskt kaskadkopplat GS-steg, där varje transistors W/L-ratio måste väljas utefter önskad drainström I_D samt önskat minimumvärde på transistorernas drain-sourcespänning $U_{DS,min}$.

- MOSFET-transistorerna har följande data:

  NMOS-transistorerna:

  - Transkonduktansparameter: $\mu_n C_{ox}$ = 100 µA/V^2
  - Tröskelspänning: U_{TN} = 0,5 V

  PMOS-transistorerna:

  - Transkonduktansparameter: $\mu_p C_{ox}$ = 50 µA/V^2
  - Tröskelspänning: U_{TP} = 0,5 V

- Anta att transistorernas respektive body-transkonduktans g_{mb} är ungefär en fjärdedel av deras respektive transkonduktans g_m:

$$g_{mb} \approx 0{,}25 g_m$$

- Samtliga transistorers Earlyspänning U_A kan antas vara 20 V.
  Därmed gäller att transistorernas respektive utresistans r_o vid en drainström på 1 mA kan antas ligga omkring 20 kΩ, då

$$r_o \approx \frac{U_A}{I_D} = \frac{20}{1m} = 20\ k\Omega$$

- Vi skall välja lämplig W/L-ratio på respektive transistor, beräkna GS-stegets förstärkningsfaktor och utresistans, samt beräkna utsignalens topp-till-topp-värde.

- För att utsignalen topp-till-toppvärde skall bli begränsad så lite som möjligt så bör MOSFET-transistorernas respektive minimumvärde på drain-sourcespänningen $U_{DS,min}$ sättas till 0,1 V (source-drainspänningen $U_{SD,min}$ = 0,1 V för PMOS-transistorer). Då kommer utsignalens värde endast begränsas med 0,1 V per transistor M1-M4, vilket blir totalt 0,4 V. Därmed så kommer utsignalens topp-till-topp-värde bli ± 1,8 V istället för ± 2,0 V. Detta kommer kräva relativt hög W/L-ratio på transistorerna.

- Om vi hade satt minimumvärdet på respektive transistors drain-sourcespänning $U_{DS,min}$ till något högre, exempelvis 0,5 V, så hade utsignalens topp-till-topp-värde begränsats totalt 0,5 * 4 = 2 V! Därmed så hade utsignalens topp-till-topp-värde blivit endast ± 1 V, alltså hälften av den tillgängliga matningsspänningen!

- För att transistorerna skall arbeta i det mättade området så gäller för varje MOSFET-transistor av polariteten NMOS att

$$U_{DS} \geq U_{GS} - U_T,$$

  där U_{SD} är en given NMOS-transistors drain-sourcespänning, U_T är dess tröskelspänning och U_{GS} är dess gate-sourcespänning.

- För PMOS-transistorer så är polariteten omvänd, så då gäller istället följande formel:

$$U_{SG} \geq U_{SG} - U_T,$$

  där U_{SD} är en given PMOS-transistors sourcespänning, U_T är dess tröskelspänning och U_{SG} är dess source-gatespänning.

- Notera att vi beräknar source-gatespänningen U_{SG} på PMOS-transistorer och gate-sourcespänning U_{SG} på NMOS-transistorer. Detta är i praktiken samma sak, med skillnaden att strömmen flödar i motsatt riktning i PMOS-transistorerna, vilket medför att polariteten är omvänd; en gate-sourcespänning U_{GS} på 1 V i en NMOS-transistor motsvarar därmed en source-gatespänningen U_{SG} på 1 V i en PMOS-transistor.

- Detta är lätt att se i praktiken; antag att vi exempelvis vet att spänningsfallet mellan drain och source på samtliga transistorer är 0,1 V, så kommer spänningen vara 0,1 V mot strömmens riktning, eftersom strömmen flödar från plus till minus.

- Eftersom PMOS-transistorernas source är längst upp och drain längst ned så kommer därmed drainströmmen I_D i GS-steget flöda från PMOS-transistorernas source till drain, vilket ger oss source-drainspänningen U_{SD} samt source-gatespänningen U_{SG} på PMOS-transistorer.

- Dock är detta i praktiken endast en detalj. Så länge storleken på spänningsfallen U_{SD} samt U_{SG} är kända så gör inget att råka skriva fel polaritet, såsom U_{GS} istället för U_{SG} eller U_{DS} istället för U_{SD} på en PMOS-transistor. Givetvis är det egentligen inkorrekt, men i praktiken kommer det inte påverka resultatet, så länge vi följer regeln att samtliga spänningsfall är positiv mot strömmens riktning.

- Vid gränsen mellan det mättade området och triodområdet så kommer MOSFET-transistorerna nå sitt minimumvärde på drain-sourcespänningen U_{DS} (för NMOS-transistorer) / source-drainspänningen U_{SD} (för PMOS-transistorer), som då är lika med overdrive-spänningen $U_{GS} – U_{TN}$ (för NMOS-transistorer) / U_{SG} - U_{TP} (för PMOS-transistorer).

- För NMOS-transistorer gäller vid gränsen mellan det mättade området och triodområdet att

$$U_{DS,min} = U_{GS} - U_{TN},$$

  där $U_{DS,min}$ är minimumvärdet på transistorns drain-sourcespänning (som med fördel kan sättas så lågt som 0,1 V), och $U_{GS} – U_{TN}$ är transistorns overdrive-spänning, där U_{GS} är dess gate-sourcespänning och U_{TN} är transistorns tröskelspänning.

- För PMOS-transistorer gäller istället vid gränsen mellan det mättade området och triodområdet att

$$U_{SD,min} = U_{SG} - U_{TP},$$

  där $U_{SD,min}$ är minimumvärdet på transistorns source-drainspänning, som också kan sättas så lågt som 0,1 V), och $U_{SG} – U_{TP}$ är transistorns overdrive-spänning, där U_{SG} är dess source-gatespänning och U_{Tp} är transistorns tröskelspänning.

- Både NMOS- och PMOS-transistorerna har en tröskelspänning U_{TN}/U_{TP} på 0,5 V och samtliga transistorers min-värde på drain-sourcespänningen $U_{DS,min}$ (för NMOS-transistorer) / $U_{SD,min}$ (för PMOS-transistorer) skall sättas till 0,1 V.

- För NMOS-transistorer gäller därmed att

$$U_{GS} - U_{TN} = 0{,}1\,V,$$

  som kan transformeras till

$$U_{GS} = 0{,}1 + U_{TN}$$

- För PMOS-transistorer gäller istället att

$$U_{SG} - U_{TP} = 0{,}1\,V,$$

  som kan transformeras till

$$U_{SG} = 0{,}1 + U_{TP}$$

- Eftersom både NMOS- samt PMOS-transistorernas respektive tröskelspänning U_{TN} respektive U_{TP} är lika med 0,5 V:

$$U_{TN} = U_{TP} = 0{,}5\ V,$$

så bör NMOS-transistorernas gate-sourcespänning U_{GS} sättas till 0,6 V, eftersom

$$U_{GS} = 0{,}1 + U_{TN} = 0{,}1 + 0{,}5 = 0{,}6\ V$$

- Detsamma gäller för PMOS-transistorernas source-gatespänning U_{SG}, då

$$U_{SG} = 0{,}1 + U_{TP} = 0{,}1 + 0{,}5 = 0{,}6\ V$$

- Samtliga MOSFET-transistorer i GS-steget (transistor M1, M2, M3 samt M5) kommer då ha lika stor gate-sourcespänning U_{GS} / U_{SG} (0,6 V), eftersom deras respektive tröskelspänning U_{TN} / U_{TP} är samma (0,5 V), samtidigt som minimumvärdet deras respektive drain-sourcespänning $U_{DS,min}$ / source-drainspänning $U_{SD,min}$ / sätts till 0,1 V.

- Om till exempel NMOS- och PMOS-transistorerna hade haft olika tröskelspänning U_T hade dock det varit skillnad; som exempel, om PMOS-transistorerna haft en tröskelspänning U_{TP} på 0,8 V, så hade deras respektive source-gatespänning U_{SG} blivit så hög som 0,9 V, då

$$U_{SG} = U_{SD,min} + U_{TP} = 0{,}1 + 0{,}8 = 0{,}9\ V$$

- Som vi snart kommer se så bör även de diodkopplade transistorernas M4 och M6 i referenskretsen av strömspegeln ha en source-gatespänning U_{SG4} respektive U_{SG6} på 0,6 V, då

$$U_{SG4} = U_{SG3} = 0{,}6\ V$$

samt

$$U_{SG6} = U_{SG5} = 0{,}6\ V$$

- Eftersom transistor M4 samt M6 är diodkopplade så blir dock även deras respektive source-drainspänning U_{SD4} samt U_{SD6} 0,6 V, då diodkopplingen medför att

$$U_{SG4} = U_{SD4} = 0{,}6\ V$$

samt

$$U_{SG6} = U_{SD6} = 0{,}6\ V$$

- Vi kan ta ett exempel på transistor M5 i den kaskadkopplade strömspegeln. Vid gränsen mellan det mättade området och triodområdet så når transistor M5:s source-drainspänning sitt minimumvärde $U_{SD5,min}$ = 0,1 V, som då är lika med transistorns overdrive-spänning $U_{SG5} – U_{TP}$:

$$U_{SD5,min} = U_{SG5} - U_{TP} = 0{,}1\ V$$

- Detta gäller även för transistor M1, M2 och M3 i GS-steget:

$$U_{DS1,min} = U_{GS1} - U_{TN} = 0{,}1\ V$$

$$U_{DS2,min} = U_{GS2} - U_{TN} = 0{,}1\ V$$

$$U_{SD3,min} = U_{SG3} - U_{TP} = 0{,}1\ V$$

- Detta förhållande gäller dock inte för transistor M4 och M6 i strömspegeln, eftersom deras respektive gate och drain är ihopkopplade, vilket innebär att de är diodkopplade. Då gäller istället att deras respektive drain-sourcespänning U_{SD} samt gate-sourcespänning U_{SG} är samma:

$$U_{SD4} = U_{SG4}$$

samt

$$U_{SD6} = U_{SG6}$$

- Eftersom transistor M4 är placerad i strömspegelns referenskrets, spegelvänt med transistor M3, så bör dessa transistorer ha samma source-gatespänning U_{SG}:

$$U_{SG4} = U_{SG3}$$

- Eftersom transistor M3:s source-gatespänning tidigare sattes till 0,6 V, så bör även transistor M4:s source-gatespänning sättas till 0,6 V:

$$U_{SG4} = U_{SG3} = 0{,}6\ V$$

- Samma princip gäller för transistor M6. Eftersom M6 är placerad i strömspegelns referenskrets, spegelvänt med transistor M5, så bör dessa transistorer ha samma source-gatespänning U_{SG}:

$$U_{SG5} = U_{SG6},$$

  där transistor M5:s source-gatespänning tidigare sattes till 0,6 V, vilket innebär att

$$U_{SG6} = U_{SG5} = 0{,}6\ V$$

- Därefter kan vi beräkna lämplig W/L-ratio på transistorerna. Här måste vi skilja på NMOS- och PMOS-transistorerna, eftersom de har olika transkonduktansparametrar; $\mu_n C_{ox}$ = 100 µA/V^2 och $\mu_p C_{ox}$ = 50 µA/V^2; eftersom PMOS-transistorerna har hälften så hög transkonduktansparametrar som NMOS-transistorerna så måste deras respektive W/L-ratio vara dubbelt så hög för att vi skall få ett minimumvärde på samtliga transistorers drain-sourcespänning $U_{DS,min}$ till 0,1 V.

- Eftersom transistor M3 också är en PMOS-transistor och är seriekopplad med transistor M5 så kommer samma drainström flöda genom denna (drainströmmen I_D = 100 µA). Eftersom det flödar samma ström genom transistor M3 och M5 och vi önskar samma minimumvärde på drain-sourcespänningen $U_{DS,min}$ = 0,1 V, så skall dessa ha samma W/L-ratio. Vi kan därmed beräkna W/L-ratio på transistor M5 och sen ge samma värde till transistor M3.

- Eftersom transistor M4 och M6 ingår med transistor M3 och M5 i den kaskadkopplade strömspegeln, så bör alla transistorerna vara matchade; transistor M5 och M6 utgör den övre delen av den kaskadkopplade strömspegeln (sett från vårt håll) och bör vara identiska. Samtidigt så utgör transistor M3 och M4 utgör den undre delen av den kaskadkopplade strömspegeln (sett från vårt håll) och bör vara identiska. Därmed bör alla samtliga transistorer i den kaskadkopplade strömspegeln ha samma W/L-ratio.

- Vi kan beräkna en lämplig W/L-ratio på transistor M5 genom att transformera formeln för dess drainström I_D i mättat tillstånd:

$$I_D = \frac{\mu_p C_{ox} * \frac{W_5}{L_5} * (U_{SG5} - U_{TP})^2}{2} = \frac{\mu_p C_{ox} * \frac{W_5}{L_5} * {U_{SD5,min}}^2}{2},$$

  vilket medför att

$$\frac{W_5}{L_5} = \frac{2 * I_D}{\mu_p C_{ox} * {U_{SD5,min}}^2}$$

- Vi sätter in värden i formeln för att beräkna W/L-ration och vi får då:

$$\frac{W_5}{L_5} = \frac{2 * I_D}{\mu_p C_{ox} * {U_{SD5,min}}^2} = \frac{2 * 100\mu}{50\mu * 0{,}1^2} = \frac{400\ \mu m}{1\ \mu m}$$

- Som nämndes ovan så bör alla transistorer i strömspegeln, alltså, transistor M3, M4 samt M6, ha samma W/L-ratio som transistor M5:

$$\frac{W_3}{L_3} = \frac{W_4}{L_4} = \frac{W_5}{L_5} = \frac{W_6}{L_6} = \frac{400\ \mu m}{1\ \mu m}$$

- Vi utför samma beräkning för NMOS-transistorerna. Eftersom det flödar samma drainström I_D på 100 µA genom hela GS-steget så kommer det flöda samma ström genom NMOS- och PMOS-transistorerna.

- Men eftersom NMOS-transistorernas transkonduktansparameter $\mu_n C_{ox}$ är dubbelt så hög som PMOS-transistorernas motsvarighet så kommer NMOS-transistorernas W/L-ratio bli hälften av PMOS-transistorernas.

- Drainströmmen I_D som flödar genom NMOS-transistor M1 i gränsen mellan det mättade området och triodområdet gäller att

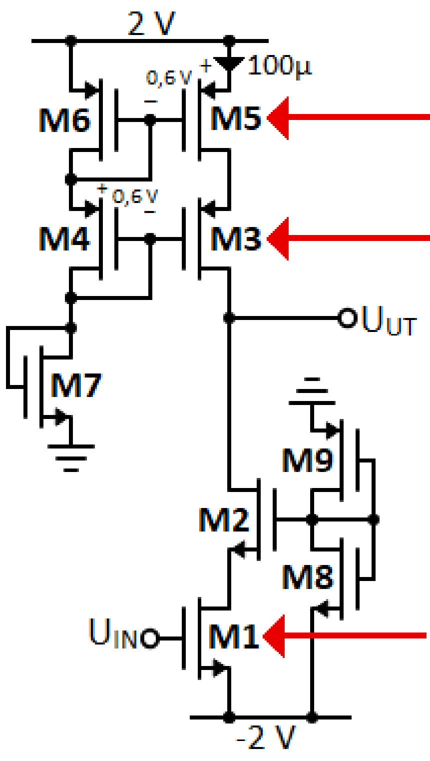
$$I_D = \frac{\mu_n C_{ox} * \frac{W_1}{L_1} * (U_{GS1} - U_{TN})^2}{2} = \frac{\mu_n C_{ox} * \frac{W_1}{L_1} * U_{DS1,min}{}^2}{2},$$

vilket kan transformeras till

$$\frac{W_1}{L_1} = \frac{2 * I_D}{\mu_n C_{ox} * U_{DS1,min}{}^2} = \frac{2 * 100\mu}{100\mu * 0{,}5^2} = \frac{200\ \mu m}{1\ \mu m}$$

- Eftersom transistor M2 också är en NMOS-transistorer med samma transkonduktansparameter $\mu_n C_{ox}$ och samma drainström I_D flödar genom denna, så skall M2 ha samma W/L-ratio som transistor M1:

$$\frac{W_2}{L_2} = \frac{W_1}{L_1} = \frac{200\ \mu m}{1\ \mu m}$$



$$\frac{W_5}{L_5} = \frac{W_6}{L_6} = \frac{2 * I_D}{\mu_p C_{ox} * U_{SD5,min}{}^2} = \frac{2 * 100\mu}{50\mu * 0{,}1^2} = \frac{400\ \mu m}{1\ \mu m}$$

$$\frac{W_3}{L_3} = \frac{W_4}{L_4} = \frac{2 * I_D}{\mu_p C_{ox} * U_{SD3,min}{}^2} = \frac{2 * 100\mu}{50\mu * 0{,}1^2} = \frac{400\ \mu m}{1\ \mu m}$$

$$\frac{W_1}{L_1} = \frac{W_2}{L_2} = \frac{2 * I_D}{\mu_n C_{ox} * U_{DS1,min}{}^2} = \frac{2 * 100\mu}{100\mu * 0{,}1^2} = \frac{200\ \mu m}{1\ \mu m}$$

PMOS-transistorernas respektive W/L-ratio är dubbelt så hög jämfört med NMOS-transistorernas för att samtliga transistorers transkonduktans skall bli samma. Detta är i praktiken endast möjligt för IC-konstruktörer; i normalfallet så har transistorerna ungefär samma W/L-ratio, vilket medför att NMOS-transistorernas transkonduktans blir dubbelt så hög.

- Notera att PMOS-transistorernas respektive W/L-ratio är dubbelt så hög jämfört med NMOS-transistorernas. Som nämndes tidigare så beror detta på att PMOS-transistorernas transkonduktansparameter $\mu_p C_{ox}$ är hälften av NMOS-transistorernas motsvarighet $u_n C_{ox}$.

- Ifall NMOS- och PMOS-transistorerna hade haft samma W/L-ratio hade NMOS-transistorernas transkonduktans g_{mN} blivit dubbelt så hög som PMOS-transistorernas motsvariehet g_{mP} vid en given drainström I_D.

- Men eftersom vi använder dubbelt så hög W/L-ratio på PMOS-transistorerna så blir deras transkonduktans g_{mP} lika hög som på NMOS-transistorernas motsvarighet g_{mN} i detta fall:

$$g_{mN} = g_{mP}$$

- Istället för att utspänningens minimumvärde $U_{UT,min}$ hade kunnat nå den negativa matningsspänningen V_{SS} på -2 V så kräver respektive NMOS-transistor M1 och M2 att en drain-sourcespänning U_{DS} på minst 0,1 V faller mellan deras respektive drain och source, vilket medför att utsignalens minimumvärde blir -2 + 0,1 + 0,1 = -1,8 V:

$$U_{UT,min} = V_{SS} + 2 * U_{DS,min} = -2 + 2 * 0{,}1 = -1{,}8\ V$$

- Detsamma gäller för utsignalens maxvärde $U_{UT,max}$, som nu som högst kan anta 1,8 V, då PMOS-transistorer M3 och M5 kräver en source-drainspänning $U_{SD,min}$ på minst 0,1 V vardera:

$$U_{UT,max} = V_{DD} - 2 * U_{SD,min} = 2 - 2 * 0{,}1 = 1{,}8\ V$$

- Därmed minskar utsignalens topp-till-topp-värde med totalt 0,4 V, från ±2 V till ±1,8 V, där vi tappar 0,1 V per transistor i GS-steget.

- Vi ser därmed att kaskadkopplingen har en nackdel, som kan bli signifikant när matningsspänningen V_{DD}/V_{SS} är låg, vilket är vanligt i IC-kretsar.

- I detta fall så begränsades utspänningens topp-till-topp-värde relativt lite, då vi använde en så hög W/L-ratio, men om vi hade använt en lägre W/L-ratio så hade topp-till-topp-värdet minskat till ± 1 V eller lägre, vilket är väldigt mycket med tanke på den låga matningsspänningen.

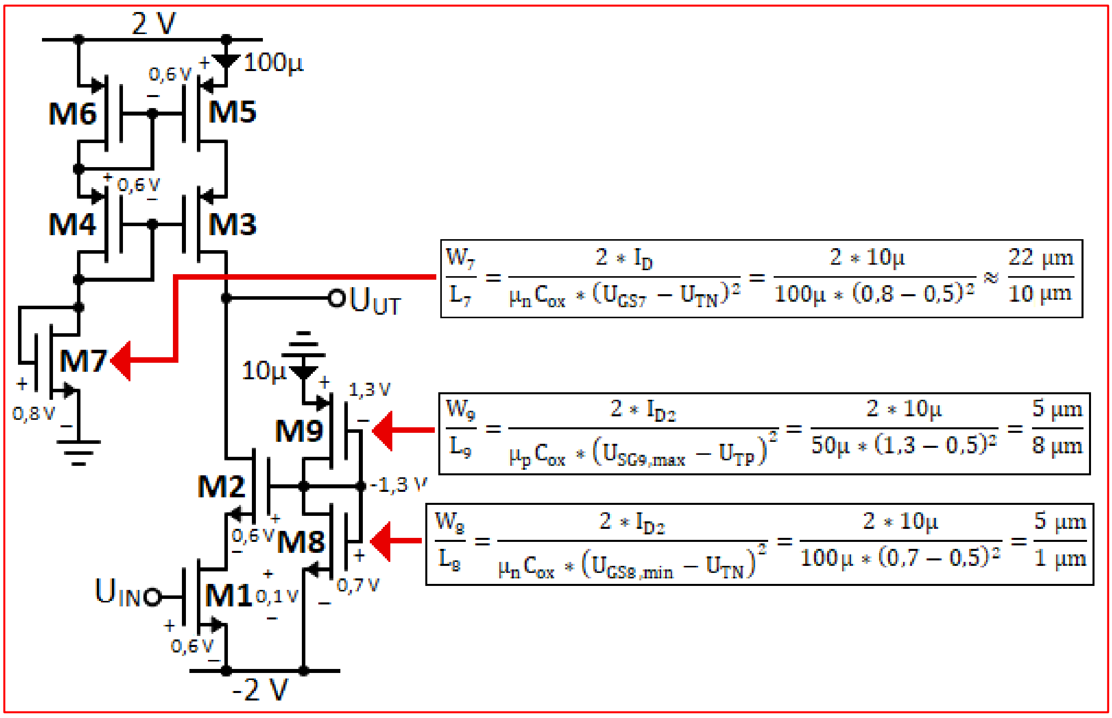
- Om vi inte hade kunnat förändra W/L-ration för att minska MOSFET-transistorernas respektive minimumvärde på drain-sourcespänningen $U_{DS,min}$ till 0,1 V så hade det dock varit en god idé att fundera på ifall kaskadkopplingen är nödvändig att använda i detta fall.

- Kanske hade det varit mer lämpligt med lägre förstärkning G, men med högre topp-till-topp-värde på utsignalen. Dessutom kan kaskadkopplingens skydd mot Millereffekten vid behov kompenseras med en så kallad sourceföljare, se *4.3 – Spänningsföljaren*. En sådan lösning kan dock medföra ytterligare minskad förstärkningsfaktor G, främst då sourceföljare konstruerade i CMOS-teknologi blir mycket påverkade av Bodyeffekten.

- Dock hade denna minskning av topp-till-topp-värdet varit mindre betydande vid högre matningsspänning; som exempel, om vi hade använt tio gånger så hög matningsspänning, alltså ± 20 V, så hade detta haft mindre betydelse, då utsignalens topp-till-topp-värde i detta fall hade blivit ± 19 V.

- Därefter återstår att beräkna lämplig ratio på ”referenstransistorerna” M7-M9. Dessa transistorer används istället för resistorer i denna krets på grund av att lämpliga resistorer hade tagit upp för mycket utrymme. Istället kan CMOS-transistorer användas och ge likvärdiga resultat på mycket mindre upptagen yta, vilket är normalfallet i IC-kretsar.

- Figuren nedan visar övergripande hur transistorer skall dimensioneras samt vilka formler som används.



Dimensionering av transistor M7-M9, som fungerar som ”referenstransistorer”, alltså de har samma funktion som referensresistorer i diskreta kretsar, men på grund av att IC-kretsar vanligtvis är så små så finns det inte utrymme för tillräckligt stora referensresistorer. Därmed kan dessa ersättas med CMOS-transistorer, som ger likvärdigt resultat, men tar mycket mindre utrymme.

- För att beräkna en lämplig W/L-ratio på transistor M7, som i detta fall fungerar som referensresistor, så måste vi veta denna transistors gate-sourcespänning U_{GS7}, vilket vi enkelt kan se i figuren är 0,8 V, eftersom matningsspänningen V_{DD} är 2 V och vi ”tappar” 0,6 V två gånger under spänningsvandringen från V_{DD} ned till transistor M7:

$$V_{DD} - U_{SG5} - U_{SG4} - U_{GS7} = 0,$$

vilket kan transformeras till

$$U_{GS7} = V_{DD} - U_{SG5} - U_{SG4} = 2 - 0,6 - 0,6 = 0,8\ V$$

- För att göra det enkelt för att själva hade vi också kunnat köra Kirchhoffs spänningslag med de kända värdena:

$$2 - 0,6 - 0,6 - U_{GS7} = 0,$$

vilket kan transformeras till

$$U_{GS7} = 2 - 0,6 - 0,6 = 0,8\ V$$

- Notera i detta fall att transistor M7 är diodkopplad, vilket leder till att dess drain-sourcespänning U_{DS7} är lika stor som dess gate-sourcespänning U_{GS7}. Därmed så kommer denna transistor alltid arbeta i det mättade tillståndet, eftersom dess overdrive-spänning $U_{GS7} - U_{TN}$ alltid kommer vara 0,5 V lägre än drain-sourcespänningen U_{DS7}. Detta innebär att $U_{GS7} - U_{TN}$ aldrig är lika med U_{DS7}, vilket leder till att vi ej kan ersätta $U_{GS7} - U_{TN}$ med U_{DS7} i den vanliga formeln för drainströmmen I_D, som vi har gjort med övriga transistorer tidigare:

$$U_{DS,min} \neq U_{GS7} - U_{TN}$$

- Till skillnad mot BJT-strömspeglar, så kan vi använda oss utav MOSFET-transistorernas W/L-ratio för att se till att strömmen I_{REF} genom referenskretsen är mindre än drainströmmen I_D genom GE-steget, vilket leder till minskad effektförbrukning. Eftersom I_D är satt till 100 µA, så kan vi sätta I_{REF} till ungefär en tiondel av I_D, alltså 10 µA:

$$I_{REF} = 0{,}1 * I_D = 0{,}1 * 100\mu = 10\ \mu A$$

- Eftersom transistor M7 är en NMOS-transistor så har denna en transkonduktansparameter $\mu_n C_{ox}$ på 100 µA/V^2. Vi kan sedan beräkna en lämplig W/L-ratio på transistor M7 via den vanliga formeln för drainströmmen I_D, som i detta fall ersätts med referensströmmen I_{REF}:

$$I_{REF} = \frac{\mu_n C_{ox} * \frac{W_7}{L_7} * (U_{GS7} - U_{TN})^2}{2},$$

som kan transformeras till

$$\frac{W_7}{L_7} = \frac{2 * I_D}{\mu_n C_{ox} * (U_{GS7} - U_{TN})^2} = \frac{2 * 10\mu}{100\mu * (0{,}8 - 0{,}5)^2} = \frac{0{,}2}{0{,}3^2} \approx \frac{22\ \mu m}{10\ \mu m}$$

- Därefter så gäller det att dimensionera transistor M8 och M9, som i detta fall utgör en spänningsdelare, så den kaskadkopplade transistorn M2:s gatespänning U_{G2} sätts till en lagom nivå. Vi skall gå igenom hur man kan beräkna ett minimumvärde på U_{G2}, som kan användas som startvärde. I praktiken så kan man utgå från detta värde, men man bör dock testa sig fram till ett lagom värde på U_{G2}, exempelvis med en simulator.

- I detta fall används MOSFET-transistorer istället för resistorer i spänningsdelaren, vilket beror på att resistorerna hade tagit upp för mycket utrymme; för att minska energiförlusterna så måste strömmen genom spänningsdelaren vara låg och för detta krävs relativt stora resistorer, förmodligen 10 kΩ eller mer. Genom att använda MOSFET-transistorer så kan vi få till en liten ström genom spänningsdelaren, i detta fall 10 µA, samtidigt som de upptar mycket litet utrymme.

- Notera att de två transistorerna är diodkopplade, alltså deras respektive gate och drain är ihopkopplade. Den övre transistorn M9 är en PMOS-transistor som är ansluten till jord. Den nedre transistorn M8 är en NMOS-transistor som är ansluten till den negativa matningsspänningen V_{SS}.

- Vi kan också beräkna ett lämpligt minimumvärde på transistor M2:s gatespänning $U_{G2,min}$ med Kirchhoffs spänningslag. Om vi går en spänningsvandring från den negativa matningsspänningen V_{SS} upp till transistor M2:s gate så passerar vi ingångstransistor M1:s drain-sourceövergång samt transistor M2:s gate-sourceövergång:

$$U_{G2} = V_{SS} + U_{DS1,min} + U_{GS2}$$

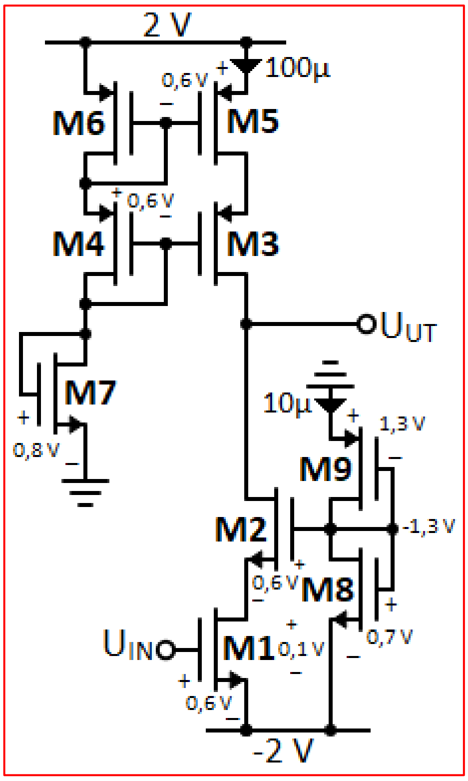
- För att beräkna minimumvärdet på transistor M2:s gatespänning $U_{G2,min}$ så sätter vi ingångstransistor M1:s drain-sourcespänning till sitt minimumvärde $U_{DS1,min}$ = 0,1 V, se figuren höger. Som vi har sett tidigare så bör samtliga transistorers gate-sourcespänning hållas på 0,6 V, vilket därför medför att den kaskadkopplade transistor M2:s gate-sourcespänning U_{GS2} bör sättas till 0,6 V.

- Därmed bör transistor M2:s gatespänning U_{G2} sättas till -1,3 V, då

$$U_{G2} = -2 + 0{,}1 + 0{,}6 = -1{,}3\ V$$

- Notera i figuren till höger att transistor M9:s source-gatespänning U_{SG9} är lika med spänningsskillnaden mellan jord och transistor M2:s gatespänning U_{G}: skall sättas till 1,3 V, då

$$U_{SG9} = 0 - U_{G2} = 0 - (-1{,}3) = 1{,}3\ V$$



Minimumvärdet på transistor M2:s gate, som vi ställer in med transistor M8-M9 i spänningsdelaren, bör sättas till minst -1,3 V och då gäller att transistor M1:s drain-sourcespänning U_{DS1} sätts till sitt minimumvärde 0,1 V.

- Genom att köra Kirchhoffs spänningslag genom spänningsdelaren, från jordpunkten ovanför transistor M9:s source ned till den negativa matningsspänningen V_{SS} via transistor M8, så kan följande formel härledas:

$$-U_{SG9} - U_{GS8} - V_{SS} = 0,$$

vilket kan transformeras till

$$U_{GS8} = -U_{SG9} - V_{SS}$$

- Genom att sätta in de kända värdena i formeln ovan så ser vi att transistor M8:s gate-sourcespänning bör sättas till 0,7 V, då

$$U_{GS8} = -1{,}3 - (-2) = -1{,}3 + 2 = 0{,}7\ V$$

- Antag att vi sätter drainströmmen I_{D2} genom spänningsdelaren till 10 µA. Som nämndes tidigare så vill vi att den kaskadkopplade transistorn M2:s gatespänning sätts till -0,8 V, varvid det bör falla 1,2 V över transistor M8 och 0,8 V över transistor M9 i spänningsdelaren. Denna spänning kommer falla mellan transistorernas gate och source. Därmed så blir transistor M8:s gate-sourcespänning U_{GS8} = 1,2 V och transistor M9:s source-gatespänning U_{SG9} lika med 0,8 V.

- Transistor M8 är en NMOS-transistor. Som vi såg tidigare så bör dess gate-sourcespänning U_{GS8} sättas till minst 0,7 V. Vid en drainström I_{D2} genom spänningsdelaren på 10 µA så bör alltså W/L-ration på transistor M8 sättas till 5 µm / 1 µm, eftersom

$$I_{D2} = \frac{\mu_n C_{ox} * \frac{W_8}{L_8} * \left(U_{GS8,min} - U_{TN}\right)^2}{2},$$

vilket kan transformeras till

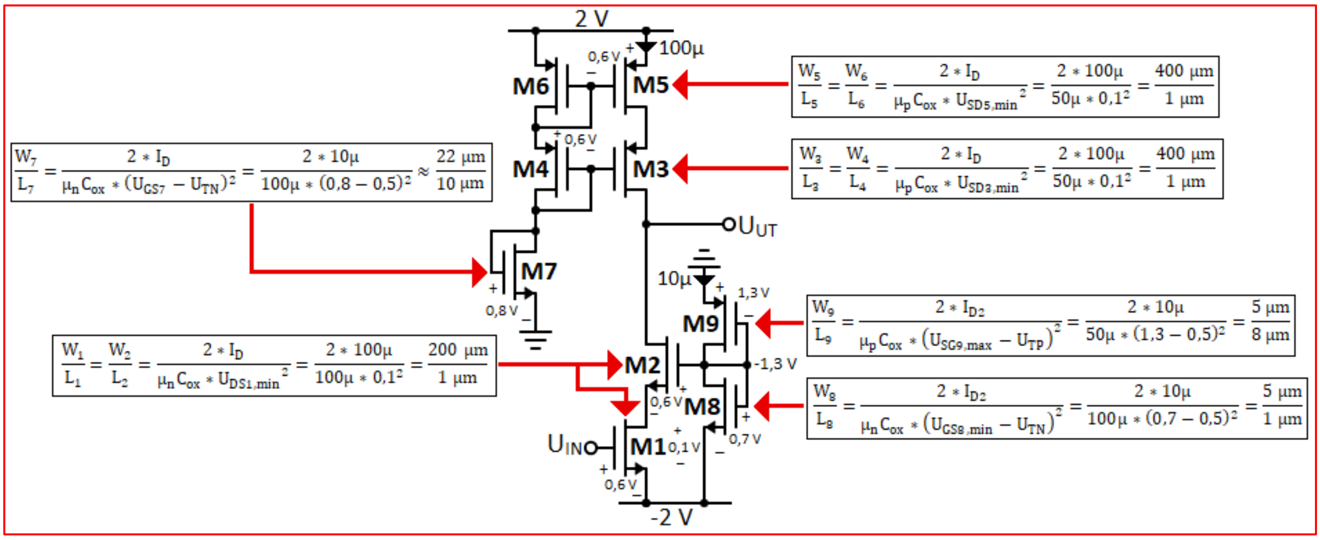
$$\frac{W_8}{L_8} = \frac{2 * I_{D2}}{\mu_n C_{ox} * \left(U_{GS8,min} - U_{TN}\right)^2} = \frac{2 * 10\mu}{100\mu * (0{,}7 - 0{,}5)^2} = \frac{2}{10 * 0{,}2^2} = \frac{5\ \mu m}{1\ \mu m}$$

- Transistor M9 är en PMOS-transistor. Som vi såg tidigare så bör dess source-gatespänning U_{SG9} sättas till högst 1,3 V. Vid en drainström I_{D2} genom spänningsdelaren på 10 µA så bör alltså W/L-ration på transistor M9 sättas till 5 µm / 8 µm, eftersom

$$I_{D2} = \frac{\mu_p C_{ox} * \frac{W_9}{L_9} * \left(U_{SG9,max} - U_{TP}\right)^2}{2},$$

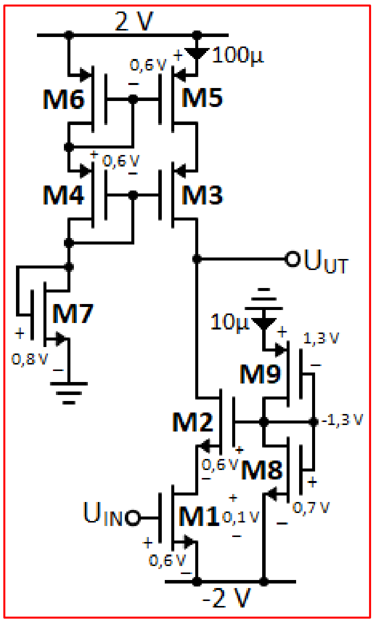
vilket kan transformeras till

$$\frac{W_9}{L_9} = \frac{2 * I_{D2}}{\mu_p C_{ox} * \left(U_{SG9,max} - U_{TP}\right)^2} = \frac{2 * 10\mu}{50\mu * (1{,}3 - 0{,}5)^2} = \frac{2}{5 * 0{,}8^2} = \frac{5\ \mu m}{8\ \mu m}$$



Det teleskopiskt kaskadkopplade GS-steget med beräkningen för varenda transistors W/L-ratio inkluderad. Eventuellt hade vi behövt ändra transistor M8:s och M9:s respektive W/L-ratio för att öka den kaskadkopplade transistorn M2:s gatespänning U_{G2}, vilket bör testas i en simuleringsmiljö för bäst resultat.

Beräkning av kretsens effektförbrukning P_{TOT}:



Teleskopiskt kaskadkopplat GS-steg.

- Kretsens effektförbrukning P_{TOT} kan beräknas med effektlagen:

$$P_{TOT} = (V_{DD} - V_{SS}) * I_{TOT},$$

där V_{DD} - V_{SS} är spänningsskillnaden mellan den positiva samt negativa matningsspänningen och I_{TOT} är summan av samtliga strömmar som flödar genom spänningsförstärkaren:

$$I_{TOT} = I_D + I_{D2} + I_{REF},$$

där I_D är strömmen som flödar genom spänningsförstärkaren, I_{D2} är strömmen som flödar genom spänningsdelaren och I_{REF} är strömmen som flödar genom referenssidan av strömspegeln.

- Drainströmmen I_D sattes tidigare till 100 µA:

$$I_D = 100\ \mu A,$$

samtidigt som strömmen I_{D2} genom spänningsdelaren samt referensströmmen I_{REF} sattes till 10 µA:

$$I_{D2} = I_{REF} = 10\ \mu A$$

- Summan I_{TOT} av samtliga strömmar i kretsen blir då 120 µA, då

$$I_{TOT} = I_D + I_{D2} + I_{REF} = 100\mu + 10\mu + 10\mu = 120\ \mu A$$

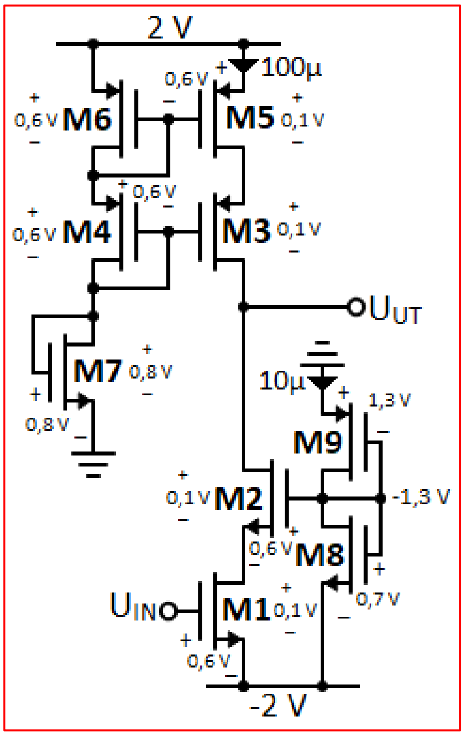
- Eftersom matningsspänningen V_{DD}/V_{SS} är satt till ± 2 V, så gäller att

$$V_{DD} - V_{SS} = 2 - (-2) = 4\ V$$

- Därmed gäller att den totala effektutvecklingen P_{TOT} i kretsen hamnar på 480 µW, då

$$P_{TOT} = (V_{DD} - V_{SS}) * I_{TOT} = 4 * 120\mu = 480\ \mu W$$

Beräkning av insignalens min- och maxvärde $U_{IN,min}$ samt $U_{IN,max}$:



Genom att rita ut samtliga spänningar i kretsen så kan in- och utsignalens respektive min- och maxvärde enkelt fastställas.

- En formel för inspänningen U_{IN} kan härledas genom att beräkna med Kirchhoffs spänningslag från GS-stegets ingång (transistor M1:s gate) ned till den negativa matningsspänningen V_{SS} vid gate-sourcespänningen U_{GS1}, se figuren till höger.

- Därmed kan följande formel härledas:

$$U_{IN} - U_{GS1} = V_{SS}$$

som kan transformeras till

$$U_{IN} = U_{GS1} + V_{SS},$$

där U_{GS1} är transistor M1:s gate-sourcespänning och V_{SS} är den negativa matningsspänningen, som är satt till -2 V.

- Transistor M1 är dimensionerad för att arbeta på gränsen mellan det mättade området och triodområdet.

- Därmed gäller att

$$U_{DS1} = U_{GS1} - U_T,$$

som kan transformeras till

$$U_{GS1} = U_{DS1,min} + U_T$$

- Eftersom $U_{DS1,min}$ är satt till 0,1 V och samtliga transistorers tröskelspänning U_T är 0,5 V, så gäller att gate-sourcespänningen U_{GS1} mellan transistor M1:s gate och source är lika med 0,6 V, då

$$U_{GS1} = 0{,}1 + 0{,}5 = 0{,}6\ V$$

- Därmed gäller att inspänningens minvärde $U_{IN,min}$ är lika med -1,4 V, då

$$U_{IN,min} = U_{GS1} + V_{SS} = 0{,}6 + (-2) = -1{,}4\ V$$

- För att fastställa inspänningens maxvärde $U_{IN,max}$, så kan vi genomföra en beräkning från transistor M1:s gate, via dess gate-sourcespänning U_{GS1} upp till den positiva matningsspänningen V_{DD} via transistor M1-M5:s respektive drain-sourcespänning U_{DS} (för NMOS-transistorerna)/source-drainspänning U_{SD} (för PMOS-transistorerna).

- Därmed gäller att

$$U_{IN} - U_{GS1} + U_{DS1} + U_{DS2} + U_{SD3} + U_{SD5} = V_{DD},$$

som kan transformeras till

$$U_{IN} = V_{DD} + U_{GS1} - (U_{DS1} + U_{DS2} + U_{SD3} + U_{SD5}),$$

där V_{DD} är den positiva matningsspänningen, som är satt till 2 V, U_{GS1} är transistor M1:s gate-sourcespänning, som är satt till 0,6 V, och U_{DS1}, U_{DS2}, U_{SD3} samt U_{SD5} är respektive transistors drain-sourcespänning/source-drainspänning, beroende på transistorns polaritet.

- När inspänningen U_{IN} uppnår sitt maxvärde, så kommer transistor M1-M5 arbeta på gränsen till triodområdet, vilket innebär att deras respektive drain-sourcespänning U_{DS}/source-drainspänning U_{SD} uppnår sitt respektive minvärde:

$$U_{DS1,min} + U_{DS2,min} + U_{SD3,min} + U_{SD5,min} = 0{,}1\ V,$$

vilket innebär att

$$U_{IN,max} = V_{DD} + U_{GS1} - \left(U_{DS1,min} + U_{DS2,min} + U_{SD3,min} + U_{SD5,min}\right)$$

- Därmed ser vi att inspänningens maxvärde $U_{IN,max}$ uppgår till 2,2 V, då

$$U_{IN,max} = 2 + 0{,}6 - (0{,}1 + 0{,}1 + 0{,}1 + 0{,}1) = 2{,}6 - 4 * 0{,}1 = 2{,}2\,V$$

- Därmed gäller att inspänningen U_{IN} kan ligga mellan -1,4 V upp till 2,2 V utan att någon av transistorerna lämnar det mättade området:

$$-1{,}4\,V \leq U_{IN} \leq 2{,}2\,V$$

Beräkning av utsignalens min- och maxvärde $U_{UT,min}$ samt $U_{UT,max}$:

- Tidigare fastställdes att utspänningen U_{UT} kan uppgå till ± 1,8 V utan att någon av transistorerna i GS-steget lämnar det mättade området:

$$-1{,}8\,V \leq U_{UT} \leq 1{,}8\,V$$

- Detta kan enkelt demonstreras med Kirchhoffs spänningslag. För att fastställa utspänningens minimumvärde $U_{UT,min}$ så kan beräkning genomföras från utgången ned till den negativa matningsspänningen V_{SS}, se figuren på föregående sida. Under denna väg så passerar vi transistor M1 och M2:s respektive drain-sourcespänning U_{DS1} samt U_{DS2}.

- När utsignalen U_{UT} når sitt minvärde så kommer U_{DS1} samt U_{DS2} uppnå sitt respektive minimumvärde, vilket är 0,1 V:

$$U_{DS1,min} = U_{DS2,min} = 0{,}1\,V$$

- Därmed kan en formel för $U_{UT,min}$ härledas:

$$U_{UT,min} - U_{DS2,min} - U_{DS1,min} = V_{SS},$$

Som kan transformeras till

$$U_{UT,min} = V_{SS} + U_{DS2,min} + U_{DS1,min}$$

- Genom att sätta in värden i formeln ovan så ser vi att utsignalens minvärde $U_{UT,min}$ är lika med -1,8 V, då

$$U_{UT,min} = -2 + 0{,}1 + 0{,}1 = -1{,}8\,V$$

- För att fastställa utsignalens maxvärde $U_{UT,max}$, så kan beräkning genomföras från utgången (U_{UT}) upp till den positiva matningsspänningen V_{DD} via transistor M3 och M4:s respektive source-drainspänning U_{SD3} samt U_{SD4}. Därmed kan följande formel härledas:

$$U_{UT} + U_{SD3} + U_{SD5} = V_{DD},$$

som kan transformeras till

$$U_{UT} = V_{DD} - U_{SD3} - U_{SD5}$$

- Då utsignalen U_{UT} uppnår sitt maxvärde $U_{UT,max}$, så kommer transistor M3 och M5 ligga på gränsen till triodområdet, vilket innebär att deras respektive source-drainspänning uppnår sitt minimumvärde. Då gäller att

$$U_{DS3,min} = U_{DS5,min} = 0{,}1\,V$$

- Därmed kan formeln ovan transformeras för att gälla för utsignalens maxvärde $U_{UT,max}$:

$$U_{UT,max} = V_{DD} - U_{DS3,min} - U_{DS5,min},$$

där V_{DD} är satt till 2 V. Genom att sätta in värden i formeln ovan så ser vi att utsignalens maxvärde $U_{UT,max}$ är 1,8 V, då

$$U_{UT,max} = 2 - 0{,}1 - 0{,}1 = 1{,}8\,V$$

- Därmed gäller att

$$-1{,}8\,V \leq U_{UT} \leq 1{,}8\,V$$

Beräkning av det teleskopiskt kaskadkopplade GS-stegets förstärkningsfaktor G:

- Som vi har sett tidigare så kan förstärkningsfaktorn på det teleskopiskt kaskadkopplade GS-steget ovan beräknas med formeln

$$G = -g_{m1} * R_o,$$

där g_{m1} är transkonduktansen på GS-stegets ingångstransistor M1 och R_o är GS-stegets totala drainresistans, som i sig är lika med parallellresistansen av GS-stegets två kaskadkopplingar:

$$R_o = r_{o,kaskad1} // r_{o,kaskad2},$$

där $r_{o,kaskad1}$ är utresistansen på kaskadkopplingen bestående av NMOS-transistorerna M1 och M2 och $r_{o,kaskad2}$ är den kaskadkopplade strömspegelns utresistans, som i sig är lika med kaskadkopplingen av transistor M3 och M5.

- Utresistansen på kaskadkopplingen vid GS-stegets ingång $r_{o,kaskad1}$ kan approximeras med formeln

$$r_{o,kaskad1} \approx (g_{m2} + g_{mb2}) r_{o1} r_{o2},$$

där g_{m2}, g_{mb2} samt r_{o2} är den kaskadkopplade transistorn M2:s transkonduktans, body-transkonduktans respektive utresistans och r_{o1} är utresistansen på GS-stegets ingångstransistor M1.

- Som vi har sett tidigare så kan body-transkonduktansen g_{mb} på en given MOSFET-transistor antas vara ungefär en fjärdedel av dess transkonduktans g_m:

$$g_{mb} \approx 0{,}25 g_m,$$

vilket innebär att

$$g_{mb2} \approx 0{,}25 g_{m2},$$

- Därmed kan formeln ovan förenklas till

$$r_{o,kaskad1} \approx (g_{m2} + 0{,}25 g_{m2}) r_{o1} r_{o2} = 1{,}25 g_{m2} r_{o1} r_{o2}$$

- Den kaskadkopplade strömspegelns utresistans $r_{o2,kaskad}$ kan approximeras med formeln

$$r_{o,kaskad2} \approx (g_{m3} + g_{mb3}) r_{o3} r_{o5},$$

där g_{m3}, g_{mb3} och r_{o3} är transistor M3:s transkonduktans, body-transkonduktans respektive utresistans och r_{o5} är transistor M5:s utresistans.

- Under förutsättning att

$$g_{mb3} \approx 0{,}25 g_{m3},$$

så kan formeln ovan förenklas till

$$r_{o,kaskad2} \approx (g_{m3} + 0{,}25 g_{m3}) r_{o3} r_{o5} = 1{,}25 g_{m3} r_{o3} r_{o5}$$

- Vi kan beräkna transistorernas respektive transkonduktans med följande formel:

$$g_m = \frac{2 I_D}{U_{GS} - U_T},$$

där g_m är transkonduktansen, I_D är drainströmmen, som är 100 µA i detta fall, och $U_{GS} - U_T$ är respektive transistors overdrive-spänning, som i detta fall är lika med 0,1 V.

[För transistor M3 och M5, som är PMOS-transistorer, så bör vi egentligen skriva source-gatespänningen U_{SG} istället, men denna är lika stor som drain-sourcespänningen U_{GS} ovan, så vi struntar i detta, då det inte påverkar resultatet].

- I detta fall, då vi siktar på att samtliga transistorers overdrive-spänning $U_{GS} - U_T$ är ca 0,1 V så blir samtliga transistorers transkonduktans lika med 2 mS vid en drainström I_D på 100 µA, även på PMOS-transistorerna:

$$g_m = \frac{2I_D}{U_{GS} - U_T} = \frac{2 * 100\mu}{0{,}6 - 0{,}5} = \frac{0{,}2m}{0{,}1} = 2\ mS$$

$$g_{m1} = g_{m2} = g_{m3} = g_{m4} = 2\ mS$$

- Som vi noterade tidigare så kan vi anta att samtliga transistorers Earlyspänning U_A är 20 V, vilket leder till att transistorernas respektive utresistans blir ca 200 kΩ vid en drainström på 100 µA:

$$r_{o1} = r_{o2} = r_{o3} = r_{o4} \approx \frac{U_A}{I_C} = \frac{20}{100\mu} = 200\ k\Omega$$

- Därmed så blir båda kaskadkopplingarnas utresistans ungefär lika med 100 MΩ, eftersom

$$r_{o,kaskad1} \approx 1{,}25 g_{m2} r_{o1} r_{o2} = 1{,}25 * 2m * 200k * 200k = 100\ M\Omega,$$

samt

$$r_{o,kaskad2} \approx 1{,}25 g_{m3} r_{o3} r_{o5} = 1{,}25 * 2m * 200k * 200k = 100\ M\Omega$$

- Därmed blir GS-stegets totala drainresistans R_o ungefär lika med 50 MΩ, eftersom

$$R_o = r_{o,kaskad1} // r_{o,kaskad2} \approx 100M // 100M = 50\ M\Omega$$

- I detta fall blir det teleskopiskt kaskadkopplade GS-stegets förstärkningsfaktor ca -100 000, vilket är mycket högt:

$$G = -g_{m1} * R_o \approx -2m * 50M = -100\ 000$$

- Eftersom vi använder MOSFET-transistorer på ingången så antar vi också att GS-stegets inresistans är nästintill oändlig:

$$R_{IN} \approx \infty$$

- Eftersom vi inte använder någon sourceresistor så är GS-stegets utresistans lika med GS-stegets totala drainresistans R_o, alltså ca 50 MΩ, eftersom

$$R_{UT} = R_o = r_{o,kaskad1} // r_{o,kaskad2} \approx 100M // 100M = 50\ M\Omega$$

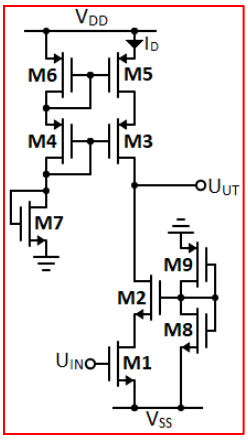
- Eftersom utresistansen är så pass hög så är det viktigt att använda någon typ av spänningsföljare/slutsteg mellan GS-steget samt eventuell last, om denna skall drivas med relativt hög ström eller lastresistansen R_L inte är mycket högohmig.

- I småsignalförstärkare, där strömmarna är relativt små, så är det inte alltid nödvändigt att använda en spänningsföljare överhuvudtaget. Faktum är att CMOS-varianter av spänningsföljare, så kallade sourceföljare, undviks i möjligaste mån, då dessa blir negativt påverkade av Bodyeffekten, vilket medför en signalförlust på ca 20 %. Med tanke på GS-stegets höga förstärkningsfaktor ovan (ca -100 000), så hade dock signalförlusten inte varit så påtaglig.

- Men vid behov av spänningsföljare/slutsteg så räcker det oftast med en så kallad klass-A sourceföljare, som vi kommer gå igenom i nästa kapitel. Som exempel, vid en drainström I_D på 1 mA så blir sourceföljarens utresistans $R_{UT,SF}$ vanligtvis ca 250 Ω, vilket kan jämföras med GS-stegets utresistans R_{UT} på ca 50 MΩ ovan.

- Om GS-steget istället användes inuti en effektförstärkare så hade vi dock behövt använda en mer avancerad typ av slutsteg för att inte effektförlusterna skall bli för höga, exempelvis ett klass-AB slutsteg, som vi kommer gå igenom i kapitel 6 – Slutsteget.

4.2.35 - Härledning av det teleskopiskt kaskadkopplade GS-stegets förstärkningsfaktor samt utresistans



Eftersom GS-stegets ingång är ansluten till transistor M1:s gate så kan GS-stegets inresistans R_{IN} antas vara nästintill oändlig.

- GS-stegets inresistans behöver inte härledas; eftersom vi använder MOSFET-transistorer på ingången så kan vi anta att inresistansen alltid är nästintill oändlig:

$$R_{IN} \approx \infty$$

- I praktiken innebär detta en inresistans på hundratals TΩ.

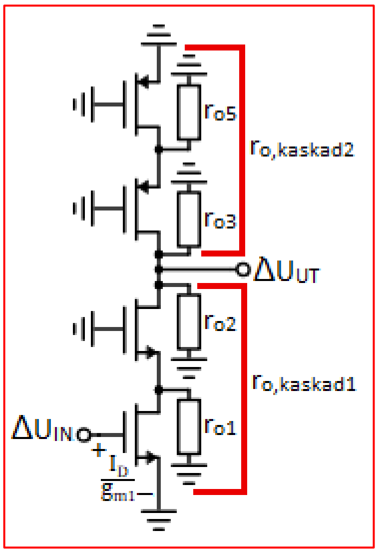
- För att beräkna det teleskopiskt kaskadkopplade GS-stegets förstärkningsfaktor samt utresistans så kan vi göra som i föregående exempel, vi ritar ut dess ekvivalenta småsignalschema och förenklar detta tills det liknar ett konventionellt GS-steg.

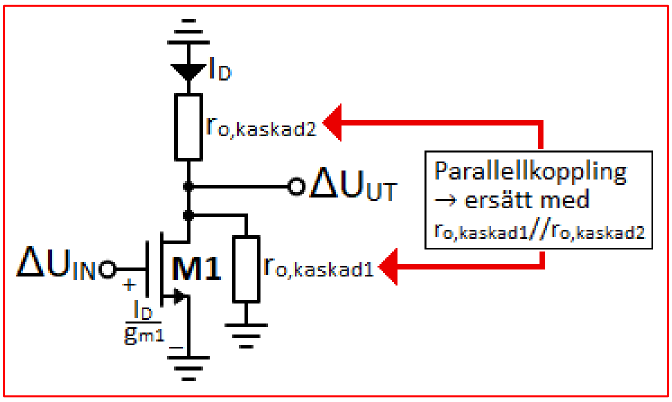
- Vi kortsluter därmed alla storheter som är konstanta, vilket är matningsspänningarna V_{DD} och V_{SS} samt transistor M2:s, M3:s och M5:s respektive gate (eftersom dessa gatespänningar annars är konstanta). Därmed så blir resten av strömspegeln förbikopplad och bidrar därmed inte till GS-stegets utresistans och förstärkningsfaktor.

- Dessutom ritar vi ut spänningsfallet I_D/g_{m1} mellan ingångstransistor M1:s gate och source samt ersätter in- och utspänningen U_{IN} och U_{UT} med sina respektive motsvarigheter i småsignalschemat med ΔU_{IN} och ΔU_{UT}, för att tydliggöra att detta är in- och utsignalen i just småsignalschemat, inte ordinarie kretsen.

- Vi ritar ut samtliga transistorers respektive utresistans i figuren nedan. Notera i den vänstra figuren nedan att vi nu får två kaskadkopplingar. Den ena består av NMOS-transistorerna M1:s och M2:s respektive utresistans r_{o1} och r_{o2}. Den andra består av PMOS-transistorerna M3:s och M5:s respektive utresistans r_{o3} och r_{o5}.

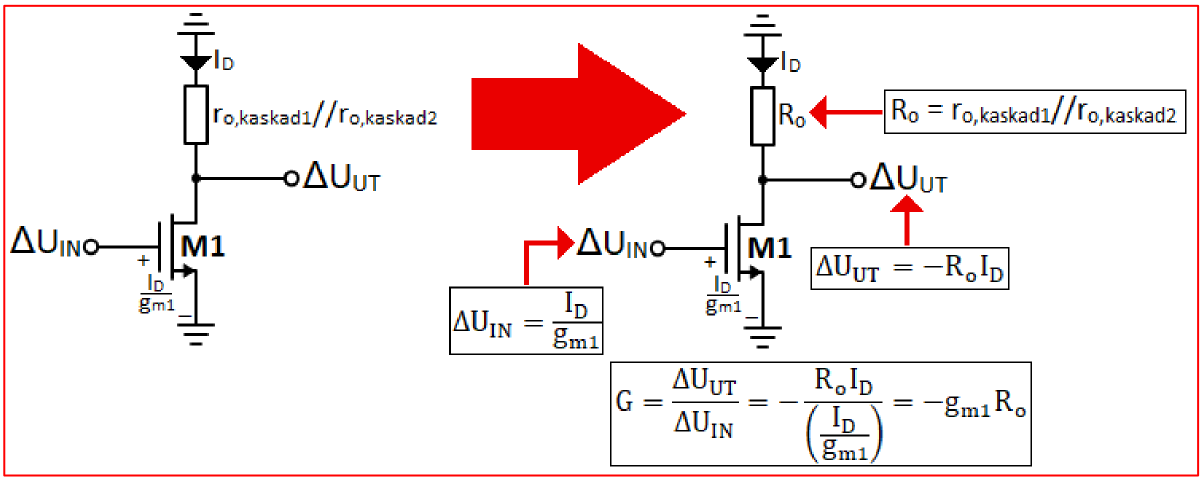
- Vi kan sedan förenkla småsignalschemat genom att beräkna kaskadkopplingars utresistans, vilket vi kommer göra senare; precis som vi har sett tidigare så kallar vi utresistansen på kaskadkopplingen vid GS-stegets ingång för $r_{o,kaskad1}$ och den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$, se den vänstra figuren nedan.





- I den högra figuren ovan så har GS-stegets småsignalschema förenklats, genom att kaskadkopplingarna har ersatts med deras respektive utresistanser $r_{o,kaskad1}$ och $r_{o,kaskad2}$. Därefter noterar vi att $r_{o,kaskad1}$ samt den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ utgör en parallellkoppling, då dessa är anslutna till ΔU_{UT} åt den ena hållet och jord åt det andra.

- Därmed kan vi ersätta dessa resistanser med parallellresistansen $r_{o,kaskad1}//r_{o,kaskad2}$, placerad i GS-stegets drain, se den vänstra figuren nedan. Därefter har småsignalschemat förenklats till att efterlikna ett konventionellt GS-steg.



Efter förenklingar så har det kaskadkopplade GS-stegets småsignalschema erhållit samma form som ett konventionellt GS-steg, vilket gör beräkningar enkla att utföra. För att göra det ännu enklare så ersätter vi dock resistansen i drain, $r_{o,kaskad1}//r_{o,kaskad2}$ med beteckningen R_o. Utan att sourceresistor används i GS-steget så är GS-stegets utresistans lika med den totala drainresistansen R_o, alltså $r_{o,kaskad1}//r_{o,kaskad2}$.

- Det kaskadkopplade GS-stegets förstärkningsfaktor är ration mellan ΔU_{UT} och ΔU_{IN} i småsignalschemat, precis som för övriga förstärkarsteg:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}}$$

- Vi använder Kirchhoffs spänningslag för att härleda formel för ΔU_{IN} och ΔU_{UT}. Vi börjar med att härleda en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången via gate till jord.

$$\Delta U_{IN} - \frac{I_D}{g_{m1}} = 0 \rightarrow \Delta U_{IN} = \frac{I_D}{g_{m1}}$$

- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från kollektorn via utgången till jord:

$$-R_o I_D - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -R_o I_D$$

- Slutligen härleder vi det kaskadkopplade GE-stegets förstärkningsfaktor G ur dessa formler:

$$G = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{R_o I_D}{\left(\frac{I_D}{g_{m1}}\right)} = -g_{m1} R_o,$$

  där R_o är det kaskadkopplade GS-stegets totala drainresistans och g_{m1} är ingångstransistor M1:s transkonduktans.

- Som vi såg tidigare så utgörs GS-stegets totala drainresistans R_o av parallellkopplingen bestående av de två kaskadkopplingarna $r_{o,kaskad1}$ samt $r_{o,kaskad2}$:

$$R_o = r_{o,kaskad1}//r_{o,kaskad2},$$

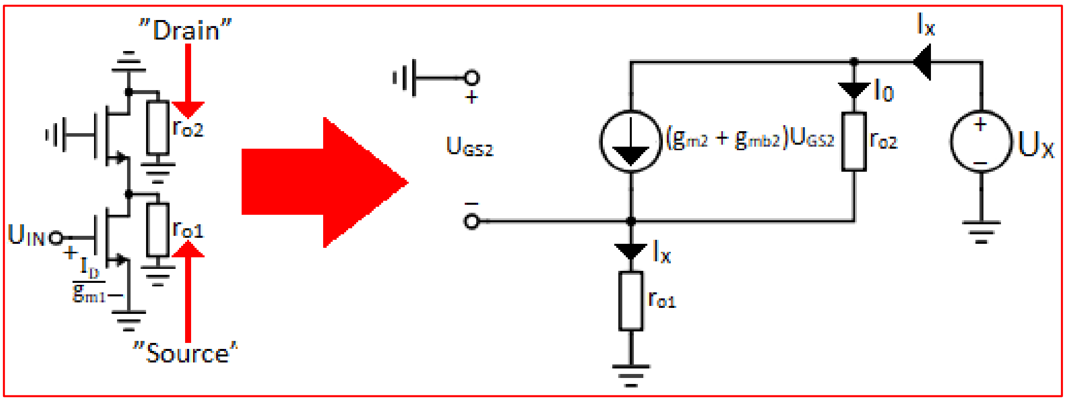
  där $r_{o,kaskad1}$ är utresistansen från kaskadkopplingen i GS-steget, medan $r_{o,kaskad2}$ är den kaskadkopplade strömspegelns utresistans. Genom att sätta in detta i formeln för förstärkningsfaktorn så erhålls

$$G = -g_{m1} R_o = -g_{m1}(r_{o,kaskad1}//r_{o,kaskad2})$$

  - För att härleda en fullständig formel för GS-stegets förstärkningsfaktor samt utresistans så måste vi dock beräkna kaskadkopplingarnas respektive utresistans $r_{o,kaskad1}$ samt $r_{o,kaskad2}$. Vi börjar med $r_{o,kaskad2}$.

1. Beräkning av utresistansen på kaskadkopplingen vid GS-stegets ingång $r_{o,kaskad1}$ (NMOS-transistorer):

- Vi beräknar först utresistansen på kaskadkopplingen vid GS-stegets ingång, alltså $r_{o,kaskad1}$. Vi använder småsignalschemat för beräkningen, som om det vore ett separat GS-steg. Tänk att transistor M2:s utresistans r_{o2} är ”drainresistorn” och transistor M1:s utresistans r_{o1} är ”sourceresistorn”, se den vänstra figuren nedan.



För att beräkna NMOS-kaskadens utresistans så tänker vi att kaskadkopplingen utgör ett separat GS-steg, där utresistansen r_{o2} på den kaskadkopplade transistorn M2 utgör ”drainresistorn”, medan utresistansen r_{o1} på GS-stegets ingångstransistor M1 utgör ”sourceresistorn”. Därefter beräknar vi utresistansen med småsignalschemat till höger, precis som för ett konventionellt GS-steg.

- Vi ritar ut småsignalschemat för beräkning av utresistansen, se den högra figuren ovan. Notera att Bodyeffekten tar sitt uttryck genom att strömmen $g_{m2}U_{GS}$ ökar till $(g_{m2} + g_{mb2})U_{GS}$. Vi kortsluter in- och utsignalen samt ansluter en extern spänningskälla U_X i drain (på utgången). Därefter så utför vi följande beräkningar för att beräkna kaskadkopplingens utresistans $r_{o,kaskad1}$.

- Kaskadkopplingens utresistans $r_{o,kaskad1}$ kan beräknas med formeln

$$r_{o,kaskad1} = \frac{U_X}{I_X},$$

där U_X är spänningen från den externa spänningskällan som vi tillsatte i drain och I_X är strömmen som flödar från drain ned till source, se den högra figuren ovan.

- Vi kör Kirchhoffs spänningslag från drain till jord via source för att härleda en formel för spänningen U_X:

$$U_x - r_{o2}I_0 - r_{o1}I_x = 0,$$

vilket kan transformeras till.

$$U_x = r_{o2}I_0 - r_{o1}I_x$$

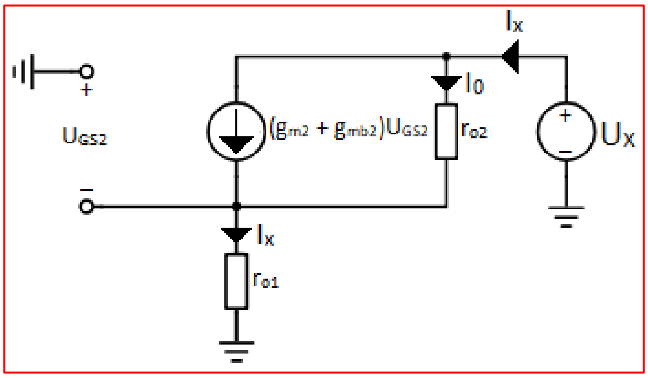
- Vi använder Kirchhoffs strömlag för att härleda en formel för strömmen I_0.

- Som synes i figuren ovan till höger så är strömmen I_X lika med summan av strömmarna I_0 och $(g_{m2} + g_{mb2})U_{GS2}$:

$$I_x = I_0 + (g_{m2} + g_{mb2})U_{GS2},$$

vilket kan transformeras till

$$I_0 = I_x - (g_{m2} + g_{mb2})U_{GS2}$$



Ekvivalent småsignalschema för beräkning av kaskadkopplingens utresistans $r_{o,kaskad1}$.

- Därefter härleder vi en formel för gate-sourcespänningen U_{GS2}:

$$-U_{GS2} - r_{o1}I_x = 0,$$

som kan transformeras till

$$U_{GS2} = -r_{o1}I_x$$

- Därmed kan den tidigare fastställda formeln för strömmen I_0 förenklas genom att ersätta U_{GS2} med $-r_{o1}$ * I_X:

$$I_0 = I_x - (g_{m2} + g_{mb2}) * (-r_{o1} * I_x),$$

vilket är ekvivalent med

$$I_0 = I_x + (g_{m2} + g_{mb2})r_{o1}I_x$$

- Genom att bryta ut strömmen I_X så erhålls följande:

$$I_0 = I_x[1 + (g_{m2} + g_{mb2})r_{o1}]$$

- Vi sätter in ovanstående formel i den tidigare fastställda formeln för spänningen U_X ovan, vilket medför att

$$U_x = r_{o2}I_x[1 + (g_{m2} + g_{mb2})r_{o1}] + r_{o1}I_x$$

- Genom att bryta ut strömmen I_X så erhålls följande:

$$U_x = I_X[r_{o2}(1 + (g_{m2} + g_{mb2})r_{o1}) + r_{o1}]$$

- Vi kan därefter härleda en formel för kaskadkopplingens utresistans $r_{o,kaskad1}$:

$$r_{o,kaskad1} = \frac{U_X}{I_X} = \frac{I_X[r_{o2}(1 + (g_{m2} + g_{mb2})r_{o1}) + r_{o1}]}{I_X},$$

där strömmen I_X kan elimineras, då denna förekommer i både täljare och nämnare, vilket medför att

$$r_{o,kaskad1} = r_{o2}[1 + (g_{m2} + g_{mb2})r_{o1}] + r_{o1},$$

där r_{o2}, g_{m2} samt g_{mb2} är transistor M2:s utresistans, transkonduktans samt body-transkonduktans och r_{o1} är transistor M1:s utresistans.

- Formeln för kaskadkopplingens utresistans ovan kan också omvandlas till:

$$r_{o,kaskad1} = r_{o2}[1 + (g_{m2} + g_{mb2})r_{o1}] + r_{o1} = r_{o2} + (g_{m2} + g_{mb2})r_{o1}r_{o2} + r_{o1},$$

som är ekvivalent med

$$r_{o,kaskad1} = r_{o1} + (g_{m2} + g_{mb2})r_{o1}r_{o2} + r_{o2} = r_{o1}[1 + (g_{m2} + g_{mb2})r_{o2}] + r_{o2}$$

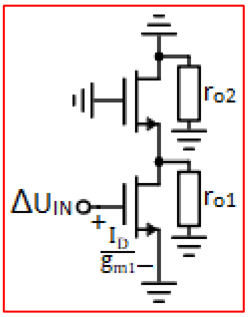
- Vi ser därmed att kaskadkopplingens utresistans $r_{o,kaskad1}$ även kan uttryckas på följande sätt:

$$r_{o,kaskad1} = r_{o1}[1 + (g_{m2} + g_{mb2})r_{o2}] + r_{o2},$$

där r_{o1} är transistor M1:s utresistans och r_{o2}, g_{m2} samt g_{mb2} är transistor M2:s utresistans, transkonduktans samt body-transkonduktans.

- Formeln ovan kan också avrundas till produkten av de tre ovannämnda storheterna:

$$r_{o,kaskad1} \approx (g_{m2} + g_{mb2})r_{o1}r_{o2}$$



Kaskadkopplingens småsignalschema.

- Vidare gäller att transistor M2:s body-transkonduktans g_{mb2} kan antas vara en ungefär en fjärdedel av dess transkonduktans g_{m2}:

$$g_{mb2} \approx 0{,}25g_{m2},$$

vilket är ett normalvärde för CMOS-transistorer.

- Därmed kan approximationen ovan förenklas till

$$r_{o,kaskad1} \approx (g_{m2} + 0{,}25g_{m2})r_{o1}r_{o2} = 1{,}25g_{m2}r_{o1}r_{o2}$$

- **Minnesregel:** För figuren ovan till höger, där vi räknar r_{o2} som ”drainresistor” och r_{o1} som ”sourceresistor”, så gäller att

$$r_{o,kaskad1} = r_{o1}[1 + (g_{m2} + g_{mb2})r_{o2}] + r_{o2},$$

där r_{o1} är ”sourceresistorn”, r_{o2} är ”drainresistorn” och g_{m2} samt g_{mb2} är transkonduktansen respektive body-transkonduktansen på den transistor som vi tänker är vår drainresistor, vilket i detta fall är transistor M2.

- Formeln ovan kan avrundas till:

$$r_{o,kaskad1} \approx (g_{m2} + g_{mb2})r_{o1}r_{o2},$$

där body-transkonduktansen g_{mb2} kan antas vara en ungefär en fjärdedel av transkonduktansen g_{m2}:

$$g_{mb2} \approx 0{,}25g_{m2},$$

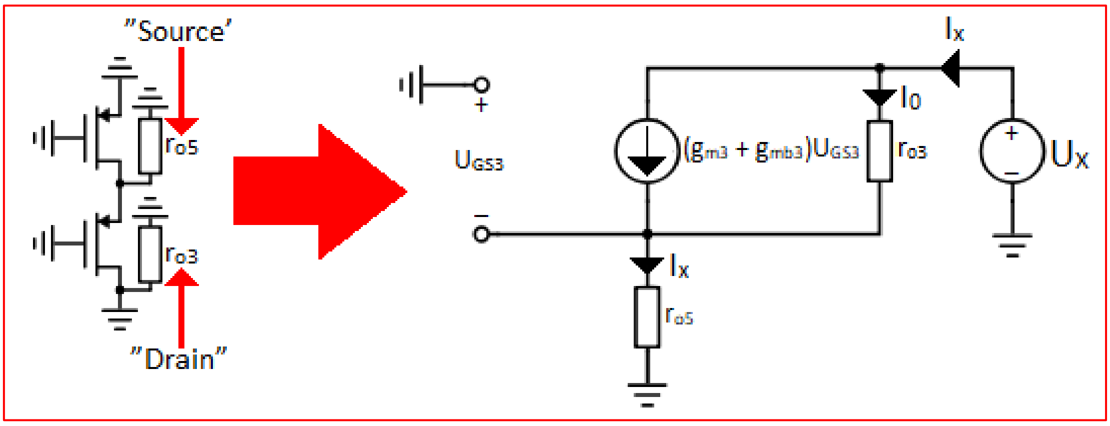
vilket medför att

$$r_{o,kaskad1} \approx (g_{m2} + 0{,}25g_{m2})r_{o1}r_{o2} = 1{,}25g_{m2}r_{o1}r_{o2}$$

- Memorera detta, så kommer framtida beräkningar gå mycket fortare, eftersom kaskadkopplingens utresistans $r_{o,kaskad1}$ kan beräknas intuitivt.

2. Beräkning av den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ (PMOS-transistorer):

- Vi beräknar sedan den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ på samma sätt som utresistansen på kaskadkopplingen vid GS-stegets ingång, $r_{o,kaskad1}$.



Småsignalschema för att beräkna den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$.

- Denna gång så är transistorerna av motsatt polaritet, alltså PMOS, vilket medför att vi måste räkna från motsatt håll. Vi tänker därför att transistor M3 är vår drainresistor och att transistor M5 är vår sourceresistor, se den vänstra figuren ovan.

- Därefter så ritar vi ut småsignalschemat för beräkning av utresistansen på "rätt håll", se den högra figuren ovan. Vi kortsluter in- och utsignalen samt ansluter en extern spänningskälla i drain (på utgången). Anledningen till att vi ritar småsignalschemat på rätt håll är givetvis för att göra beräkningen så enkel som möjligt. Bodyeffekten tar sitt uttryck i att strömmen $g_{m3}U_{GS3}$ ökar till $(g_{m3} + g_{mb3})U_{GS3}$.

- Med minnesregeln vi visade tidigare så vet vi rent intuitivt att kaskadkopplingens utresistans $r_{o,kaskad2}$ är lika med:

$$r_{o,kaskad2} = r_{o5}[1 + (g_{m3} + g_{mb3})r_{o3}] + r_{o3} \approx (g_{m3} + g_{mb3})r_{o3}r_{o5},$$

  där r_{o5} är transistor M5:s utresistans och g_{m3}, g_{mb3} samt r_{o3} är transistor M3:s transkonduktans, body-transkonduktans respektive utresistans.

- Vi kan också visa detta med beräkningar. Den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ kan beräknas med formeln

$$r_{o,kaskad2} = \frac{U_X}{I_X},$$

  där U_X är spänningen från den externa spänningskällan som vi tillsatte i drain och I_X är strömmen som flödar från drain ned till source, se figuren till höger.

- Vi kör Kirchhoffs spänningslag från drain till jord via source för att härleda en formel för spänningen U_X:

$$U_x - r_{o3}I_0 - r_{o5}I_x = 0,$$

  vilket kan transformeras till

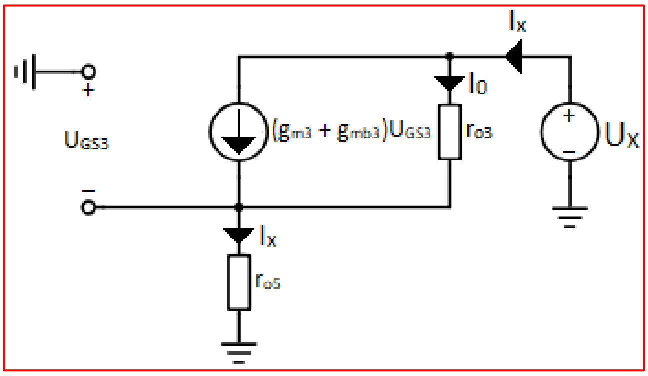
$$U_x = r_{o3}I_0 + r_{o5}I_x$$

- Vi använder sedan Kirchhoffs strömlag för att härleda en formel för strömmen I_0. Som synes i figuren ovan till höger så är strömmen I_X lika med summan av strömmarna I_0 och $(g_{m3} + g_{mb3})U_{GS3}$:

$$I_x = I_0 + \left(g_{m3} + g_{mb3}\right)U_{GS3},$$

vilket kan transformeras till

$$I_0 = I_x - \left(g_{m3} + g_{mb3}\right)U_{GS3}$$



Ekvivalent småsignalschema för att beräkning av den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$.

- Därefter härleder vi en formel för gate-sourcespänningen U_{GS2}:

$$-U_{GS3} - r_{o5}I_x = 0,$$

som kan transformeras till

$$U_{GS3} = -r_{o5}I_x$$

- Därmed kan den tidigare fastställda formeln för strömmen I_0 förenklas genom att ersätta U_{GS3} med $-r_{o5}I_X$:

$$I_0 = I_x - (g_{m3} + g_{mb3}) * (-r_{o5}I_x),$$

vilket är ekvivalent med

$$I_0 = I_x + (g_{m3} + g_{mb3})r_{o5}I_x$$

- Genom att bryta ut strömmen I_X så erhålls följande:

$$I_0 = I_x[1 + (g_{m3} + g_{mb3})r_{o5}]$$

- Vi sätter in ovanstående formel i den tidigare fastställda formeln för spänningen U_X ovan, vilket medför att

$$U_x = r_{o3}I_x[1 + (g_{m3} + g_{mb3})r_{o5}] + r_{o5}I_x$$

- Genom att bryta ut strömmen I_X så erhålls följande:

$$U_x = I_X[r_{o3}(1 + (g_{m3} + g_{mb3})r_{o5}) + r_{o5}]$$

- Vi kan därefter härleda en formel för den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$:

$$r_{o,kaskad2} = \frac{U_X}{I_X} = \frac{I_X[r_{o3}(1 + (g_{m3} + g_{mb3})r_{o5}) + r_{o5}]}{I_X},$$

där strömmen I_X kan elimineras, då denna förekommer i både täljare och nämnare, vilket medför att

$$r_{o,kaskad2} = r_{o3}[1 + (g_{m3} + g_{mb3})r_{o5}] + r_{o5},$$

där r_{o3}, g_{m3} samt g_{mb3} är transistor M3:s utresistans, transkonduktans samt body-transkonduktans och r_{o5} är transistor M5:s utresistans.

- Formeln för kaskadkopplingens utresistans $r_{o,kaskad2}$ ovan kan också transformeras till:

$$r_{o,kaskad2} = r_{o3}[1 + (g_{m3} + g_{mb3})r_{o5}] + r_{o5} = r_{o3} + (g_{m3} + g_{mb3})r_{o3}r_{o5} + r_{o5},$$

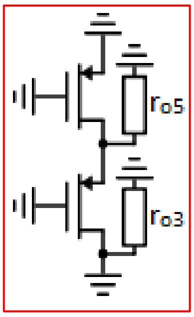
som är ekvivalent med

$$r_{o,kaskad2} = r_{o5} + (g_{m3} + g_{mb3})r_{o3}r_{o5} + r_{o3} = r_{o5}[1 + (g_{m3} + g_{mb3})r_{o3}] + r_{o3}$$

- Vi ser därmed att den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ även kan uttryckas på följande sätt:

$$r_{o,kaskad2} = r_{o5}[1 + (g_{m3} + g_{mb3})r_{o3}] + r_{o3},$$

där r_{o5} är transistor M5:s utresistans och g_{m3}, g_{mb3} samt r_{o3} är transistor M3:s transkonduktans, body-transkonduktans respektive utresistans.



Den kaskadkopplade strömspegelns småsignalschema.

- Formeln ovan kan avrundas till produkten av dessa tre delar:

$$r_{o,kaskad2} \approx (g_{m3} + g_{mb3})r_{o3}r_{o5}$$

- där transistor M3:s body-transkonduktans g_{mb3} kan antas vara en ungefär en fjärdedel av dess transkonduktans g_{m3}:

$$g_{mb3} \approx 0{,}25g_{m3},$$

vilket är ett normalvärde för CMOS-transistorer.

- Därmed kan approximationen ovan förenklas till

$$r_{o,kaskad2} \approx (g_{m3} + 0{,}25g_{m3})r_{o3}r_{o5} = 1{,}25g_{m3}r_{o3}r_{o5}$$

- **Repetition av minnesregeln för kaskadkopplade transistorer:** För figuren ovan till höger, där vi räknar r_{o3} som vår drainresistor och r_{o5} som vår sourceresistor, så gäller att

$$r_{o,kaskad2} = r_{o5}\left[1 + (g_{m3} + g_{mb3})r_{o3}\right] + r_{o3},$$

där r_{o5} är ”sourceresistorn”, r_{o3} är ”drainresistorn” och g_{m3} samt g_{mb3} är transkonduktansen respektive body-transkonduktansen på den transistor som vi tänker är vår drainresistor, vilket i detta fall är transistor M3.

- Den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ kan också avrundas till produkten av de tre ovannämnda delarna:

$$r_{o,kaskad2} \approx (g_{m3} + g_{mb3})r_{o3}r_{o5}$$

där body-transkonduktansen g_{mb3} kan antas vara en ungefär en fjärdedel av transkonduktansen g_{m3}:

$$g_{mb3} \approx 0{,}25g_{m3},$$

vilket medför att

$$r_{o,kaskad2} \approx (g_{m3} + 0{,}25g_{m3})r_{o3}r_{o5} = 1{,}25g_{m3}r_{o3}r_{o5}$$

- Memorera detta, så kommer framtida beräkningar gå mycket fortare, eftersom den kaskadkopplade strömspegelns utresistans $r_{o,kaskad2}$ kan beräknas intuitivt.

3. Beräkning av GS-stegets totala drainresistans R_o:

- Därefter kan vi beräkna GS-stegets totala drainresistans R_o, både exakt och approximativt:

  Exakt:

$$R_o = r_{o,kaskad1}//r_{o,kaskad2} = [r_{o1}(1 + (g_{m2} + g_{mb2})r_{o2}) + r_{o2}]//[r_{o5}(1 + (g_{m3} + g_{mb3})r_{o3}) + r_{o3}]$$

  Approximativt:

$$R_o = r_{o,kaskad1}//r_{o,kaskad2} \approx [(g_{m2} + g_{mb2})r_{o1}r_{o2}]//[(g_{m3} + g_{mb3})r_{o3}r_{o5}],$$

  där transistorernas respektive body-transkonduktans g_{mb} kan antas vara ca en fjärdedel av dess transkonduktans g_m:

$$g_{mb} \approx 0{,}25g_m,$$

  vilket innebär att

$$R_o \approx [(g_{m2} + 0{,}25g_{m2})r_{o1}r_{o2}]//[(g_{m3} + 0{,}25g_{m3})r_{o3}r_{o5}] = (1{,}25g_{m2}r_{o1}r_{o2})//(1{,}25g_{m3}r_{o3}r_{o5})$$

- Notera också att de två delarna av utresistansen är varandras spegelbild, eftersom transistor M2:s och M3:s respektive utresistans r_{o2} och r_{o3} fungerade som var sin ”drainresistor” vid beräkningarna, r_{o2} för $r_{o,kaskd1}$ och r_{o3} för $r_{o,kaskad2}$.

- Att r_{o3} användes som ”drainresistor” istället för transistor M5:s utresistans r_{o5}, trots att r_{o5} var placerad längre upp, beror på att M3 och M5 är PMOS-transistorer och därmed omvända, vilket medförde att vi fick beräkna åt ”fel håll”, alltså som om r_{o5} var ”sourceresistor” och r_{o3} var ”drainresistor”.

4. Beräkning av GS-stegets förstärkningsfaktor G:

- Därefter kan vi beräkna förstärkningsfaktorn, exakt och approximativt:

$$G = -G_m * R_o$$

- Insignalen kommer in på transistor M1, därför är den stora transkonduktansen lika med g_{m1}:

$$G_m = g_{m1}$$

Exakt:

$$G = -g_{m1} * [r_{o1}(1 + (g_{m2} + g_{mb2})r_{o2}) + r_{o2}]//[r_{o5}(1 + (g_{m3} + g_{mb3})r_{o3}) + r_{o3}]$$

Approximativt:

$$G \approx -g_{m1} * [(g_{m2} + g_{mb2})r_{o1}r_{o2}]//[(g_{m3} + g_{mb3})r_{o3}r_{o5}],$$

där

$$g_{mb2} \approx 0{,}25g_{m2}$$

samt

$$g_{mb3} \approx 0{,}25g_{m3},$$

vilket innebär att

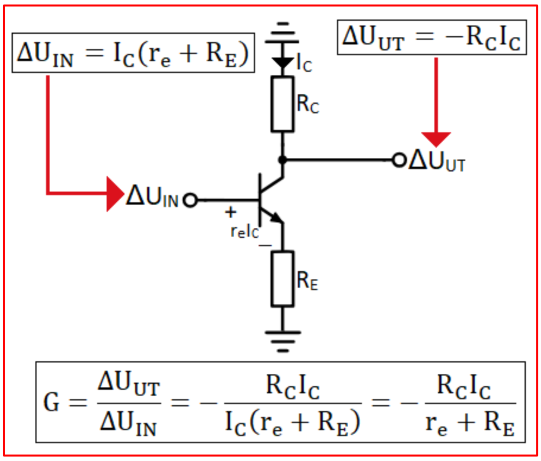
$$G \approx -g_{m1} * [(g_{m2} + 0{,}25g_{m2})r_{o1}r_{o2}]//[(g_{m3} + 0{,}25g_{m3})r_{o3}r_{o5}] = -g_{m1} * [(1{,}25g_{m2}r_{o1}r_{o2})//(1{,}25g_{m3}r_{o3}r_{o5})]$$

Appendix A

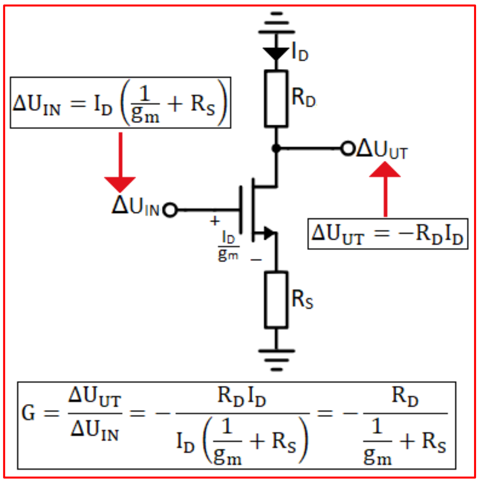
Förtydligande om olika parametrar i småsignalmodellerna hybrid-π modellen och re-modellen:

- I detta avsnitt kommer vi gå igenom skillnader i parametrar mellan två kända småsignalmodeller, hybrid-π modellen och re-modellen. I detta kapitel så introducerades först re-modellen i samband med GE-steget, vilket gjordes av pedagogiska skäl.

- Därefter så introducerades hybrid-π modellen i samband med GS-steget. Det är rekommenderat att man lär sig båda småsignalmodeller, eftersom de båda är så utbredda idag.



Småsignalschema för GE-steget med re-modellen.



Småsignalschema för GS-steget med hybrid-π modellen.

Den inbyggda emitterresistansen r_e och transkonduktansen g_m:

- Det finns ett flertal småsignalmodeller för att analysera samt utföra beräkningar på transistorer och förstärkarsteg. Vid analys av BJT-transistorer så används ofta den så kallade re-modellen, där vi använder parametern r_e som en resistans inbyggd i BJT-transistorns emitter. R_e indikerar indirekt BJT-transistorns interna förstärkning; ju högre r_e, desto lägre blir förstärkningen, oavsett de andra parametrarna i kretsen. re-modellen är en mer modern småsignalmodell som har fått sådant genomslag på grund av att den rent intuitivt brukar vara mer lättförståelig än mer traditionella modeller, åtminstone till en början.

- I den kändaste småsignalmodellen, hybrid-π modellen, så används dock inte r_e. Istället används transkonduktansen g_m, som är inversen till r_e.

$$r_e = \frac{1}{g_m} \rightarrow g_m = \frac{1}{r_e},$$

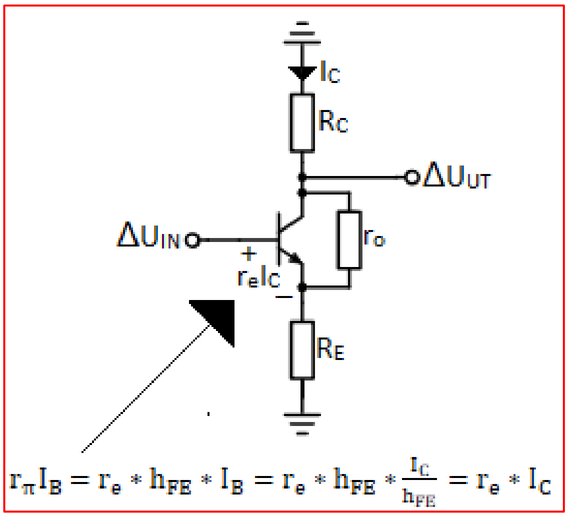
där gm är transkonduktansen och re är den inbyggda emitterresistansen.

- Transkonduktansen mäts i enheten Siemens (S). Transkonduktansen är en mer korrekt formel att använda, medan den inbyggda emitterresistansen främst har införts av pedagogiska skäl.

- Det finns förespråkare för båda typer av småsignalmodeller samt en del som förespråkar båda. Författaren är av åsikten att båda modeller är utmärkta, men att re-modellen är bättre rent pedagogiskt. Författaren föredrar att använda re-modellen för BJT-transistorer och hybrid-π modellen för MOSFET-transistorer. Dessutom så är hybrid-π modellen så utbredd att det förmodligen är ett misstag att inte lära sig denna; större delen av all litteratur inom området använder fortfarande enbart hybrid-π modellen, även för BJT-transistorer. Därmed så är det lämpligt att kunna använda denna småsignalmodell.

- Vid analys av MOSFET-transistorer så används nästan alltid hybrid-π modellen, vilket även gäller i denna bok. Då antas att läsaren har full koll på r_e-modellen och därmed kan förstå hybrid-π modellen bättre. Dessutom så finns inte någon erkänd motsvarighet till r_e-modellen för MOSFET-transistorer. Dock skulle man utan problem kunna införa en så kallad rs-modell, som fungerar på samma sätt som re-modellen, där den inbyggda sourceresistansen r_s ersätter inversen till transkonduktansen $1/g_m$.

Den inbygga basresistansen r_π:



- Som synes i figurerna så är den inbyggda emitterresistansen placerad mitt emellan bipolartransistorns bas, emitter och kollektor. I re-modellen så är denna resistans placerad i emittern.

- I hybrid-π modellen så tänker man dock att denna resistans är placerad i baskretsen och att den är r_e multiplicerad med strömförstärkningsfaktorn, alltså 50–250 gånger större än r_e. Denna resistans r_π kallas därmed den inbyggda basresistansen.

- Förhållandet mellan de två resistanserna r_e och r_π är följande:

$$r_\pi = r_e * h_{FE},$$

  där r_π är motsvarigheten för r_e sedd från basen och h_{FE} är strömförstärkningsfaktorn. Notera dock att r_π är placerad på samma ställe som r_e.

- I hybrid-π modellen så används som bekant transkonduktansen g_m istället för den inbygga emitterresistansen r_e; den direkt motsvarigheten till r_e är inversen till transkonduktansen $1/g_m$. Tanken är då att den inbyggda basresistansen r_π är inversen till transkonduktansen $1/g_m$ multiplicerat med strömförstärkningsfaktorn h_{FE}. r_π tänks alltså vara en resistans placerad i baskretsen, som är 50–250 gånger större än inversen till transkonduktansen, eftersom

$$r_\pi = r_e * h_{FE} = \frac{1}{g_m} * h_{FE} = \frac{h_{FE}}{g_m}$$

- Därmed så gäller följande förhållande mellan BJT-transistorns inbyggda basresistans r_π och inversen till transkonduktansen $1/g_m$.

$$r_\pi = \frac{h_{FE}}{g_m},$$

  där r_π är den inbyggda basresistansen, h_{FE} är BJT-transistorns strömförstärkningsfaktor och $1/g_m$ är inversen till BJT-transistorns transkonduktans g_m.

- Låt oss anta att strömförstärkningsfaktorn h_{FE} är lika med 100. I så fall så kommer den inbyggda basresistansen r_π vara 100 gånger större än den inbyggda emitterresistansen r_e. Eftersom r_π tillhör baskretsen så kommer dock basströmmen I_B flöda genom denna resistans. Vi har tidigare sett att kollektorströmmen I_C flödar genom r_e.

- Vi har också tidigare sett att förhållandet mellan basströmmen I_B och kollektorströmmen I_C är lika med

$$I_C = I_B * h_{FE},$$

  där I_C är kollektorströmmen, I_B är basströmmen och h_{FE} är strömförstärkningsfaktorn.

- I detta fall hade alltså kollektorströmmen I_C varit 100 gånger större än basströmmen I_B.

- Därmed så gäller det att den inbyggda basresistansen r_π är 100 gånger större än den inbyggda emitterresistansen r_e, men basströmmen I_B som flödar genom r_π är 100 gånger mindre än kollektorströmmen I_C som flödar genom r_e. Detta medför att spänningsfallet $r_\pi I_B$ är identiskt med spänningsfallet $r_e I_C$.

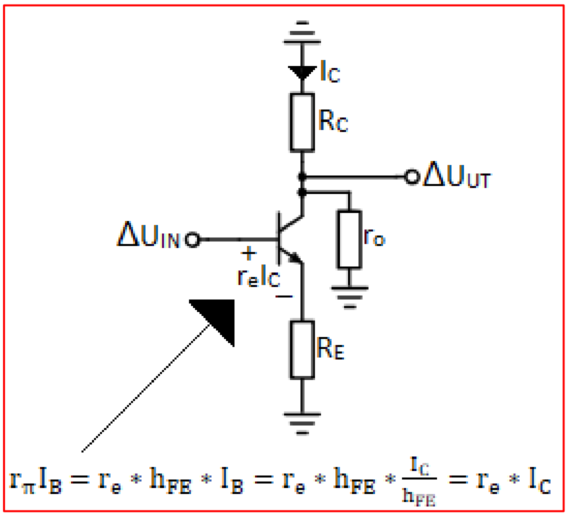
- Oavsett vilken småsignalmodell vi använder vid analys av BJT-transistorn så gäller alltså att:

$$r_\pi I_B = r_e I_C,$$

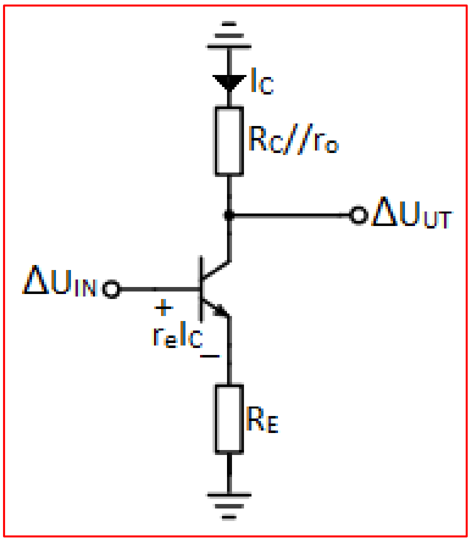
  där r_π är den inbyggda basresistansen, I_B är basströmmen, r_e är den inbyggda emitterresistansen och I_C är kollektorströmmen.

- Vi kan alltså använda vilken modell vi vill och ändå förvänta oss identiska resultat. Dock så förenklar det uträkningarna att använda r_e istället för r_π. I denna bok så används den inbyggda basresistansen r_π ibland vid beräkning av in- och utresistans av GE-steg, med detta görs i kombination med den inbyggda emitterresistansen r_e.

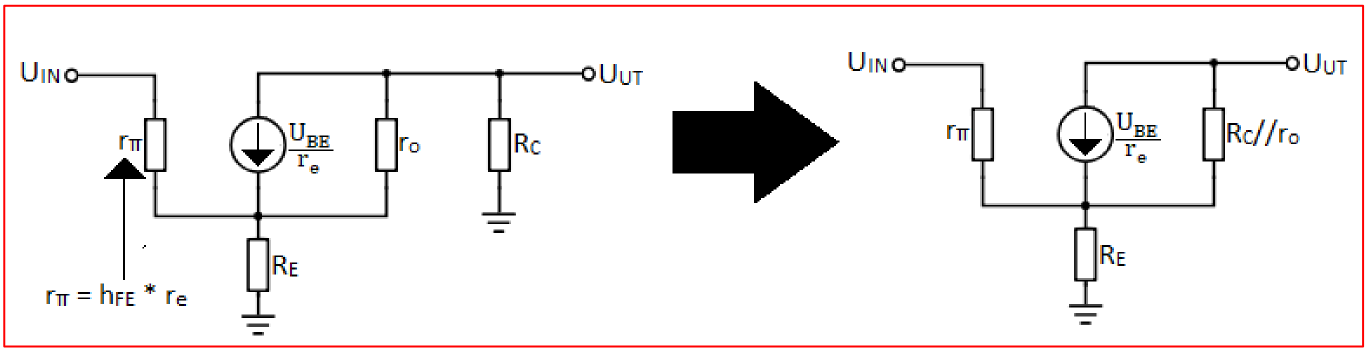
- Även om man inte är intresserad av att kunna beräkna GE-stegets in- och utresistans med småsignascheman så kan det vara bra att vara medveten om vad r_π är, även om vi främst kommer använda r_e här. I annan litteratur, särskilt äldre sådan, så är det vanligt att använda hybrid-π modellen även på BJT-transistorer och då ingår den inbyggda basresistansen r_π. MOSFET-transistorer har dock ingen motsvarighet till r_π, så om man endast planerar att studera MOSFET-transistorer, exempelvis om man studerar IC-design, så behöver man förmodligen lägga för mycket tid på detta.



Fullständigt småsignalschema för GE-steget med BJT-transistorns utresistans inkluderad. Notera att den inbyggda basresistansen hade kunnat användas istället för den inbyggda emitterresistansen r_e. Dock så blir resultatet ändå samma.



Eftersom BJT-transistorns utresistans r_o och kollektorresistor R_C utgör en parallellkoppling så ersätter vi dessa med parallellresistansen $R_C//r_o$, vilket medför att GE-steget får ett konventionellt utseende. Det blir då mycket enkelt att utföra beräkningar på GE-steget.

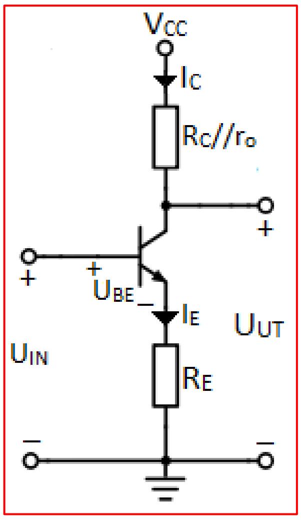


Småsignalschema som kan användas för att beräkna in- och utresistansen på ett GE-steg.

- Notera i samtliga figurer ovan att kollektorresistorn R_C och transistorns utresistans r_o är parallellkopplade. I GE-steg antas därför alltid resistansen i kollektorn vara lika med $R_C//r_o$.

Appendix B

Härledning av inresistansen på GE-steget:



Enkelt GE-steg med emitterresistor. Vi räknar direkt att kollektorresistorn R_C och BJT-transistorns utresistans r_o utgör en parallellkoppling, vilket alltid är fallet.

- För att beräkna inresistansen på GE-steget så ritar vi ut dess småsignalschema, se figuren nedan. Vi kortsluter sedan in- och utspänningen. Därefter placerar vi en spänningskälla U_B i baskretsen.

- Notera i småsignalschemat nedan att basen är till vänster, kollektor till högern och emittern mitt emellan dem.

- Inresistansen beräknas med följande formel:

$$R_{IN} = \frac{U_B}{I_B},$$

där U_B är (den tillsatta) basspänningen och I_B är basströmmen.

- Den inbyggda basresistansen r_π är den inbyggda emitterresistansen r_e, fast sedd från basen, alltså r_e multiplicerat med strömförstärkningsfaktorn h_{FE}.

- Detta medför att följande förhållande råder mellan de två resistanserna:

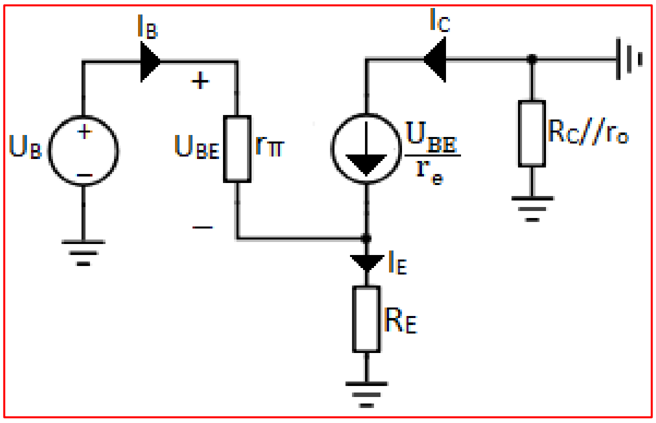
$$r_\pi = h_{FE} * r_e$$

- Notera att strömkällan $\frac{U_{BE}}{r_e}$ är lika med kollektorströmmen I_C:

$$\frac{U_{BE}}{r_e} = I_C$$

- Vi kör Kirchhoffs spänningslag för att härleda en formel för basspänningen U_B:

$$U_B - r_\pi I_B - R_E I_E = 0 \rightarrow U_B = r_\pi I_B + R_E I_E$$



GE-stegets småsignalschema för beräkning av inresistansen. In- och utspänningen kortsluts, sedan adderas en spänningskälla U_B i baskretsen.

- Vi använder sedan Kirchhoffs strömlag för att härleda en formel för emitterströmmen I_E. Som synes i småsignalschemat till höger så är emitterströmmen I_E summan av basströmmen I_B och kollektorströmmen I_C:

$$I_E = I_B + I_C = I_B + \frac{U_{BE}}{r_e}$$

- Vi noterar också i småsignalschemat ovan att bas-emitterspänningen U_{BE} är lika med spänningsfallet över resistansen r_π:

$$U_{BE} = r_\pi * I_B$$

- Vi sätter in det i ekvationen för emitterströmmen I_E ovan:

$$I_E = I_B + \frac{U_{BE}}{r_e} = I_B + \frac{r_\pi * I_B}{r_e} = I_B \left(1 + \frac{r_\pi}{r_e}\right)$$

- Vi ersätter den inbyggda basresistansen r_π med den inbyggda emitterresistansen r_e enligt följande formel:

$$r_\pi = h_{FE} * r_e$$

- Vi kan då förenkla formeln för emitterströmmen I_E till:

$$\rightarrow I_E = I_B \left(1 + \frac{r_\pi}{r_e}\right) = I_B \left(1 + \frac{h_{FE} * r_e}{r_e}\right) = I_B (1 + h_{FE})$$

- Vi sätter in detta i formeln för basspänningen U_B ovan:

$$U_B = r_\pi I_B + R_E I_E = r_\pi I_B + R_E I_B(1 + h_{FE}) = I_B[r_\pi + R_E(1 + h_{FE})]$$

- Därefter kan vi härleda en formel för utresistansen:

$$R_{IN} = \frac{U_B}{I_B} = \frac{I_B[r_\pi + R_E(1 + h_{FE})]}{I_B} = r_\pi + R_E(1 + h_{FE})$$

Exakt formel:

- Följande formel kan användas för att exakt beräkna inresistansen på ett GE-steg med emitterresistor:

$$R_{IN} = r_\pi + R_E(1 + h_{FE})$$

- Denna formel gäller även för differentialförstärkare och slutsteg uppbyggda med BJT-transistorer på utgången, eftersom inresistansen på dessa förstärkarsteg också beror på resistansen i basen och emittern, medan kollektorresistansen inte har någon påverkan överhuvudtaget.

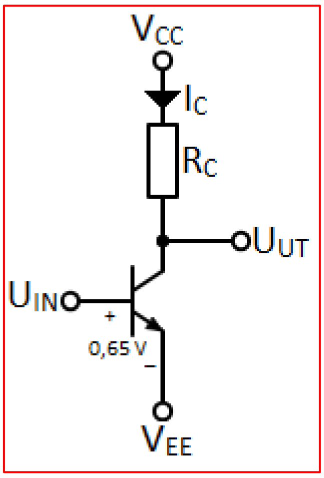
Approximativ formel:

- Vid tidigare beräkningar så använde vi en förenklad formel, som härleddes genom följande steg:

$$r_\pi = h_{FE} * r_e$$

$$R_E(1 + h_{FE}) \approx h_{FE} * R_E$$

$$\rightarrow R_{IN} \approx h_{FE} * r_e + h_{FE} * R_E = h_{FE}(r_e + R_E)$$



GE-steg utan emitterresistor.

Exakt formel utan emitterresistor:

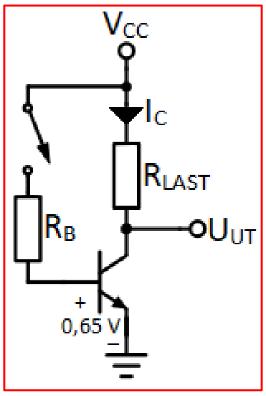
- Utan emitterresistor så tar vi bort emitterdelen av formeln:

$$R_{IN,utan\ emitterresistor} = r_\pi = h_{FE} * r_e$$

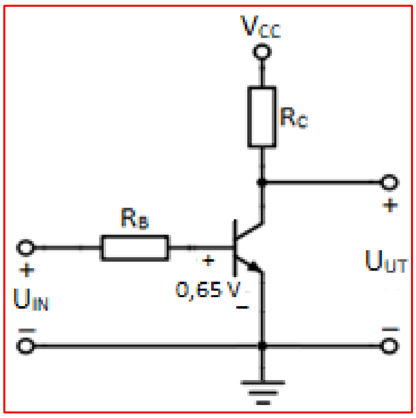
Inresistans med basresistor, utan emitterresistor:

- Detta exempel saknar också emitterresistor, men vi har dock en basresistor. Notera att basresistorn är seriekopplad med inresistsansen från basen. Inresistansen är i detta fall lika med

$$R_{IN} = R_B + r_\pi = R_B + r_e * h_{FE}$$



Analog BJT-switch.



Alternativ BJT-switch.

Appendix C

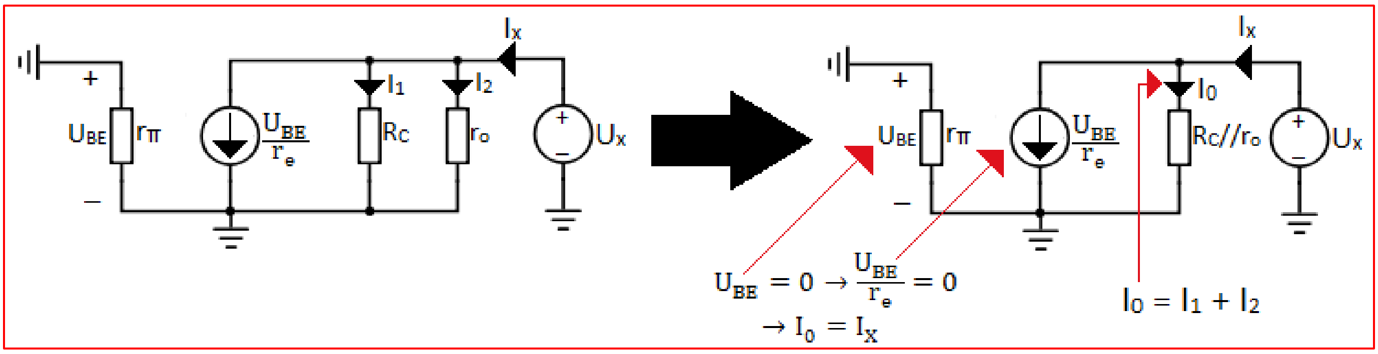
Härledning av GE-stegets utresistans:

1. Utresistans utan emitterresistor:

- Ibland så används inte emitterresistor på GE-steg. Detta gäller främst när transistorn skall användas som en switch, då utsignalen antingen skall vara maximal eller noll. I ett förstärkarsteg skulle dock inte fungera bra, främst eftersom steget blir temperaturinstabilt.

- För att beräkna utresistansen när emitterresistor saknas så kortsluter vi in- och utspänningen och placerar en spänningskälla U_X på utgången. Därefter ritar vi ut småsignalschemat för GE-steget, se den vänstra figuren nedan.

- Vi noterar återigen att kollektorresistorn R_C och transistorns utresistans r_o är parallellkopplade. Därför ersätter vi dessa med en ersättningsresistans som är lika med $R_C//r_o$. Vi ritar sedan om småsignalschemat till det högra nedan.



GE-stegets småsignalschema för att beräkna utresistansen. I detta fall saknas emitterresistor. In- och utspänningen kortsluts. Därefter så placeras en spänningskälla U_X i kollektorkretsen.

- Vi börjar med att göra några förenklingar, se den högra figuren ovan.

- När emitterresistor saknas så blir bas-emitterspänningen U_{BE} lika med noll, vilket man lätt kan visa med Kirchhoffs spänningslag. Vi börjar från toppen av basen och går ned till emittern, alltså från jord till jord:

$$-U_{BE} - 0 = 0 \rightarrow U_{BE} = 0$$

- Eftersom U_{BE} är lika med noll så blir också strömmen $\frac{U_{BE}}{r_e}$ lika med noll:

$$U_{BE} = 0 \rightarrow \frac{U_{BE}}{r_e} = \frac{0}{r_e} = 0$$

- Därefter utför vi beräkningarna. Utresistansen beräknas med följande formel:

$$R_{UT} = \frac{U_X}{I_X},$$

där U_X är (den tillsatta) spänningskällan i kollektorn och I_X är strömmen som flödar genom kollektorn.

- Vi kör Kirchhoffs spänningslag för att härleda en formel för spänningen U_X. Vi går från kollektorn direkt ned till jord:

$$U_x - R_C//r_o * I_0 = 0$$

$$\rightarrow U_x = R_C//r_o * I_0$$

- Vi använder Kirchhoffs strömlag för att härleda en formel för strömmen I_0.

- Som synes så är strömmen I_X lika med summan av strömmarna I_0 och $\frac{U_{BE}}{r_e}$:

$$I_x = I_0 + \frac{U_{BE}}{r_e} \rightarrow I_0 = I_x - \frac{U_{BE}}{r_e}$$

- Vi såg tidigare att $\frac{U_{BE}}{r_e}$ är lika med noll när emitterresistor saknas:

$$\frac{U_{BE}}{r_e} = 0$$

- Därför blir strömmarna I_X och I_0 lika stora:

$$\rightarrow I_x = I_0 + \frac{U_{BE}}{r_e} = I_0 + 0 = I_0$$

- Vi kan därför byta ut strömmen I_0 mot I_X i formeln för spänningen U_X ovan:

$$U_x = R_C//r_o * I_0 = R_C//r_o * I_X$$

- Därefter kan vi beräkna utresistansen:

$$R_{UT} = \frac{U_X}{I_X} = \frac{R_C//r_o * I_X}{I_X} = R_C//r_o$$

- Utan emitterresistor så blir alltså utresistansen lika med parallellresistansen $R_C//r_o$, som utgörs av kollektorresistorn R_C och BJT-transistorns utresistans r_o.

- Vi kan också anta att BJT-transistorns utresistans r_o är mycket större än kollektorresistorn R_C. Därför kan BJT-transistorns utresistans försummas:

$$R_C//r_o \approx R_C$$

- För GE-steg utan emitterresistor så gäller alltså följande formel för utresistansen:

$$R_{UT} = R_C//r_o \approx R_C$$

- Om en last hade placerats på utgången så hade GE-stegets utresistans blivit lika med

$$R_{UT,LAST} = R_C//R_L//r_o,$$

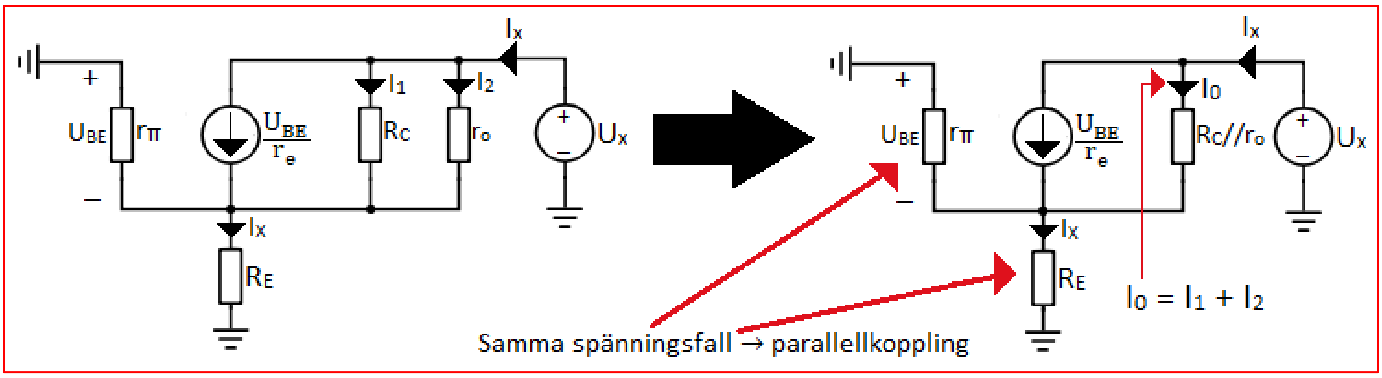
  där R_L är lastens resistans. Denna formel kan sedan avrundas till

$$R_{UT,LAST} \approx R_C//R_L$$

2. Utresistans med emitterresistor:

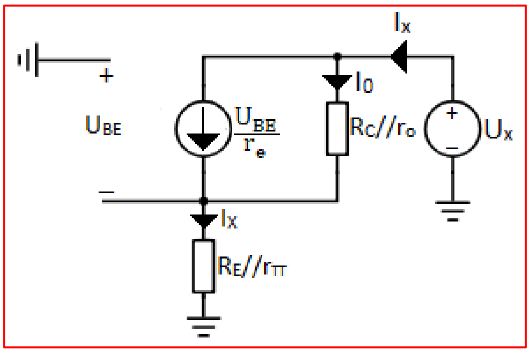
- För att beräkna utresistansen på GE-steget med emitterresistor så kortsluter vi inspänningen och utspänningen. Därefter så placerar vi en spänningskälla på utgången, som vi kallar U_X. Vi ritar därefter ut det vänstra småsignalschemat nedan.

- Som synes så är kollektorresistorn samt transistorns utresistans parallellkopplade, så dessa ersätts med en resistans, $R_C//r_o$. Vi ritar därefter om småsignalschemat till det högra nedan.

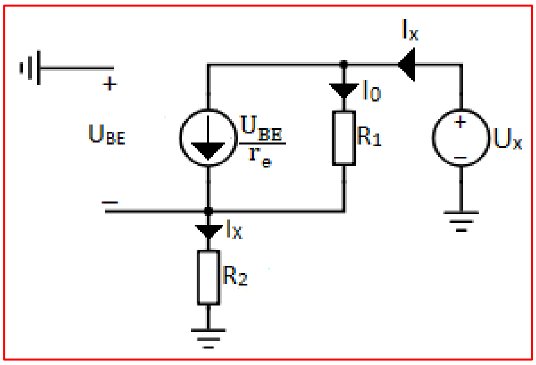


GE-stegets småsignalschema för att beräkna utresistansen. I detta fall innehåller GE-steget en emitterresistor R_E, vilket leder till ökad utresistans. In- och utspänningen kortsluts. Därefter så placeras en spänningskälla U_X i kollektorkretsen.

- Notera att resistansen r_π och emitterresistorn R_E också är parallellkopplade, eftersom de båda är anslutna till samma punkt på ena sidan och båda är anslutna till jord på andra sidan. Därmed är spänningsfallet över de båda resistanserna samma. Vi ersätter därför dessa resistanser med en ersättningsresistans som är lika med $R_E//r_\pi$, som vi placerar i emittern. Därefter ritar vi om schemat till det vänstra nedan.



Den inbyggda basresistansen r_π och emitterresistorn R_E utgör en parallellkoppling och kan därför ersättas med resistansen $R_E//r_\pi$ placerad i emittern.



För att underlätta beräkningarna så inför vi beteckningarna R_1 och R_2, där R_1 är resistansen i kollektorn och R_2 är resistansen i emittern.

- För att underlätta beräkningen av utresistansen så inför vi beteckningarna R_1 och R_2 i småsignalschemat. Följande gäller för dessa storheter:

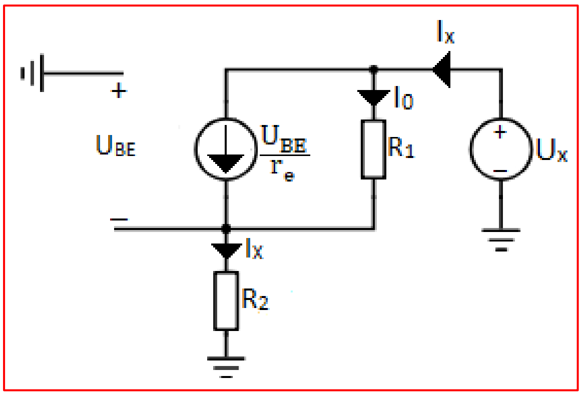
$$R_1 = R_C//r_o$$

$$R_2 = R_E//r_\pi$$

- Därefter utför vi beräkningarna. Utresistansen beräknas med följande formel:

$$R_{UT} = \frac{U_X}{I_X},$$

där U_X är (den tillsatta) spänningskällan i kollektorn och I_X är strömmen som flödar genom kollektorn.



- Vi kör Kirchhoffs spänningslag för att härleda en formel för spänningen U_X. Vi går från kollektorn till jord via emittern:

$$U_x - R_1 * I_0 - R_2 * I_x = 0$$

$$\rightarrow U_x = R_1 * I_0 + R_2 * I_x$$

- Vi använder Kirchhoffs strömlag för att härleda en formel för strömmen I_0.

- Som synes så är strömmen I_X lika med summan av strömmarna I_0 och $\frac{U_{BE}}{r_e}$:

$$I_x = I_0 + \frac{U_{BE}}{r_e} \rightarrow I_0 = I_x - \frac{U_{BE}}{r_e}$$

- Därefter härleder vi en formel för bas-emitterspänningen U_{BE}:

$$-U_{BE} - R_2 I_x = 0 \rightarrow U_{BE} = -R_2 * I_x$$

- Därmed så kan vi förenkla formeln för spänningen U_x ovan genom att härleda en formel för strömmen I_0, där vi bryter ut strömmen I_X:

$$I_0 = I_x - \frac{U_{BE}}{r_e} = I_x + \frac{R_2 * I_x}{r_e} = I_x \left[1 + \frac{R_2}{r_e}\right]$$

- Därefter sätter vi in formeln för I_0 i formeln för U_X ovan:

$$U_x = R_1 * I_0 + R_2 * I_x = R_1 * I_x \left[1 + \frac{R_2}{r_e}\right] + R_2 * I_x = I_X \left[R_1 \left(1 + \frac{R_2}{r_e}\right) + R_2\right]$$

- Vi kan därefter härleda en formel för utresistansen:

$$R_{UT} = \frac{U_X}{I_X} = \frac{I_X \left[R_1 \left(1 + \frac{R_2}{r_e}\right) + R_2\right]}{I_X} = R_1 \left(1 + \frac{R_2}{r_e}\right) + R_2$$

- Därefter ersätter vi beteckningarna R_1 och R_2 med de egentliga resistanserna:

$$R_1 = R_C // r_o$$

$$R_2 = R_E // r_\pi$$

- Utresistansen kan alltså beräknas med formeln:

$$R_{UT} = R_C // r_o \left(1 + \frac{R_E // r_\pi}{r_e}\right) + R_E // r_{\pi,}$$

där R_C är kollektorresistorn, r_o är BJT-transistorns utresistans, R_E är emitterresistorn och r_e samt r_π är BJT-transistorns inbyggda emitter- respektive basresistans.

- Den inbyggda basresistansen r_π är samma sak som BJT-transistorns inbyggda emitterresistans r_e, fast sedd från baskretsen. r_π är därmed lika med r_e multiplicerat med transistorns strömförstärkningsfaktor h_{FE}:

$$r_\pi = r_e * h_{FE}$$

- Formeln ovan följer samma princip som när vi beräknar inresistansen på GE-steget och alla andra förstärkarsteg som har en BJT-transistor på ingången, då förstärkarstegets inresistans (resistansen sedd från ingångstransistorns bas) är lika med all resistans i emittern multiplicerat med strömförstärkningsfaktorn h_{FE}:

- Formeln för utresistansen ovan kan också omvandlas till:

$$R_{UT} = R_C//r_o\left(1 + \frac{R_E//r_\pi}{r_e}\right) + R_E//r_\pi = R_C//r_o + R_C//r_o * \frac{R_E//r_\pi}{r_e} + R_E//r_\pi$$

$$= R_E//r_\pi + R_C//r_o * \frac{R_E//r_\pi}{r_e} + R_C//r_o = R_E//r_\pi\left(1 + \frac{R_C//r_o}{r_e}\right) + R_C//r_o$$

- Vi ser därmed att utresistansen även kan uttryckas på följande sätt:

$$R_{UT} = R_E//r_\pi\left(1 + \frac{R_C//r_o}{r_e}\right) + R_C//r_o$$

- Detta värde kan avrundas till:

$$R_{UT} \approx R_E//r_\pi * \frac{R_C//r_o}{r_e}$$

- Vi kan också anta att kollektorresistorn R_C är mycket mindre än BJT-transistorns utresistans r_o, vilket medför att parallellresistansen $R_C//r_o$ är ungefär lika med kollektorresistorn R_C:

$$R_C//r_o \approx r_o$$

- Därmed så kan GE-stegets utresistans avrundas till:

$$R_{UT} \approx R_E//r_\pi * \frac{R_C}{r_e},$$

  där

$$r_\pi = r_e * h_{FE}$$

- Som en tumregel så kan utresistansen på ett GE-steg med emitterresistor approximeras med hög precision genom att använda följande formel:

$$R_{UT} \approx R_C * \frac{r_e + R_E}{r_e},$$

  där R_C är kollektorresistorns resistans, r_e är BJT-transistorn inbyggda emitterresistans och R_E är emitterresistorns resistans.

- Som exempel, om emitterresistorn R_E sätts till ett värde som är ca nio gånger högre än den inbyggda emitterresistansen r_e, som vi brukar göra för att minska distorsion i spänningsförstärkare, så kommer utresistansen öka omkring (9 + 1) / 1 = 10 gånger. Samtidigt hade förstärkningsfaktorn minskat lika mycket (förstärkningsfaktorn blir alltså tio gånger lägre), men detta är ofta nödvändigt för att minimera distorsion, exempelvis i audioförstärkare.

Appendix D

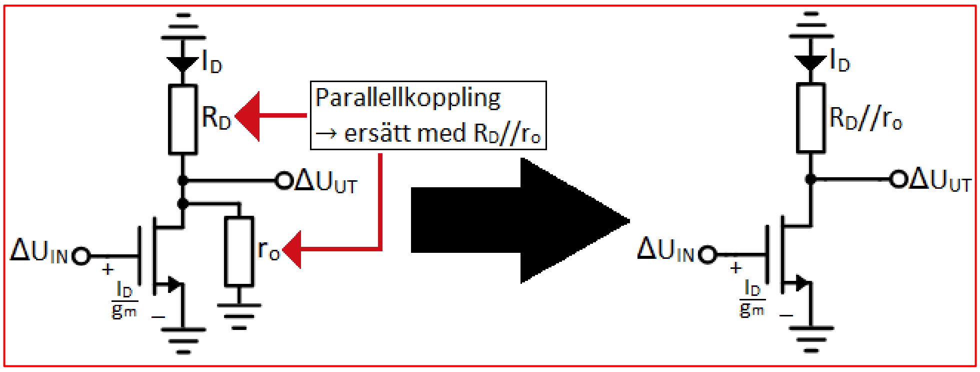
Härledning av GS-stegets utresistans:

1. Utresistans utan sourceresistor:

- I IC-kretsar är det vanligt att inte använda source- eller drainresistorer i GS-steg, främst på grund av att det blir svårt att få plats med dem. MOSFET-transistorer kan dock göras så små att dessa används i stället. Drainresistorer ersätts oftast med någon typ av strömgenerator, exempelvis från en strömspegel, medan sourceresistorer inte används alls eller ersätts av en diodkopplad MOSFET-transistor, alltså en MOSFET-transistor där gate och drain kopplas till samma punkt; denna transistor fungerar då som en resistor vars resistans är ungefär lika med inversen till dess transkonduktans ($1/g_m$).

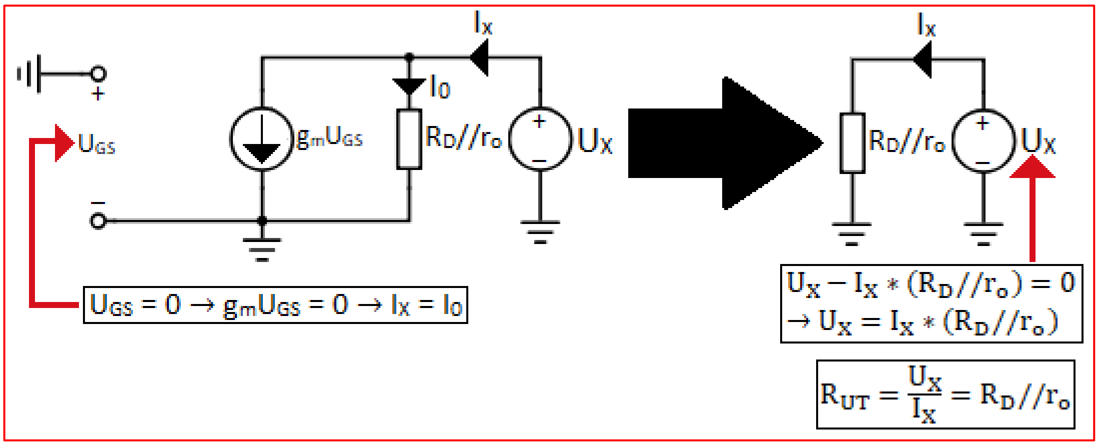
- I detta exempel antar vi att ingen typ av sourceresistor används. Då kan vi enkelt maximera förstärkningen, men temperaturstabiliteten minskar, vilket kan leda till ökad distorsion.

- Vi börjar med att rita ut GS-stegets småsignalschema, i detta fall utan sourceresistor, se den vänstra figuren nedan. Notera att drainresistorn R_D och MOSFET-transistorns utresistans r_o är parallellkopplade. Därför ersätter vi dessa resistanser med ersättningsresistansen $R_D//r_o$. Vi ritar sedan om småsignalschemat till det högra nedan.



Småsignalschema för ett GS-steg utan sourceresistor. Notera att drainresistorn R_D samt MOSFET-transistorns utresistans r_o är parallellkopplade, vilket medför att dessa kan ersättas med parallellresistansen $R_D//r_o$, placerad i drain. Därmed så räknar vi att den totala resistansen i drain är lika med $R_D//r_o$ vid beräkning av utresistansen.

- För att beräkna utresistansen på GS-steget ovan så måste vi rita om småsignalschemat till den vänstra figuren nedan. Vi kortsluter också in- och utspänningen och placerar en spänningskälla U_X på utgången, vilket i detta fall är i drain.



GS-steget småsignalschema för beräkning av utresistansen. Eftersom sourceresistor saknas så blir både gate och source kortslutna, vilket medför att vi kan förenkla småsignalschemat till den högra figuren ovan. Den återstående resistansen är GS-stegets utresistans.

- Vi kan i detta fall beräkna GS-stegets utresistans intuitivt utan beräkningar. Utan sourceresistor så blir både gate och source kortslutna, vilket medför att endast resistansen i drain bidrar till utresistansen.

- Vi kan därför förenkla småsignalschemat ovan så att endast drainkretsen återstår. Då återstår endast resistansen i drain, alltså parallellresistansen $R_D//r_o$. Detta är GS-stegets utresistans.

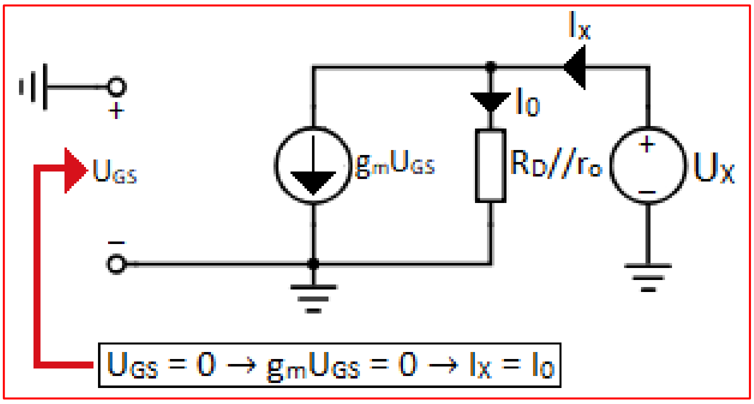
$$R_{UT} = R_D//r_o,$$

där R_D är storleken på drainresistorn och r_o är MOSFET-transistorns utresistans.

$$R_{UT} = \frac{U_X}{I_X},$$

där U_X är (den tillsatta) spänningskällan i kollektorn och I_X är strömmen som flödar genom kollektorn.

- Vi kan också visa att detta är fallet via beräkning.



Småsignalschema för beräkning av GS-stegets utresistans. Eftersom ingen sourceresistor används så blir source jordad.

- När sourceresistor saknas så blir gate-sourcespänningen U_{GS} lika med noll, vilket man lätt kan visa med Kirchhoffs spänningslag. Vi börjar från toppen av gate och går ned till source, alltså från jord till jord:

$$-U_{GS} - 0 = 0 \rightarrow U_{GS} = 0$$

- Eftersom U_{GS} är lika med noll så blir också strömmen g_mU_{GS} lika med noll:

$$U_{GS} = 0 \rightarrow g_mU_{GS} = g_m * 0 = 0$$

- Därefter utför vi beräkningarna. Utresistansen beräknas med följande formel:

$$R_{UT} = \frac{U_X}{I_X},$$

där U_X är (den tillsatta) spänningskällan i drain och I_X är strömmen som flödar genom drain.

- Vi kör Kirchhoffs sedan spänningslag för att härleda formel för spänningen U_X. Vi går från drain till jord:

$$U_x - R_D//r_o * I_0 = 0$$

$$\rightarrow U_x = R_D//r_o * I_0$$

- Vi använder Kirchhoffs strömlag för att härleda en formel för strömmen I_0.

- Som synes så är strömmen I_X lika med summan av strömmarna I_0 och g_mU_{GS}:

$$I_x = I_0 + g_m U_{GS} \rightarrow I_0 = I_x - g_m U_{GS}$$

- Vi såg tidigare att g_mU_{GS} är lika med noll när sourceresistor saknas:

$$g_m U_{GS} = 0$$

- Därför blir strömmarna I_X och I_0 lika stora:

$$\rightarrow I_x = I_0 + g_m U_{GS} = I_0 + 0 = I_0$$

- Vi kan därför byta ut strömmen I_0 mot I_X i formeln för spänningen U_X ovan:

$$U_x = R_D//r_o * I_0 = R_D//r_o * I_X$$

- Därefter kan vi beräkna utresistansen:

$$R_{UT} = \frac{U_X}{I_X} = \frac{R_D//r_o * I_X}{I_X} = R_D//r_o$$

- Utan sourceresistor så blir alltså GS-stegets utresistans lika med parallellresistansen $R_D//r_o$, alltså parallellkopplingen bestående av drainresistorn R_D och MOSFET-transistorns utresistans r_o.

- Vi kan också anta att MOSFET-transistorns utresistans r_o är mycket större än drainresistorn R_D. Då kan MOSFET-transistorns utresistans försummas:

$$R_D//r_o \approx R_D$$

- För GE-steg utan emitterresistor så gäller alltså följande formel för utresistansen:

$$R_{UT} = R_D//r_o \approx R_D$$

- Om en last hade placerats på GS-stegets utgång så hade utresistansen blivit lika med

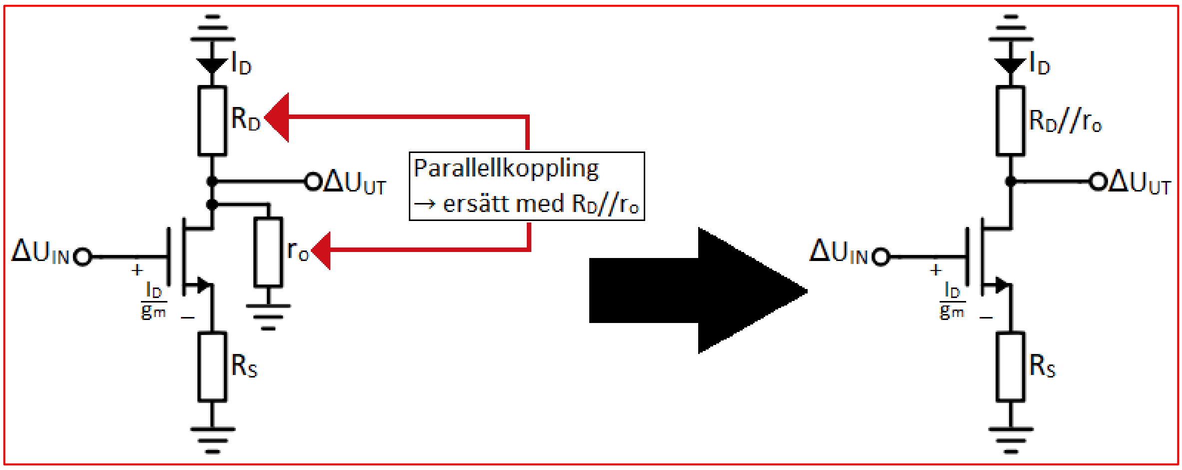
$$R_{UT,LAST} = R_D//R_L//r_o,$$

  där R_L är lastens resistans. Denna formel kan sedan avrundas till

$$R_{UT,LAST} \approx R_D//R_L$$

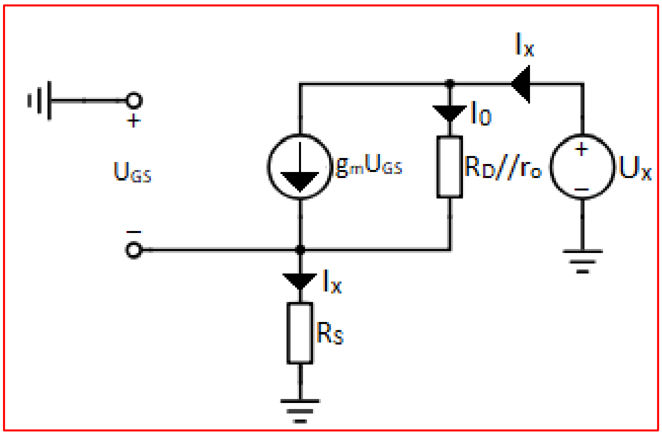
2. Utresistans med sourceresistor:

- Vi börjar med att rita GS-stegets småsignalschema, se den vänstra figuren nedan. Notera att drainresistorn R_D samt MOSFET-transistorns utresistans r_o är parallellkopplade. Vi kan därför ersätta dessa med parallellresistansen $R_D//r_o$, placerad i drain. Vi ritar därefter om småsignalschemat till det högra nedan.

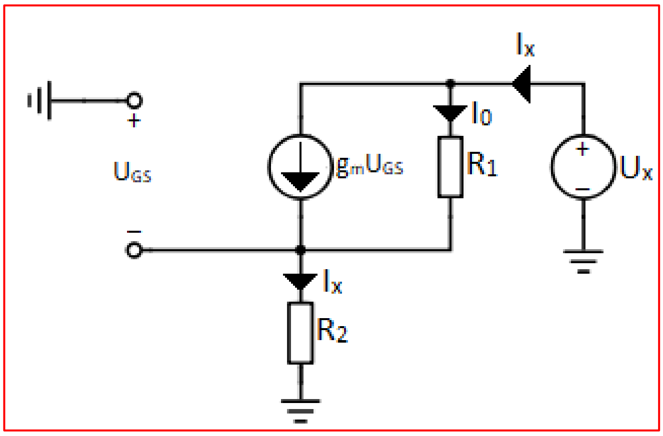


Småsignalschema för ett GS-steg med sourceresistor. Notera att drainresistorn R_D samt MOSFET-transistorns utresistans r_o är parallellkopplade, vilket medför att dessa kan ersättas med parallellresistansen $R_D//r_o$, placerad i drain. Därmed så räknar vi att den totala resistansen i drain är lika med $R_D//r_o$ vid beräkning av utresistansen.

- För att beräkna utresistansen på GS-steget med sourceresistor så kortsluter vi inspänningen och utspänningen. Därefter så placerar vi en spänningskälla på utgången, som vi kallar U_X. Vi ritar därefter ut det vänstra småsignalschemat nedan.



GS-stegets småsignalschema för att beräkna utresistansen. I detta fall innehåller GS-steget en sourceresistor R_S, vilket leder till ökad utresistans. In- och utspänningen kortsluts. Därefter så placeras en spänningskälla U_X i kollektorkretsen.



För att underlätta beräkningarna så inför vi beteckningarna R_1 och R_2, där R_1 är resistansen i drain och R_2 är resistansen i source.

- För att underlätta beräkningen av utresistansen så inför vi beteckningarna R_1 och R_2 i småsignalschemat, se den högra figuren ovan. Resistor R_1 är den totala resistansen i drain, medan resistor R_2 är den totala resistansen i source. Följande gäller alltså för dessa storheter:

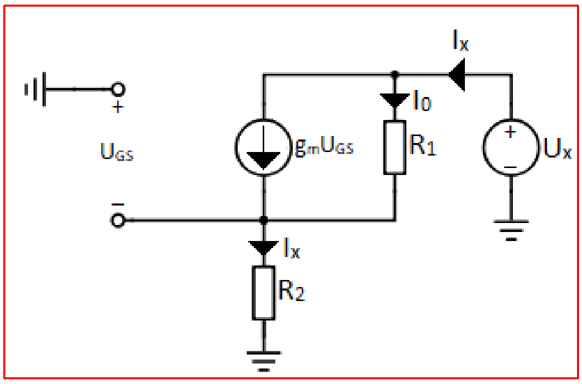
$$R_1 = R_D // r_o$$

$$R_2 = R_S$$

- Därefter utför vi beräkningarna. Utresistansen beräknas med följande formel:

$$R_{UT} = \frac{U_X}{I_X},$$

där U_X är (den tillsatta) spänningskällan i drain och I_X är strömmen som flödar genom drain.



Småsignalschema för att beräkna utresistansen på GS-steget. Notera att vi har tre strömmar i kretsen, I_X, I_0 samt g_mU_{GS}. Vi måste härleda formel för strömmarna I_0 och g_mU_{GS} för att kunna beräkna utresistansen.

- Vi kör Kirchhoffs spänningslag för att härleda formel för spänningen U_X, Vi kör från drain till jord via source:

$$U_x - R_1 * I_0 - R_2 * I_x = 0$$

$$\rightarrow U_x = R_1 * I_0 + R_2 * I_x$$

- Vi använder Kirchhoffs strömlag för att härleda en formel för strömmen I_0.

- Som synes så är strömmen I_X lika med summan av strömmarna I_0 och g_mU_{GS}:

$$I_x = I_0 + g_m U_{GS} \rightarrow I_0 = I_x - g_m U_{GS}$$

- Därefter härleder vi en formel för gate-sourcespänningen U_{GS}:

$$-U_{GS} - R_2 I_x = \rightarrow U_{GS} = -R_2 * I_x$$

- Därmed så kan vi förenkla formeln för spänningen U_x ovan genom att härleda en formel för strömmen I_0, där vi bryter ut strömmen I_X:

$$I_0 = I_x - g_m U_{GS} = I_x - g_m * (-R_2 * I_x) = I_x + g_m * R_2 * I_x = I_x\left[1 + g_m * R_2\right]$$

- Därefter sätter vi in formeln för I_0 i formeln för U_X ovan, där vi återigen bryter ut strömmen I_X:

$$U_x = R_1 * I_0 + R_2 * I_x = R_1 * I_x\left[1 + g_m * R_2\right] + R_2 * I_x = I_X\left[R_1\left(1 + g_m * R_2\right) + R_2\right]$$

- Vi kan därefter härleda en formel för utresistansen:

$$R_{UT} = \frac{U_X}{I_X} = \frac{I_X\left[R_1\left(1 + g_m * R_2\right) + R_2\right]}{I_X} = R_1\left(1 + g_m * R_2\right) + R_2$$

- Därefter ersätter vi beteckningarna R_1 och R_2 med de egentliga resistanserna:

$$R_1 = R_D // r_o$$

$$R_2 = R_S$$

- Utresistansen kan alltså beräknas med formeln:

$$R_{UT} = R_D // r_o\left(1 + g_m R_S\right) + R_S$$

där R_D är drainresistorn, r_o är MOSFET-transistorns utresistans, g_m är MOSFET-transistorns transkonduktans och R_S är sourceresistorn.

- Formeln för utresistansen ovan kan också omvandlas till:

$$R_{UT} = (R_D//r_o)\left[1 + g_m R_S\right] + R_S = R_D//r_o + (R_D//r_o) * g_m R_S + R_S$$

$$= R_S + (R_D//r_o) * g_m R_S + R_D//r_o = R_S[1 + g_m(R_D//r_o)] + R_D//r_o$$

- Vi ser därmed att utresistansen även kan uttryckas på följande sätt:

$$R_{UT} = R_S\left[1 + g_m(R_D//r_o)\right] + R_D//r_o$$

- Detta värde kan avrundas till:

$$R_{UT} \approx R_S * g_m(R_D//r_o) = g_m R_S * (R_D//r_o)$$

- Vi kan också anta att drainresistorn R_D är mycket mindre än MOSFET-transistorns utresistans r_o, vilket medför att parallellresistansen $R_D//r_o$ är ungefär lika med R_D:

$$R_D//r_o \approx r_o$$

- Därmed så kan GS-stegets utresistans avrundas till:

$$R_{UT} \approx g_m R_S R_D$$

- Som en tumregel så kan utresistansen på ett GS-steg med sourceresistor approximeras med hög precision genom att använda följande formel:

$$R_{UT} \approx g_m R_D \left(\frac{1}{g_m} + R_S\right),$$

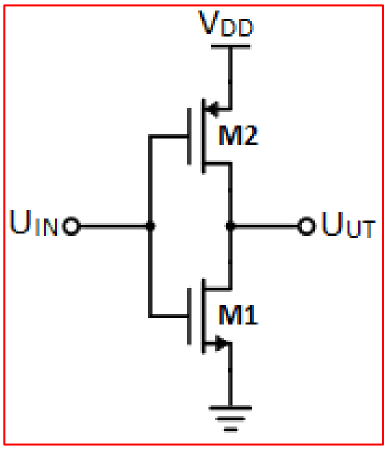
  Där g_m är MOSFET-transistorns transkonduktans, R_D är drainresistorns resistans och R_S är sourceresistorns resistans. Notera att inversen till transkonduktansen $1/g_m$ motsvarar BJT-transistorns inbyggda emitterresistans r_e.

- Som exempel, om sourceresistorn R_S sätts till ett värde som är runt nio gånger högre inversen till transkonduktansen $1/g_m$, som vi brukar göra för att minska distorsion i spänningsförstärkare, så kommer utresistansen öka ca (9 + 1) / 1 = 10 gånger. Samtidigt hade förstärkningsfaktorn minskat tio gånger, men detta är ofta nödvändigt för att minimera distorsion, exempelvis i audioförstärkare.

Appendix E

Beräkning av förstärkningsfaktor samt in- och utresistans på en CMOS-switch:

- Som vi tidigare har sett så fungerar CMOS-switchen som en inverterare i digitala kretsar. De främsta fördelarna med CMOS-switchar framför konventionella NMOS-switchar är att effektförbrukningen blir lägre, switchfrekvensen blir högre, samt att switcharna kan göras mycket små.



CMOS-switch, som används som inverterare inom digitala kretsar. CMOS-teknologin medför mycket låg effektförbrukning, hög switchfrekvens samt att de kan göras mycket små.

- När CMOS-switchen arbetar så kommer en av transistorerna leda, medan den andra kommer utgöra ett motstånd (som är lika med denna transistors utresistans r_o). Vi måste därför beräkna förstärkningsfaktorn för båda dessa scenarion och därefter summera dem.

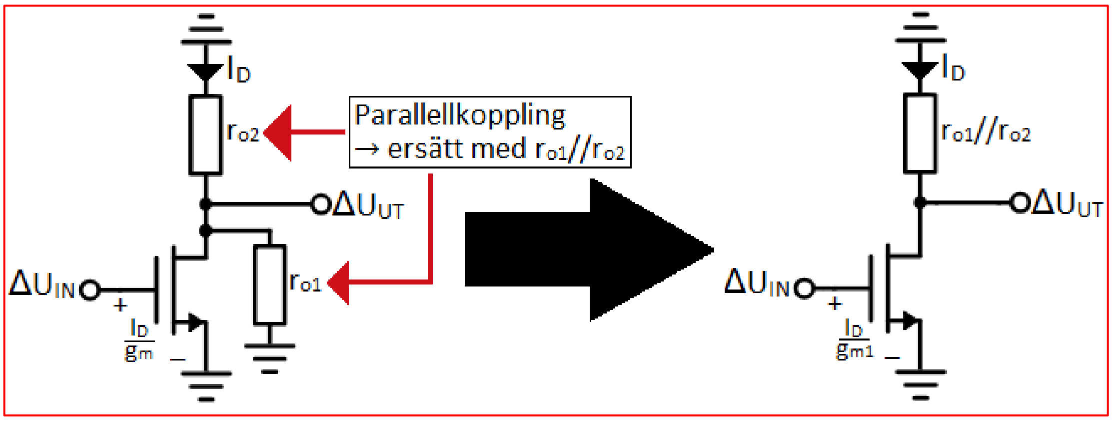
- I denna krets så får vi beräkna förstärkningsfaktorn med formeln

$$G = G_1 + G_2,$$

där G är den totala förstärkningsfaktorn, G_1 är förstärkningsfaktorn när M1 leder och G_2 är förstärkningsfaktorn när M2 leder.

- Vi beräknar först scenariot när transistor M1 leder. Då fungerar M2 som ett motstånd placerad i drain med resistansen r_{o2}. Vi ritar ut småsignalschemat, där alla konstanta parametrar tas bort, vilket i detta fall medför att matningsspänningen kortsluts. Vi ersätter också in- och utspänningen U_{IN} och U_{UT} med deras motsvarighet i småsignalschemat ΔU_{IN} och ΔU_{UT}.

- Vi får då det vänstra småsignalschemat nedan. Transistorernas utresistanser r_{o1} och r_{o2} är parallellkopplade, vilket medför att vi kan ersätta dem med parallellresistansen $r_{o1}//r_{o2}$, placerad i transistor M1:s drain, se den högra figuren nedan.



Notera att transistorernas respektive utresistans r_{o1} och r_{o2} är parallellkopplade, då de är anslutna till samma punkt på ena hållet och till jord på andra. Därmed så kan vi ersätta dessa med parallellresistansen r_{o1}/r_{o2}, placerad i transistor M1:s drain, se den högra figuren ovan.

- Förstärkningsfaktorn G_1 är lika med ration mellan ΔU_{UT} och ΔU_{IN}:

$$G_1 = \frac{\Delta U_{UT}}{\Delta U_{IN}}$$

- Vi härleder en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången (gate) ned till jord via source:

$$\Delta U_{IN} - \frac{I_D}{g_{m1}} = 0 \rightarrow \Delta U_{IN} = \frac{I_D}{g_{m1}}$$

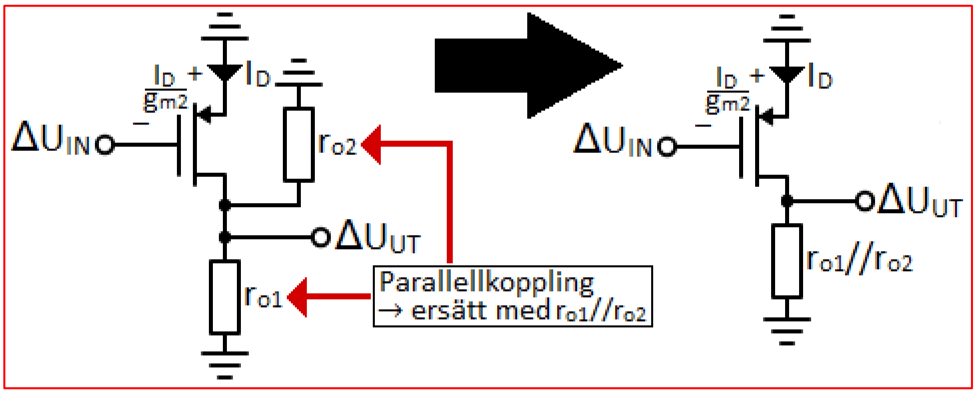
- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från toppen av drain till utgången:

$$-I_D * (r_{o1}//r_{o2}) - \Delta U_{UT} = 0 \rightarrow \Delta U_{UT} = -I_D * (r_{o1}//r_{o2})$$

- Via de härledda formlerna för ΔU_{IN} samt ΔU_{UT} så kan en formel för förstärkningsfaktor G_1 härledas:

$$G_1 = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{I_D * (r_{o1}//r_{o2})}{\left(\frac{I_D}{g_{m1}}\right)} = -g_{m1}(r_{o1}//r_{o2})$$

- Vi beräknar sedan scenariot när transistor M2 leder. Då fungerar transistor M1 som ett motstånd, vars resistans är r_{o1}, placerad i transistor M2:s drain. Vi ritar ut småsignalschemat för detta scenario, se den vänstra figuren nedan. De två transistorernas utresistans är parallellkopplade, vilket medför att vi förenklar kretsen till den högra figuren nedan, där de två utresistanserna r_{o1} och r_{o2} har blivit ersatt av ersättningsresistansen $r_{o1}//r_{o2}$ i drain.



Även i detta fall så utgör utresistanserna r_{o1} och r_{o2} en parallellkoppling, vilket medför att de kan ersättas med $r_{o1}//r_{o2}$, placerad i transistor M2:s drain, se den högre figuren ovan.

- Förstärkningsfaktorn G_2 är lika med ration mellan ΔU_{UT} och ΔU_{IN}:

$$G_2 = \frac{\Delta U_{UT}}{\Delta U_{IN}}$$

- Vi härleder en formel för ΔU_{IN} genom att köra Kirchhoffs spänningslag från ingången (gate) upp till jord via source:

$$\Delta U_{IN} + \frac{I_D}{g_{m2}} = 0 \rightarrow \Delta U_{IN} = -\frac{I_D}{g_{m2}}$$

- Därefter härleder vi en formel för ΔU_{UT} genom att köra Kirchhoffs spänningslag från utgången ned till jord via drain:

$$\Delta U_{UT} - I_D * (r_{o1}//r_{o2}) = 0 \rightarrow \Delta U_{UT} = I_D * (r_{o1}//r_{o2})$$

- Vi använder sedan dessa formler för att härleda en formel för förstärkningsfaktor G_1:

$$G_2 = \frac{\Delta U_{UT}}{\Delta U_{IN}} = -\frac{I_D * (r_{o1}//r_{o2})}{\left(\frac{I_D}{g_{m2}}\right)} = -g_{m2}(r_{o1}//r_{o2})$$

- Vi summerar sedan formlerna för G_1 och G_2 för att beräkna switchens totala förstärkningsfaktor:

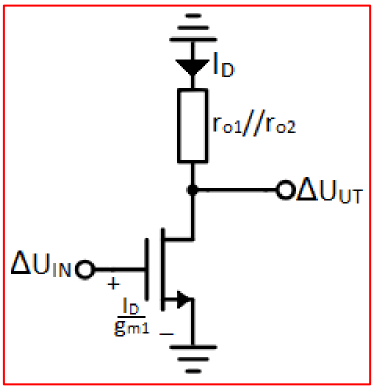
$$\rightarrow G = G_1 + G_2 = -g_{m1}(r_{o1}//r_{o2}) + [-g_{m2}(r_{o1}//r_{o2})] = (r_{o1}//r_{o2})[-g_{m1} + (-g_{m2})]$$

$$= (r_{o1}//r_{o2})(-g_{m1} - g_{m2}) = -(g_{m1} + g_{m2})(r_{o1}//r_{o2})$$

- Switchens förstärkningsfaktor är alltså beroende av de två transistorernas respektive transkonduktans samt utresistans:

$$G = -(g_{m1} + g_{m2})(r_{o1}//r_{o2})$$

Beräkning av CMOS-switchens in- och utresistans:

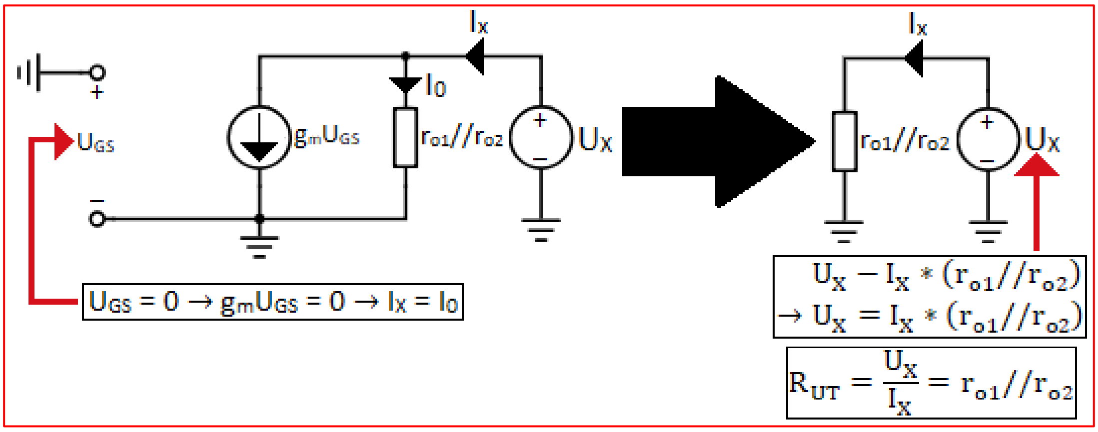


- CMOS-switchens ingång är ansluten till gate på båda MOSFET-transistorerna, vilket medför att inresistansen kan antas vara nästintill oändlig (i praktiken innebär detta hundratals TΩ):

$$R_{IN} = \infty$$

- Utresistansen är alltid samma, oavsett vilken av transistorerna som leder. För enkelhets skull så vi väljer att beräkna utresistansen när transistor M1 leder och M2 fungerar som strömgenerator, se figuren till höger.

- För att beräkna CMOS-switchens utresistans så måste vi rita om småsignalschemat till den vänstra figuren nedan. Vi kortsluter också in- och utspänningen och placerar en spänningskälla U_X på utgången, vilket i detta fall är i drain.



CMOS-switchens småsignalschema för beräkning av utresistansen. Eftersom sourceresistor saknas så blir både gate och source kortslutna, vilket medför att vi kan förenkla småsignalschemat till den högra figuren ovan. Den återstående resistansen, $r_{o1}//r_{o2}$, är CMOS-switchens utresistans.

- Vi kan i detta fall beräkna CMOS-switchens utresistans intuitivt utan beräkningar. Utan sourceresistor så blir både gate och source kortslutna, vilket medför att endast resistansen i drain bidrar till utresistansen.

- Vi kan därför förenkla småsignalschemat ovan så att endast drainkretsen återstår. Då återstår endast resistansen i drain, alltså parallellresistansen $r_{o1}//r_{o2}$. Detta är CMOS-switchens utresistans:

$$R_{UT} = r_{o1}//r_{o2},$$

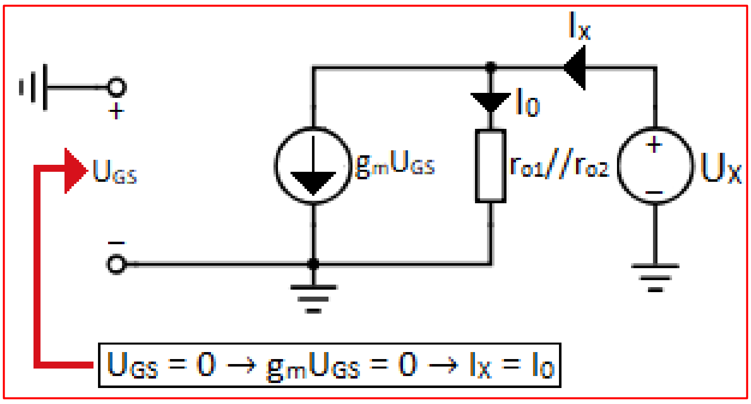
där r_{o1} och r_{o2} är respektive MOSFET-transistors utresistans.

- Om en last hade placerats på CMOS-switchens utgång så hade utresistansen blivit lika med

$$R_{UT,LAST} = r_{o1}//r_{o2}//R_L,$$

där R_L är lastens resistans.

- Vi kan också härleda en formel för CMOS-switchens utresistans via beräkningar:



Småsignalschema för beräkning av CMOS-switchens utresistans. Eftersom ingen sourceresistor används så blir source jordad.

- När sourceresistor saknas så blir gate-sourcespänningen U_{GS} lika med noll, vilket man lätt kan visa med Kirchhoffs spänningslag. Vi börjar från toppen av gate och går ned till source, alltså från jord till jord:

$$-U_{GS} - 0 = 0 \rightarrow U_{GS} = 0$$

- Eftersom U_{GS} är lika med noll så blir också strömmen $g_m U_{GS}$ lika med noll:

$$U_{GS} = 0 \rightarrow g_m U_{GS} = g_m * 0 = 0$$

- Därefter utför vi beräkningarna. Utresistansen beräknas med följande formel:

$$R_{UT} = \frac{U_X}{I_X},$$

där U_X är (den tillsatta) spänningskällan i drain och I_X är strömmen som flödar genom drain.

- Vi kör Kirchhoffs sedan spänningslag för att härleda en formel för spänningen U_X. Vi går från drain till jord:

$$U_x - r_{o1}//r_{o2} * I_0 = 0 \rightarrow U_x = r_{o1}//r_{o2} * I_0$$

- Vi använder Kirchhoffs strömlag för att härleda en formel för strömmen I_0.

- Som synes så är strömmen I_X lika med summan av strömmarna I_0 och $g_m U_{GS}$:

$$I_x = I_0 + g_m U_{GS} \rightarrow I_0 = I_x - g_m U_{GS}$$

- Vi såg tidigare att $g_m U_{GS}$ är lika med noll när sourceresistor saknas:

$$g_m U_{GS} = 0$$

- Därför blir strömmarna I_X och I_0 lika stora:

$$\rightarrow I_x = I_0 + g_m U_{GS} = I_0 + 0 = I_0$$

- Vi kan därför byta ut strömmen I_0 mot I_X i formeln för spänningen U_X ovan:

$$U_x = r_{o1}//r_{o2} * I_0 = r_{o1}//r_{o2} * I_X$$

- Därefter kan vi beräkna CMOS-switchens utresistans:

$$R_{UT} = \frac{U_X}{I_X} = \frac{r_{o1}//r_{o2} * I_X}{I_X} = r_{o1}//r_{o2},$$

där r_{o1} och r_{o2} är MOSFET-transistorernas respektive utresistans.

Appendix F

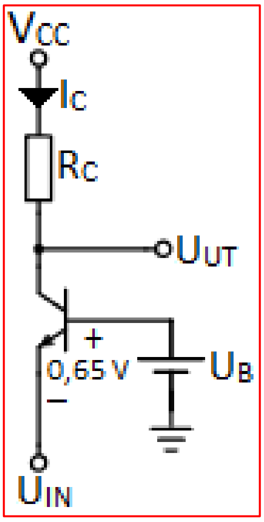
Lite information om spänningsförstärkare inom högfrekvenselektronik:

- Det finns också en typ av spänningsförstärkare som är vanligt förekommande i högfrekvensteknik, men som inte inverterar utsignalen såsom GE- och GS-steget.

- BJT-varianten av denna spänningsförstärkare kallas GB-steg, där GB står för gemensam bas för BJT-transistorer. Motsvarande MOSFET-variant kallas GS-steg, där GS står för gemensam source. Vi kommer endast gå igenom GB-steget här, med samma principer gäller för GS-steget.

- GB-steget skiljer sig från de andra vanliga förstärkarstegen genom att ingången är ansluten till transistorns emitter.

- Att GB-steget används inom högfrekvensteknik beror på att dessa spänningsförstärkare inte blir påverkade av den så kallade Millereffekten, en effekt som medför att interna kapacitanser minskar förstärkningen vid ökar frekvens, vilket sker på vanliga spänningsförstärkare. Därmed så passar sådana spänningsförstärkare bra i högfrekvenskretsar.



Enkelt GB-steg. Notera att insignalen är ansluten till emittern, inte till basen som på övriga förstärkarsteg.

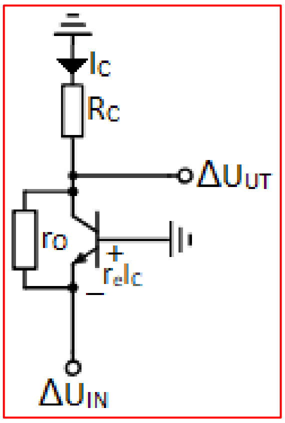
- En minnesregel som är bra att komma ihåg är att inresistansen på GB-steget är lika med r_e, förutsatt att inga ytterligare resistorer har lagts till. GB-steget har därmed låg inresistans.

$$R_{IN} = r_e$$

- Förstärkningsfaktorn är den samma som på ett GE-steg, förutom att det inte är inverterat.

$$G = \frac{R_C//r_o}{r_e},$$

där G är förstärkningsfaktorn, R_C är kollektorresistorn, r_o är BJT-transistorns utresistans och r_e är BJT-transistorns inbyggda emitterresistans.



Småsignalschema för det enkla GB-steget ovan.

- Vi kan anta att BJT-transistorns utresistans r_o är mycket högre än storleken på kollektorresistorn R_C, vilket medför att parallellresistansen $R_C//r_o$ blir ungefär lika med R_C:

$$R_C//r_o \approx R_C$$

- Vi kan därför försumma BJT-transistorns utresistans r_o i formeln för förstärkningsfaktorn:

$$G = \frac{R_C//r_o}{r_e} \approx \frac{R_C}{r_e}$$

- GB-stegets utresistans är svårare att härleda och beror mycket på resten av steget, men i sin enklaste form så är utresistansen densamma som på ett GS-steg:

$$R_{UT} = R_C//r_o \approx R_C,$$

där R_C är kollektorresistorns resistans och r_o är BJT-transistorns utresistans. Notera att vi återigen försummas r_o, då parallellresistansen $R_C//r_o$ kan antas vara ungefär lika med R_C.

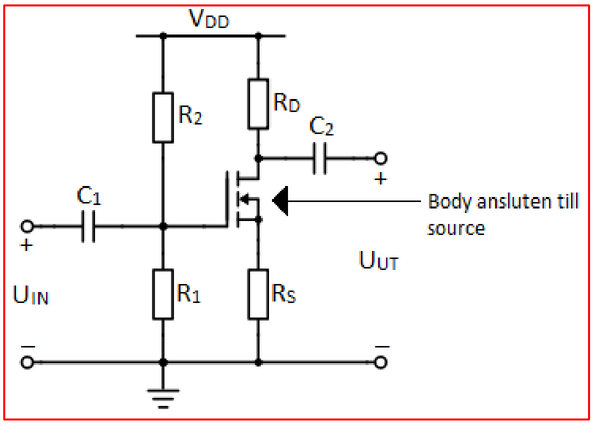
Appendix G

Information om Bodyeffekten hos MOSFET-transistorer:

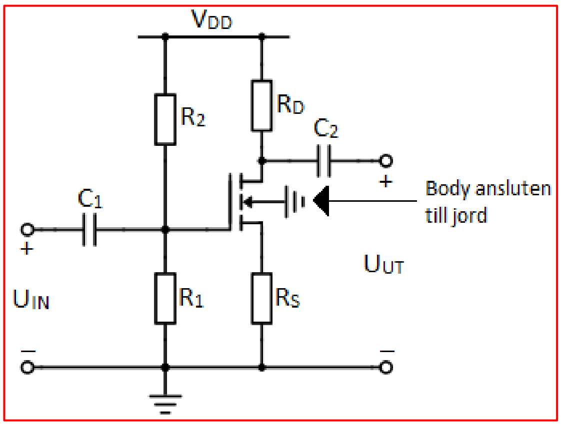
- Den så kallade Bodyeffekten innebär att MOSFET-transistorns tröskelspänning U_T ökar när sourcespänningen U_S ökar. Detta kan ske exempelvis genom att inspänningen U_{IN} ökar. Om vi antar att gate-sourcespänningen U_{GS} är konstant så kommer detta leda till att sourcespänningen U_S ökar.

- Transistorer brukar demonstreras som en komponent med tre anslutningar, gate, drain och source. I praktiken måste vi dock räkna med en fjärde anslutning, som kallas body, som befinner sig mellan MOSFET-transistorns drain och source, se den vänstra figuren nedan.

- För att visa var anslutningen body är placerad så skall vi hastigt titta på transistorsteg med den ursprungliga MOSFET-symbolen.



GS-steg, där vi använder en äldre MOSFET-symbol för att tydliggöra hur body är ansluten. I detta fall så är body ansluten till source, vilket är vanligast i diskret design. Vi kan då försumma Bodyeffekten.



Jämfört med figuren till vänster så är nu body ansluten till jord för att minska brus. Dock så måste vi räkna med Bodyeffekten i detta fall.

- Inom diskret design så brukar MOSFET-transistorers body och source kopplas ihop, vilket medför att dessa anslutningar har samma potential:

$$U_B = U_S,$$

  där U_B är transistorns bodyspänning och U_S är dess sourcespänning.

- Därmed blir spänningsskillnaden U_{BS} mellan body och source lika med noll, då

$$U_{BS} = U_B - U_S,$$

  vilket innebär att Bodyeffekten inte påverkar förstärkarsteget och kan försummas.

- Inom IC-design så brukar dock body istället anslutas till jord för att minska brus. Nackdelen med detta är dock att Bodyeffekten nu blir en faktor som vi måste ha i åtanke, i de förstärkarsteg där transistorns body och source inte har samma potential, exempelvis då en sourceresistor R_S eller övrig komponent i source används.

- I spänningsförstärkare som används inom CMOS-design så brukar dock inte sourceresistor R_S användas, vilket medför att MOSFET-transistorns source kommer vara direkt ansluten till jord, precis som body. Detta medför att spänningsskillnaden U_{BS} mellan transistorns body och source blir noll, vilket innebär att Bodyeffekten inte påverkar kretsen och kan försummas.

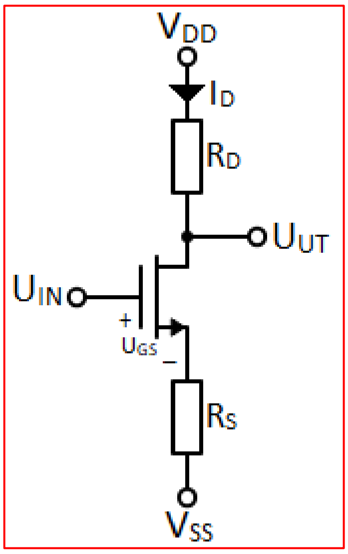
- Generellt sett kan Bodyeffekten försummas för spännings- och differentialförstärkare konstruerade med CMOS-teknologi, under förutsättning av sourceresistorer inte används.

- Däremot för så kallade sourceföljare, där någon typ av sourceresistans måste användas, vanligtvis via en strömspegel, så kommer dock dess förstärkningsfaktor G minska till ca 0,8 i olastat tillstånd, vilket innebär en signalförlust på ca 20 %. Därmed brukar sourceföljare undvikas i CMOS-design i möjligaste mån.

- Tidigare i kapitlet härleddes förstärkningsfaktorn G på det enkla GS-steget med sourceresistor R_S till höger med formeln

$$G = -\frac{R_D//r_o}{\frac{1}{g_m} + R_S},$$

där R_D är drainresistorn, r_o är MOSFET-transistorns utresistans, $1/g_m$ är inversen till dess transkonduktans och R_S är sourceresistorn.



Enkelt GS-steg med sourceresistor

- Ifall MOSFET-transistorns body ansluts till jord, vilket är normalfallet inom CMOS-teknologi, samtidigt som sourceresistor R_S bibehålls, så kommer bodyspänningen U_B samt sourcespänningen U_S inneha olika potential. Därmed måste påverkan av Bodyeffekten inkluderas, vilket i detta fall innebär att ingångstransistorns body-transkonduktans g_{mb} adderas till transkonduktansen g_m.

- Därmed gäller att förstärkningsfaktorn G på ett enkelt GS-steg påverkat av Bodyeffekten kan beräknas med formeln

$$G = -\frac{R_D//r_o}{\frac{1}{g_m + g_{mb}} + R_S}$$

där g_{mb} är ingångstransistorns body-transkonduktans.

Vanligtvis är body-transkonduktansen g_{mb} ungefär en fjärdedel av transkonduktansen g_m:

$$g_{mb} \approx 0{,}25 g_m$$

vilket medför att

$$G \approx -\frac{R_D//r_o}{\frac{1}{g_m + 0{,}25 g_m} + R_S} = -\frac{R_D//r_o}{\frac{1}{1{,}25 g_m} + R_S}$$

- Dock kan vi anta att eventuell sourceresistor R_S är mycket högre än $1/(g_m + g_{mb})$:

$$R_S \gg \frac{1}{g_m + g_{mb}},$$

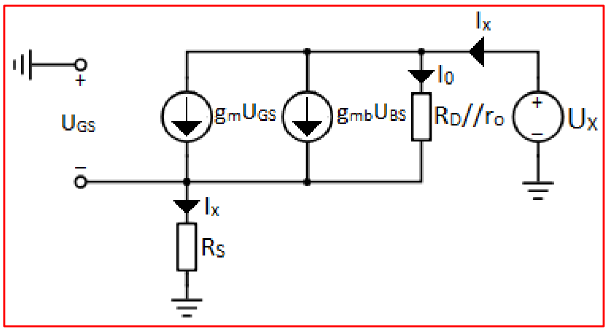
vilket innebär att påverkan av Bodyeffekten i praktiken blir liten, då

$$\frac{1}{g_m + g_{mb}} + R_S \approx R_S,$$

- Därmed gäller att MOSFET-transistorns transkonduktans g_m samt eventuell body-transkonduktans g_{mb} har mycket liten påverkan på GS-stegets förstärkningsfaktor G, då

$$G = -\frac{R_D//r_o}{\frac{1}{g_m + g_{mb}} + R_S} \approx -\frac{R_D//r_o}{R_S}$$

- Bodyeffekten medför även en liten ökning av GS-stegets utresistans R_{UT}. För att demonstrera detta kan GS-stegets småsignalschema för beräkning av utresistansen R_{UT} vid påverkan av Bodyeffekten ritas ut, se figuren nedan, där Bodyeffekten tar sitt uttryck i strömmen $g_{mb}U_{BS}$.



Småsignalschema för beräkning av utresistansen R_{UT} på det ett enkelt GS-steg med sourceresistor R_S. Bodyeffekten tar sitt uttryck i strömmen $g_{mb}U_{BS}$.

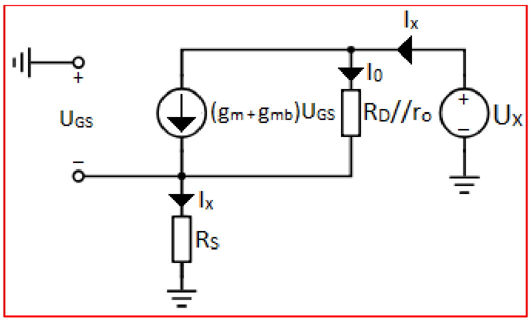
- På samtliga förstärkarsteg där body är ansluten till jord och en sourceresistor R_S används så gäller att MOSFET-transistorns body-sourcespänning U_{BS} dess gate-sourcespänning U_{GS} är lika stora:

$$U_{BS} = U_{GS},$$

vilket leder till att de två strömmarna $g_{mb}U_{bs}$ samt g_mU_{GS} i småsignalschemat för GS-stegets utresistans kan summeras till:

$$g_{mb}U_{BS} + g_mU_{GS} = (g_m + g_{mb})U_{GS}$$

- Därmed kan ovanstående småsignalschema förenklas genom att de små strömmarna g_mU_{GS} samt $g_{mb}U_{BS}$ ersätts med strömmen $(g_m + g_{mb})U_{GS}$. Därefter kan småsignalschemat ritas om till figuren till höger.



Förenklat småsignalschema för beräkning av utresistansen R_{UT} på ett GS-steg påverkat av Bodyeffekten.

- Utresistansen beräknas med följande formel:

$$R_{UT} = \frac{U_X}{I_X},$$

där U_X är (den tillsatta) spänningskällan i drain och I_X är strömmen som flödar genom drain.

- För att underlätta beräkningen av utresistansen så införs beteckningarna R_1 och R_2 i småsignalschemat, se den högra figuren ovan. Resistor R_1 är den totala resistansen i drain, medan resistor R_2 är den totala resistansen i source. Följande gäller alltså för dessa storheter:

$$R_1 = R_D//r_o$$

$$R_2 = R_S$$

- För att härleda en formel för spänningen U_X kan Kirchhoffs spänningslag användas. Genom att beräkna från drain till jord via source kan följande formel härledas:

$$U_x - R_1 * I_0 - R_2 * I_x = 0,$$

som kan transformeras till

$$U_x = R_1 * I_0 + R_2 * I_x = 0$$

- Därmed måste en formel för strömmen I_0 härledas, vilket kan genomföras via övriga strömmar i kretsen.

- Genom att använda Kirchhoffs strömlag ser vi att strömmen I_X är lika med summan av strömmarna I_0 samt $(g_m + g_{mb})U_{GS}$:

$$I_x = I_0 + (g_m + g_{mb})U_{GS}$$

- Formeln ovan kan transformeras till

$$I_0 = I_x - (g_m + g_{mb})U_{GS}$$

- För att förenkla formeln för strömmen I_o ovan behöver en formel för gate-sourcespänningen U_{GS} härledas.

- Genom att beräkna med Kirchhoffs spänningslag från gate ned till jord via source så kan följande formel härledas:

$$-U_{GS} - R_2 * I_x = 0,$$

som kan transformeras till

$$U_{GS} = -R_2 * I_x$$

- Därmed kan ovanstående formel för strömmen I_0 förenklas till

$$I_0 = I_x - (g_m + g_{mb})U_{GS} = I_x - (g_m + g_{mb}) * (-R_2 * I_x),$$

vilket är ekvivalent med

$$I_0 = I_x + (g_m + g_{mb}) * R_2 * I_x$$

- Genom att bryta ut strömmen I_X ur ovanstående formel så erhålls:

$$I_0 = I_x[1 + (g_m + g_{mb}) * R_2],$$

som vi sätter in i formeln för den tidigare framtagna formeln för U_X ovan, vilket medför att

$$U_x = R_1 * I_0 + R_2 * I_x = R_1 * I_x[1 + (g_m + g_{mb}) * R_2] + R_2 * I_x,$$

där strömmen I_X kan brytas ut, vilket ger formeln

$$U_x = I_x[R_1(1 + (g_m + g_{mb}) * R_2) + R_2]$$

- Därefter kan GS-stegets utresistans R_{UT} härledas:

$$R_{UT} = \frac{U_X}{I_X} = \frac{I_x[R_1(1 + (g_m + g_{mb}) * R_2) + R_2]}{I_X}$$

- Eftersom strömmen I_X förekommer i både täljare och nämnare kan denna elimineras, vilket medför att

$$R_{UT} = R_1[1 + (g_m + g_{mb}) * R_2] + R_2$$

- Därefter ersätts beteckningarna R_1 och R_2 med de egentliga resistanserna:

$$R_1 = R_D//r_o$$

samt

$$R_2 = R_S$$

- GS-stegets utresistans R_{UT} med Bodyeffekten inräknad kan därmed beräknas med formeln:

$$R_{UT} = R_D//r_o[1 + (g_m + g_{mb}) * R_S] + R_S,$$

där R_D är drainresistorn, r_o är MOSFET-transistorns utresistans, g_m samt g_{mb} är MOSFET-transistorns transkonduktans respektive body-transkonduktans och R_S är sourceresistorn.

- Utresistansen R_{UT} kan approximeras till

$$R_{UT} \approx R_D//r_o * (g_m + g_{mb}) * R_S.$$

där g_{mb} kan antas vara en fjärdedel av g_m:

$$g_{mb} \approx 0{,}25 g_m$$

- Därmed kan Bodyeffekten tänkas medföra att GS-stegets utresistans ökad med ungefär 25 %, då

$$R_{UT} \approx R_D//r_o * (g_m + 0{,}25 g_m) * R_S = R_D//r_o * (1{,}25 g_m) * R_S$$

Vidare läsning – kapitel 4.2:

[1] Horowitz, Paul och Hill, Winfield. *The Art of Electronics,* 3. uppl. Cambridge: Cambridge University Press, 2015.

[2] Razavi, Behzad. *Microelectronics,* 2. uppl. New Jersey: John Wiley & Sons, 2012.

[3] Razavi, Behzad. *Design of Analog CMOS Integrated Circuits,* 2. uppl. New York: McGraw Hill, 2016.

[4] Cordell, Bob. *Designing Audio Power Amplifiers,* 2. uppl. Abingdon: Routledge, 2010.

[5] Self, Douglas. *Audio Power Amplifier Design,* 6. uppl. Waltham: Focal Press, 2013.

[6] Baker, R. Jacob. *CMOS Circuit Design, Layout and Simulation,* 4. uppl. New Jersey: Wiley-Blackwell, 2019.