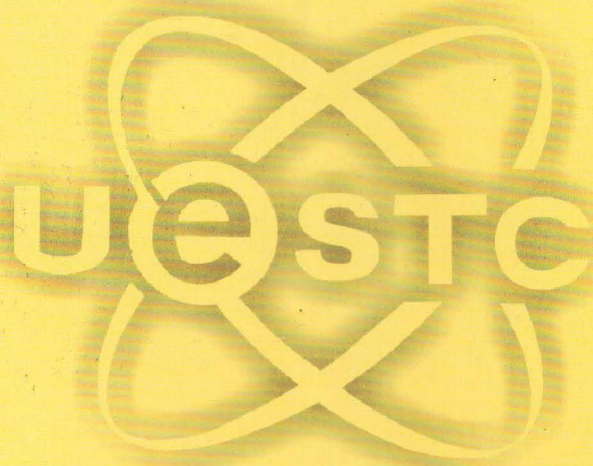




UNIVERSITY OF ELECTRONIC SCIENCE AND TECHNOLOGY OF CHINA

专业学位硕士学位论文

MASTER THESIS FOR PROFESSIONAL DEGREE



论文题目 8 通道便携式脑电放大器设计

专业学位类别 工程硕士

学 号 201122090420

作者姓名 钱世猛

指导教师 赖永秀 副教授

分类号 _____ 密级 _____

UDC ^{注 1} _____

学位论文

8 通道便携式脑电放大器设计

(题名和副题名)

钱世猛

(作者姓名)

指导教师 赖永秀 副 教 授
电子科技大学 成 都

(姓名、职称、单位名称)

申请学位级别 硕士 学科专业 生物医学工程

提交论文日期 2014.04 论文答辩日期 2014.05.26

学位授予单位和日期 电子科技大学 2014 年 6 月 27 日

答辩委员会主席 _____

评阅人 _____

注 1: 注明《国际十进分类法 UDC》的类号。

8 CHANNELS PORTABLE EEG ACQUISITION SYSTEM DESIGN

**A Master Thesis Submitted to
UniVersity of Electronic Science and Technology of China**

Major: **Biomedical Engineering**
Author: **Shimeng Qian**
Advisor: **Yongxiu Lai**
School: **School of life science and technology**

摘要

脑电作为大脑活动的电信号表现，以其很高的时间分辨率一直受到科研领域的广泛重视。随着科学技术的发展，之前一直作为临床神经诊断和认知心理研究的脑电技术，也被应用到了神经衰弱等疾病的诊断和治疗。一些便携式的脑电图仪作为家用医疗设备也开始走向了普通家庭。本文的目的在于研究一种便携式的、性能相对稳定的脑电采集系统，用作普通的脑机接口实验和日常的家庭应用。

本系统主要包括集成模拟前端和数字部分。采用集成模拟前端代替集成运放来构建放大和 AD 转换电路，这样一方面确保了系统的性能，另一方面也减小了系统的功耗和体积。采用高性能 DSP 芯片作为控制核心，确保了系统性能的稳定。使用 USB2.0 作为数据传输协议，保证了多通道数据的快速、准确传输。在软件设计方面，优化了上位机采集程序，加入了数字滤波程序，节约了硬件成本，减小了硬件体积，确保了系统的性能。

为了验证系统的性能，对其部分性能指标进行了测试，基本达到了便携式脑电采集系统的需要。为了确保其能够应用在脑电采集中，进行了脑电实验，对被试的自发脑电进行采集。从结果上分析，该系统能够采集到基本的自发脑电信号—— α 波。说明本系统能够应用于简单的脑机接口实验和家庭应用中。

关键词：便携，模拟前端，DSP

ABSTRACT

EEG as an expression of the brain electrical activity, has received researchers' extensive attention because of the high time resolution. With the development of science, EEG technology which had been used in neural and cognitive psychological research as a clinical diagnosis, also has been applied to the treatment of neurasthenia and other diseases. Some portable EEG acquisition system as household medical equipment have also begun to be used in ordinary families. The purpose of this paper is researching a kind of portable and stable in performance EEG acquisition system which will be used in BCI experiment and daily family application.

This system mainly includes integrated analog front end and digital part. This system adopts the integrated analog front end instead of integrated operational amplifier to build amplifier and the AD conversion circuit. It ensures the performance of the system on one hand, on the other hand also reduces the power consumption and volume of the system. This system adopts the high performance DSP as the control core to ensure the stability of the system's performance. What's more, it employs USB2.0 as the data transfer protocol to ensure the rapid and accurate transmission of multi-channel's data. In the aspect of software design, this system optimizes the PC collection procedures and adds the digital filter program which saves hardware cost, reduces the hardware price and ensures the performance of the system.

In order to verify the performance of the system, some of its performance indexes were tested which shows that this system matches the needs of the portable EEG acquisition system basically. Meanwhile EEG experiment has been conducted in order to ensure it can be used in the EEG acquisition. The system can collect the basic EEG signal-alpha waves. The results shows that this system can be used in simple BCI experiment and household applications.

Keywords: portable, analog front end, DSP

目录

第一章绪论	1
1.1 课题背景及其研究意义	1
1.2 便携式脑电采集系统国内外发展现状	1
1.3 本论文的主要工作和结构安排	2
第二章脑电知识介绍以及系统设计方案	4
2.1 脑电图的发展史	4
2.2 自发脑电信号及脑电图简介	4
2.3 自发脑电信号的特点	5
2.4 脑电信号的传统分析方法	6
2.4.1 时域分析方法	6
2.4.2 频域分析方法	6
2.5 八通道便携式脑电放大器的整体设计方案	7
2.6 本章小结	7
第三章系统的设计与实现	9
3.1 集成模拟前端电路设计	9
3.1.1 集成模拟前端 ADS1299 介绍	9
3.1.2 模拟前端电路设计	22
3.2 数字电路设计	27
3.2.1 DSP 电路及程序设计	28
3.2.2 USB 电路设计	32
3.3 程序设计	34
3.3.1 DSP 程序设计	34
3.3.2 其他程序设计	37
3.4 本章小结	40
第四章系统测试与结果分析	42
4.1 性能测试	42
4.2 脑电采集测试	43
4.3 本章小结	46
第五章结论	47
5.1 总结	47

目 录

5.2 展望	47
致谢	49
参考文献	50

第一章 绪论

1.1 课题背景及其研究意义

脑电信号是大脑神经元群体活动在大脑皮层的整体反应。相对于目前比较先进的具有高空间分辨率的PET（正电子发射型计算机断层显像）和MRI（磁共振成像），脑电信号以其非常高的时间分辨率和采集设备的简易化等特点，一直在认知研究领域受到广泛的重视^[1]。自脑电图(Electroencephalograph, EEG)技术发展以来，其在认知和临床领域得到了广泛的应用，但是由于其体积和造价的问题，因此一直局限于实验室和医院中。近年来随着脑电图技术的发展，脑电图技术开始进入普通家庭，作为家用的医疗设备使用。同时国内外市场上也出现了一些小型化的便携式脑电采集系统，用于家用健康监测等领域。相对于应用于认知任务的脑电系统而言，便携式脑电系统要求低功耗和体积小，这从不同程度上又限制了便携式脑电系统的性能。

由于脑电信号的幅度非常微小，一般在几微伏到几百微伏，除此之外脑电信号的频率较低，极容易受到高频信号的干扰^[4-6]，所以在采集脑电信号的过程中，处理好外界对于采集系统的干扰，即提高采集系统的信噪比显得尤为重要。再者，由于脑电信号的输出阻抗一般非常高，可以达到几十到几百k Ω ，因此对于脑电采集系统的输入阻抗要求就很高。再者由于便携式脑电采集系统对于设备便携性的要求，所以又限制了采集系统的体积，进而限制了系统的性能。以上对于便携式脑电采集系统的要求，也是如今该系统设计上存在的难点。

因此，便携式脑电采集系统的设计难点在于保证系统相对较小的体积的同时又能够使系统满足基本脑电采集的需求。也就是说要使系统能够有较高的分辨率，输入阻抗，共模抑制比的同时做到设备的小型化和低功耗。总而言之，通过本设计，旨在研究一种性能相对稳定的便携式脑电系统。该系统可以稳定的应用于简单的脑机接口试验中，也可作为家用的护理仪器。该系统的设计对于便携式脑电系统的发展具有重大意义。

1.2 便携式脑电采集系统国内外发展现状

便携式脑电采集系统在国内外属于一个刚刚兴起的领域，一方面由于传统脑电采集系统的成本以及售价过高，另一方面其对体积的要求限制了它的性能。针对脑电信号的特点，便携式脑电系统应满足以下要求：

①本机噪声低，一般小于 $3\mu\text{V}$ 、高增益^[2]。由于脑电信号非常微弱，因此对脑电信号的放大和对噪声的控制显得尤为重要。

②高输入阻抗，一般大于 $5\text{M}\Omega$ ^[2]。由于大脑头皮的阻抗比较大，因此需要脑电采集系统的输入阻抗要够大，这样才能获得有效的脑电信号。

③高CMRR（共模抑制比），一般要求大于 80dB ^[7]。人体容易耦合进来外界的工频干扰，另外电极的共模噪声都是对脑电信号的干扰源，高共模抑制比能够有效地抑制这些干扰，保证脑电信号的准确性。

④可实时动态的调整放大器增益^[2]。因为在采集过程中，被试会由于自身原因造成出汗，电极移动等现象，这时要对采集系统的参数进行调整。

⑤基线漂移小，不易饱和，饱和之后恢复正常采集的时间短。电极与头皮之间会发生移动，这时会对采集造成干扰，严重时会造成系统的饱和。

⑥仪器的功耗、体积和重量要尽量小，满足仪器小型化的要求。

可见实现便携式脑电采集系统的主要难点在于保证系统的体积和功耗的前提下，一方面对脑电信号进行有效的放大，另一方面要能有效的抑制外界干扰，即保证较高的信噪比和对环境的良好适应性。脑电领域的许多研究人员对脑电采集做过许多的工作和研究，得到了许多宝贵的经验和有益的结论。目前对于便携式脑电采集系统的研究有许多经典的方案可供参考，但是这些方案多少存在一些缺点，主要包括以下几个方面：

①电源电路的设计复杂、功耗大^[2]。脑电采集系统的模拟部分一般采用正负两组电源供电，设计的电源不宜太复杂，否则影响电路的性能、功耗以及体积。

②电路易饱和。由于被试的活动，电极与头皮之间会发生移动，造成运动伪差的产生，这会造成直流偏移的产生进而造成放大器发生饱和。发生饱和之后，放大器一般需要一段时间才能恢复到正常状态。

③没有良好的界面和嵌入式程序。作为便携式设备，甚至作为家用设备，其使用和操作要简单，这就要求系统要有良好的界面以及嵌入式的处理器。另外要能够对其参数进行动态的设置。

④滤波性能不好，电路复杂。目前的脑电采集系统多使用硬件滤波，这样一方面增加了电路成本，另一方面也限制了系统的体积。

⑤没有采用“右腿驱动”电路。采用右腿驱动电路可以有效得减少系统中的共模干扰，大大提高系统的性能。

1.3 本论文的主要工作和结构安排

该系统采用集成的模拟前端，大大提高了系统的集成度，另外高性能的模拟

前端，也大大提高了整个系统的性能，提供更高的输入阻抗、共模抑制比和测量精度。使用高性能的 DSP 作为数字部分的核心芯片，大大提高了数据的传输稳定性，另外应用 DSP 的信号处理功能可以对采集信号进行一定的预处理，使信号更加纯净，稳定。应用 USB 芯片和上位机程序进行数据的传输，大大提高了数据的传输速率和系统应用的灵活性。

针对于便携式脑电采集系统的特点，本文主要工作包括以下几个方面：

使用高集成度、高性能集成模拟前端作为模拟放大和 AD 转换部分，保证系统的体积、功耗以及性能。

采用 DSP 作为主机对 ADS1299 芯片进行控制。编写 DSP 程序实现通过芯片进行脑电采集，并对脑电数据进行处理分析。

设计电路板，实现系统的布局和 PCB 电路板的绘制，对电路中的高频信号进行处理，保证系统的抗干扰能力和对噪声的抑制。

完成 USB 固件和上位机采集程序的完善。实现对数据的接收和存储。

完成数字滤波程序的编写，实现对 50Hz 干扰的处理。

论文的主要内容安排如下：

第一章为本文的绪论部分，主要介绍研究背景和便携式脑电采集系统的发展现状以及研究的主要难题。

第二章主要介绍脑电信号的产生机制和采集流程，并且根据脑电信号的特点来提出便携式脑电采集系统的设计方案。

第三章介绍系统各部分的组成和设计，并对系统做出整体说明。

第四章主要讨论对系统性能的测试；

第五章主要讨论系统中出现的问题和对系统提出改进建议。

第二章 脑电知识介绍以及系统设计方案

2.1 脑电图的发展史

大脑作为高级生物的控制中枢，不仅控制着生物体的运动机能，同时对情绪和性格也起着决定性作用。在脑电被发现之前，对于生物体机能的科学解释是没有的。在这以前，要发现神经层面上的现象，只能通过观察相关神经对刺激的反应。1791 年，L.GalVani 在实验中发现当肌肉收缩时会伴随着电流的产生，这为之后脑电的发展提供了理论基础。此后，研究人员开始认识到大脑活动也同样伴随着电信号的产生。自此之后脑电图技术得到了迅速的发展^[3]。进入 20 世纪之后，随着晶体管的产生，对脑电的记录方法也发展为将脑电通过晶体管放大器放大后，利用示波器对其进行记录。到了 70 年代，计算机技术和集成电路的发展，为脑电信号的采集带来了新的发展契机。通过大规模的集成电路对脑电信号进行放大和处理，并对脑电信号进行模数转换，这都提高了脑电信号的质量。这使得脑电图仪的体积不仅进一步得到了缩小，也使其性能得到了提高。

2.2 自发脑电信号及脑电图简介

脑电信号是大脑神经元活动在大脑皮层的电信号表现。脑电信号十分微弱，一般为 10-100 μ V。大脑皮层的阻抗很高，一般为几十 k Ω 。频率比较低，一般范围为 0-100 Hz。另外脑电信号的产生机理也决定了其具有非线性的特点。

不同年龄和的人其脑电波会有所不同，主要体现在脑电的幅度、频率等方面。另外脑部的病变，以及神经疾病也会引起脑电波的异常。比如癫痫会对大脑的某些部分产生影响，进而影响到脑电的变化。另外大脑的外部损伤，也会对脑电信号的特征产生影响。

脑电信号主要应用于临床和认知科学领域，脑电的分析方法也随着科学的发展而日益增多。随着医学的发展，目前对脑电的研究也开始应用于病人康复领域。由此可见，脑电对于揭示人类大脑秘密起着重要作用。

脑电按性质分类一般可分为自发脑电和诱发脑电。根据自发脑电的频率和幅度，可以将其分为以下几种脑电波^[1]：

① α 波：频率为 8-13Hz，振幅为 20-100 μ V。它是脑电波中最容易检测到的波形，一般出现在在头颅枕部。大脑的整个皮层均可产生 α 波。 α 波一般在闭眼，清醒时会出现，脑电波形呈现菱形。

② β 波：频率为 14-30Hz，振幅为 5-20 μ V。 β 波的频率比较高，它遍及整

个大脑，一般在额部和颞部最为明显。其出现一般表示大脑处于比较兴奋的状态。一部分的健康人的脑电波形以 β 波为主，另外其可能与性别、心理以及性格等有关。情绪不稳以及服用镇静催眠药物也会导致 β 波的变化。

③ θ 波：频率为 4-7Hz，振幅为 10-50 μV 。随着人的生长， θ 波的数量会逐渐的减少，频率和幅度也会发生改变。 θ 波能够在儿童的顶部和颞部比较明显的探测到，在成年人中，主要是当情绪压抑、失落时会出现。

④ δ 波：频率为 0.5-3Hz，振幅为 20-200 μV 。它在深度睡眠和大脑缺氧的状态下出现，另外大脑的病变也会导致这种脑电波的出现。

常见的自发脑电波形如图 2-1 所示。

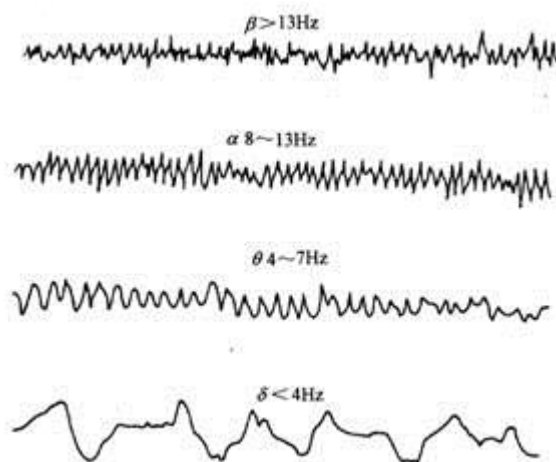


图 2-1 各种自发脑电波形

2.3 自发脑电信号的特点

脑电信号是一种重要的生物电信号，它具有生物电信号的普遍特点，同时又极为复杂，它的特点包括以下几方面：

①脑电信号非常微弱。脑电信号的幅度非常微弱（10-100 μV ），阻抗非常高，一般可以达到 $\text{k}\Omega$ 级别。

②脑电信号是随机和非平稳信号。自发脑电的节律不仅会随着年龄、以及精神状态的变化而发生改变，而且大脑的一些病变也会对其产生影响。并且，在脑电中还会伴随着一些没有规律的其他信号，比如眼电以及心电，这些信号在脑电中表现出完全没有规律的特性^[1]。

③脑电信号具有非线性。由于脑电图最根本上反映的是成千上万个神经活动的集中表现，因此其可能包含了不同层次甚至距离很远的神经元之间的信息，可见，脑电中包含了许多非线性神经元以及活动的信息。神经网络由非常多的神经元以及突触组成，这种结构使得脑电信号表现出混沌特性。许多科学家认为脑电

信号是由大量神经元细胞的非线性耦合而产生的，因此脑电信号是由多个非线性结构单元构成的复杂体。由此可见脑电信号具有混沌特性^[3]。

④脑电信号中的背景噪声非常复杂，包括 50Hz 的工频干扰，电极与皮肤间的运动伪差，混入电极中的共模信号干扰，以及人体本身眼电（EOG）和心电（ECG）的影响。

2.4 脑电信号的传统分析方法

随着信号处理技术的发展，对于信号的特点，研究人员不仅仅只关注其时域特征，其频率特性所反应出的信号特性也得到了广泛的重视。作为一种随机信号，脑电信号的分析方法，也不仅仅局限于时域分析，许多的频域分析方法也开始出现。

2.4.1 时域分析方法

时域分析方法主要是对脑电信号的周期、幅度等进行分析，进而提取出波形中的有用信息。该方法具有直观性强，物理意义明确的特征。正因为如此，此方法至今仍然被广泛使用，尤其是在睡眠脑电的研究中。

尽管如今通过对脑电信号的频域分析能够更加直观的表现大量脑电的信息，但是有些重要信息在时域上能够得到更好的体现。时域分析方法的优点在于可以直观得观察到脑电信号幅度和周期，对于时域特征比较明显的脑电信号，这种方法比较简便。目前比较普遍的脑电时域分析方法一般都是直接提取脑电的幅度和周期等特征，包括周期幅度分析法和 Fujimori 分析法（柱状图分析法）等。另外通过自回归 AR 模型方法对脑电信号进行谱估计和特征提取也是分析脑电信号的重要方法^[3]。

2.4.2 频域分析方法

频域分析方法主要是对脑电信号进行功率谱估计，进而将时域的脑电信号变为功率随频率变化的谱图，这样就可以从功率谱中直观的观察到的 δ 、 θ 、 α 、 β 等节律的变化与分布情况。

功率谱密度的计算可以根据随机信号 $x(n)$ 和自相关函数 $r(k)$ 来计算，功率谱密度函数定义为：

$$P(\omega) = \sum_{k=-\infty}^{+\infty} r(k)e^{-j\omega k} \quad [3] \quad (1-1)$$

式中， $r(k) = E[x(n)x^*(n+k)]$ 。

但是谱分析方法只用于平稳信号，而脑电信号是典型的非平稳信号，因此脑电信号的谱分析的前提是将脑电信号进行准平稳分段。在这方面谱分析方法相对于时域方法具有一定的弱势。

2.5 八通道便携式脑电放大器的整体设计方案

传统的便携式脑电放大器多采用多个集成运放进行搭建，加以 AD 转换和 MCU^[13]。这样就使得整体体积的增大和设计的繁琐。因此，本文提及的设计采用高集成度的高性能模拟前端代替模拟放大和 AD 部分，这样能够在一定程度上减少电路的体积，而数字部分采用高性能 DSP 和高速 USB 来满足 8 通道数据的采集和发送。该便携式脑电采集系统的整体框图如图 2-2 所示：

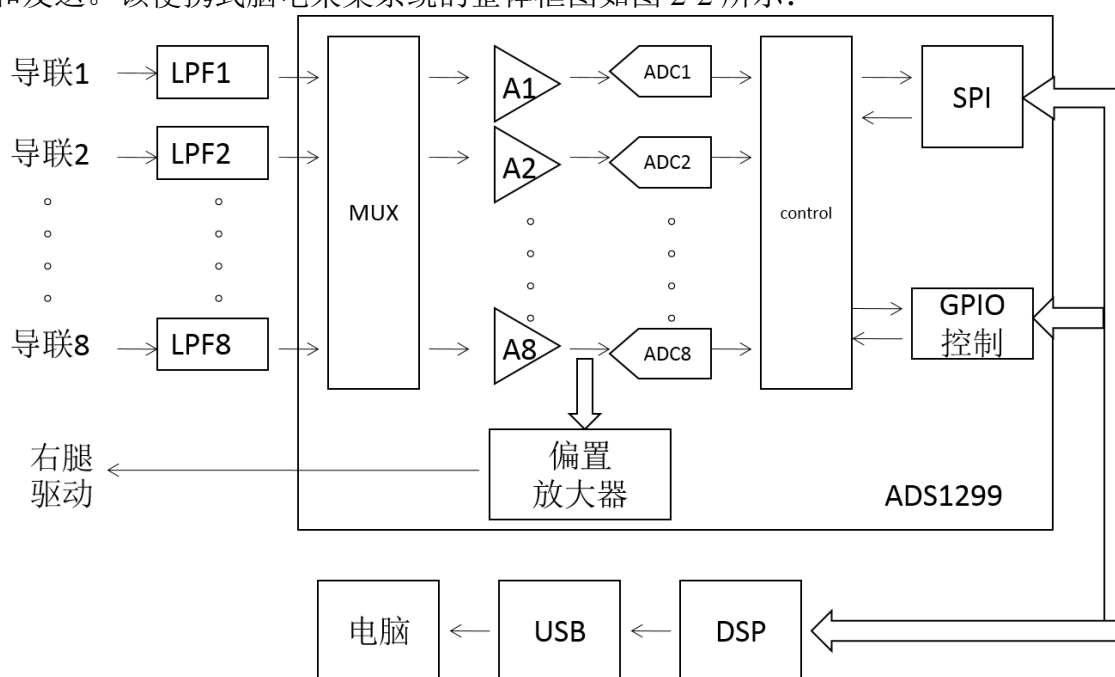


图 2-2 系统的整体框图

首先通过低通滤波器滤除脑电信号中的高频干扰，避免高频干扰对采集的影响。然后高性能集成模拟前端中集成了模拟放大、高性能 AD 以及控制部分，在高集成度的前提下能够最大限度的保证模拟放大部分中电阻的匹配和 AD 的性能。另外其丰富的外部接口能够满足各种微处理器、DSP 和 ARM 的需要。

2.6 本章小结

本章作为论文的背景知识，主要介绍了本文的研究对象脑电的相关特点以及目前涉及的脑电的分析方法。基于脑电信号的特点和目前便携式脑电采集系统普

遍存在的特点，对系统的整体设计方案作出了介绍。

第三章 系统的设计与实现

本章根据之前提出的系统的整体框图，具体介绍各个组成部分的硬件结构以及各部分之间的连接，另外对其中涉及到的程序框图做出阐述。

3.1 集成模拟前端电路设计

本系统采用德州仪器（TI）公司最新推出的高性能集成模拟前端 ADS1299 作为模拟前端，克服了以往便携式脑电采集系统体积、功耗较大、性能不稳定的缺点。

3.1.1 集成模拟前端 ADS1299 介绍

ADS1299 是一个低噪声，多通道同时采样的 24 位 $\Delta\Sigma$ 型 AD。其内部集成了可编程增益放大器，内部参考源和片上时钟。ADS1299 内集成了对于 EEG 应用的普遍特征。由于其高度的集成度和良好的性能，因此其能够在医疗系统的创新中得到很好的应用，并且能够有效的减少尺寸、功耗和成本。

ADS1299 每个通道内都集成了一个灵活的输入复用器，其能够将每个通道的输入配置成各种不同的模式，包括信号输入、内部测试信号、温度信号以及导联脱落检测信号。另外每个通道的信号都能配置为偏置信号的输入。ADS1299 的数据速率为 250SPS 到 16kSPS。芯片采用 SPI 接口与外界进行通信。另外芯片还提供了 4 个 GPIO 口。除此之外，多个 ADS1299 芯片能够以菊花链方式级联在一起构成更多通道的采集系统。多个芯片之间的同步可以通过 START 引脚来实现。

ADS1299 的内部参考可以通过寄存器设置为 4.5V。内部时钟频率为 2.048MHz。偏置驱动电路可以选择任意通道共模信号的平均值作为右腿驱动信号。ADS1299 的内部原理框图如图 3-1 所示。

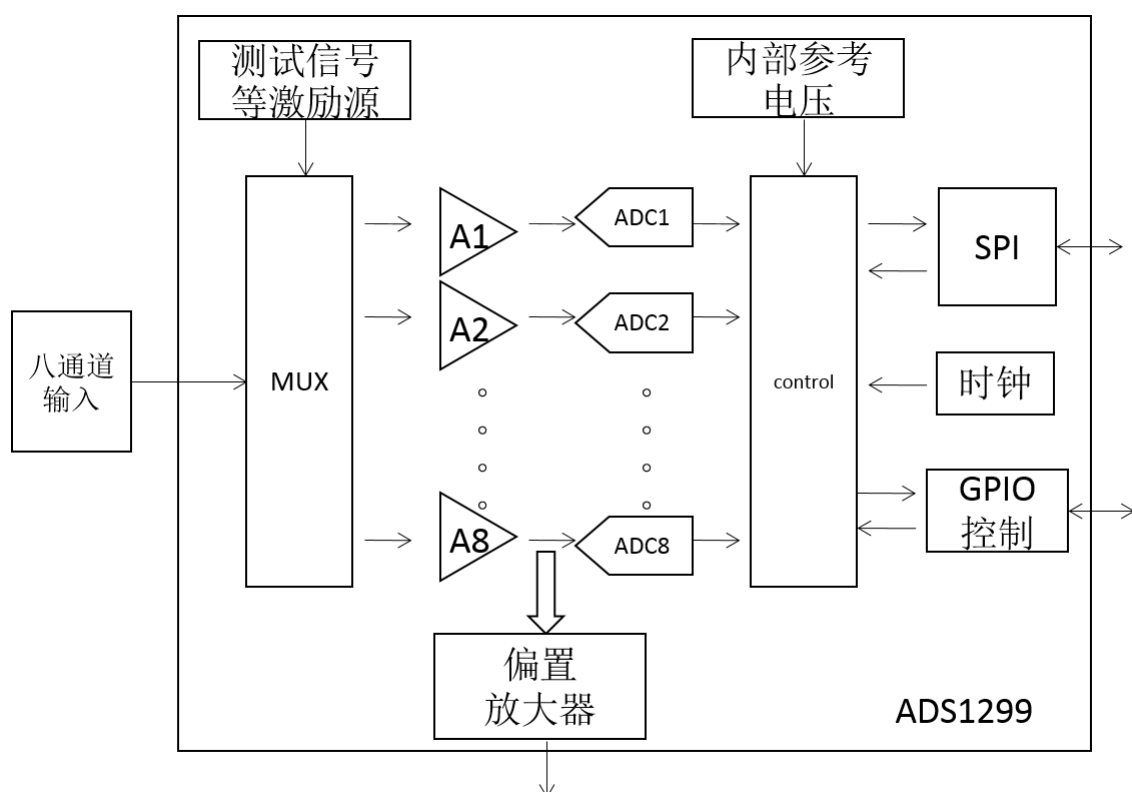


图 3-1 ADS1299 内部框图

从图 3-1 可以看到，该芯片内集成了输入复用器、8 通道 ADC、片内参考电压、片内时钟、SPI 模块以及丰富 GPIO 口和控制引脚。另外还提供了测试信号以及丰富的检测功能。作为应用于生物电信号采集领域的设备，其集成了偏置放大电路为病人和被试提供驱动信号。

3.1.1.1 输入复用器

ADS1299 的输入复用器 (MUX) 非常灵活，并且提供了许多可配置的信号开关选项。在使用过程中，根据需要相应的寄存器配置为不同的值，就可以将输入信号改变为各种不同的类型。基于这个特性，设备在使用中，可以对其供电电压、参考电压、测试信号、右腿驱动信号以及温度传感器的信号进行测量，这使得在设备使用的过程中能够方便灵活。ADS299 的单通道 MUX 的内部原理框图如图 3-2 所示。

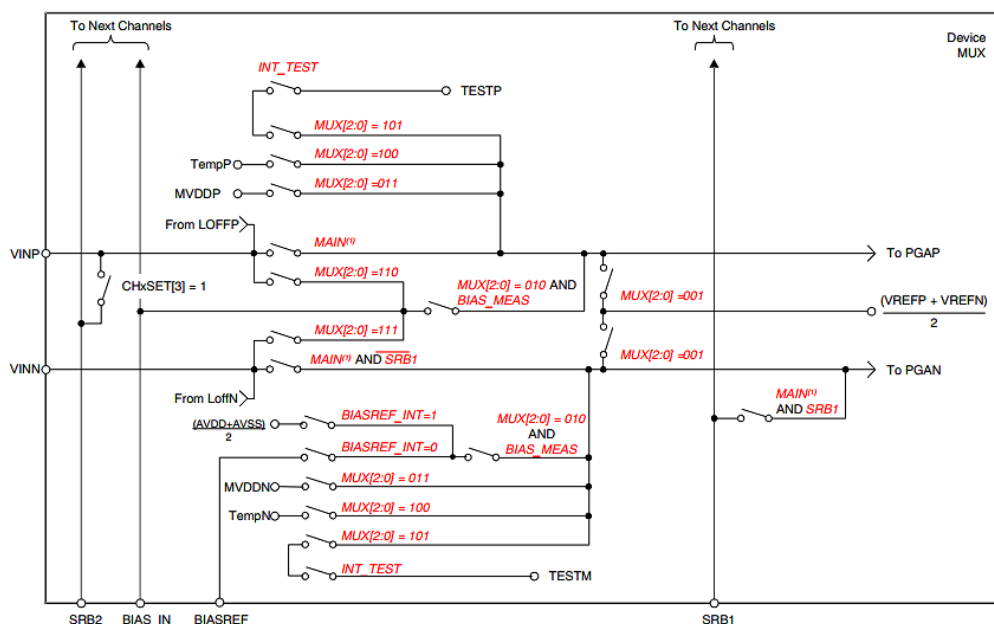


图 3-2 ADS1299 输入复用器框图

如图所示，根据需要可以设置 MUX[2:0]等相关寄存器，来使 ADS1299 的输入配置为不同的类型，比如噪声测量、测试信号、温度传感器、电源测量等不同类型。需要注意的是，图 3-2 只是一个通道中的复用器，8 个通道中每个通道都有这些复用器，这些配置可以在 ADS1299 的通道配置寄存器中设置。

3.1.1.2 温度传感器

ADS1299 拥有一个片内温度传感器。这个温度传感器是由两个内部二极管构成的。其中一个二极管的电流密度是另一个的 16 倍。其电流密度的不同会导致两个二极管在相同同温度下所产生的电流有所不同，这样必然在两个二极管之间产生一个压差，根据这个压差就可以将测量值转换为温度值。由于对于 PCB 来说 ADS1299 具有低热阻的封装，因此设备能够紧密跟踪 PCB 的温度。需要注意的是，ADS1299 本身的发热相对于周围 PCB 的发热来说会导致更大的测量值。该传感器能够将设备的度数转换为摄氏度，转换的公式如（3-1）所示。温度传感器的结构图如图 3-3 所示。

$$T(^{\circ}\text{C}) = \frac{\text{温度读数} (\mu\text{V}) - 145300\mu\text{V}}{490\mu\text{V} / ^{\circ}\text{C}} + 25^{\circ}\text{C} \quad (3-1)$$

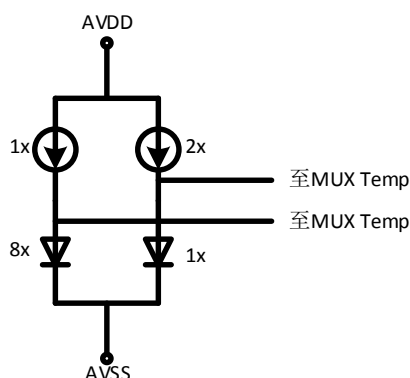


图 3-3 输入端的温度传感器

3.1.1.3 ADS1299 的模拟输入

ADS1299 的输入是完全差分的。假设可编程增益放大器 PGA 的增益为 1，那么输入（INP-INN）能够在芯片的正负参考电压之间变化。ADS1299 有两种输入方式，一种是单端输入，另一种是差分输入。在差分输入方式中，正向输入 INP 和反向输入 INN 之间有 180° 的相位差。在单端输入方式中，反向输入 INN 保持为共模电压，最好为供电电压的一半。同时 INP 在这个共模电压附近变化，峰值为（共模电压+参考电压/2）和（共模电压-参考电压/2）。当输入为差分信号时，共模电压为（INP+INN）/2。正向输入 INP 和反向输入 INN 都是在（共模电压+参考电压/2）到（共模电压-参考电压/2）之间变化。为了获得更好的性能，最好使用差分输入方式。两种输入方式的等效图和输入信号变化范围如图 3-4 和 3-5 所示。

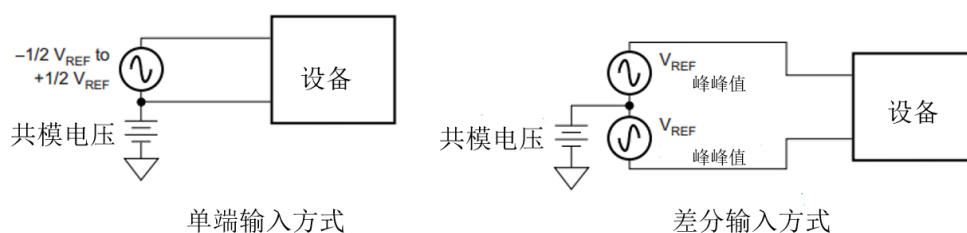


图 3-4 ADS1299 的输入方式

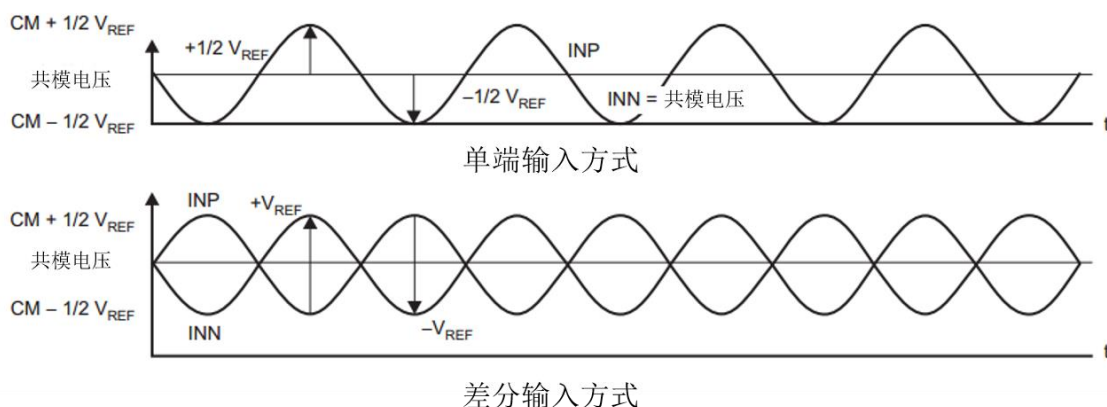


图 3-5 ADS1299 的输入变化范围

注：CM 为共模电压， V_{REF} 为参考电压。

3.1.1.4 可编程增益放大器

低噪声可编程增益放大器（PGA）是差分输入和差分输出放大器，如图 3-6 所示。其有七种放大倍数（1、2、4、6、8、12 和 24），放大倍数的设置可以通过相应的通道设置寄存器来实现^[15]。其放大倍数的计算公式为：

$$A = 1 + \frac{2R_2}{R_1} \quad (3-1)$$

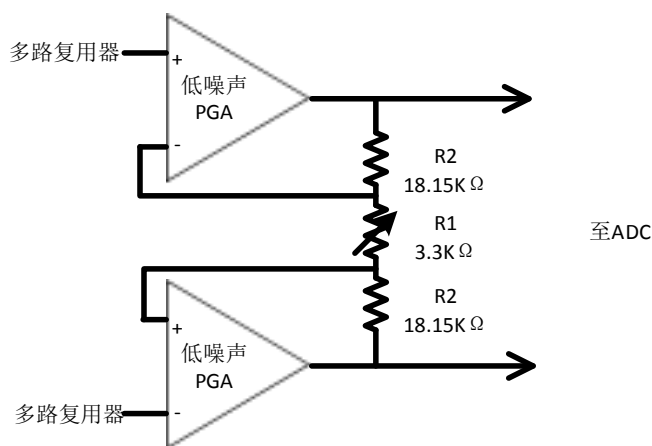


图 3-6 ADS1299 可编程增益放大器的实现

PGA 在不同增益下的带宽如表 3-1 所示。需要注意的是我们所指的带宽为小信号带宽。对于大信号，PGA 的性能由压摆率所限制。

表 3-1 PGA 增益和带宽关系

增益	室温下带宽 (KHz)
1	662
2	332
4	165
6	110
8	83
12	55
24	27

3.1.1.5 参考电压

ADS1299 内部的参考电压是由模拟电压 AVSS 产生的，因此当使用内部参考是，应该连接 VREFN 和 AVSS。其框图如图 3-7 所示。

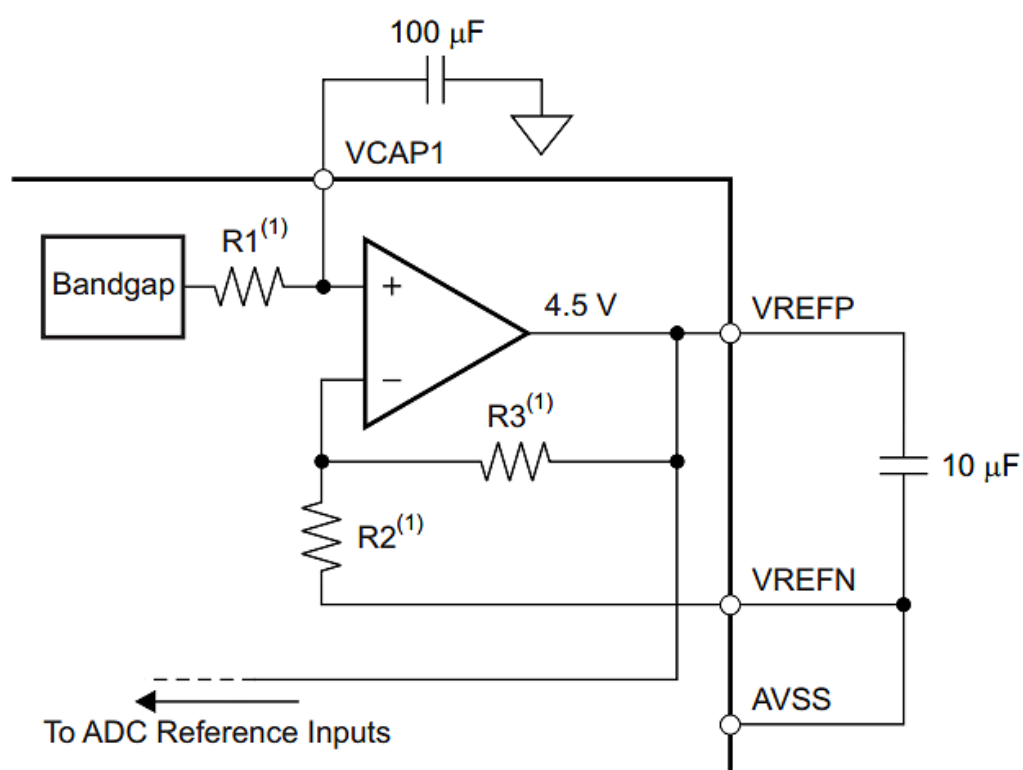


图 3-7 内部参考电压

外部的带宽限制电容决定了引入的参考噪声的大小，在严格的 EEG 系统中，这个电容的大小要经过严格挑选以使得带宽限制在 10Hz 以下，这样以获得较小的参考噪声。另外内部参考电压的缓冲器可以被禁止，这样能够从外部提供参考电压。本文中为了减少 PCB 的面积，所以采用内部参考电压。

3.1.1.6 时钟

ADS1299 提供了两种时钟模式，内部时钟和外部时钟。内部时钟对于低功耗和电池供电的系统比较合适。CLKSEL 引脚和 CLK_EN 寄存器位控制 ADS1299 的具体时钟选择方式。

CLKSEL 引脚对使用外部时钟还是内部时钟进行选择。而 CLK_EN 寄存器位用来控制晶振时钟是否要从 CLK 引脚输出。两者不同状态下时钟的配置方式如图 3-2 所示^[16]。

表 3-2 CLKSEL 和 CLK_EN 真值表

CLKSEL 引脚	CLK_EN	时钟源	CLK 引脚状态
0	X	外部时钟	输入：外部时钟
1	0	内部时钟晶振	3 态
1	1	内部时钟晶振	输出：内部时钟晶振

3.1.1.7 数据格式

ADS1299 输出为 24 位补码形式，高位在先，低位在后。最低位权重为 $V_{REF}/(2^{23}-1)$ 。正满偏输出为 7FFFFFFh，负满偏输出为 800000h。其数据输出格式如表 3-3 所示。

表 3-4 ADS1299 数据格式

输入信号	理想输出
$\geq V_{REF}$	7FFFFFFh
$+V_{REF}/(2^{23}-1)$	000001h
0	000000h
$-V_{REF}/(2^{23}-1)$	FFFFFFh
$\leq -V_{REF}/(2^{23}/2^{23}-1)$	800000h

3.1.1.8 串行时钟

串行时钟控制着命令和数据的传送。命令是从 DIN 引脚输入的，而数据是从 DOUT 引脚输出的。在操作过程中要确保串行时钟的稳定，否则 SPI 接口会被至于一个未知的状态，这时只能将片选拉低。

对于单个设备来说，串行时钟的最小频率取决于通道数、分辨率和数据输出速率。比如，如果 ADS1299 工作在 500SPS、8 通道、24 位分辨率下，那么串行时钟的最小频率为 110KHz。

数据的更新能够通过将设备设置为 RDATA 模式或者通过 RDATA 命令来实现，公式 3-2 给出了在 RDATA 模式下对串行时钟的要求。对于使用 RDATA 命令的情况下，如果数据必须在两个 DRDY 信号之间接收，那么这个公式也适用。

$$t_{SCLK} < \frac{t_{DR} - 4t_{CLK}}{N_{BIT} \times N_{CHANNELS} + 24} \quad (3-2)$$

3.1.1.9 数据输出

ADS1299 中负责输出数据和寄存器值的引脚为 DOUT 引脚。它在串行时钟的上升沿移出数据。如果片选信号无效，那么该引脚就会处于高阻态。在连续读取数据模式下，DOUT 引脚还能显示何时新的数据准备好了。这个特性能够减少设备和控制器之间的连接。图 3-8 显示了数据输出的时序。

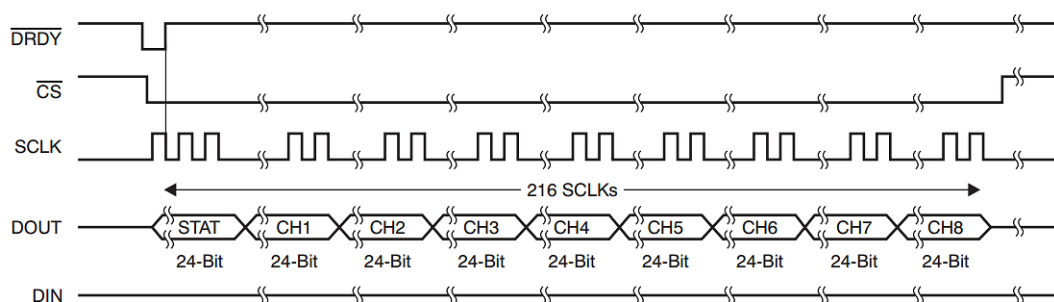


图 3-8 SPI 总线输出时序

3.1.1.10 数据的更新

数据的更新可以通过两种方式进行，一种是连续读模式，另一种是读取命令方式。连续读模式是让设备连续的读取数据而中间不需要任何命令。而读取数据命令只能从设备中取出一次数据，下次数据转换好之后要再发送读取数据命令才能读取下次数据。转换数据是从芯片的 DOUT 引脚输出的，最高位在第一个串行时钟的上升沿被移出。 \overline{DRDY} 引脚在串行时钟的第一个下降沿回到高电平状态，而在读取数据的过程中 DIN 应该始终保持低电平状态。

输出数据的位数取决于通道的个数和每个通道数据的位数。对于 ADS1299 来说，输出数据的位数为 216 位，其中包括 24 位的状态位和 8 个通道的数据，每个通道的数据为 24 位。24 位状态位的格式为 (1100+LOFF_STATP+LOFF_STATN+GPIO[4 : 7])。其中 LOFF_STATP 和 LOFF_STATN 为导联脱落检测状态位的值。当通道被设置为断电方式，那么其输出为 0，但是数据格式是不变的。

ADS1299 还提供了重复读取数据的功能。数据能够被多次重复读取，只需要控制串行时钟即可。这种方式可以通过寄存器来配置。

3.1.1.11 数据就绪信号 (\overline{DRDY})

这个信号是一个输出，当 \overline{DRDY} 变低后，就表明数据转换完毕，可以被读取了。需要注意的是片选信号对 \overline{DRDY} 是没有影响的，它的变化取决于芯片读取数据的方式。

当使用读取命令读取数据的时候，读取数据的过程能够跳过下个 \overline{DRDY} 信号而不会出现数据丢失。 \overline{DRDY} 、DOUT 和 SCLK 在读取数据过程中的关系如图 3-9 所示。DOUT 在 SCLK 的上升沿被移出， \overline{DRDY} 在 SCLK 的第一个下降沿变高，这个过程是不管数据是否被读完和 DIN 有没有数据的。

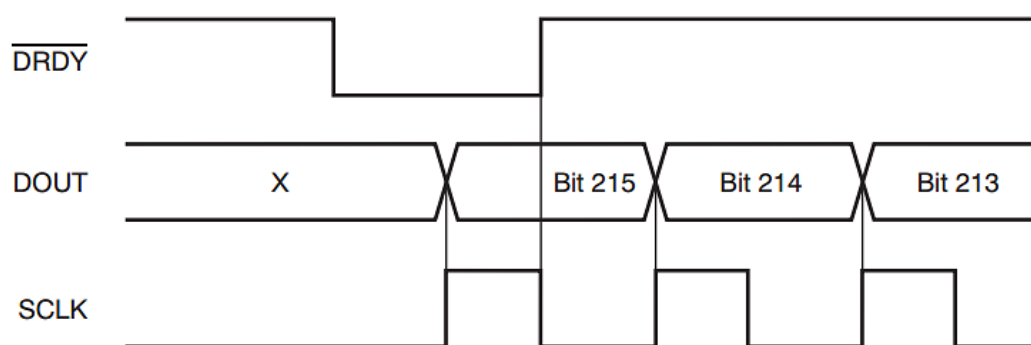


图 3-9 DRDY 变化

3.1.1.12 建立时间

建立时间指的是从 **START** 变高，即开始转换数据，到数据转换完毕准备好被读取的过程所需要的时间。当 **START** 变高时 \overline{DRDY} 同时也变高。当 \overline{DRDY} 变低时，表示数据转换完毕。图 3-10 和表 3-5 显示了在不同数据速率下的建立时间。建立时间取决于芯片的工作时钟和抽取速率。

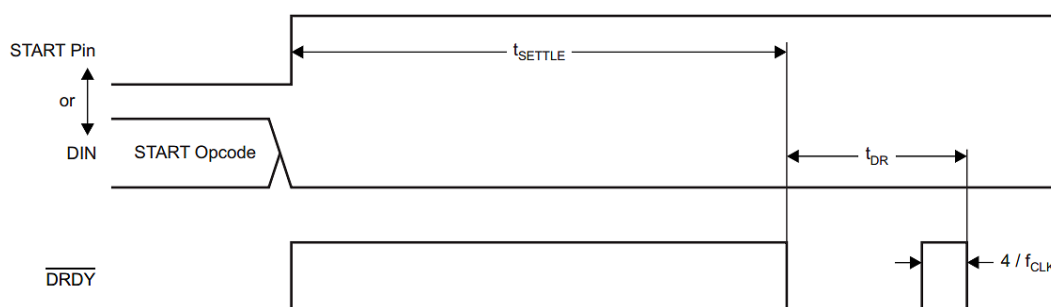


图 3-10 建立时间

表 3-5 不同数据速率下的建立时间

数据速率 (SPS)	建立时间	单位
16000	521	t_{CLK}
8000	1033	t_{CLK}
4000	2057	t_{CLK}
2000	4105	t_{CLK}
1000	8201	t_{CLK}
500	16393	t_{CLK}
250	32777	t_{CLK}

3.1.1.13 SPI 命令定义

ADS1299 提供了灵活的配置控制。其控制命令大多是独立的，除了写寄存器命令和读寄存器命令，这两个命令需要第二个命令字，其命令都为 8 位。在发送多个命令之间片选信号可以为任意状态，但是在发送单个命令的过程中，片选信号必须为低电平状态。系统操作命令和 **RDATA** 命令在串行时钟的第七个下降沿被 ADS1299 识别，而寄存器读写命令在串行时钟的第八个下降沿被识别^[14,18]。ADS1299 的控制命令如表 3-6 所示。

表 3-6 ADS1299 的命令控制字

命令	描述	第一个字节	第二个字节
系统命令			
WAKEUP	从待机模式中唤醒设备	02h	
STANDBY	进入待机模式	04h	
RESET	复位设备	06h	
START	开始转换数据	08h	
STOP	停止转换数据	0Ah	
读取数据命令			
RDATA	连续读取数据	10h	
SDATA	停止连续读取数据	11h	
RDATA	单步读取数据	12h	
读取寄存器命令			
RREG	从地址rrrrr开始读nnnnn个寄存器值	001rrrrr (2xh)	000nnnnn
WREG	从地址rrrrr开始写nnnnn个寄存器值	010rrrrr (4xh)	000nnnnn

注：nnnnn 的值为要读或者写的寄存器的个数减 1。

3.1.1.14 右腿驱动电路

人体从外界耦合进来的共模信号，对脑电采集系统是一个主要的干扰。解决这个问题一般采用两种方法，一种是从电路角度出发提高共模抑制比来有效的抑制共模信号。另一种方法是通过将人体的共模信号提取出来反馈到人体，达到干扰的抵消，实现这种方法的电路被称为右腿驱动电路。

从系统整体角度出发，共模抑制比的提高能够通过右腿驱动来实现。在 ADS1299 中，通过 PGA 将输入的共模信号提取出来，再通过反馈放大回路将此信号反馈回人体，这样就能抵消人体的一部分共模信号^[12]。电路结构如图 3-11 所示。

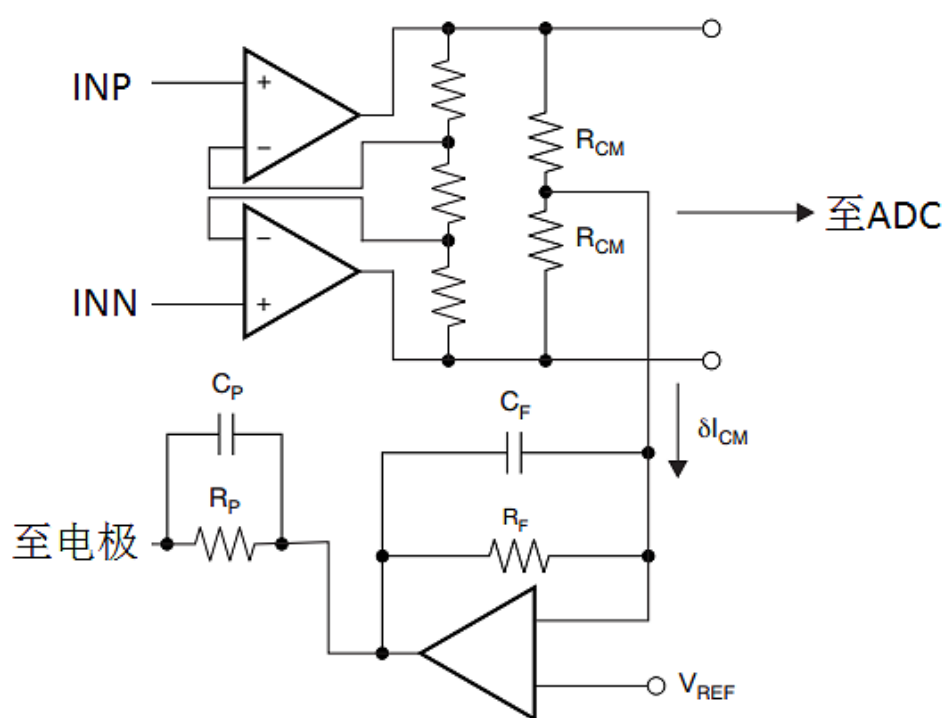


图 3-11 右腿驱动电路

上图中，闭环增益 A 为：

$$A = 2 \cdot \frac{Z_F}{R_{CM}} \quad (3-3)$$

其中：

$$Z_F = \frac{R_F}{1 + sR_FC_F} \quad (3-4)$$

右腿驱动闭环带宽为：

$$f_{bw} = \frac{1}{2\pi R_FC_F} \quad (3-5)$$

ADS1299 能够将任意通道的共模信号的平均值取出，然后通过偏置放大回路将共模信号反馈至人体，其内部原理框图如图 3-12 所示。

从图中可以看出，只要通过配置 **BIASN** 和 **BIASP** 寄存器，就能够获得不同通道的共模信号或者多个通道共模信号的平均值。

ADS1299 有三个供电电源,两个模拟电源 (AVDD 和 AVSS) 和一个数字电源 (AVDD)。其中模拟电源可以采用两种供电方式,一种为单电源 (一般为+5V),即 AVDD=5V,AVSS=0,另一种为双电源($\pm 2.5\text{V}$),即 AVDD=+2.5V,AVSS=-2.5V。本文采用双电源供电,以获得更佳的稳定性。其中模拟电源的纹波要尽量小,因为模拟电源是对电荷泵供电的,并且它是以 f_{clk} (芯片的工作时钟) 瞬变的。因此要尽量消除模拟电源中的噪声,这些噪声可能造成芯片工作中的不同步。芯片的每个电源都要通过 $10\mu\text{F}$ 和 $0.1\mu\text{F}$ 与地相连,目的是对电源进行滤波。另外对数字电路 (包括 DSP 等控制器) 的走线要尽量绕过模拟部分,使得数字部分的回流不与模拟回路相交叉。芯片采用双模拟电源供电的连接图如图 3-13 所示。

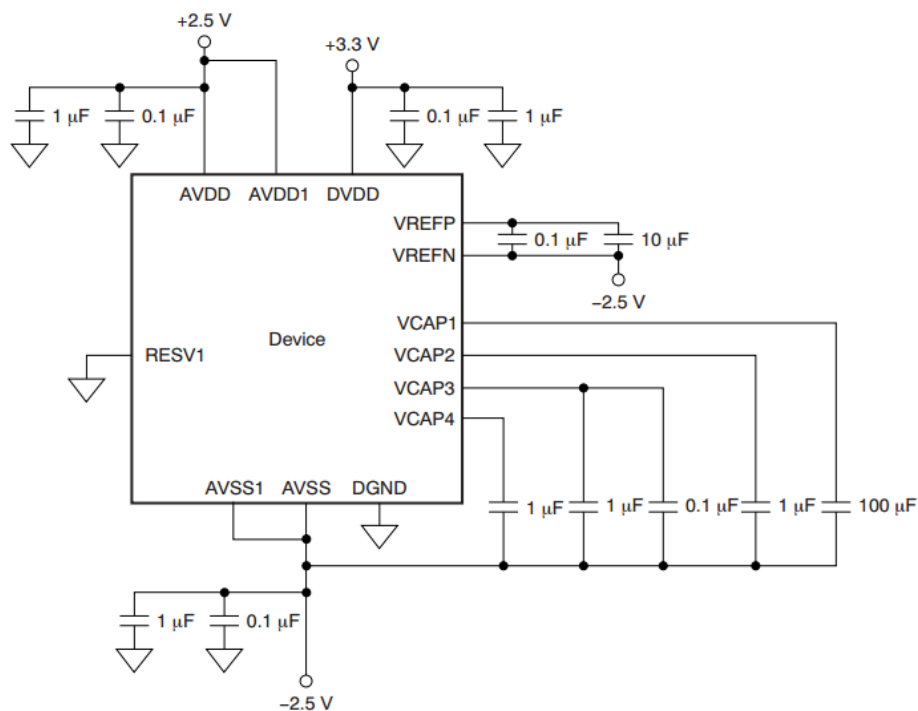


图 3-13 ADS1299 的电源连接图

在芯片上电之前，所有的模拟输入和数字输入必须置低。在芯片上电时，芯片的所有输入必须置低，直到供电电源稳定之后。这时开始向芯片传送时钟信号。等待 t_{POR} 时间，然后向芯片发送 *RESET* 信号。当 *RESET* 信号释放后，开始向芯片写入各个寄存器的值。芯片的上电顺序如图 3-14 所示。

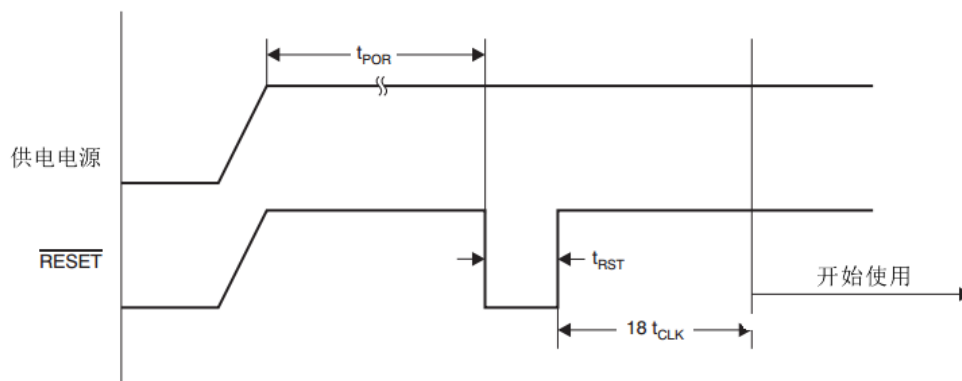


图 3-14 ADS1299 上电时序图

对于上图中在上电过程中各个时间的定义和数值如表 3-7 所示。

表 3-7 上电顺序中时间描述

符号	描述	最小	单位
t_{POR}	上电之后等待直到R ESET有效	2^{16}	t_{CLK}
t_{RST}	RESET信号的持续 时间	2	t_{CLK}
t_{CLK}	芯片时钟周期	488 (典型值)	ns

对于 ADS1299 的供电电源，本文中选择了双模拟电源（ $\pm 2.5V$ ）和数字电源（3.3V）供电。模拟电源使用德州仪器（TI）公司的 TPS72325 和 TPS73225 产生。TPS72325 为低噪声，高电源抑制比，输出负电压的 LDO 线性稳压电源，其外围电路构成简单，用于产生 -2.5V 的供电电源。其输入电压为 -10V 到 -2.7V，输出电流为 200mA^[10]。TPS72325 的典型应用电路如图 3-15 所示。

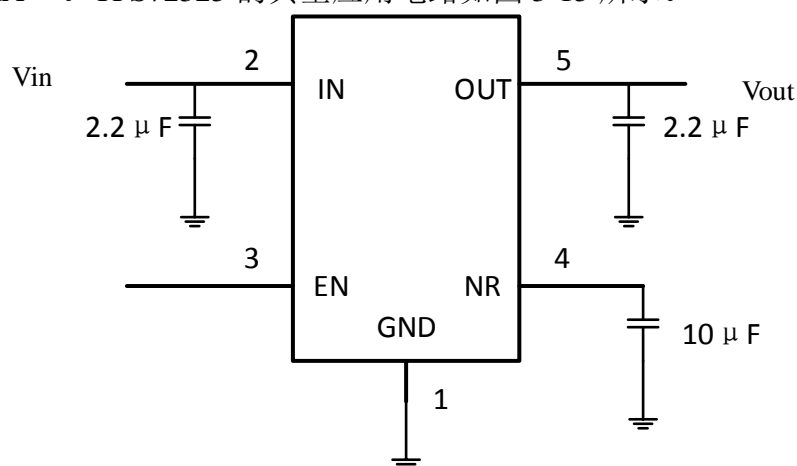


图 3-15 TPS72325 典型应用电路

另外由于 TPS72325 的输入为负电压，因此还要为其提供一个负输入电压。本文同样采用 TI 公司的 TPS60403 产生负电压作为其输入。TPS60403 仅仅是一个电压反相器，并不对输入电压进行调节，其输出电流为 60mA^[8]。其输入输出电压范围和典型应用电路如图 3-16 所示。

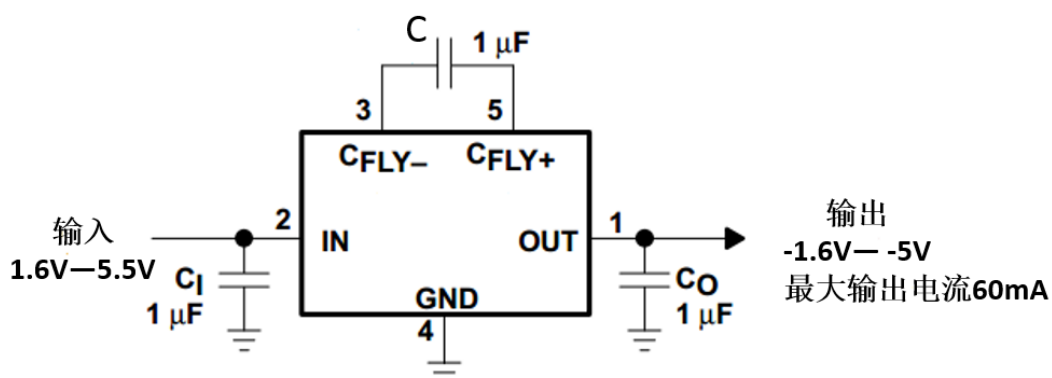


图 3-16 TPS60403 典型应用电路

相似的 TPS73225 也为 LDO 线性稳压器。其内部电容较少，并且具有反向电流保护电路。它的输入电压范围为 1.7V-5.5V，标准输出电流为 250mA^[9]。其典型应用电路如图 3-17 所示。

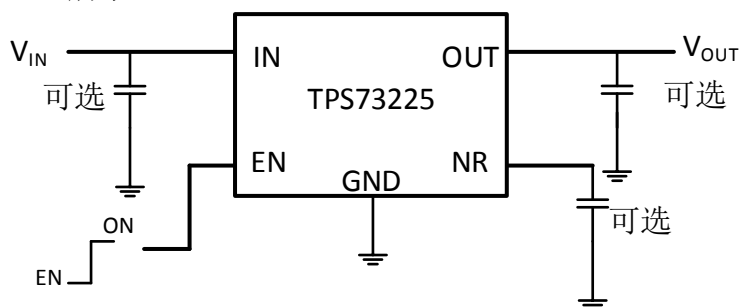
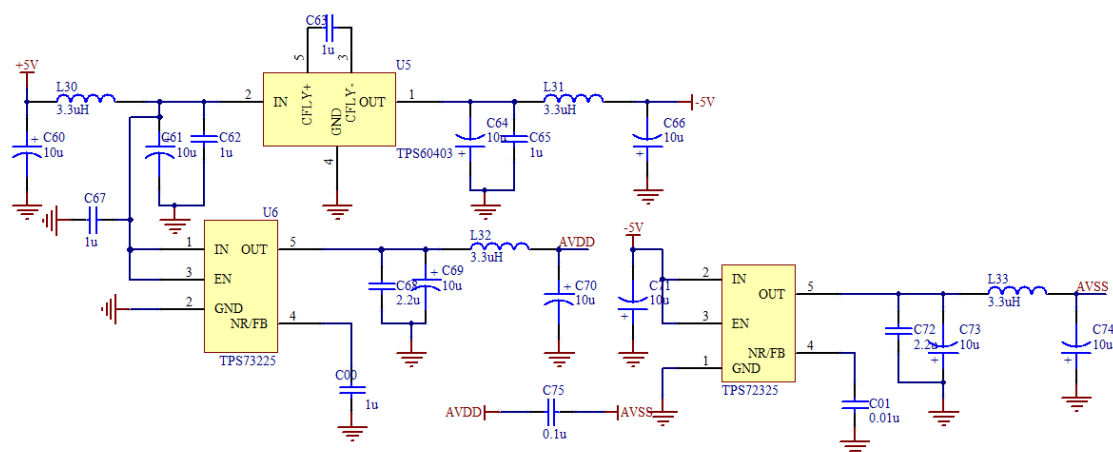


图 3-17 TPS73225 典型应用电路

如上所述，对于 ADS1299 的模拟电源设计主要采用了以上的芯片，电路连接图如图 3-18 所示。


 图 3-18 $\pm 2.5\text{V}$ 电源电路原理图

对于 3.3V 数字电源，本文中采用 TI 公司的 TPS70151 产生。该芯片是专门为具有分离电源的 DSP 系统进行供电的。其具有上电时序，并且具有复位功能。本文中一方面将其为 DSP 提供 3.3V 的 IO 口电压和 1.8V 的内核和 FLASH 电压。另一方面将 3.3V 电压作为 ADS1299 的数字电源使用^[11]。其典型应用电路见图 3-19。

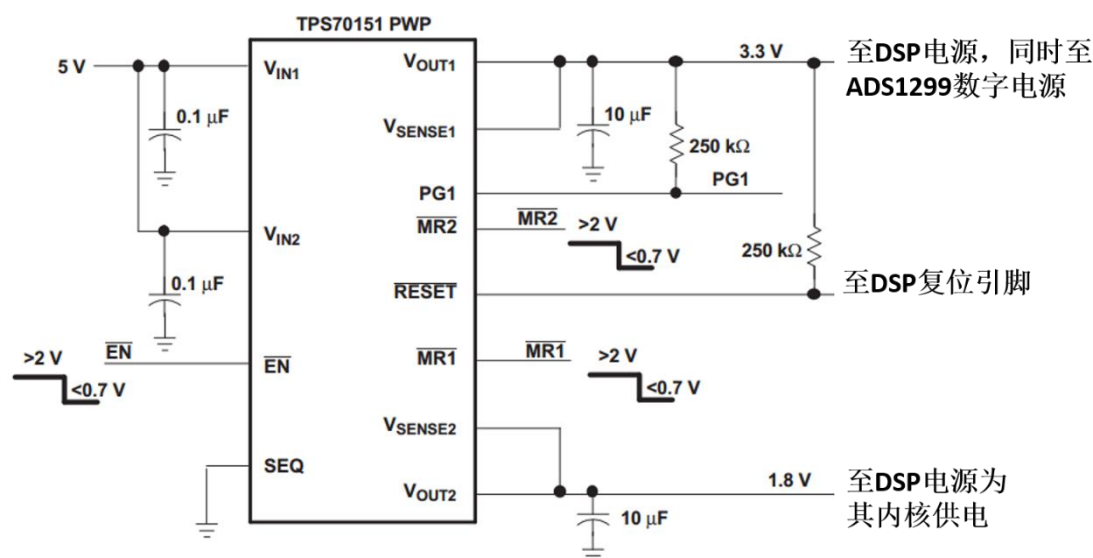


图 3-19 TPS70151 典型应用

将 ADS1299 按照基本的电源连接方式，并且将晶振连接到芯片。将芯片的 CLKSEL 引脚接地，目的是将芯片的时钟配置为外部时钟。另外电阻 R36 和电容 C92 为右腿驱动反馈放大电路的反馈电阻和电容，其决定了反馈回路对共模信号的放大倍数，以及反馈回路的带宽。R_P 为保护电阻，目的是限制右腿驱动电路反馈回来的电流，以免对人体造成危害^[17,19,20]。电路连接图如图 3-20 所示。

传送至上位机。CY7C68013 的集成度很高，他将用于 USB 传输的收发器、微控制器以及其他一些可编程接口集成在一起，用户只需要按照自己的需要对其 IO 口和收发数据方式进行编程^[24]，就可以完成数据的采集。因此它对于开发人员来说，缩短了开发周期。并且由于其低功耗的特点，对于本系统来说是很好的选择。

3.2.1 DSP 电路及程序设计

TMS320F2812 除了具有丰富的 IO 口外还具有丰富的片内外设，本文中 DSP 与 ADS1299 的连接主要使用了 DSP 内部的 SPI 模块，并没有采用 IO 口的 bitbang 模式，以达到更精确的时钟和更快的速度。

3.2.1.1 DSP 的 SPI 模块介绍

SPI 接口，即串行外设接口。顾名思义，其作用是用来连接不同的外设，并在两者之间实现数据的串行传输。SPI 接口主要应用在 EEPROM、FLASH、实时时钟、AD 转换器，还有数字信号处理器和数字信号解码器之间^[25]。SPI 一般为四线制，设备有主机和从机两种工作方式，一般的 AD 都是工作在从机方式的。当主机的片选信号选中从机时，两者之间的通信就建立起来了，在串行时钟的作用下实现数据的传输。SPI 接口通用的四条线的定义如表 3-8 所示。

表 3-8 SPI 接口通用的四条线

线路名称	线路作用
SCLK	串行时钟线
MISO	主机输入/从机输出线
MOSI	主机输出/从机输入线
\overline{CS}	低电平有效的从机选择

当主机的片选信号有效时，相应的从机即被选中，表明此从机可以和主机进行数据通信了。在通信过程中，主要是通过剩下的三根线来完成的。通过时钟脉冲的作用，MISO 和 MOSI 将数据一位一位的在主机和从机之间进行交换。对于串行时钟来说，只能由主机控制和产生，从机只是在其作用下进行数据传输。另外 SPI 接口可以有多个从机，但是多个从机必须在主机相应的片选信号有效时才能和主机进行数据通信，在同一时刻只能有一个从机和主机通信。这就意味着当主机有多个从机时，必须提供相应个数的片选信号，对 IO 口资源需求比较大。这方面来说 SPI 接口就不如 I2C 接口简单了。但是当主机有一个从机时，主机不需要对从机进行寻址，两者的通信在片选有效之后就可以快速进行，因此其通信过程简

单，而且速度快。

DSP 的 SPI 接口图如图 3-21 所示。

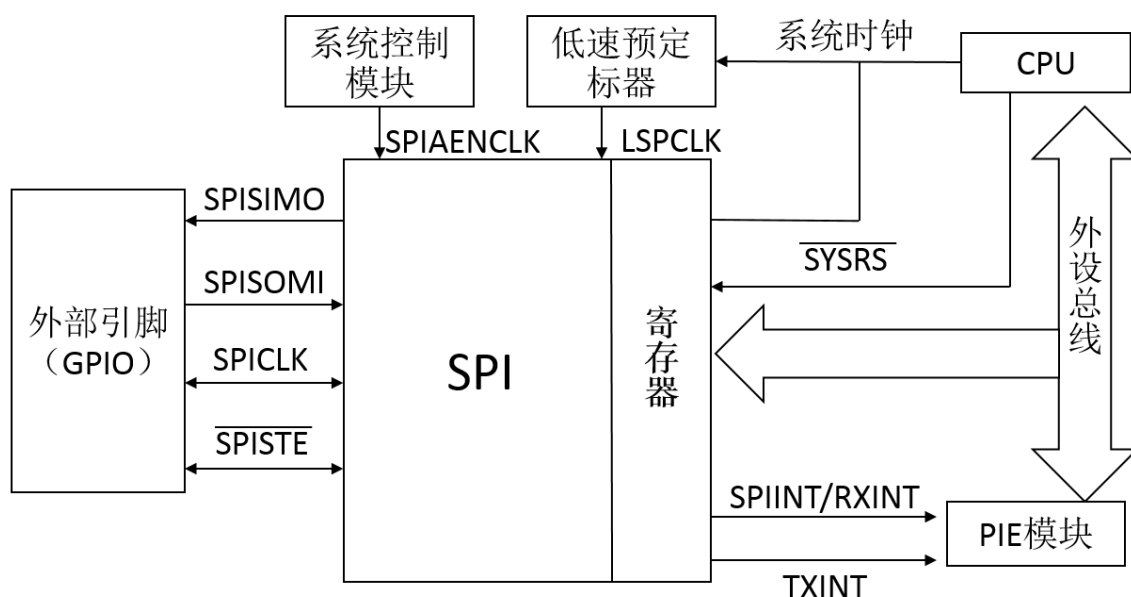


图 3-21 DSP SPI 的 CPU 接口

可见 TMS320F2812 的 SPI 接口同样是四线制，对应四个外部接口，接口定义如表 3-6 所示。

表 3-9 TMS320F2812 SPI 接口引脚

引脚	功能说明
SPISOMI	SPI 从模式输出/主模式输入引脚
SPISIMO	SPI 从模式输入/主模式输出引脚
SPICLK	SPI 串行时钟引脚
$\overline{\text{SPISTE}}$	SPI 从模式发送使能引脚

TMS320F2812 的 SPI 接口具有如下特点^[25]：

- ①可以作为主机，也可以作为从机。工作方式可以通过寄存器配置。
- ②波特率：波特率种类较多，并且能够通过编程设定，具体通过波特率寄存器 SPIBRR 来设置。计算公式为：

当 SPIBRR=0、1、2 时：

$$\text{SPIBaudRate} = \text{LSPCLK}/4 \quad (3-5)$$

当 SPIBRR=3—127 时：

$$\text{SPIBaudRate} = \text{LSPCLK}/(\text{SPIBRR}+1) \quad (3-6)$$

式 (3-5) 和 (3-6) 中的 LSPCLK 是由 CPU 时钟经过低速预定标器产生的低速外设时钟。从式 (3-6) 可以看出, 当 SPIBRR 为奇数时, (SPIBRR+1) 为偶数, SPICLK 信号高电平与低电平在一个周期内保持对称; 当 SPIBRR 为偶数时, (SPIBRR+1) 为奇数, SPICLK 信号高电平和低电平在一个周期内不对称。

③发送数据长度可以通过寄存器来配置, 从 1 位到 16 位。

④对于不同的外设, 可以配置 DSP 的 SPI 不同时钟方式来进行通信。F2812 的 SPI 时钟配置主要由 SPICCR 寄存器的 CLOCK POLARITY 位和 SPICTL 的 CLOCK PHASE 位决定。可以产生四种不同的方案。时钟配置方案如图 3-22 所示。

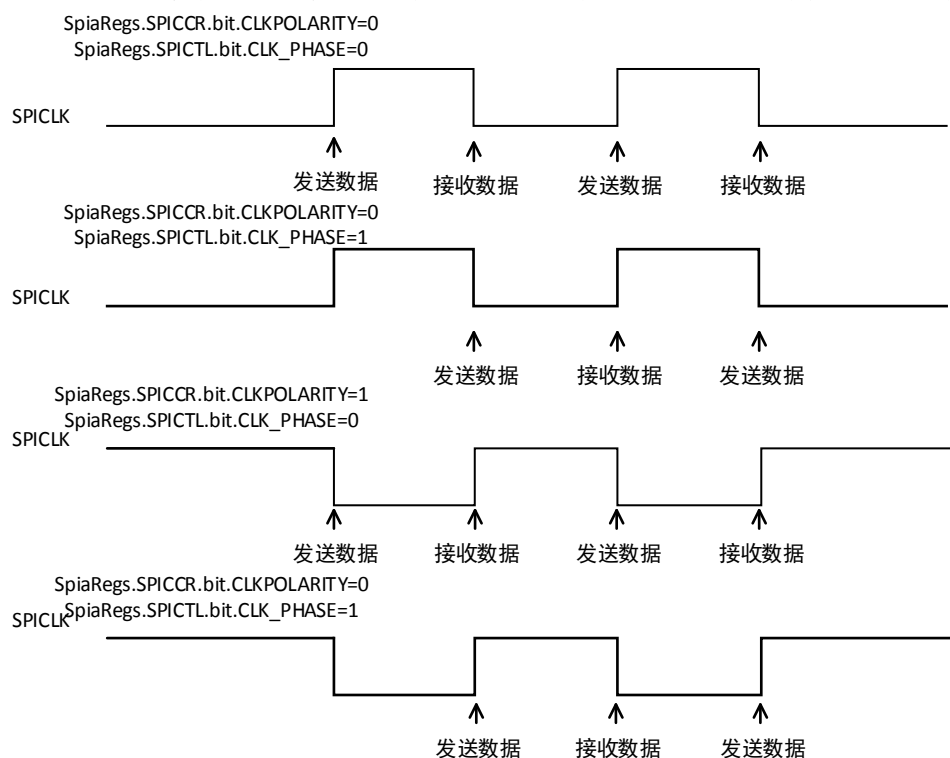


图 3-22 SPI 时钟配置方案

⑤SPI 通信为全双工方式。

⑥数据的通信可以通过查询方式进行, 也可以通过中断方式来实现。

⑦其控制寄存器为 8 位, 一共有 6 个控制寄存器。另外有 3 个数据寄存器都为 16 位。除此之外还有 3 个 16 位的 FIFO 寄存器。

⑧TMS320F2812 的 SPI 也具有 2 个 16 级的 FIFO, 一个用于发送数据, 一个用于接收数据。

3.2.1.2 DSP 与 ADS1299 连接和操作流程

根据 ADS1299 的控制引脚定义以及 DSP 的 SPI 模块引脚定义, 将两者的 SPI

引脚连接起来，另外还需要对 ADS1299 的控制引脚进行连接，包括：

① $\overline{\text{DRDY}}$ 引脚。该引脚初始状态为高电平，当 AD 数据转换完毕后变为低电平。在 SPI 时钟的第一个下降沿回到高电平状态。

② $\overline{\text{RESET}}$ 引脚。ADS1299 的复位引脚，低电平有效。在上电时，要通过该引脚使 ADS1299 复位。

③ $\overline{\text{START}}$ 引脚。该引脚为高电平时，ADS1299 开始转换数据。

④ $\overline{\text{PWDN}}$ 引脚。该引脚为低电平时，ADS1299 断电。

将以上引脚连接至 DSP 的 IO 口上，用 DSP 进行控制^[26]。两者的连接图如图 3-23 所示。

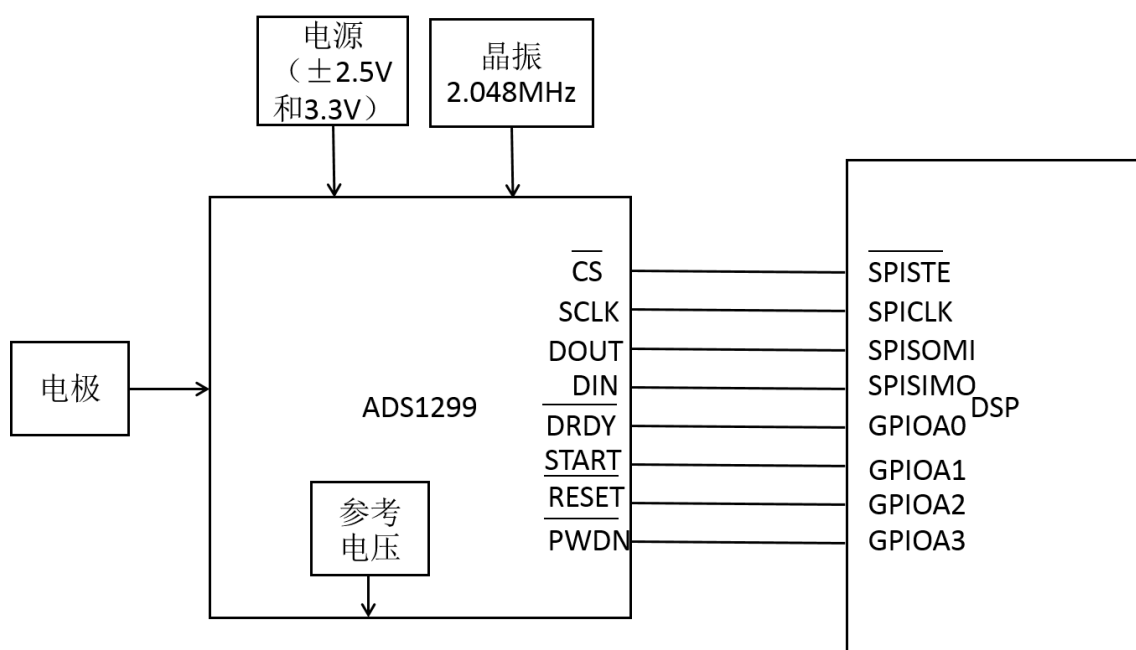


图 3-23 ADS1299 和 DSP 连接图

建立好两者之间的连接之后，就可以通过 DSP 来控制 ADS1299 的状态和采集了。为了确保设备能够正常工作，通常在设备上电之后和采集脑电数据之前要对其运行状态进行确认，以确保设备的稳定性^[22]。这个过程是将设备的输入配置为内部参考源来实现的。其流程图如图 3-24 所示。

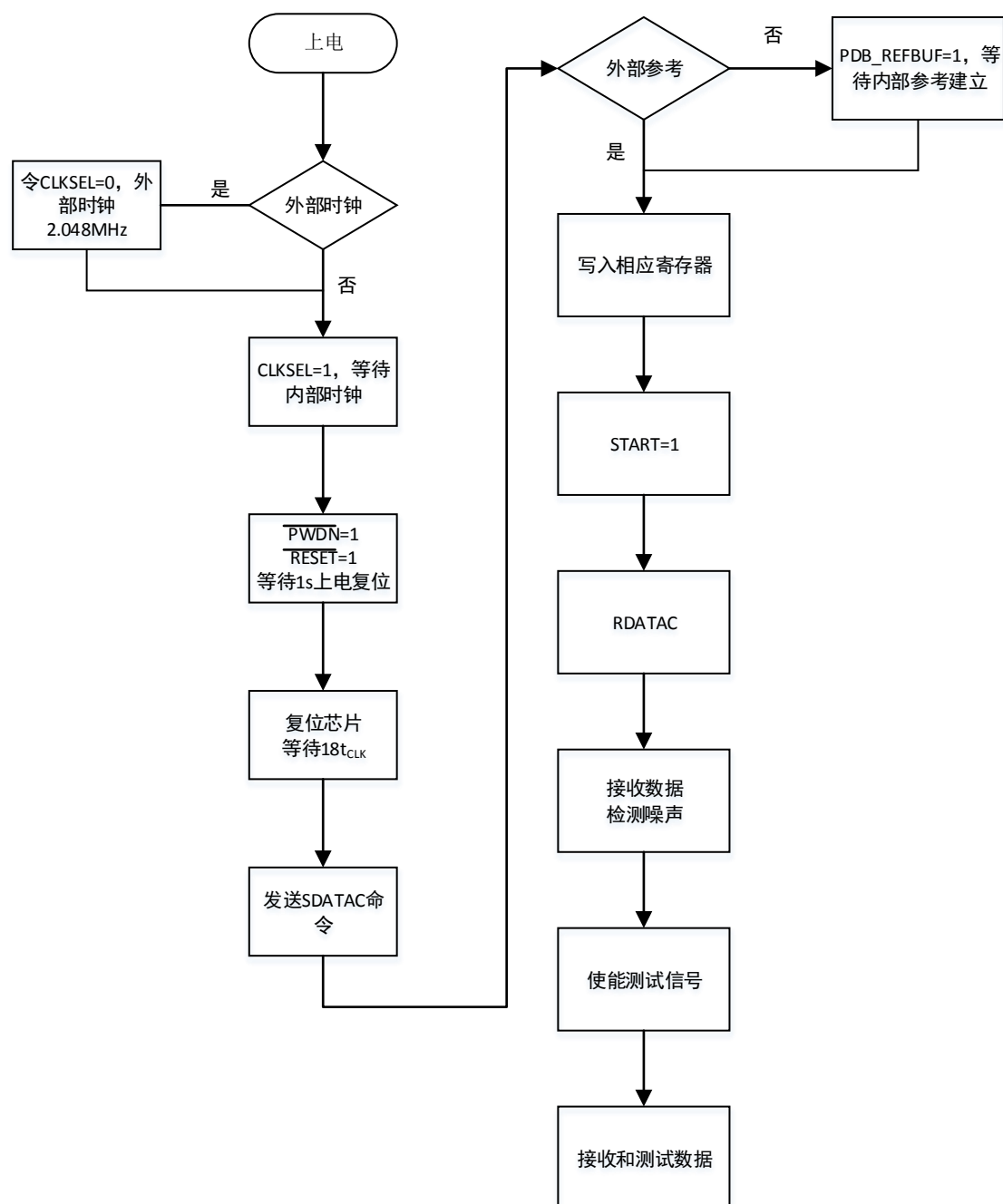


图 3-24 ADS1299 上电操作时序

当确认采集到的测试信号正确之后就可以开始采集其他信号了。在过程中要确保上电时序和复位时的等待时间。

3.2.2 USB 电路设计

由于本系统为 8 通道 24 位 AD 同时采样, 采样率为 500Hz, 因此采集过程中要传输的数据量相对比较庞大, 这就要求数据传输部分的传输速率要尽量快。之前用串口做过实验, 在传输三个通道数据时, 数据就会出现错误。另外传统的 RS232、

RS485 等接口的体积比较庞大, 并且扩展性差, 无法扩展多个设备同时工作, 而且其不支持热插拔, 必须重启计算机才能使硬件生效而正常工作, 这必然会与该系统设计的初衷不符。因为在脑电采集的过程中有时需要做多个不同的实验, 因此对于设备的简便性有一定要求。所以采用一种相对快速的传输协议在本设计中显得尤为重要。

USB 是一种速度可以达到 480Mb/S 的高速串行传输总线。并且它还支持热插拔。它克服了以往接口通用性差和使用不便的特点, 已经成为目前计算机系统中最常用的通信接口。因为随着计算机的发展, 外部的设备日益增多, 传统的接口已经不能满足如此多的设备与其相连, 这就促成了 USB 的出现。USB 的接口简单, 一般只有四根线, 两根信号线, 和一个电源线, 一个地线。如此简单的结构使得在计算机系统中能够集成许多个 USB 接口。并且 USB 传输速率高和支持热插拔的特点, 也使得其越来越广泛得被使用。本文之所以采用 USB 接口, 最主要的原因是其很高的传输速率, 用来保证数据传输的准确性。另外其热插拔特点满足了脑电采集中对设备的要求。

目前市场上的 USB 芯片有很多, 也都有各自的特点, 本文中选择 Cypress 公司的 CY7C68013 作为传输芯片。Cypress 公司的 EZ-USB FX2 是第一款集成 USB2.0 的微处理器, 它集成了 USB2.0 收发器、SIE (串行接口引擎)、增强的 8051 微控制器和可编程的外围接口^[24]。这种设计大大提高了数据传输速率, 并且减少了开发周期并且确保了 USB 的兼容性。本系统采用的 128 引脚的 CY7C68013 芯片, 其具有完整的资源及所有的 IO 口, 其中包括 PA 到 PE 5 个 8 位并行 IO 口。CY7C68013 的内部结构如图 3-25 所示。

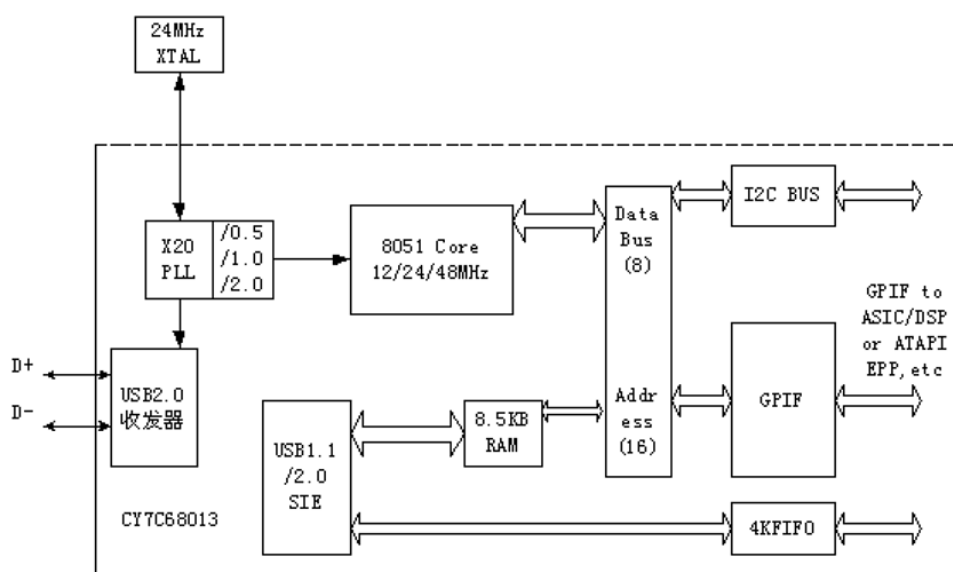


图 3-25 CY7C68013 内部结构

3.2.2.1 USB 和 DSP 的连接

DSP 负责控制 AD 并将 AD 的数据接收进来,然后将数据发送给 USB。USB 芯片有 4 组 IO 口, PA 到 PD。每组有 8 个 IO 口。将两组 IO 口连接到 DSP 的外部存储器接口上, DSP 只需要将 AD 数据发送到外部存储器上即可。另外,将 USB 芯片的控制引脚连接到 USB 上,这样基本上完成了两者的连接。

3.3 程序设计

以上完成了系统硬件资源的配置,接下来要进行程序的编写。本系统的程序部分主要包括 DSP 程序、USB 程序和上位机程序。

3.3.1 DSP 程序设计

本系统中 DSP 负责的工作主要是控制 ADS1299 的采集,接收 ADS1299 的数据还有把数据发送给 USB。而对于 DSP 程序的编写,最主要的就是对其寄存器的访问,可以说对 DSP 寄存器的访问是否正确就关系到程序编写是否正确。F2812 使用位定义和结构体的方式,将 DSP 相应的寄存器封装起来,用户在编写程序过程中,只要调用这些参数,就能够实现对相应寄存器的操作。另外,对 DSP 存储器的结构、映像以及 CMD 文件的了解也是非常重要的。就像存放货物的仓库一样,作为管理员要熟悉仓库的结构以及存放规则,才能高效、正确的对 DSP 进行操作。管理这方面内容的程序就是 CMD 文件。F2812 内部具有 $18K \times 16$ 位的 RAM 和 $128K \times 16$ 位的 Flash。除此之外还可以通过 XINTF 对 DSP 的存储器进行扩展。涉及到的 DSP 资源主要包括 SPI 模块、外部存储器接口和一些 IO 口^[25]。

头文件、库文件、源文件和 CMD 文件组成了一个完整的 DSP 程序。头文件中主要定义了芯片内部的寄存器结构、中断服务程序等内容,关于头文件 TI 为用户提供了标准的例程,其中对 DSP 各个寄存器等进行了详细的定义。库文件对标准的 C/C++ 的库函数提供了支持,另外它对 DSP 的寄存器和对应标示符进行了定义。源文件中包含了开发工程时所需要的全部代码,是整个程序的核心部分,同样 TI 也为用户提供了丰富的源文件,只要在这些程序中添加代码以实现相应的功能即可。对于 CMD 文件一般分为两种,一种是分配 RAM 空间的,因为在开发程序过程中都是在 RAM 中进行调试的,所以一般使用这种 CMD 文件。CMD 文件对 DSP 的存储器资源进行了分配和管理,用户可以根据自己需要对 CMD 文件进行修改。除了这些需要自己编写和修改的程序之外,还有一种 GEL 文件,它在打开 CCS 的时候就会被自动添加进来。GEL 是 C 语言的一个子集,其包含了 C 语言中的一些语句类型,如果没有该文件,那么用 C 语言编写的程序就不能在目标板

上运行，因为其不支持程序中的语法^[25]。

熟悉了 DSP 程序的基本结构之后，就可以编写程序了。本系统中采用 C 语言编写程序，因为其通俗易懂，可读性强。程序的流程图如图 3-26 所示。

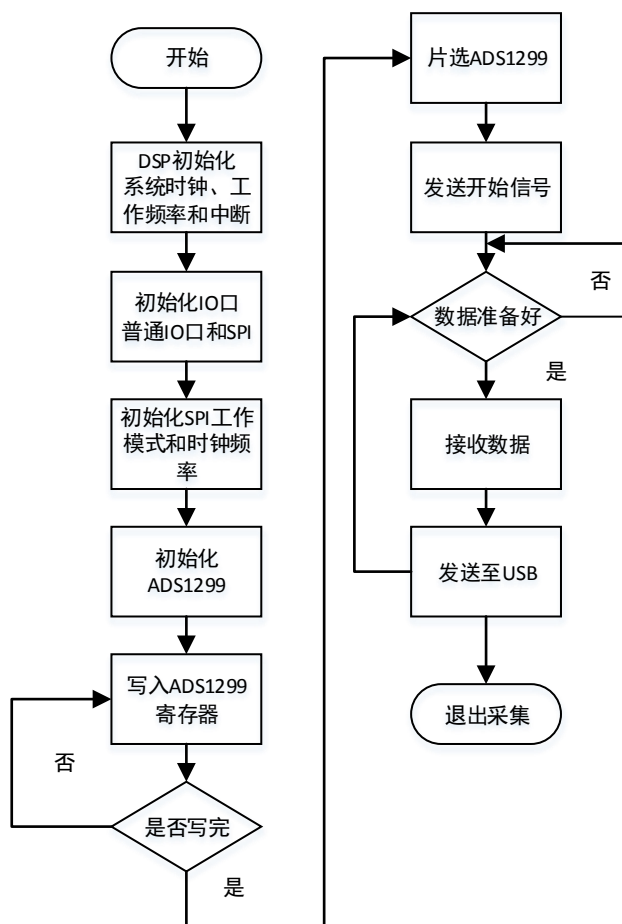


图 3-26 DSP 程序流程图

本系统中将 DSP 工作频率设为 150MHz，即其最大工作频率。SPI 时钟频率为 1.25MHz。根据公式 3-6，SPIBRR 的值为 0x1D。设置 GPIOF0、GPIOF1 和 GPIOF2 为功能口，分别对应 SPI 的 SPISIMO、SPISOMI 和 SPICLK，设置 GPIOF3 即 SPISTE 为通用 IO 口，作为从机的片选信号。本系统中 SPI 工作模式为查询模式，即查询其接收和发送标志位的值，以此来确认是否该接收或者发送数据。

程序中涉及到了对 ADS1299 的初始化，其中有对 ADS1299 寄存器的配置。ADS1299 的寄存器包括了对其所有功能的配置功能，操作简单易懂^[18]。其寄存器的说明如表 3-10 所示。

表 3-10 ADS1299 寄存器定义

地址	寄存器名	复位值 (Hex)	作用
设备ID寄存器 (只读)			
00h	ID	00	其值为芯片ID
全局设置寄存器			
01h	CONFIG1	96	配置DASI_EN位的值、时钟和数据速率
02h	CONFIG2	C0	配置测试信号的产生、幅度和频率
03h	CONFIG3	60	配置参考电压的产生和偏置电路的运行
04h	LOFF	00	配置导联脱落检测电路的运行
通道配置寄存器			
05h至0Ch	CH1SET到CH8SET	61	配置通道的放大倍数, 输入信号的类型
0Dh	BIAS_SENSP	00	选择用于偏置驱动的正向输入信号
0Eh	BIAS_SENSN	00	选择用于偏置驱动的反向输入信号
0Fh	LOFF_SENSP	00	选择用于导联脱落检测的正向输入信号
10h	LOFF_SENSN	00	选择用于导联脱落检测的反向输入信号
11h	LOFF_FLIP	00	控制导联脱落检测中的电流方向
导联脱落检测状态寄存器			
12h	LOFF_STATP	00	存储了导联脱落与否的状态
13h	LOFF_STATN	00	存储了导联脱落与否的状态
GPIO和其他寄存器			
14h	GPIO	0F	配置GPIO口
15h	MISC1	00	用于其他应用
16h	MISC2	00	用于其他应用
17h	CONFIG4	00	配置转换模式和脱落检测比较器的使能

对 ADS1299 的初始化, 包括对寄存器的配置和对上电时序的配置。配置的程序流程图如图 3-27 所示。

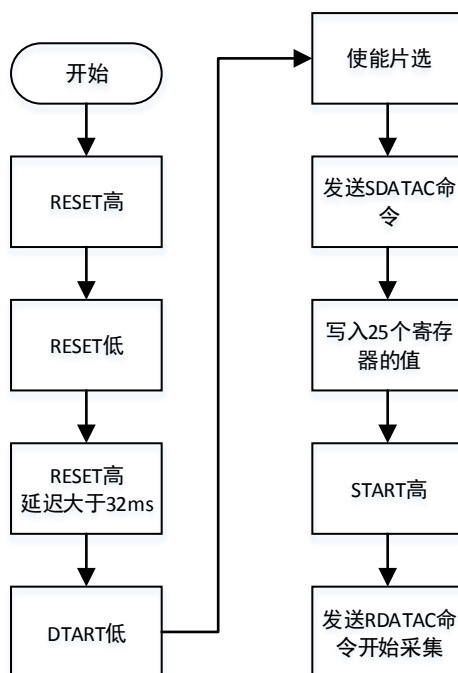


图 3-27 ADS1299 初始化过程

这个过程要注意上电时 **RESET** 信号的持续时间，以确保上电时序的正确，让系统能够正常运行。

3.3.2 其他程序设计

本系统的 **USB** 程序采用实验室统一程序，在此不在赘述。上位机采集程序在之前的程序基础上做了相应改动，主要加入了数据转换和数字滤波程序。

由于本系统的数据格式为 24 位补码形式，所以在最后将数据转化为电压值的程序上做了相应改动。转换数据程序流程图如图 3-28 所示。

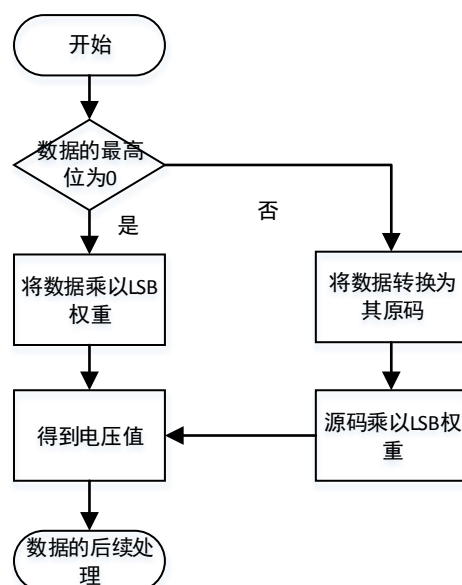


图 3-28 数据转换程序流程图

本系统采用的硬件结构上没有加入任何处理 50Hz 工频干扰的部分，虽然理论上设备的共模抑制比能够满足需要，但是在电路不完全匹配的情况下，可能使得共模信号转换为差模信号进入系统进行放大，因此设计 50Hz 陷波器是很重要的。考虑到在硬件上加入 50Hz 陷波器的话势必会增加功耗以及系统的体积，因此本系统中采用数字陷波器的设计。基本思路是先设计出所需要的陷波器，将其系数导出，然后和要处理的数据进行卷积，从而达到陷波的目的。

数字滤波器的设计，本文采用 MATLAB 中自带的滤波器设计工具箱，其界面如图 3-29 所示。

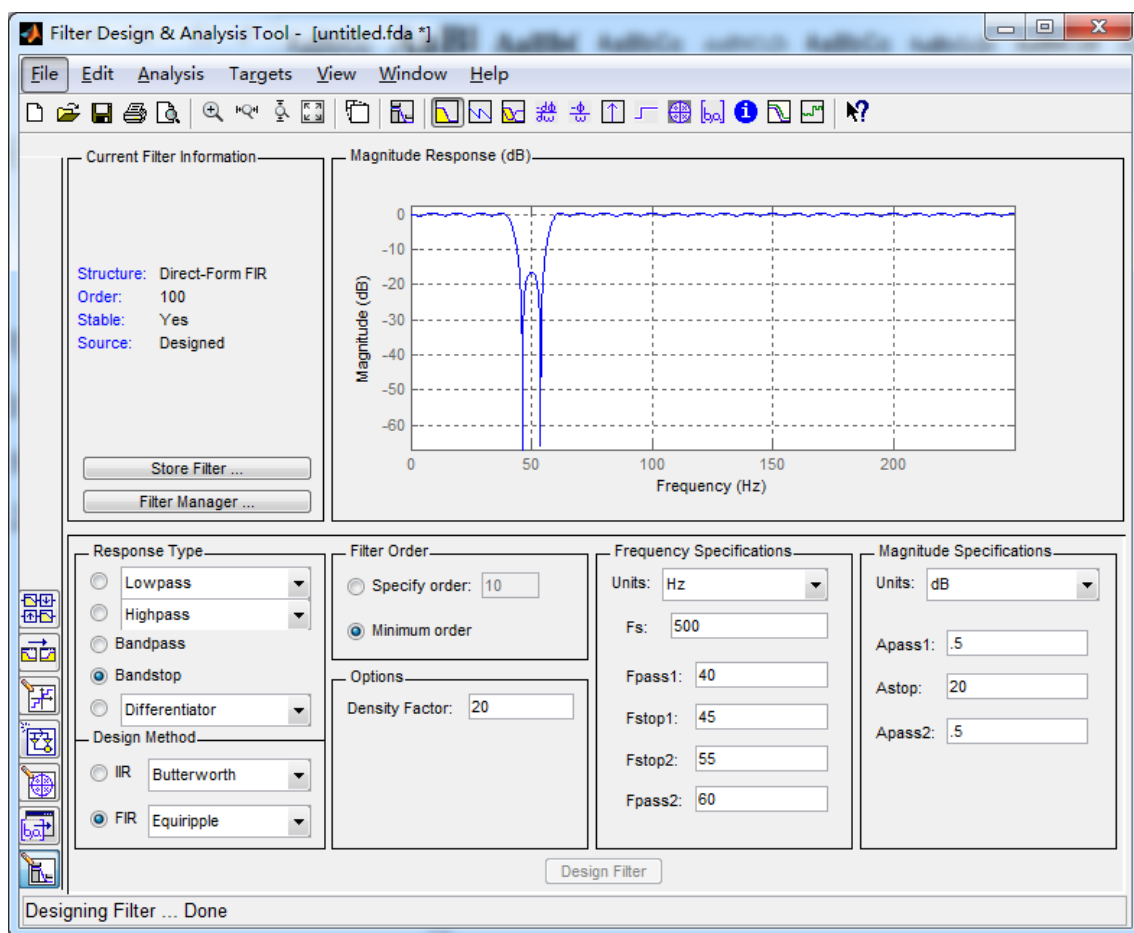


图 3-29 滤波器设计工具箱

本文中采用的数字陷波器阶数为 100，阻带衰减为 20dB，通带纹波为 0.5dB，类型为 FIR 滤波器。虽然采用 IIR 滤波器能使得滤波器的阶数大大减少，但是有可能造成输出的失真，所以本文采用 FIR 滤波器，试验后证明 100 阶滤波器完全能够满足数据采集和处理的需要。滤波器的频率响应如图 3-30 所示。

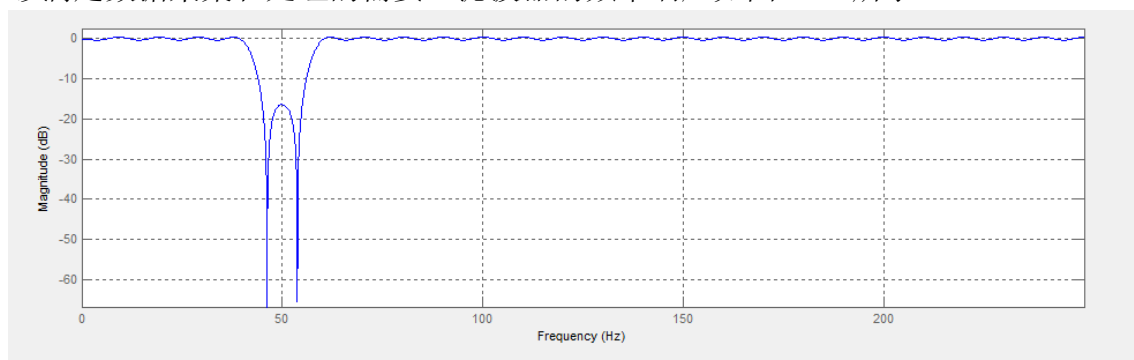


图 3-30 陷波器频率响应

滤波器和数据卷积过程如下所示^[27]。

$$fSum1 += (fXn1[n] * fHn[n]);$$

```
fSum2+=(fXn2[n]*fHn[n]);
fSum3+=(fXn3[n]*fHn[n]);
fSum4+=(fXn4[n]*fHn[n]);
fSum5+=(fXn5[n]*fHn[n]);
fSum6+=(fXn6[n]*fHn[n]);
fSum7+=(fXn7[n]*fHn[n]);
fSum8+=(fXn8[n]*fHn[n]);
```

对上位机程序完成了改进之后，就可以对程序进行编译，然后运行，上位机的界面比较人性化，操作者可以很直观地操作采集程序。上位机程序界面如图 3-31 所示。



图 3-31 上位机程序界面

3.4 本章小结

本章作为介绍 8 通道便携式脑电采集系统最主要的内容，主要介绍了系统的主要组成部分和各部分的连接。其中着重介绍了系统的核心部分 ADS1299 的内部结构以及其操作流程和性能。然后着重介绍了数字电路部分的硬件设计以及程序设计。程序设计中突出介绍了 DSP 采集程序，因为其为本系统最主要的程序设计，起到了保证系统正常工作和连接各部分的作用。在实验室已有的 USB 程序和上位机程序上做了相应的修改，已达到本系统的需求。总之，本章对系统的实现做了

详细介绍，对其中存在的难点以及需要注意的问题做了详细阐述。

第四章 系统测试与结果分析

在第一章中提到了便携式脑电采集系统的性能指标要求，因此本章对本系统的性能指标以及实际的实验结果进行介绍。

4.1 性能测试

利用实验室已有的仪器对系统的性能进行测试，主要用到的仪器有信号发生器，数字示波器，万用表和逻辑分析仪。数据的分析适用 MATLAB 软件进行。

(1) 输入参考噪声

将通道 1 使能，其余通道禁止，然后将通道正向和反向输入短接至地，设定通道的放大倍数为 24，进行采集。数据接收完之后用 MATLAB 分析其峰峰值。如图 4-1 所示，由图计算出峰峰值为 $36.5 \mu\text{V}$ ，折算到输入端为 $1.5208 \mu\text{V}$ 。

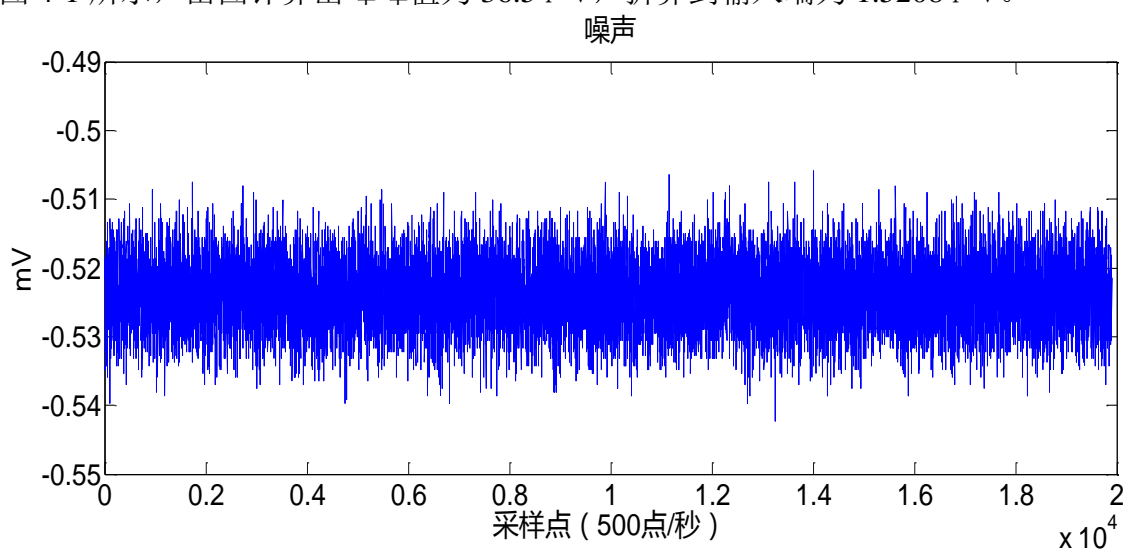


图 4-1 噪声测试

(2) 测试信号测试

将 1 通道都配置为测试信号输入，峰峰值为 4mV ，频率为 1Hz ，放大倍数设定为 24，其他通道断电。将程序和固件下载好之后，开始采集，利用 MATLAB 分析采集到的数据。结果如图 4-2 所示。由图计算出，其幅度和频率完全正确。

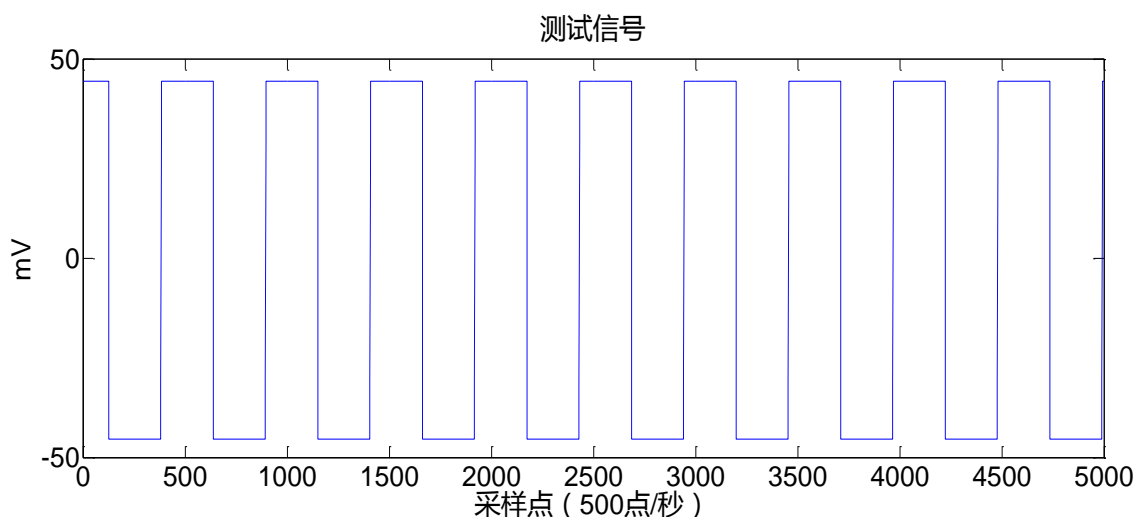


图 4-2 测试信号

(3) 放大倍数测试

将信号发生器连接接至 1 通道的输入端, 其输出信号为 50mVpp, 频率为 10Hz 的正弦波。设定放大器的放大倍数为 24, 让设备开始采集数据, 用 MATLAB 分析数据, 计算其幅度值和频率值, 然后与输入信号比较, 得到的放大倍数为 24, 符合通道设置的放大倍数, 另外采集到数据的频率也完全正确。

(4) 幅度分辨率测试

本系统采用 24 位高精度 AD 进行数据转换, 其参考电压为内部参考 4.5V, 根据其最小权重 $V_{REF}/(2^{23}-1)$ 计算出其最小幅度分辨率为 $0.5 \mu V$ 。

(5) 共模抑制比测试

将信号发生器的输入端以共模方式接至 1 通道的输入端, 将通道放大倍数 A_d 设置为 24, 信号发生器输出峰峰值为 1Vpp, 频率为 10Hz 的正弦波。系统开始采集, 将采集到的数据进行分析, 得出对共模信号的放大倍数 A_c 为 0.0013。根据公式 (4-1) 计算出其共模抑制比为 85.3dB。

$$CMRR = 20 \lg \frac{A_d}{A_c} \quad (4-1)$$

4.2 脑电采集测试

对于本系统的测试最有力的证明就是通过采集脑电进行验证, 只有当系统采集到正确的脑电信号之后才能说明系统的正确性。在实验中采用国际标准的 10-20 电极标准。其示意图如图 4-3 所示。

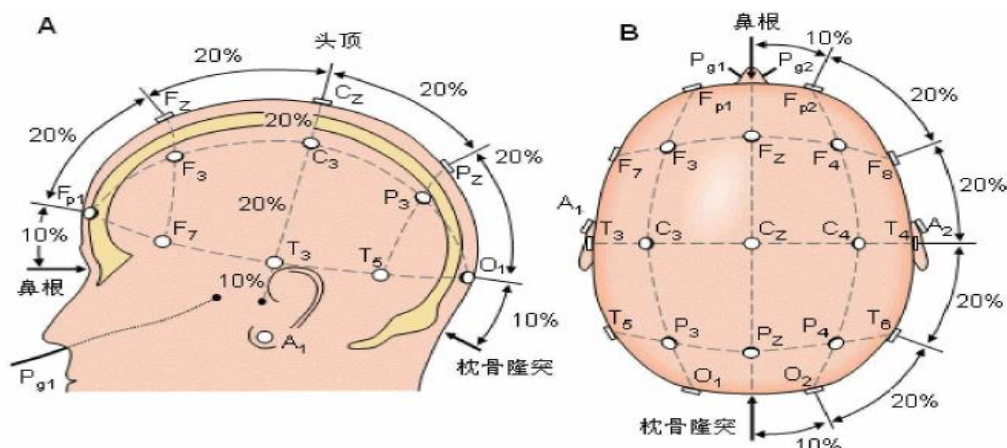


图 4-3 10-20 电极标准

根据图 4-3，试验中主要采集 O2 部位的脑电，即清醒时睁眼和闭眼的被试脑电。实验之前，被试要洗头，以保证头皮的清洁，保证电极和头皮接触时的阻抗尽量小。然后给被试打电极膏，以最大限度得减小电极和头皮的接触阻抗，之后让被试处于安静的环境中进行试验。

(1) 睁眼脑电测试

做好试验之前的准备后，首先进行睁眼脑电的测试，被试处于安静环境下，保持清醒状态，尽量不要思考东西，眼睛睁开，然后启动设备开始采集脑电，将采集到的脑电在 MATLAB 中进行分析。睁眼脑电波形如图 4-4 所示。

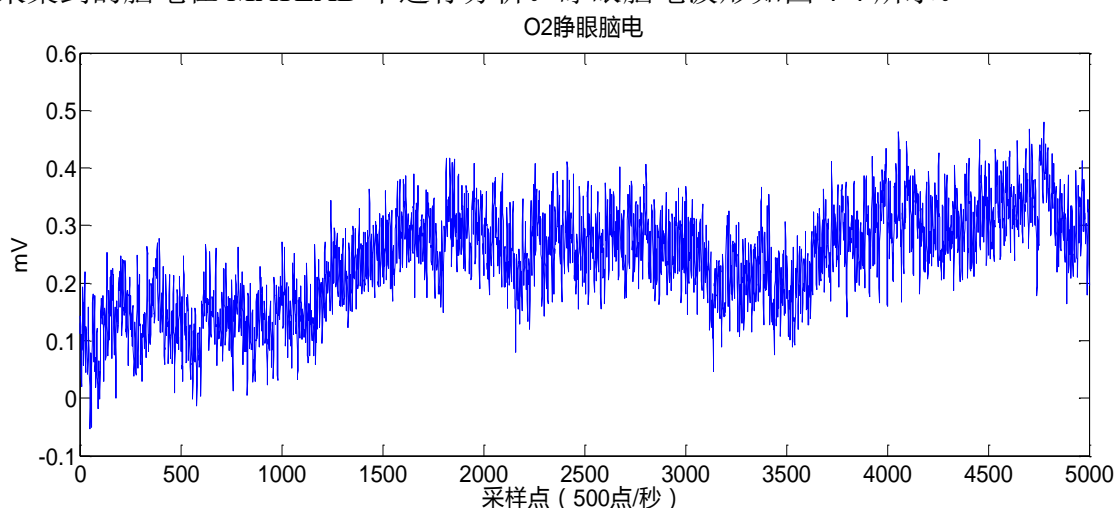


图 4-4 O2 电极睁眼脑电数据

对睁眼脑电进行功率谱分析得到的结果如图 4-5 所示。

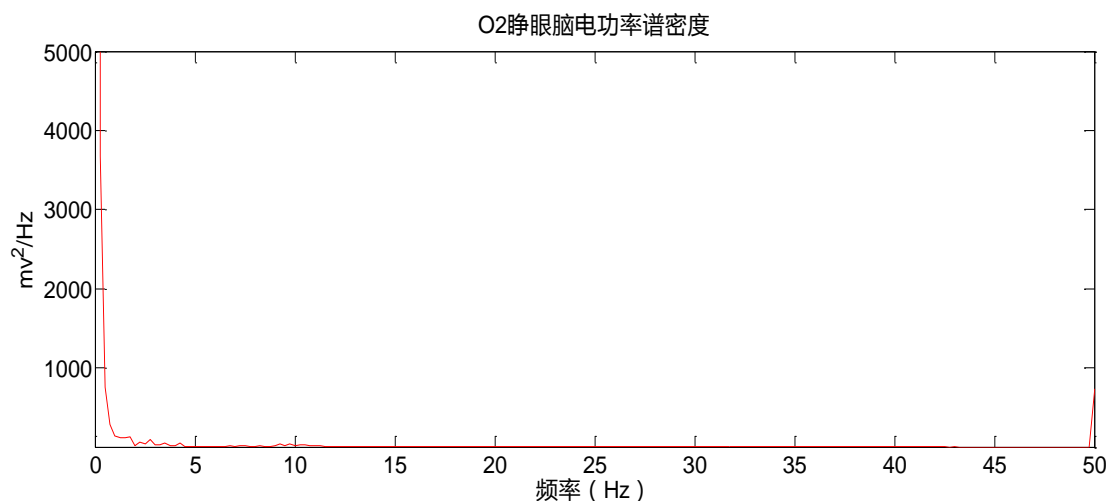


图 4-5 睁眼脑电功率谱密度分析

可见采集到的睁眼脑电信号功率谱上比较平缓，没有突出的频率特征，这正是睁眼脑电的显著特征，另外图中 50Hz 出比较平滑，可见数字陷波器的作用比较好。

(2) 闭眼脑电信号测试

闭眼脑电相对于睁眼脑电来说最显著的特征就是有 α 波的存在，频率为 8-13Hz。被试同样在清醒状态下，闭上双眼，尽量不要去思考问题。做好准备后开始采集脑电，然后对数据进行分析。闭眼脑电波形如图 4-6 所示。

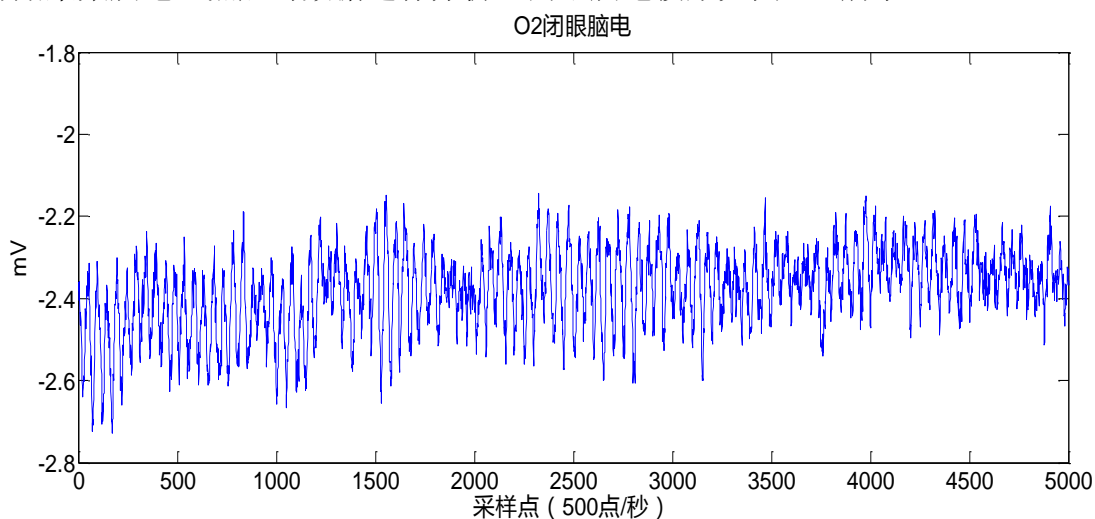


图 4-6 闭眼脑电波形

与分析睁眼脑电波形类似，对其进行功率谱分析，结果如图 4-7 所示。

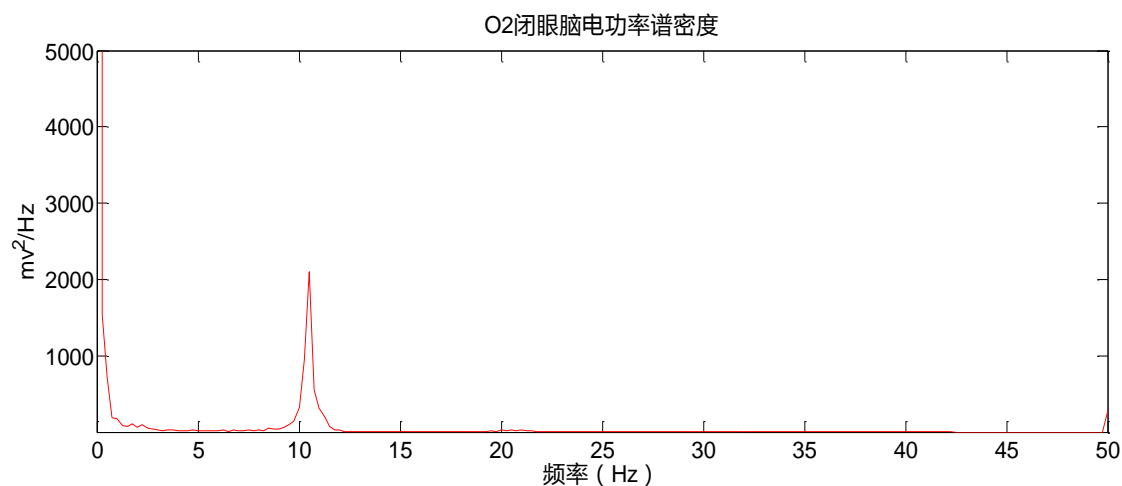


图 4-7 闭眼脑电功率谱

可见，闭眼脑电在 10.5Hz 处有明显的尖峰，这就是在闭眼状态下的 α 波，这也正符合闭眼脑电的特征。

4.3 本章小结

本章主要对系统的性能进行了测试，其中包括输入参考噪声、放大倍数、分辨率和共模抑制比。测试结果表明系统基本上满足了便携式脑电采集系统的需要。之后进行了脑电实验，对其结果在时域和频域上进行了分析。结果表明系统基本上能够准确得将脑电信号采集出来，另外从结果上分析设计的数字滤波器起到了很好的作用，能够有效的抑制 50Hz 工频干扰。

第五章 结论

5.1 总结

随着现代医疗手段的日益进步，对于人类大脑的研究受到了全世界的广泛重视。作为对大脑活动最直接的体现，对于脑电的研究也得到了巨大的发展。除此之外，脑机接口领域的发展和人们日常生活中对健康的重视，也给便携式脑电采集系统的开发带来了机遇。相对于应用于认知任务的高性能脑电采集系统来说，便携式脑电采集系统在牺牲一定的性能的基础上要做到体积和功耗的减小。依据此背景本文旨在设计一种性能相对稳定，体积和功耗相对较小，造价较低的便携式脑电采集系统，以满足脑机接口和家庭日常应用。本设计中主要克服了目前存在的便携式脑电采集系统中性能和功耗的缺点，提出了一种可行的解决方案，并且将其实现。对其详细的参数进行了测量，并且与要求的指标进行了比较初步达到了设计目的。正确采集了测试信号，验证了系统能够正常运行。之后为了验证系统对于脑电信号的正确采集，进行了脑电实验。结果表明该系统能够准确得采集到脑电数据，进一步验证了系统的可用性。

本文主要完成了以下工作：

抛弃传统的集成运放和仪用运放，采用高集成度、高性能的集成模拟前端代替原来的模拟放大电路，实现了设备的小型化和性能的相对稳定，并在此基础上降低了设备的功耗。

采用 24 位 AD 转换芯片，并采用 AD 内部的参考电压源，保证了系统的精度，同时降低了噪声对系统的干扰，也在一定程度使设备更加小型化。

使用高速 DSP 作为控制核心，USB 作为传输协议。一方面保证了对 AD 的控制，另一方面确保了数据的正确、快速传输。采用 SPI 总线作为传输方式，确保了数据传输过程的快速和稳定。

采用数字滤波方式代替硬件上的信号处理电路，从很大程度上减小了系统的体积和功耗，也降低了成本。

对上位机程序做出了修改，加入了数字滤波程序，提高了系统的性能，节约了成本。

5.2 展望

作为脑电采集系统，对于性能的要求当然是越高越好，该便携式脑电采集系

统虽然基本上能够满足脑电采集的需要，但是还是存在一些缺点和不足。

输入参考噪声比较大，脑电的幅度在微伏级别，但是该系统的输入参考噪声达到了 $9\mu\text{V}$ ，之后选择性能更加稳定的器件，降低系统的噪声。

由于脑电属于低频、微弱信号，因此在电路板设计过程中没有考虑电磁兼容等原则，希望接下来能够将 PCB 的一些布线规则考虑进去，这样能够改善系统的性能。

虽然数字部分加入了数字滤波程序，但是对于 50Hz 的倍频没有进行处理，接下来希望加入这部分处理，增加系统对于工频干扰的抑制。另外对于 50Hz 的抑制作用还有待增加，离线仿真表明将陷波器阻带衰减增加到 40dB 之后，能够彻底得抑制 50Hz 干扰。

由于系统中没有对电路的直流偏移进行处理，因此电路中的直流偏移量有时会导致放大器发生饱和，但是由于体积的限制，没有在这一版电路中加入这部分功能，希望以后能够完善此功能。

本系统的开发还是基于 PC 机的，包括 USB 固件的下载和上位机程序的运行，因此，虽然在体积上该系统达到了便携的目的，但是还不能做到真正意义上的便携。基于这种思想希望能够将本系统移植到 ARM 平台下，植入操作系统和应用程序，使系统能够脱离 PC 机达到真正意义上的便携。

对于采集界面，本文中提到的采集界面比较简陋，没有加入对于被试信息，实验日期以及波形的实时显示功能，希望以后能够对这方面的程序进行优化。另外，该系统的工作方式是，一次性将所有寄存器配置好，然后开始采集，不能直观得显示要配置寄存器的内容，因此，采集程序和 DSP 程序希望能做出相应的优化，做到更加直观和人性化。

目前来说八通道的脑电采集系统已经不能够满足实验需要，因此在该系统的基础上扩展更多通道的采集系统具有重大意义。ADS1299 提供了多片级联的模式，因此在扩展上比较方便。

致谢

回想论文的撰写过程，其中遇到了很多困难，也得到了许多帮助，获得了很大的收获。最后感谢帮助过我的老师和同学们。

首先我要感谢我的导师赖永秀副教授，她渊博的学识和严谨的学习态度是我在学习和将来工作中的榜样。在我的学习中，赖老师给了我很多帮助和启示，在此，向赖老师表示诚挚的谢意。

其次要感谢我的指导老师刘铁军老师，在我研究生期间，刘老师严谨、勤奋的工作态度，以及对科研工作的热情给了我很大启示。在毕业设计和毕业论文的过程中，对我提出了许多宝贵的意见，使我在科研的道路上收获颇多。在生活上，刘老师也给了我很大帮助。师者传道授业解惑也，刘老师的学风和作风深刻诠释了这句话，在将来的工作中，刘老师将是我最好的榜样。

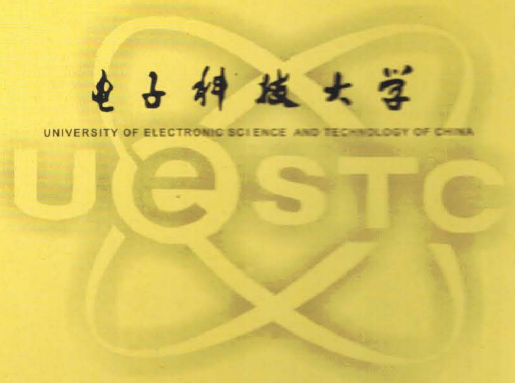
最后，感谢实验的史迅、蔡佳、郜东瑞和杨勇同学对我的无私帮助和启迪。感谢实验室的全体成员在学习中和生活中给予我的快乐。

最后，感谢评阅本文的老师。

参考文献

- [1] 尧德中.脑功能探测的电学理论与方法[M]. 北京: 科学出版社, 2003, 3-7
- [2] 詹彤,张健雄.新型 4 通道单电源低功耗程控接口脑电放大器的研制[J].医疗装备, 2004, 1002—2376 (2004)07 — 0004—04:5
- [3] 脑电信号分析方法及其应用[M]. 北京: 科学出版社, 2009, 20-30
- [4] 蔡佳.16 导脑电采集系统硬件设计[D].成都: 电子科技大学, 2013, 4-6
- [5] 史迅.八导脑电放大器[D]. 成都: 电子科技大学, 2012, 4-9
- [6] 冯阳.基于嵌入式处理器的无线便携式脑电采集系统设计[D]. 成都: 电子科技大学, 2012, 1-5
- [7] 余学飞.现代医学电子仪器原理与设计[M]. 广州: 华南理工大学出版社, 2007.9, 130-131
- [8] TexasInstruments,Inc.TPS60403DataSheet[DB/OL].
<http://www.ti.com.cn/cn/lit/ds/symlink/tps60403.pdf>
- [9] TexasInstruments,Inc.TPS73225DataSheet[DB/OL].
<http://www.ti.com.cn/cn/lit/ds/symlink/tps73225.pdf>
- [10] TexasInstruments,Inc.TPS72325DataSheet[DB/OL].
<http://www.ti.com.cn/cn/lit/ds/symlink/tps72325.pdf>
- [11] TexasInstruments,Inc. TPS70151 DataSheet[DB/OL].
<http://www.ti.com.cn/cn/lit/ds/symlink/tps70151.pdf>
- [12] Texas Instruments, Inc. Improving Common-Mode Rejection Using the Right-LegDrive Amplifier. [DB/OL]. 2011, 5-7
- [13] 冈村迪夫.OP 放大器设计[M]. 北京: 科学出版社, 2004.9, 40-65
- [14] Texas Instruments, Inc. ADS1299 DataSheet [DB/OL].
<http://www.ti.com.cn/cn/lit/ds/symlink/ads1299.pdf>
- [15] 华成英, 童诗白.模拟电子技术基础[M]. 北京: 高等教育出版社, 2006.5, 355-380
- [16] 阎石, 数字电子技术基础[M]. 北京:高等教育出版社, 2006.5, 57-59
- [17] Lin Zhu , Haifeng Chen.Design of Portable Multi-Channel EEG Signal Acquisition System.IEEE Xplore, 2009, 1-3
- [18] Texas Instruments, Inc. ADS1298 DataSheet [DB/OL].
<http://www.ti.com.cn/cn/lit/ds/symlink/ads1299.pdf>
- [19] F. Shahrokhi, K. Abdelhalim, and R.Genov. 128-Channel Fully Differential Digital Intergrated Neural Recording and Stimulation Interface. Biomedical Circuits and System, IEEE

- Transactions on, vol. 4, pp.2011, 149-161
- [20] L. Jongwoo, R Hyo-Gyuem, D. Kipke, and M.Flynn. A 64 Channel programmable closed-loop deep brain stimulator with 8 channel neural amplifier and logarithmic ADC. In VLSI Circuits, 2008 IEEE Symposium on. 2008, 76-77
- [21] Texas Instruments, Inc. TMS320F2812
DataSheet[DB/OL].<http://www.ti.com.cn/cn/lit/ds/symlink/tms320f2812.pdf>
- [22] Texas Instruments, Inc. EEG Front-End Performance Demonstration Kit User's Guide
[DB/OL].<http://www.ti.com.cn/cn/lit/ug/slau443/slau443.pdf>
- [23] Texas Instruments, Inc. 模拟信号链路产品指南[DB/OL].2003, 5-10
- [24] 薛园园, 赵建领.USB 应用开发实例详解[M].北京: 人民邮电出版社, 2009.4, 3-6
- [25] 顾卫刚.手把手教你学 DSP-基于 TMS320X281X[M]. 北京: 北京航空航天大学出版社, 2011.4, 371-382
- [26] Texas Instruments, Inc. Hardware Design Guidelines for TMS320F28xx and TMS320F28xxx
DSPs[DB/OL].<http://www.ti.com.cn/general/cn/docs/lit/getliterature.tsp?literatureNumber=spraa1b&fileType=pdf>
- [27] 程佩青.数字信号处理过程[M]. 北京: 清华大学出版社, 2007.2, 323-370



专业学位硕士学位论文

MASTER THESIS FOR PROFESSIONAL DEGREE

