

实验一：与逻辑

一、实验目的

- 1.熟悉 vivado 使用，初步使用 verilog 语言
- 2.将程序烧录到电路板 ROM 中，实现掉电不易失

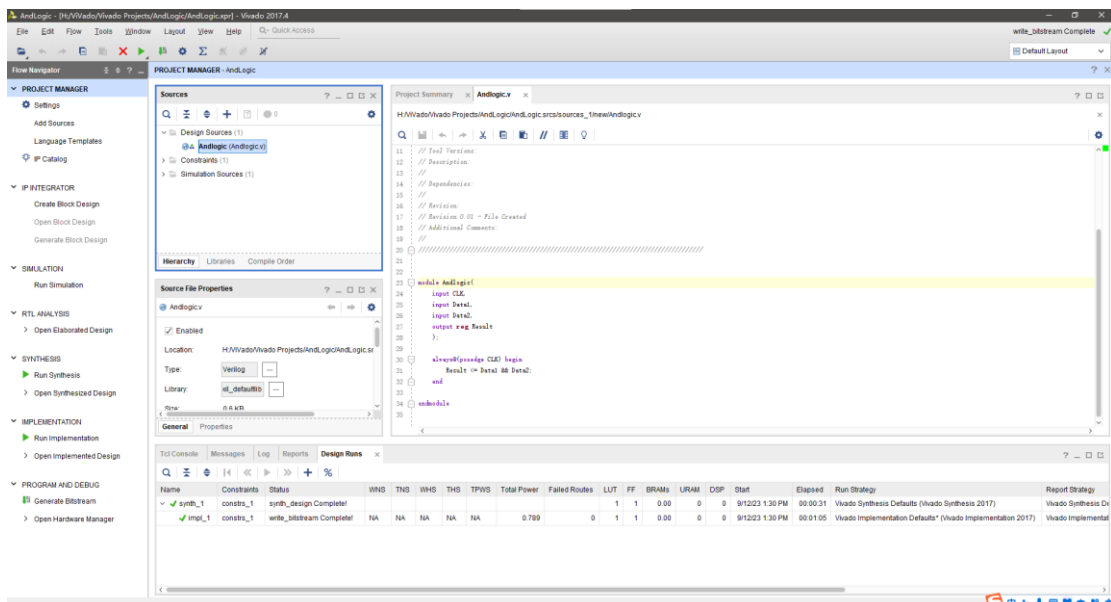
二、实验过程

首先创建新项目并命名为 "AndLogic"。在 Design Sources 中新添加 AndLogic.v 文件，创建 CLK(input), Data1(input), Data2(input), Result(output)变量。

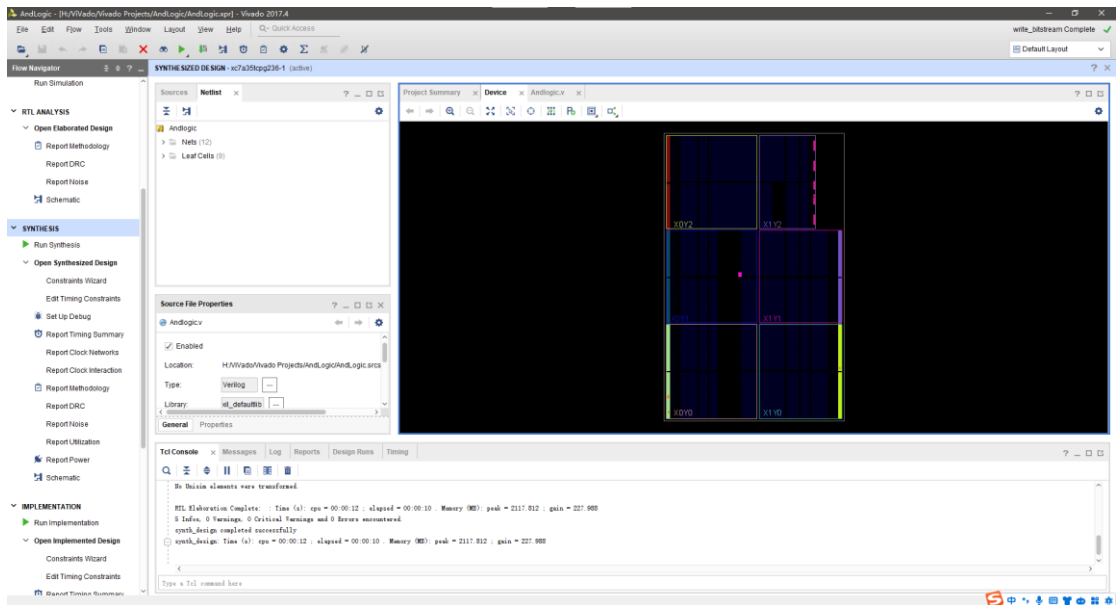
之后在 CLK 处于上升沿的条件下，触发 Data1 与 Data2 的与逻辑，并将结果输出到 Result 中。这部分代码如下：

```
always@(posedge CLK) begin
    Result <= Data1 && Data2
end
```

完成后如下图所示：



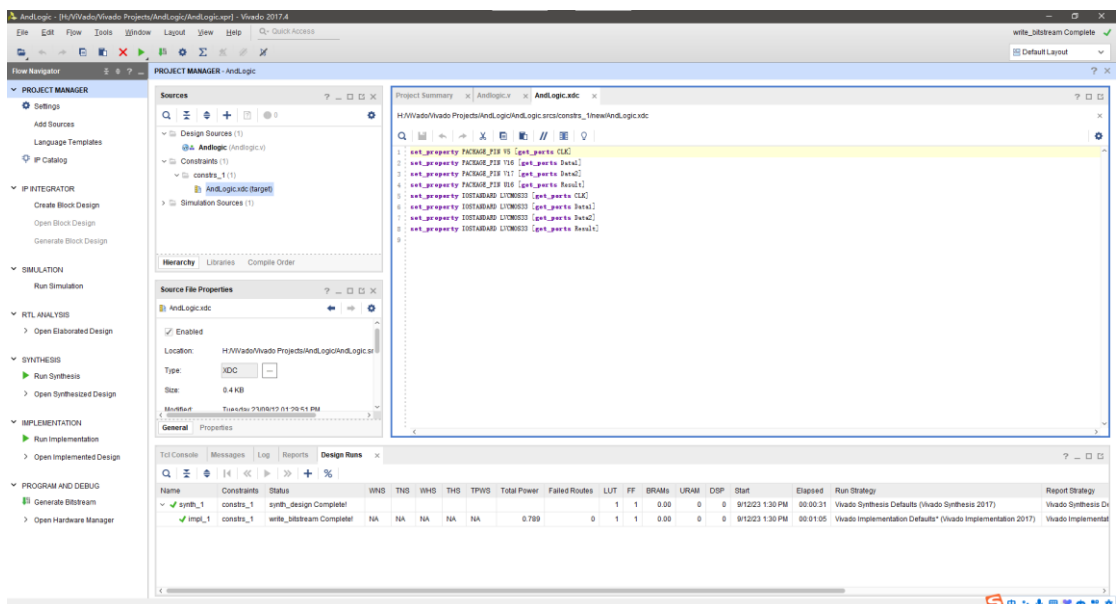
之后 Run Synthesis，生成如下界面：



之后编辑约束文件。即调整变量在开发板上的对应位置。一般设置 CLK 为 W5。而 Data1, Data2 分别对应 V16, V17 位置的拨板开关，Result 对应 U16 处的 LED 光源。

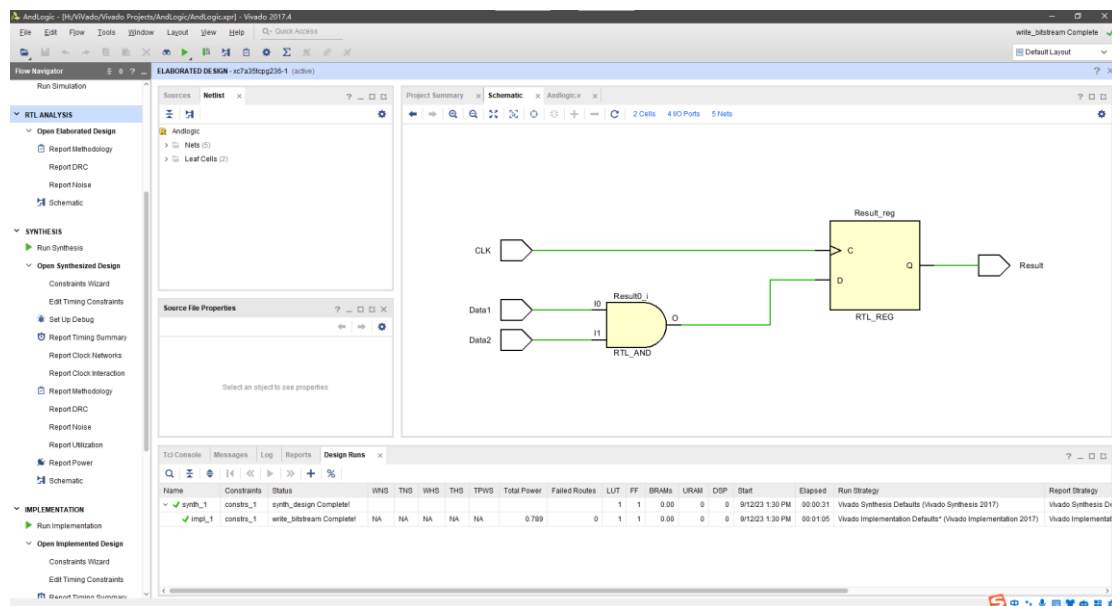
同时，将电压水平都设为 3.3V。

这样，约束文件如下图：



可以 Open Elaborated Design，查看代码对应的数字电

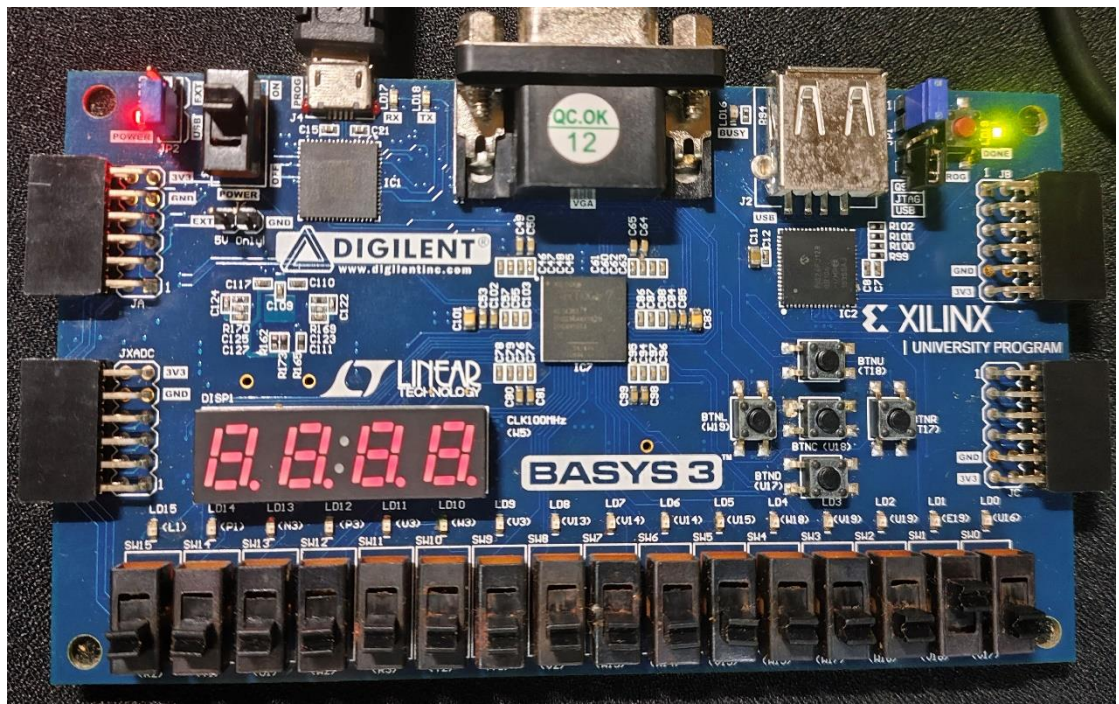
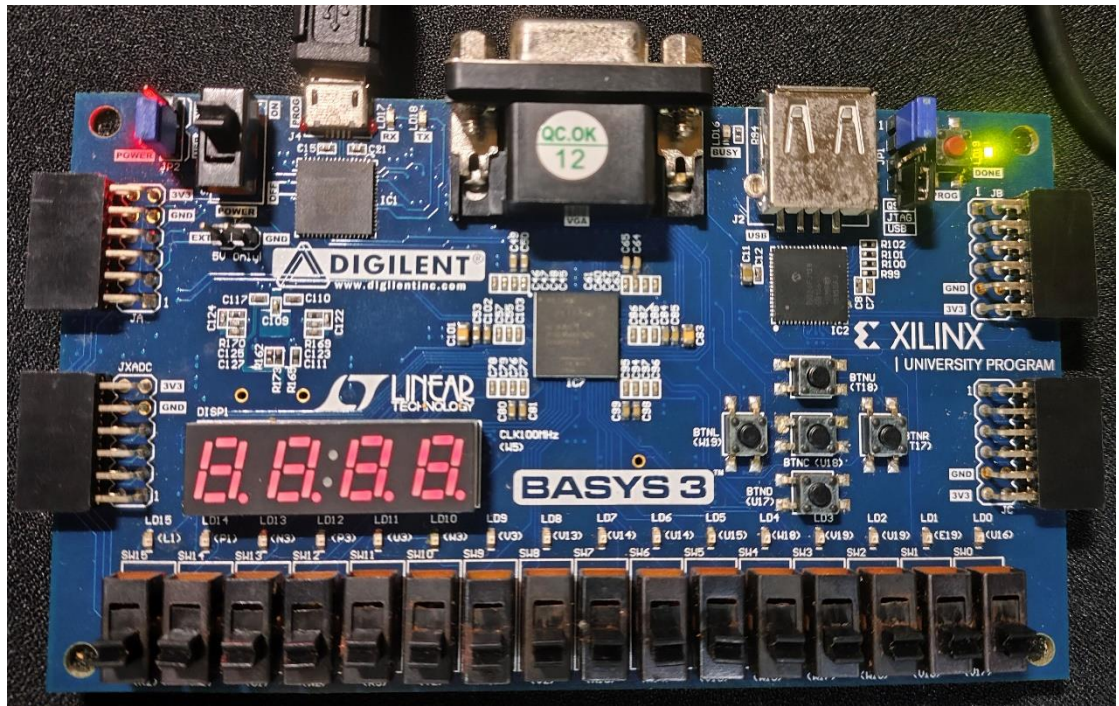
路图，如下：

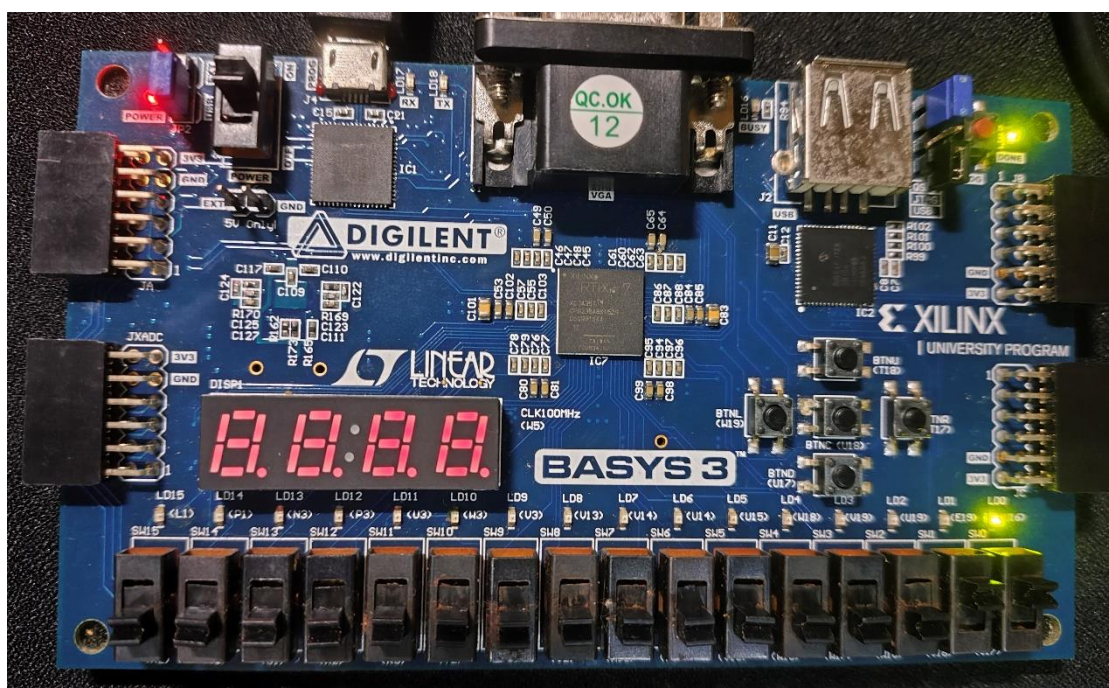
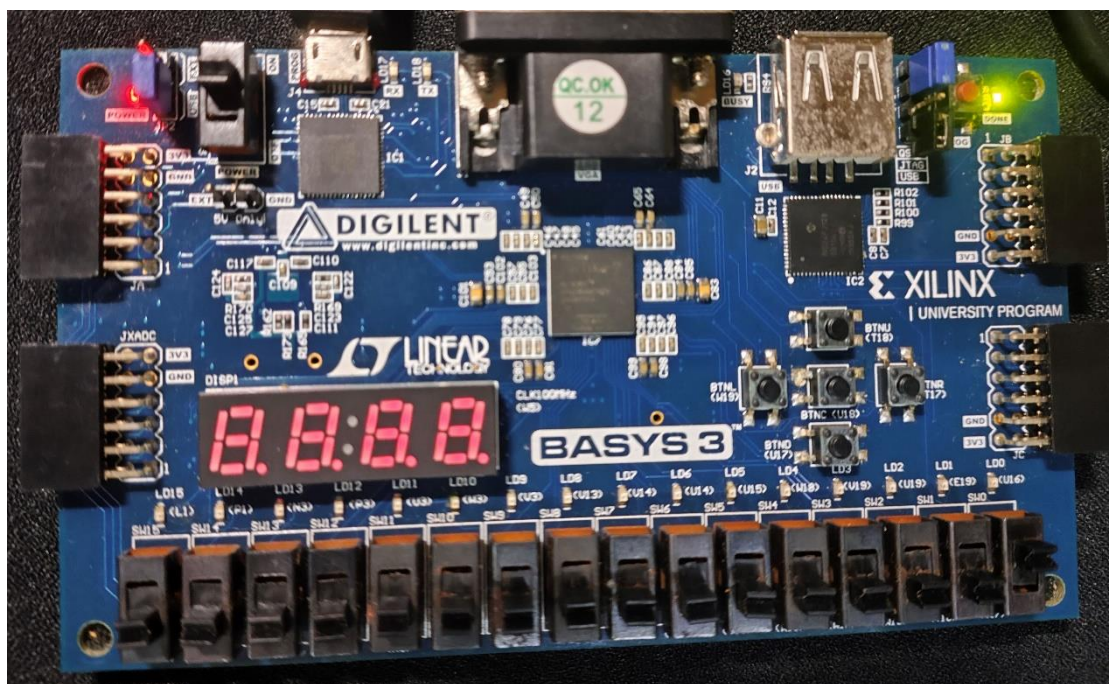


在 Run Implementation 之后，通过调整设置，在 Generate Bitstream 生成 .bit 文件的同时，生成 .bin 文件。 .bin 文件使得程序能够烧录到 ROM 中。

三、实验验证

连接开发板，在 Auto Connecting 之后，选中 .bin 文件开始烧录。烧录完成后，即可对开发板进行测试操作。 V16, V17 位置的拨板开关总计对应的四种状态如下图所示：





可以看到，只有当 V16, V17 位置的拨板开关同时处于开状态时，U16 的 LED 灯光才会亮起。

点按右上角的 PROG 按钮后，或者重新接入电源后，再次同上操作，结果一样，证明程序已烧录到 ROM 中。