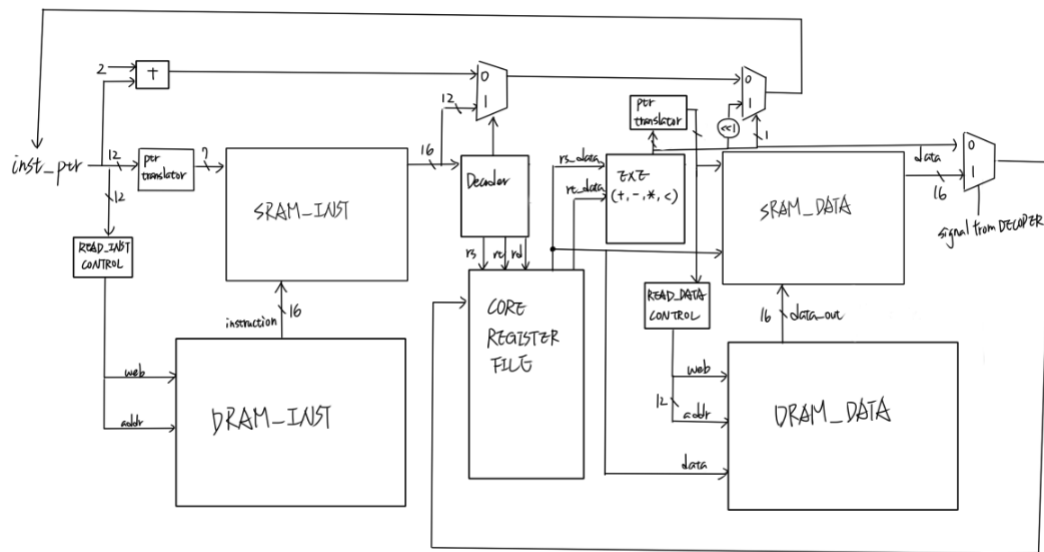
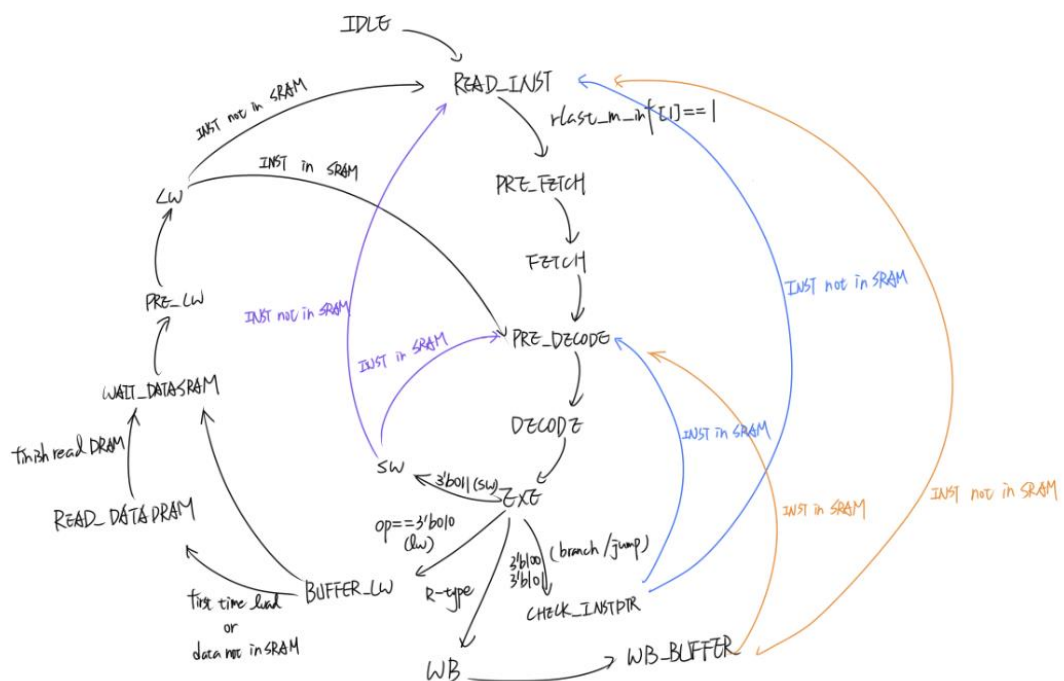


1. 電路架構



2. FSM



3. 優化方法

主要優化的地方在 DRAM、SRAM 取值的範圍，盡可能地減少

DRAM 取值的 penalty。除此之外有些 state 是可以被融合的，可以

減少 register 的 bit。