

Janelly Sánchez Ruiz

1 de 2

Microcontroladores

19-09-2024

Title: RISC-V

Keyword

- Extensión
- Instrucción
- ISA
- Versión

Topic: Definición, principios de diseño, versiones y extensiones**Notes:** RISC-V es una arquitectura de conjunto de instrucciones (ISA) de hardware libre basado en un diseño de tipo RISC (conjunto de instrucciones reducido).**Principios de diseño:**

- Lo simple favorece a la uniformidad.
- Hacer que el caso más frecuente sea más rápido.
- Cuanto más pequeño más rápido.
- Un buen diseño requiere de buenos compromisos.

Questions**Versiónes:**

- 32 bits
- 64 bits
- 128 bits

Extensiones:

- I - Enteros (base)
- M - Multiplicación y división
- F/D - Coma flotante
- A - Atómicas
- C - Comprimidos
- V - Vector

Summary:

El conjunto de instrucciones de RISC-V se ha diseñado pensando en implementaciones pequeñas, rápidas y de bajo consumo para el mundo real, pero sin una sobre-ingeniería excesiva que buscase una microarquitectura concreta.

NAME	PAGES	SPEAKER/CLASS	DATE - TIME
Yanely Sánchez Ruiz	2 de 2	Microcontroladores	19-09-2024

Title: ISA RISC-V

Keyword	Topic: Instrucciones con la extensión enteros (base)
- Instrucción	Notes: Instrucciones tipo R (aritméticas y lógicas):
- Aritmética	
- Lógica	- add - and - xor - sltu - srl
- Almacenamiento	- sub - or - slt - sll - sra
- Palabra	Instrucciones tipo I (aritméticas y lógicas con constantes):
- Byte	
- Datos	- addi - ori - slti - slli - srli
- Control	- andi - xori - sltui - srli
Questions	Instrucciones tipo L y S (transferencia de datos):
	- lw - lbu - lb - sh
	- lhu - lh - sw - sb
	Instrucciones tipo B (control):
	- beq - blt - bltu
	- bne - bge - bgeu

Summary: Las instrucciones de la extensión de enteros son un conjunto reducido de instrucciones para hacer operaciones aritméticas, lógicas, de transferencia y de control con números enteros.