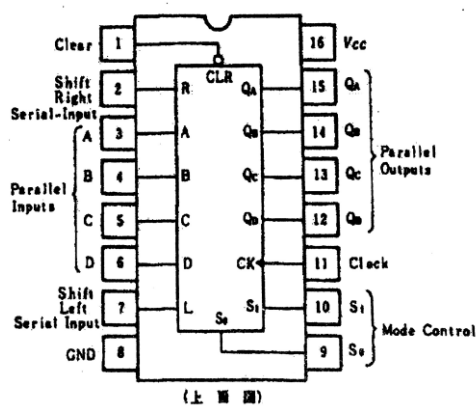


1. 目的

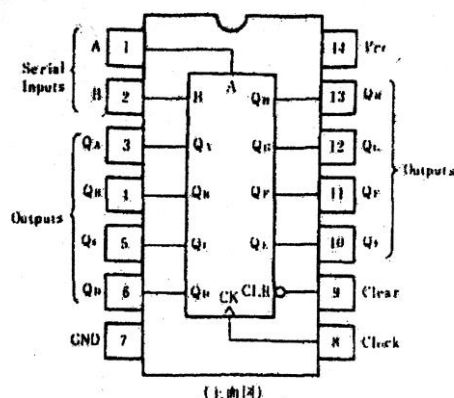
シフトレジスタにより、bit 情報のメモリー、読み出し、パラレル（並列）—シリアル（直列）変換、シリアル—パラレル変換の原理を理解する。

2. 原理

シフトレジスタとは、複数のフリップフロップをカスケード接続したデジタル回路のことである。データがその回路を移動していくよう構成されたため、シフトレジスタと呼ぶ。74LS164 と、74LS194 のピン配置、機能表を図 1~4 に示す。



(a) 74LS194



(b) 74LS164

図 1 各素子のピン配置

| 入カ | | | | | | | | | | 出カ | | | |
|-------|------|----|-------|--------|-------|----------|---|---|---|-----|-----|-----|-----|
| CLEAR | MODE | | CLOCK | SERIAL | | PARALLEL | | | | Qa | Qb | Qc | Qd |
| | S1 | S0 | | LEFT | RIGHT | A | B | C | D | | | | |
| L | x | x | x | x | x | x | x | x | x | L | L | L | L |
| H | x | x | L | x | x | x | x | x | x | Qao | Qbo | Qco | Qdo |
| H | H | H | ↑ | x | x | a | b | c | d | a | b | c | d |
| H | L | H | ↑ | x | H | x | x | x | x | H | Qao | Qbo | Qco |
| H | L | H | ↑ | x | L | x | x | x | x | L | Qao | Qbo | Qco |
| H | H | L | ↑ | H | x | x | x | x | x | Qbo | Qco | Qdo | H |
| H | H | L | ↑ | L | x | x | x | x | x | Qbo | Qco | Qdo | L |
| H | L | L | x | x | x | x | x | x | x | Qao | Qbo | Qco | Qdo |

H: High レベル

L: Low レベル

注) 1. x: "H", "L" のいずれでもよい。

2. ↑: "L" から "H" への遷移

3. a, b, c, d: 入力 A, B, C, D の定常状態の入力レベル

4. Qao, Qbo, Qco, Qdo: 表中に示された入力条件が確立される前の Qa, Qb, Qc, Qd のレベル

5. Qao, Qbo, Qco, Qdo: クロックの最も近い ↑ 遷移以前の Qa, Qb, Qc, Qd レベル

図 2 74LS194 の機能表

| 入 力 | | | | 出 力 | | |
|-------|-------|---|---|-----------------|-------------------------------------|----------------------------|
| Clear | Clock | A | B | Q _A | Q _B Q _N | |
| L | X | X | X | L | L | L |
| H | L | X | X | Q _{A0} | Q _{B0} | Q _{H0} |
| H | ↑ | H | H | H | Q _{A_n} | Q _{C_n} |
| H | ↑ | L | X | L | Q _{A_n} | Q _{C_n} |
| H | ↑ | X | L | L | Q _{A_n} | Q _{C_n} |

注) 1. H: Highレベル
 2. L: Lowレベル
 3. X: "L", "H" のいずれでもよい
 4. ↑: "L" から "H" への遷移
 5. Q_{A0}, Q_{B0}, Q_{C0}: 表中に示された入力条件が確立する以前の Q_A, Q_B Q_N のレベル
 6. Q_{A_n}, Q_{B_n}, Q_{C_n}: クロックの最も近い↑遷移以前の Q_A, Q_B Q_C のレベル

図3 74LS164 の機能表

3. 実験方法

3.1 手順

3.1.1 74194 を用いて、4bit のシフトレジスタを構成し、次の動作を確認する。

- (a) 右シフト動作
- (b) 左シフト動作
- (c) パラレル入力動作

3.1.2 上の回路の右シフト出力を 74164 の入力とし、4bit+8bit のシフトレジスタを構成し、動作を確認する。

3.2 使用機器

課題通りのシフトレジスタを組み立てるために IC トレーナーを使用した。また、IC トレーナーの起動のために電源を使用した。さらに、目的のシフトレジスタを実現するために、74164 (74LS164) と、74194 (74LS194) と、線材を使用した。これらの規格や形式を表 1 に示す。

表 1 使用機器と個数

| 品名 | 規格や形式など | 個数 |
|--------------|--|-----|
| IC トレーナー | IC TRAINER Sunhayato MODEL CT-311R | 1 台 |
| IC トレーナー用電源 | AD-350 AC アダプタ Sunhayato INPUT AC100V 50/60Hz 6VA OUTPUT DC7.5V | 1 台 |
| ロジック IC | 74164,74LS164 | 1 台 |
| ロジック IC | 74194,74LS194 | 1 台 |
| 線材 (ジャンプワイヤ) | ピン径 0.6φ | |

3.3 測定法

IC トレーナーで組み立てたのち、回路が正しいか確認するために、出力を 7 セグメントに接続して、結果を確認した。

4. 結果・考察

4.1 実験結果

3.1 についての回路図を図 4 に、タイムチャートを図 5 に示す。

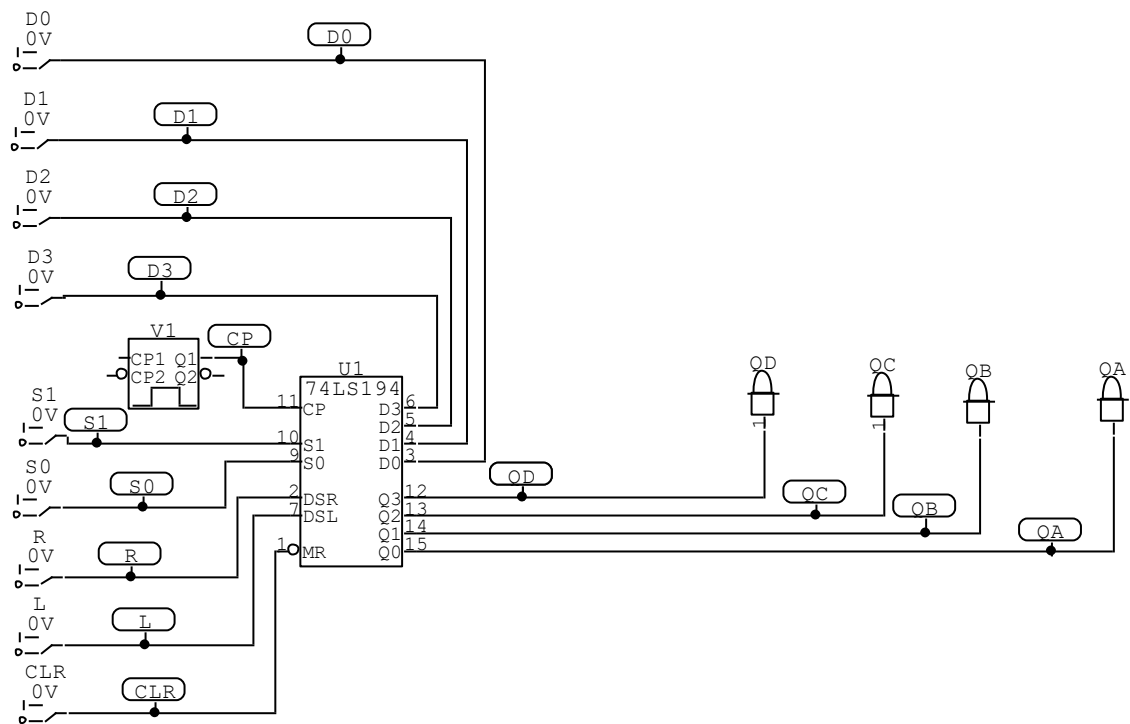


図4 4bit シフトレジスタの回路

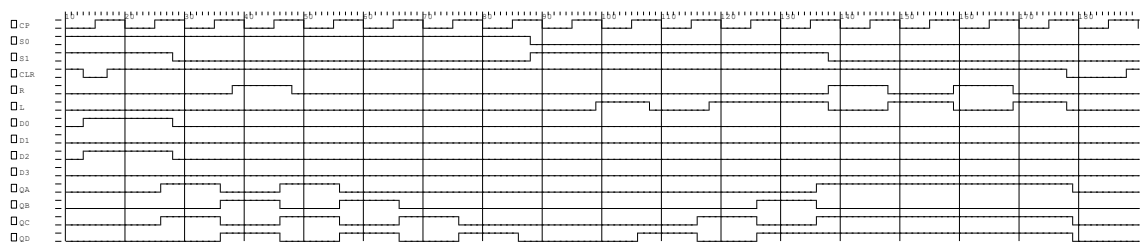


図5 4bit シフトレジスタのタイムチャート

3.2 についての回路図を図6に、タイムチャートを図7に示す。

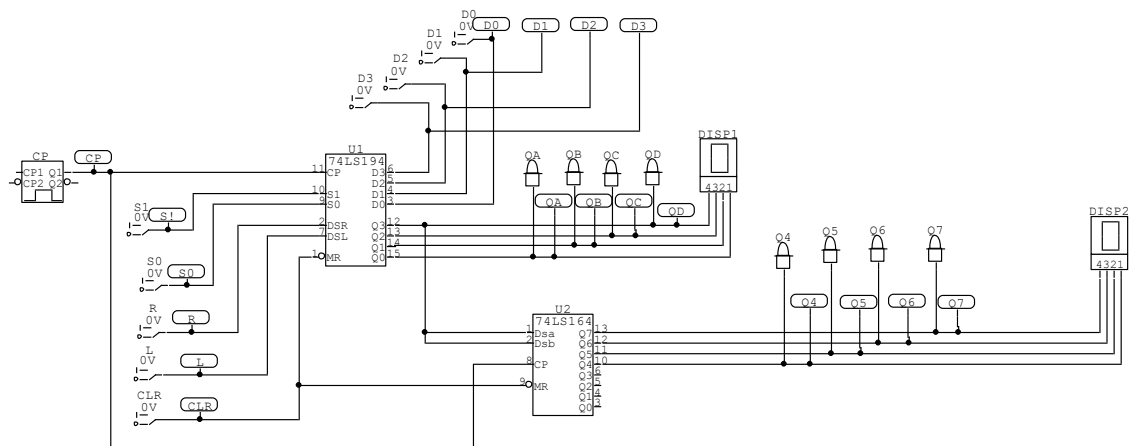


図6 4bit+8bit レジスタの回路1

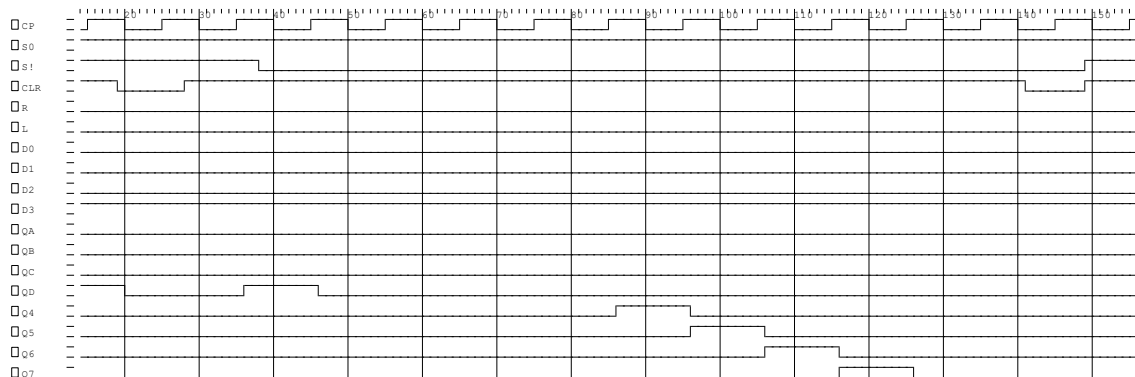


図7 4bit+8bit シフトレジスタの回路

4.2 考察

4bit シフトレジスタの最上位ビットの出力を、8bit シフトレジスタの入力に接続したことで、12bit のシフトレジスタを作成することができた。このことから、複数のシフトレジスタを組み合わせることで、任意のビット数のシフトレジスタを作成することができると考えられる。

5. 課題

課題内容

74194 と同じ動作を行う回路を
JK フリップフロップと NAND 回路のみで回路を作成し、回路図を示せ。

74194 の等価回路を図8に示す。

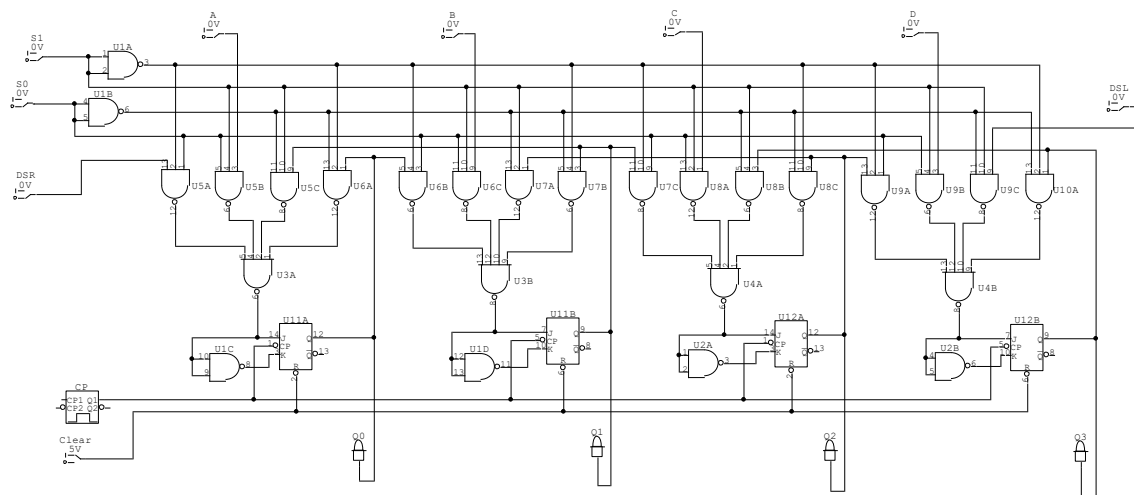


図8 74194 の等価回路

6. 感想・意見

シフトレジスタの原理を理解し、組み合わせた回路を組み立てることができた。また、大きなミスを少なく収めることができたので、無駄のない回路制作となった。