



## 測驗與回饋問卷-1

總分 85/100 ?

- 本問卷分成兩大部分，  
    **第一部分**請您填答與課程內容相關之答案，  
    **第二部分**則請您自由填寫課堂參與之心得與回饋建議。
- 總分大於 60 分，即為通過測驗。
- 此份問卷出題與調查範圍為本日活動之上半場課程「晶片設計」與「半導體產業介紹」。
- 本測驗問卷開放填寫至今日 20:00，請各位同學把握時間完成，謝謝！

系統已在提交這份表單時記錄作答者的電子郵件 (s110390@stu.ctsh.hcc.edu.tw)。

0 分，共 0 分

您的本名 \*

我們會依照此姓名作為證書製作之依據，請學員謹慎填寫。

劉安芸

### 第一部分：課程內容測驗

85 分，共 100 分

#### 【出題範圍】

- 課程一、晶片設計
- 課程二、半導體產業介紹

✓ 1. 哪些化合物通常被用作半導體材料？（複選） \* 5/5

☐ 乙烯 (Ethylene)

☒ 砷化鎵 (GaAs) ✓

☐ 氫氧化鈉 (Sodium hydroxide)

☒ 碳化矽 (Silicon carbide) ✓

☐ 氧化鉀 (Potassium oxide)

✗ 2. 哪些陳述正確區分數位訊號與類比訊號？（複選） \* 0/5

☒ 數位訊號具有離散的值，而類比訊號具有連續的值。 ✓

☐ 數位訊號可表示多種不同數值，而類比訊號只有兩種狀態。

☒ 數位訊號較不容易受到噪音干擾，而類比訊號容易受到噪音影響。 ✓

☒ 數位訊號傳輸速率通常較慢，而類比訊號傳輸速率較快。 ✗

☐ 數位訊號常用於音響設備，而類比訊號常用於數位計算機。

正確答案

- ✓ 數位訊號具有離散的值，而類比訊號具有連續的值。
- ✓ 數位訊號較不容易受到噪音干擾，而類比訊號容易受到噪音影響。

✓ 3. 請將下列電晶體結構按照發明時間先後排序。 \* 10/10

a) 平面型電晶體 (Planar transistor)  
b) 鳍式電晶體 (FinFET)  
c) 場效型電晶體 (Field-effect transistor, FET)  
d) GAA電晶體 (Gate-All-Around transistor)

☐ abcd

☐ cbad

☐ bcda

☒ cabd ✓

☐ dacb

✓ 4. 為什麼電晶體結構從平面型 (Planar) 轉向Gate-All-Around (GAA) 結構？ \*5/5

☒ GAA結構能降低電晶體的功耗。 ✓

☐ 平面型結構複雜度高，難以製造。

☐ GAA結構可以提供更好的散熱效能。

☐ 平面型結構對於高頻應用不適用。

✓ 5. 哪一個描述最接近摩爾定律？ \* 10/10

☐ 每六個月，半導體晶片的效能將翻倍。

☐ 每十二個月，半導體晶片的價格將下降一半。

☒ 半導體晶片的製造成本將每18至24個月減少一半。 ✓

☐ 半導體晶片的尺寸將每三年縮小一半。

✓ 6. 半導體產業中，較大尺寸的晶圓通常表示製程的什麼特點？ \* 10/10

☐ 更低的成本

☐ 更高的能效

☐ 更高的性能

☒ 更大的製造能力 ✓

✗ 7. 以下哪幾家公司主要從事晶片製造？（複選） \* 0/5

☐ Apple

☒ TSMC (台積電) ✓

☒ Samsung Electronics ✓

☒ Sony ✗

☒ UMC (聯電) ✓

正確答案

- ✓ TSMC (台積電)
- ✓ Samsung Electronics
- ✓ UMC (聯電)

✓ 8. 半導體產業的製程技術節點通常以何種單位來表示？ \* 5/5

☐ 個 (units)

☐ 瓦 (watts)

☒ 奈米 (nanometers) ✓

☐ 克 (grams)

✗ 9. 矽晶圓在半導體製程中的主要用途是？ \* 0/5

☒ 作為晶體成長的基板材料，用於製造太陽能電池 ✗

☐ 作為晶電的封裝材料，保護電子元件

☐ 作為晶片的基板材料，製造積體電路

☐ 用於製造光學鏡片，應用於攝影和醫療領域

☐ 作為半導體製程中的清潔劑，去除表面汙染物。

正確答案

- ✓ 作為晶片的基板材料，製造積體電路

✓ 10. 新聞中常見的兩奈米製程是什麼意思？ \* 10/10

☒ 這指的是晶片上最小元件的尺寸，即製程中元件的閘極長度或其他相關尺寸縮小至兩奈米。 ✓

☐ 這代表每個半導體晶片都包含了兩奈米大小的記憶體儲存元件。

☐ 這代表在兩奈米製程中，晶片上的元件被製造成兩奈米大小。

☐ 這意味著在兩奈米製程中，使用了兩種不同的製造技術，以提高晶片的性能。

☐ 這表示半導體產業迎來了一個新的時代，其中所有元件的尺寸都已縮小至兩奈米。

✓ 11. 下列關於「IC設計」的流程敘述，何者錯誤？ \* 5/5

☐ 工程師透過「硬體描述語言」(HDL, Hardware Description Language) 把晶片功能描寫成程式碼

☐ 工程師透過「電子設計自動化」(EDA, Electronic Design Automation) 工具，撰寫程式碼並透過電腦合成電路圖。

☐ 「IC設計」(Integrated Circuit Design)，是工程師根據需求，規劃晶片的功能，以及這些功能在晶片上的區域分佈

☒ 「IC設計」(Integrated Circuit Design) 是 IC 製造的流程中較為下游的階段。 ✓

✓ 12. 根據晶片設計專題演講內容，請問什麼是 1479 呢？ \* 5/5

☐ 分別代表 1914 與 1979 年，為台灣半導體產業兩個重要的里程碑

☒ 分別代表矽與金的原子序，寓意為點矽成金 ✓

☐ 台積電企業一個季度的產值為 1479 億

☐ 分別代表 1914 與 1979 年，為交大電子研究所成立與擴大招生的年度

✓ 13. 下列關於邏輯 IC (Logic IC) 與類比 IC (Analog IC) 的差異敘述，何者錯 5/5 誤？

☒ 邏輯 IC (Logic IC)：處理數位訊號的 IC，又稱數位 IC，數位訊號為人為合成的十進制訊號。 ✓

☐ 邏輯 IC (Logic IC)：常見的邏輯 IC 像是 CPU 與 GPU

☐ 類比 IC (Analog IC)：處理類比訊號的 IC，類比訊號為像是光、壓力、聲音等自然現象。

☐ 類比 IC (Analog IC)：常見的類比 IC 像是電源管理器與影像放大器

✓ 14. 根據晶片設計專題演講內容，下列何者是因為算力符合需求，現在正 10/10 逐漸演變的運算架構世代。

☒ AI 運算架構 ✓

☐ 數位運算架構

☐ 量子運算架構

☐ 類比運算架構

✓ 15. 什麼是 IDM (Integrated Device Manufacturer) 整合元件製造商？ \* 5/5

☒ 指從 IC 設計、製造、販售，都能一手包辦的廠商 ✓

☐ 指 IC 所有零件的生產與組裝，能夠一手包辦的廠商

☐ 指專門接受 IC 的委託設計及代工，整個代工流程都能一手包辦的廠商

☐ 指專門負責生產 IC 所有零件的廠商

### 第二部分：心得與回饋建議

0 分，共 0 分

#### 【參考範圍】

- 課程一、晶片設計
- 課程二、半導體產業介紹

1. 關於【課程一、晶片設計】之內容難易度，您的滿意程度為： \* 1 2 3 4 5 6 7 8 9 10 非常不滿意 ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ 非常滿意

2. 關於【課程一、晶片設計】之整體安排，您的滿意程度為： \* 1 2 3 4 5 6 7 8 9 10 非常不滿意 ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ 非常滿意

3. 關於【課程二、半導體產業介紹】之內容難易度，您的滿意程度為： \* 1 2 3 4 5 6 7 8 9 10 非常不滿意 ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ 非常滿意

4. 關於【課程二、半導體產業介紹】之整體安排，您的滿意程度為： \* 1 2 3 4 5 6 7 8 9 10 非常不滿意 ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ 非常滿意

5. 關於上半場的活動，請問您是否有回饋、建議、或任何想說的話？

非常謝謝張教授和孫院長的介紹，也感謝主辦單位 Synopsys 的課程安排。

這份表單是在 National Yang Ming Chiao Tung University 中建立。 檢舉濫用情形

Google 表單